

Arbeitsgebiet: Optische Mikrosysteme

Anwendungsbereich: Informations- und Kommunikationstechnik

Optische Schnittstelle für photonische Wirebonds in photonischer BiCMOS-Technologie

C. Mai¹, S. Lischke¹, M. Kroh¹, T. Hoose², N. Lindenmann², C. Koos², L. Zimmermann¹

¹ IHP, Im Technologiepark 25, 15236 Frankfurt (Oder), cmai@ihp-microelectronics.com

² Institut f. Mikrostrukturtechnik, KIT, Kaiserstr. 12, 76131 Karlsruhe

In den letzten Jahren hat es eine rasante Entwicklung auf dem Gebiet der photonischen Integration gegeben. Hintergrund dieser Entwicklung ist der ständig größer werdende Bedarf an Übertragungsbandbreite in optischen und optisch unterstützten Kommunikationsnetzen. Um den Anforderungen an Chip-Größe, Energieeffizienz und Geschwindigkeit zu genügen, werden optische Technologien seit einigen Jahren auch auf der Basis von planaren Silizium-Technologien entwickelt (Silizium-Photonik) [1], von denen man sich eine bessere Skalierbarkeit und kostengünstigere Herstellung als von klassischen III-V-Technologien verspricht.

Am IHP wird derzeit eine photonische BiCMOS Technologie entwickelt, die es ermöglicht, 200GHz SiGe:C Hetero-Bipolar-Transistoren mit photonischen Komponenten wie Wellenleiter, Gitterkoppler, Modulatoren und Photodetektoren zu verbinden. Der am IHP verfolgte Ansatz der monolithischen Integration zur Verbindung von photonischen und elektronischen Komponenten (electronic photonic integrated circuits – ePIC) ermöglicht die Realisierung von optoelektronischen Schaltkreisen mit sehr guten Hochfrequenzeigenschaften, vor allem hoher Bandbreite.

Wichtige Aspekte solcher silizium-photonischer Technologien sind sowohl die verlustarme Lichtein- bzw. Lichtauskopplung als auch eine kostengünstige Weiterverarbeitung für z. B. chip-to-chip- oder board-to-board-Verbindungen. Grundsätzlich können Faser-zu-Chip Verbindungen entweder über photonische Gitter (1D-, 2D-Gitter) oder via Stoßkopplung realisiert werden. Beide Methoden haben sowohl Vor- als auch Nachteile hinsichtlich ihrer Effizienz und den Möglichkeiten zum Post-Processing und Packaging [2]. Ein neuartiger Ansatz zur verlustarmen Kopplung wurde vor einiger Zeit auf der Grundlage sogenannter photonischer Wirebonds (PWB) vorgestellt [3]. Diese Methode bringt viele Freiheiten im Packaging mit sich, indem sie z.B. die Verbindung photonischer Komponenten in flexiblen Multi-Chip-Systemen ermöglicht [3]. Die PWB werden dabei an sich verjüngende Nanowellenleiterenden (invertierte Taper) unterschiedlicher Chips angeschlossen. In sämtlichen bisherigen Arbeiten wurde daher allein die Lichtkopplung zwischen PWB und invertierten Tapern untersucht [3, 4]. Für die Verwendung von PWB in integrierten photonischen Schaltungen oder gar elektronisch-photonischen Schaltungen ergibt sich jedoch eine neue Herausforderung für die zu verbindenden Chips. Um die Ankopplung der PWB an die Taper zu ermöglichen, sind für diese Fälle weitere Maßnahmen erforderlich, da sowohl sämtliche photonische als auch elektronische Bauelemente durch den zur Metallisierung notwendigen Schichtstapel, dem sogenannten Back-End-Of-Line Stapel (BEOL), abgedeckt sind. Diese Schichtstapel können Dicken von 1µm bis 12µm annehmen und müssen lokal über den Taper entfernt werden (Abb. 1).

Dieser Artikel befasst sich erstmals mit der Nutzbarmachung von Photonischen Wirebonds in PIC- und ePIC-Umgebungen. Die Herstellung der invertierten Taper erfolgte in einem Schritt mit der Erzeugung der Nanowellenleiter. Zur Freilegung der Taper war eine zusätzliche lithographische Maske erforderlich, die es ermöglichte, den für die erste Metallisierungsebene entsprechenden Oxidstapel von 1.8µm Dicke zu entfernen (Abb. 2). Mit dem Rasterelektronenmikroskop (REM) wurden Bilder der Taper nach der Strukturierung (Abb. 3a) und nach der Freilegung (Abb.3b, Abb. 3c) aufgenommen. Die so gefertigten Chips mit 1D-Koppelgittern, Nanowellenleitern und lokal freigelegten invertierten Tapern wurden dem Karlsruher Institut für Technologie (KIT) zur Verfügung gestellt, wo photonische Wirebonds an die Taper angebunden wurden. Für diese Proben konnte ein effektiver Verlust von (3.0 ± 1.0) dB ermittelt werden (Bestwert), wobei dieser Wert die Verlustkomponenten von zwei Tapern (Höhe = 220 nm, Breite = 185 nm, Länge = 80 µm) und dem verbindenden PWB umfasst. Die Verluste der 1D-Koppelgitter und die linearen Verluste im Nanowellenleiter wurden zuvor durch die Messung einer Referenzstruktur bestimmt und von den Gesamtverlusten abgezogen. Abbildung 4 zeigt einen schematischen Querschnitt sowie eine REM-Aufnahme der Versuchsanordnung. Durch eine weitere Reduktion der Taperspitzenbreite wird eine Verringerung der effektiven Verluste auf Werte unter 2 dB erwartet. Entsprechende Ergebnisse wurden bereits an passiven Wellenleiterstrukturen ohne BEOL-Stapel erzielt [3].

Die vorliegenden Arbeiten sind im Rahmen des BMBF Projektes „Phoibos“, Förderkennzeichen 13N12574, entstanden.

Literatur

- [1] D. Knoll et al., *Monolithically Integrated 25Gbit/sec Receiver for 1.55µm in Photonic BiCMOS Technology*, in Optical Fiber Communications Conference and Exhibition, San Francisco, USA, March 9-13, 2014, DOI: 10.1364/OFC.2014.Th4C.4
- [2] G. Roelkens, D. Vermeulen, S. Selvaraja, R. Halir, W. Bogaerts, D. Van Thourhout; *Grating-Based Optical Fiber Interfaces for Silicon-on-Insulator Photonic Integrated Circuits*; IEEE JOURNAL OF SELECTED TOPICS IN QUANTUM ELECTRONICS, VOL. 17, NO. 3, MAY/JUNE 2011; vol. 17; pp. 571-580, 2011
- [3] N. Lindenmann, G. Balthasar, D. Hillerkuss, R. Schmogrow, M. Jordan, J. Leuthold, W. Freude, C. Koos; *Photonic wire bonding: a novel concept for chip-scale interconnects*; OPTICS EXPRESS; vol. 20; pp. 17667-17677, 2012
- [4] M. Pu, L. Liu, H. Ou, K. Yvind, J. M. Hvam; *Ultra-low-loss inverted taper coupler for silicon-on-insulator ridge waveguide*; OPTICS COMMUNICATIONS; vol. 283; pp. 3678-3682, 2010

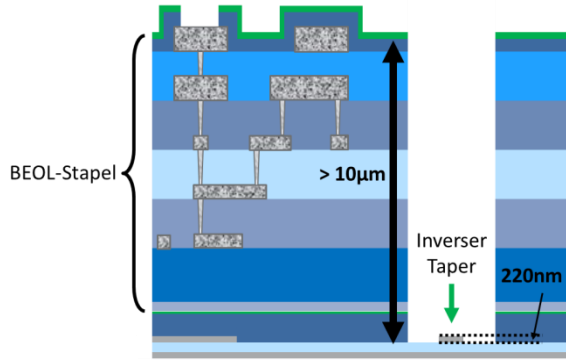


Abbildung 1: Schematische Darstellung des BEOL-Stapels mit Öffnung über inversem Taper

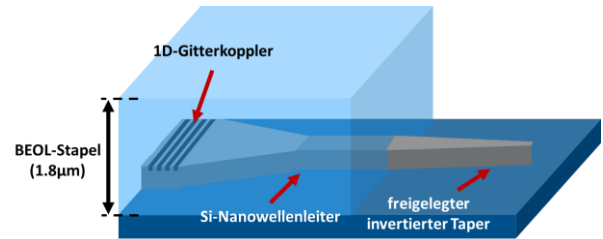


Abbildung 2: Schematische Darstellung von inversem Taper nach Freilegung (Entfernung des 1.8µm dicken Oxidstapels)

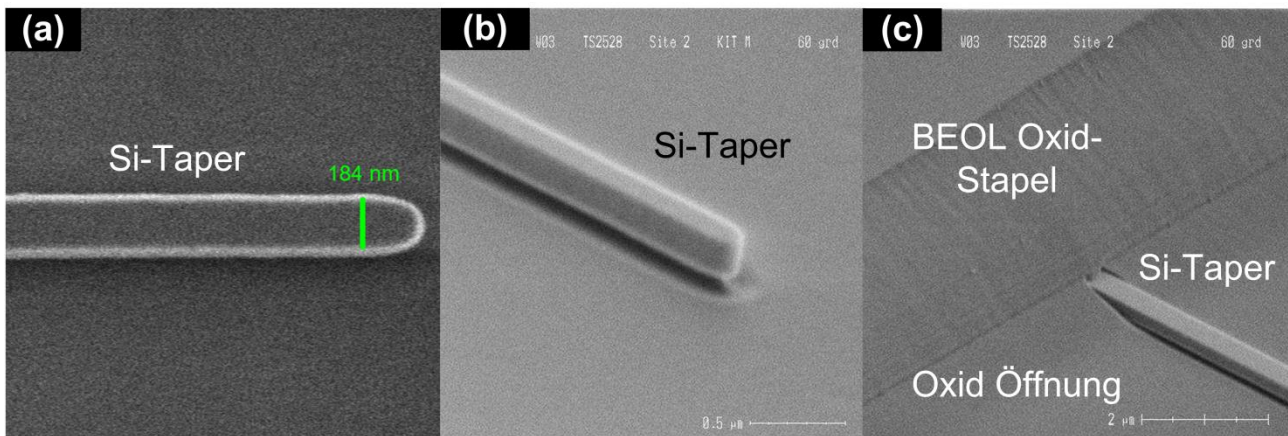


Abbildung 3: REM-Bild des invertierten Tapers: Taperspitze nach Strukturierung (a) und nach Entfernung des BEOL-Stapels (b), sowie Taperübergang in den BEOL-Stapel (c)

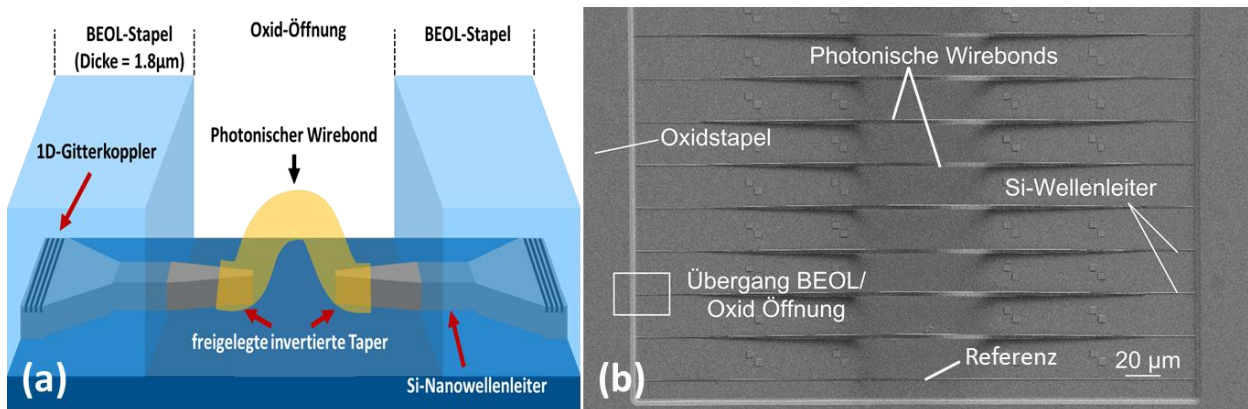


Abbildung 4: Schematische Darstellung (a) und REM-Aufnahme (b) der Versuchsanordnung. Die photonischen Wirebonds wurden mittels 3D Laser-Lithographie erzeugt.