



OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 190 879**

21 Número de solicitud: 200101758

51 Int. Cl.⁷: H04N 7/30

12

SOLICITUD DE PATENTE

A1

22 Fecha de presentación: **22.08.2001**

43 Fecha de publicación de la solicitud: **16.08.2003**

43 Fecha de publicación del folleto de la solicitud: **16.08.2003**

71 Solicitante/s: **UNIVERSIDAD DE GRANADA
Acera de San Ildefonso, 42
18071 Granada, ES
UNIVERSIDAD DE JAEN**

72 Inventor/es: **García Fernández, Pedro;
Ramírez Pérez de Inestrosa, Javier y
Lloris Ruiz, Antonio**

74 Agente: **No consta**

54 Título: **Circuito compresor de imágenes mediante la transformada discreta coseno utilizando el sistema numérico de residuos.**

57 Resumen:

Circuito compresor de imágenes mediante la transformada discreta coseno utilizando el sistema numérico de residuos.

Este dispositivo permite realizar la compresión de imágenes utilizando la Transformada Discreta Coseno, que es la transformada utilizada en los actuales estándares de compresión de imágenes.

Consiste en un dispositivo diseñado mediante la utilización de multiplicadores, sumadores y restadores. Está diseñado de forma que se pueda utilizar como bloque para la realización de la Transformada Discreta Coseno Unidimensional en los distintos métodos estándares de compresión de imágenes como el JPEG para compresión de imágenes fijas, el ITU-T para aplicaciones de videoconferencia y el MPEG para compresión de imágenes en movimiento.

El sistema consta de una estructura que utiliza 14 tablas para realizar las multiplicaciones, 20 sumadores y 12 restadores conectados de una forma muy regular. La implementación de la Transformada Discreta Coseno (DCT) se realiza utilizando el Sistema Numérico de Residuos (RNS).

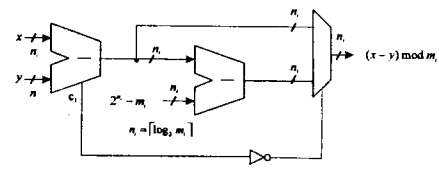
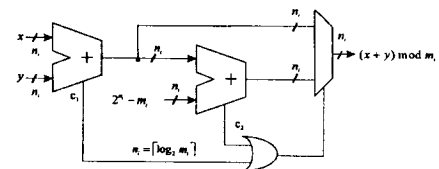


Figura 4.

ES 2 190 879 A1

DESCRIPCION

Circuito compresor de imágenes mediante la transformada discreta coseno utilizando el sistema numérico de residuos.

5

Implementación de la transformada discreta coseno unidimensional utilizando el sistema numérico de residuos

Sector de la técnica

10

El procesamiento de imágenes juega un papel fundamental en aplicaciones relacionadas con el procesamiento de imágenes fotográficas, transmisión de imágenes de vídeo en sistemas de comunicación y en el almacenamiento, reconstrucción y transmisión de imágenes en general (KR240004, KR237885). En particular, la transformada discreta coseno (DCT) es la que más se emplea en aplicaciones de compresión de imágenes y de vídeo (US6049634), y es la transformada más utilizada en los actuales estándares de compresión de imágenes. Su gran uso es debido, principalmente a que produce óptimos coeficientes decorrelacionados y a que utiliza la función base coseno en lugar de las exponenciales utilizadas en otras transformadas. De esta forma, se consigue una reducción de la complejidad computacional y se aprovechan las propiedades únicas de la DCT, pudiéndose obtener unos altos índices de compresión a muy bajo coste.

20

La utilización de la DCT se ha venido realizando tradicionalmente con la utilización del sistema binario convencional (US5699121). Mediante la utilización de este sistema, el procesamiento digital de una imagen puede presentar problemas debido a la velocidad de procesamiento. Este problema se puede resolver mediante la mejora de la tecnología o buscando formas alternativas a las técnicas aritméticas usuales. En este último punto el Sistema Numérico de Residuos (RNS) puede ser utilizado frente a técnicas convencionales. En los esquemas de representación convencionales, la principal fuente de retardo en la operación de suma se debe a la propagación del acarreo entre las diferentes etapas. La principal propiedad del RNS consiste en ser un sistema de representación sin propagación de acarreo entre canales, con lo que se puede operar a una velocidad superior a la obtenida en otros esquemas.

30

La presente invención es aplicable a la compresión de imágenes usando el sistema de compresión por transformada utilizada en los actuales estándares de compresión de imágenes JPEG, ITU-T y MPEG. El diseño del dispositivo lo hace aplicable a cualquier tipo de sistema de compresión de imágenes mediante el sistema de compresión por transformada.

35

La implementación de la Transformada Discreta Coseno (DCT) se realiza utilizando el Sistema Numérico de Residuos (RNS). La utilización de la aritmética de residuos resulta ventajosa, ya que las operaciones suma y multiplicación que se utilizan en la realización de la DCT proporcionan grandes beneficios cuando se utiliza el RNS. Mediante este sistema se consigue un procesamiento a una velocidad muy superior a la ofrecida por la tecnología actual con los esquemas convencionales.

40

Estado de la técnica

Son numerosos los dispositivos empleados para realizar la compresión de imágenes mediante la técnica de codificación por transformada. Esta técnica es la más empleada en los métodos estándares de compresión de imágenes más importantes como el JPEG para compresión de imágenes fijas, el ITU-T para aplicaciones de videoconferencia y el MPEG para compresión de imágenes en movimiento. Tradicionalmente se utilizan esquemas utilizando la aritmética binaria en complemento a dos (US5426673). El principal objeto de la invención es permitir una velocidad de procesamiento superior a la velocidad obtenida en los esquemas convencionales.

50

Descripción de los dibujos

Para la mejor comprensión de cuanto queda escrito en la presente invención se acompañan dos figuras.

55

La figura 1 corresponde al diagrama de bloques de un sistema de codificación por transformada.

La figura 2 es el algoritmo que se utiliza para la realización de la Transformada Discreta Coseno.

60

La figura 3 es la arquitectura que realiza la Transformada Discreta Coseno utilizando el RNS.

La figura 4 corresponde a la estructura del sumador y restador basado en sumadores binarios.

Descripción de la invención

El algoritmo que se emplea para realizar la Transformada Discreta Coseno Unidimensional es el que se muestra en la figura 2. Mediante esta figura puede observarse como se tienen únicamente 14 multiplicadores, 20 sumadores y 12 restadores. Este reducido número de operaciones se consigue teniendo en cuenta la simetría en los coeficientes coseno de la matriz para realizar la DCT unidimensional de 8 píxeles, que puede ser expresada de la forma:

$$\begin{matrix} 10 \\ \\ \\ 15 \\ \\ \\ 20 \end{matrix} \begin{matrix} X(0) \\ X(4) \\ X(2) \\ X(6) \\ \\ X(7) \\ X(5) \\ -X(1) \\ X(3) \end{matrix} = \begin{matrix} \begin{bmatrix} c_4 & c_4 & 0 & 0 \\ c_4 & -c_4 & 0 & 0 \\ 0 & 0 & c_6 & c_2 \\ 0 & 0 & -c_2 & -c_6 \end{bmatrix} \\ \\ \\ \begin{bmatrix} c_7 & c_5 & -c_1 & c_3 \\ c_5 & c_1 & c_3 & c_7 \\ -c_1 & c_3 & -c_7 & -c_5 \\ c_3 & c_7 & -c_5 & -c_1 \end{bmatrix} \end{matrix} \cdot \begin{matrix} \begin{bmatrix} h_1 \\ h_2 \\ h_3 \\ h_4 \end{bmatrix} \\ \\ \\ \begin{bmatrix} i_1 \\ i_2 \\ i_3 \\ i_4 \end{bmatrix} \end{matrix}$$

donde $x(i)$ representa los píxeles de entrada y $X(u)$ representa los píxeles transformados de salida, siendo $c_k = \frac{1}{2} \cos\left(k \cdot \frac{\pi}{16}\right)$ y:

$$\begin{matrix} 30 \end{matrix} \begin{matrix} h_1 = x(0) + x(7) + x(3) + x(4) & i_1 = x(0) - x(7) \\ h_2 = x(1) + x(6) + x(2) + x(5) & i_2 = x(6) - x(1) \\ h_3 = x(1) + x(6) - x(2) - x(5) & i_3 = x(3) - x(4) \\ h_4 = x(0) + x(7) - x(3) - x(4) & i_4 = x(2) - x(5) \end{matrix}$$

Sustituyendo en la matriz de píxeles de entrada 4 multiplicaciones y 2 sumas por 3 multiplicaciones y 3 sumas, el producto matriz vector se puede expresar mediante 14 multiplicaciones, 20 sumas y 12 restas como se muestra en la ecuación siguiente:

$$\begin{matrix} 40 \\ \\ \\ 45 \\ \\ \\ 50 \\ \\ \\ 55 \\ \\ 60 \end{matrix} \begin{matrix} X(0) \\ X(4) \\ X(2) \\ X(6) \\ \\ X(7) \\ X(5) \\ -X(1) \\ X(3) \end{matrix} = \begin{matrix} \begin{bmatrix} 1 & 1 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & -1 & 1 \end{bmatrix} \\ \\ \\ \begin{bmatrix} 1 & 1 & 0 & 1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 & 0 & 1 & 1 \end{bmatrix} \end{matrix} \cdot \begin{matrix} \begin{bmatrix} k_1 y_1 \\ k_2 y_2 \\ k_3 h_3 \\ k_4 y_3 \\ k_5 h_4 \end{bmatrix} \\ \\ \\ \begin{bmatrix} k_6 i_1 \\ k_7 z_1 \\ k_8 i_2 \\ k_9 z_2 \\ k_{10} z_3 \\ k_{11} z_4 \\ k_{12} i_3 \\ k_{13} z_5 \\ k_{14} i_4 \end{bmatrix} \end{matrix}$$

donde:

$$\begin{array}{lll}
 y_1 = h_1 + h_2 & y_2 = h_1 - h_2 & y_3 = h_3 + h_4 \\
 z_1 = i_1 + i_2 & z_2 = i_1 + i_3 & z_3 = i_1 + i_2 + i_3 + i_4 \\
 z_4 = i_2 + i_4 & z_5 = i_3 + i_4 & k_1 = k_2 = c_4 \\
 k_3 = c_6 - c_2 & k_4 = c_2 & k_5 = c_2 + c_6 \\
 k_6 = c_1 + c_3 - c_5 + c_7 & k_7 = -c_3 + c_5 & k_8 = c_1 + c_3 - c_5 - c_7 \\
 k_9 = -c_1 - c_3 & k_{10} = c_3 & k_{11} = -c_3 + c_7 \\
 k_{12} = c_1 + c_3 + c_5 - c_7 & k_{13} = -c_3 - c_5 & k_{14} = -c_1 + c_3 + c_5 - c_7
 \end{array}$$

La arquitectura del dispositivo para realizar la DCT Utilizando el RNS es la que se muestra en la figura 3. $|x(0)|_{mj} \dots |x(7)|_{mj}$ representan la secuencia original de píxeles de entrada y $|X(0)|_{mj} \dots |X(7)|_{mj}$ representan la secuencia transformada de salida. Las operaciones en el desarrollo del dispositivo se realizan utilizando la aritmética de residuos en lugar de la aritmética binaria convencional en complemento a dos. Los distintos bloques utilizados en este dispositivo para realizar las operaciones en el RNS son: sumadores modulares ($|+|_{mj}$), restadores modulares ($|-|_{mj}$), registros (D) y tablas (LUT).

Los sumadores y restadores modulares están basados en sumadores y restadores binarios y su estructura es la que se detalla en la figura 4. Se puede observar como se requieren dos sumadores o restadores binarios y un multiplexor por cada sumador o restador modular. Se utiliza esta estructura por ser la alternativa que proporciona la mejor solución en lo que se refiere a área y velocidad.

Las tablas almacenan el producto de la entrada por el coeficiente correspondiente y el bloque de registros consiste en una estructura con un retardo equivalente a la segmentación de cauce de los sumadores, restadores y tablas de la arquitectura. En concreto, se tendrán dos etapas de retardo para igualar la latencia del resto de bloques.

Este tipo de implementación tiene una sola etapa de multiplicación, por lo que el rango dinámico y los errores de redondeo asociados son menores que en otras implementaciones con más etapas de multiplicación.

REIVINDICACIONES

1. Circuito compresor de imágenes mediante la Transformada Discreta Unidimensional utilizando el Sistema Numérico de Residuos, **caracterizado** por utilizar la aritmética de residuos en lugar de la aritmética binaria convencional en complemento a dos.

2. Circuito compresor de imágenes mediante la Transformada Discreta Unidimensional utilizando el Sistema Numérico de Residuos, **caracterizado** por conseguir un procesamiento a una velocidad muy superior a la ofrecida por la tecnología actual con los esquemas convencionales. Este aumento en la velocidad se consigue mediante la utilización del RNS, debido a que es un sistema de representación sin propagación de acarreo entre canales.

3. Circuito compresor de imágenes mediante la Transformada Discreta Unidimensional utilizando el Sistema Numérico de Residuos, **caracterizado** por ser aplicable a cualquier tipo de sistema de compresión de imágenes mediante el sistema de compresión por transformada.

4. Circuito compresor de imágenes mediante la Transformada Discreta Unidimensional utilizando el Sistema Numérico de Residuos, **caracterizado** por utilizar sumadores y restadores modulares para operar con el RNS. Estos módulos estarán formados por dos sumadores o restadores binarios y un multiplexor.

5. Circuito compresor de imágenes mediante la Transformada Discreta Unidimensional utilizando el Sistema Numérico de Residuos, **caracterizado** por utilizar una arquitectura con un algoritmo para realizar la DCT con una estructura simplificada que utiliza únicamente 14 multiplicadores, 20 sumadores y 12 restadores. Los sumadores y restadores estarán formados por sumadores o restadores modulares para operar en el RNS, mientras que los multiplicadores se realizan mediante memorias en las que se almacena el resultado de la multiplicación para cada combinación de entradas.

6. Circuito compresor de imágenes mediante la Transformada Discreta Unidimensional utilizando el Sistema Numérico de Residuos, **caracterizado** por utilizar una sola etapa de multiplicación, produciéndose una reducción del rango dinámico y de los errores de redondeo.

35

40

45

50

55

60

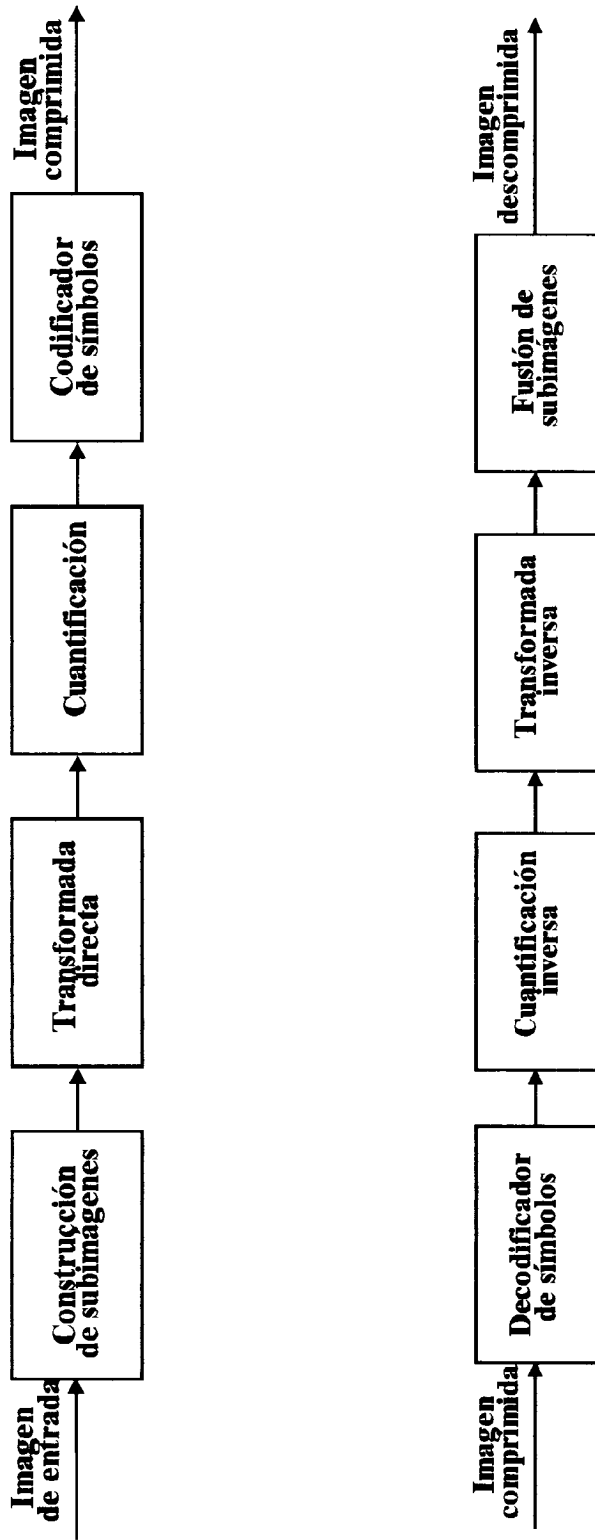


Figura 1.

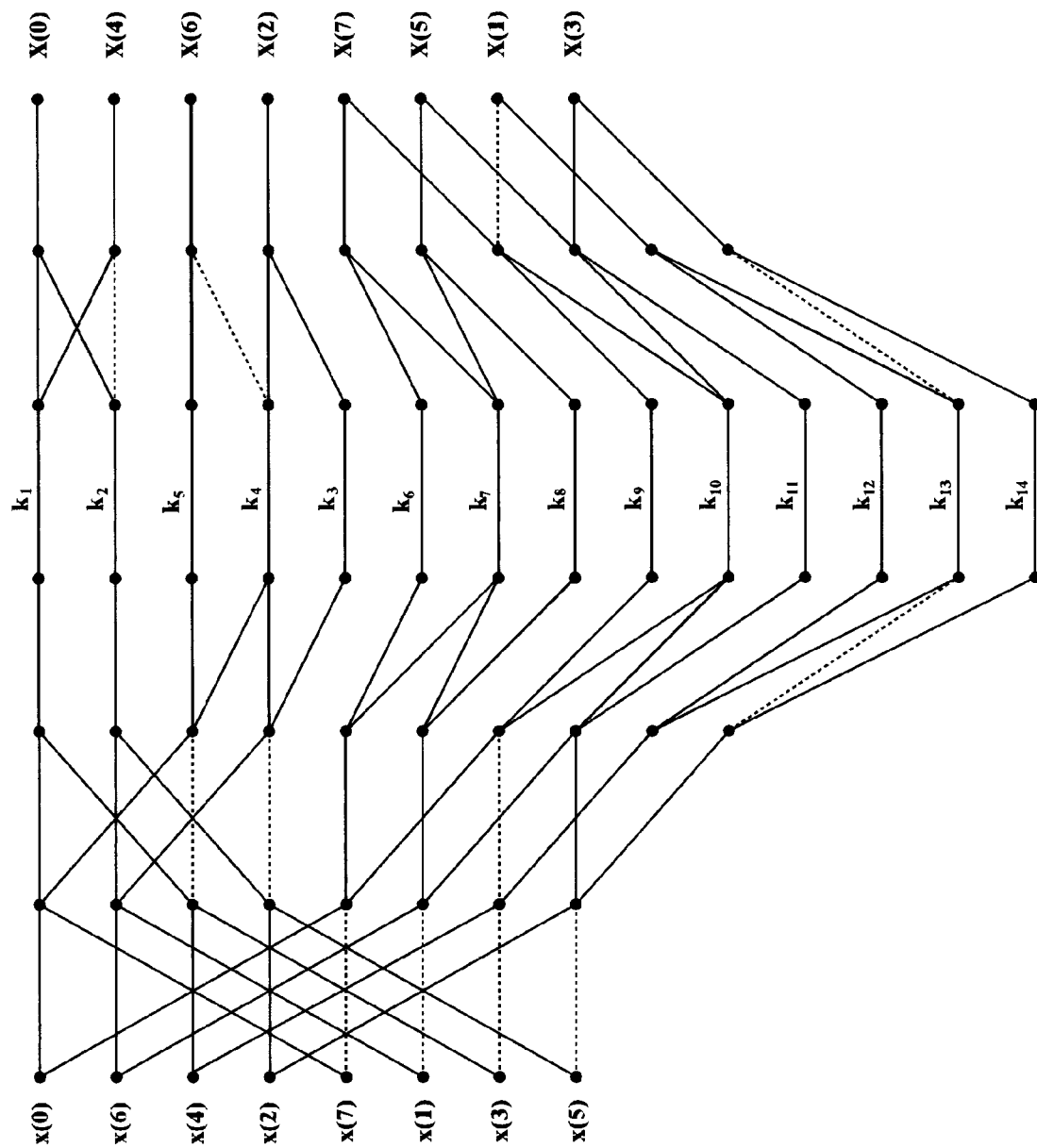


Figura 2.

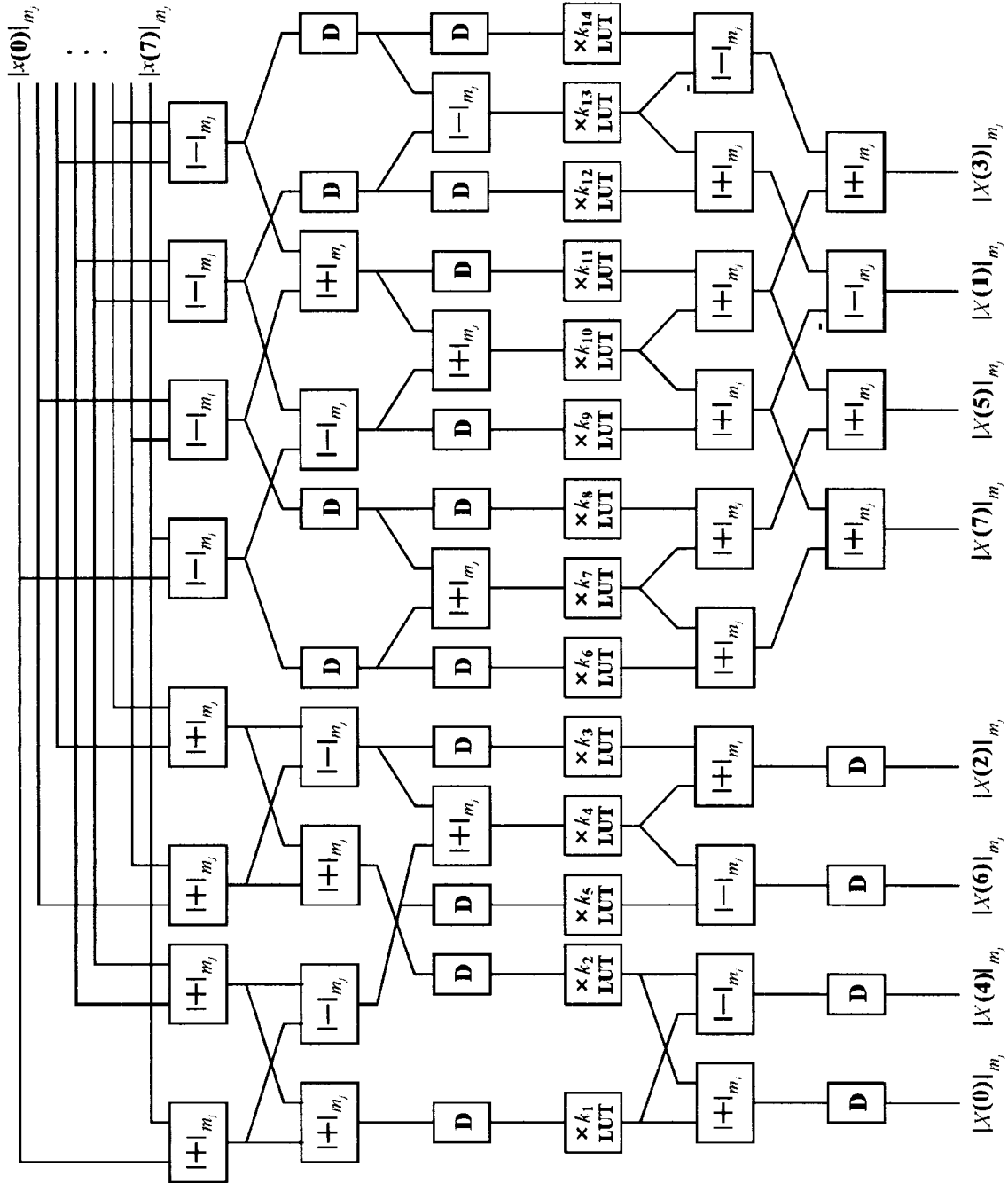


Figura 3.

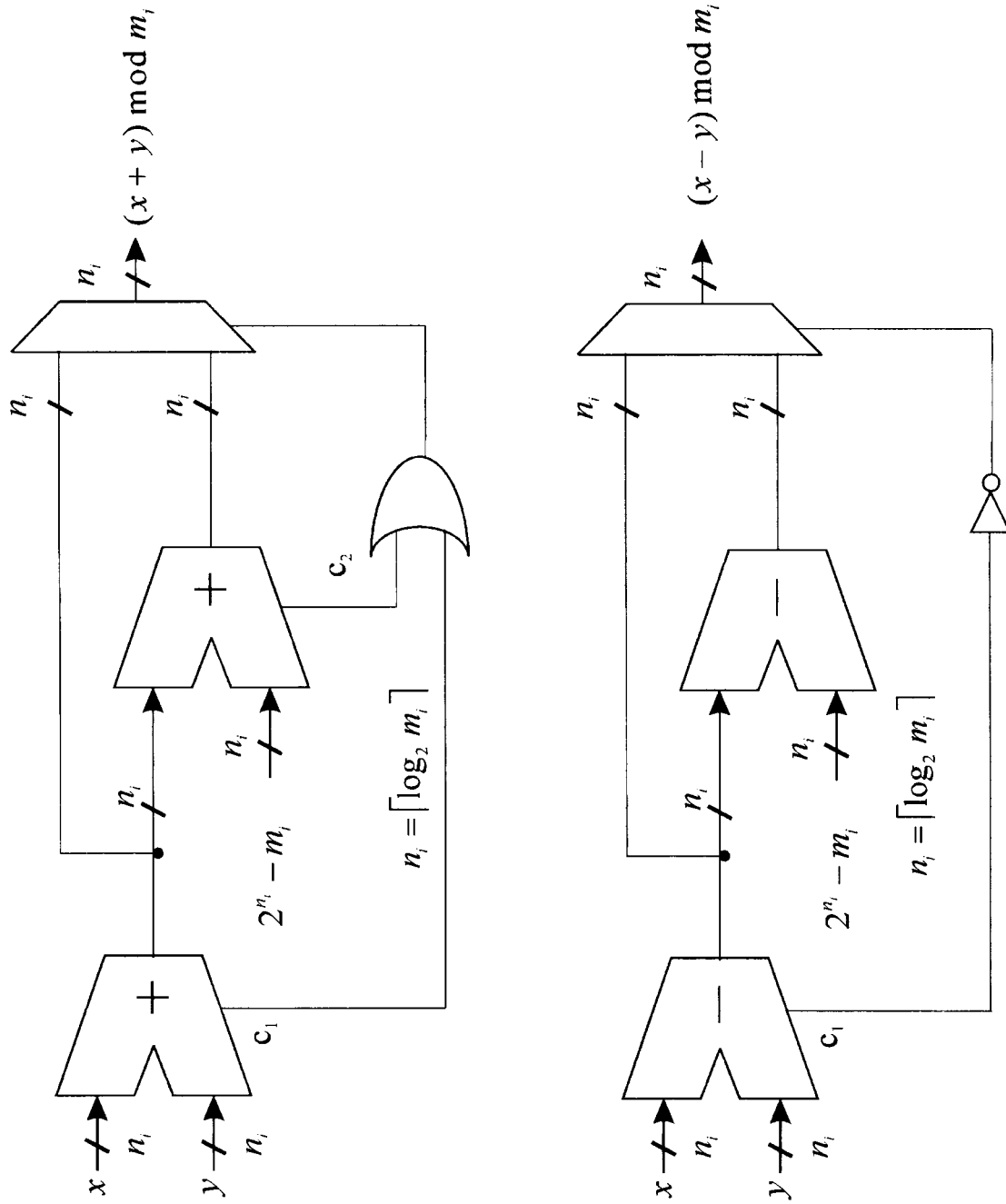


Figura 4.



INFORME SOBRE EL ESTADO DE LA TECNICA

⑤ Int. Cl.⁷: H04N 7/30

DOCUMENTOS RELEVANTES

Categoría	Documentos citados	Reivindicaciones afectadas
X	WO 9618956 A1 (LIPOVSKI, G.) 20.06.1996, páginas 16-18.	1-6
X	US 6148034 A (LIPOVSKI) 14.11.2000, todo el documento.	1-6
Y	US 5859788 A (HOU) 12.01.1999, todo el documento.	1-6
Y	US 5008668 A (TAKAYAMA et al.) 16.04.1991, todo el documento.	1-6

Categoría de los documentos citados

X: de particular relevancia

Y: de particular relevancia combinado con otro/s de la misma categoría

A: refleja el estado de la técnica

O: referido a divulgación no escrita

P: publicado entre la fecha de prioridad y la de presentación de la solicitud

E: documento anterior, pero publicado después de la fecha de presentación de la solicitud

El presente informe ha sido realizado

para todas las reivindicaciones

para las reivindicaciones n.º:

Fecha de realización del informe

01.07.2003

Examinador

M. Fluvìà Rodríguez

Página

1/1