

VŠB-Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky

BAKALÁŘSKÁ PRÁCE

2013

Jakub Mertl

**VŠB-Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra kybernetiky a biomedicínského inženýrství**

**Soubor praktických úloh pro výuku elektronických
obvodů se systémem NI ELVIS**

**Set of Practical Tasks for Teaching Electronic Circuits with NI ELVIS
System**

Zadání bakalářské práce

Student: **Jakub Mertl**

Studijní program: B2649 Elektrotechnika

Studijní obor: 3901R039 Biomedicínský technik

Téma: Soubor praktických úloh pro výuku elektronických obvodů se systémem
NI ELVIS
Set of Practical Tasks for Teaching Electronic Circuits with NI ELVIS
System

Zásady pro vypracování:

1. Seznámení se s architekturou a možnostmi výukového a prototypového systému NI ELVIS.
2. Návrh koncepce modulů k výuce obvodů s operačními zesilovači pro NI ELVIS.
3. Návrh obvodového řešení modulu s operačními zesilovači pro NI ELVIS.
4. Návrh a realizace DPS pro navržený modul.
5. Oživení a testování realizovaného modulu.
6. Vytvoření sady úloh včetně návodů do cvičení pro výuku techniky elektronických přístrojů s realizovanými moduly.

Seznam doporučené odborné literatury:

1. PUNČOCHÁŘ, J. *Operační zesilovače v elektronice*. Praha: BEN-technická literatura, 2002. 496 s. ISBN 80-7300-059-8.
2. *Technická dokumentace NI ELVIS*. Dostupné na World Wide Web: < <http://www.ni.com/nielvis/> >.
3. HAVLÍČEK, J.- VLACH, J.- VLACH, M.- VLACHOVÁ, V. *Začínáme s LabVIEW*. Praha: BEN-technická literatura, 2008. 248 s. ISBN 978-80-7300-245-9.

Formální náležitosti a rozsah bakalářské práce stanoví pokyny pro vypracování zveřejněné na webových stránkách fakulty.

Vedoucí bakalářské práce: **Ing. Vladimír Kašík, Ph.D.**

Datum zadání: 18.11.2011

Datum odevzdání: 19.07.2013



doc. Ing. Jiří Koziorek, Ph.D.
vedoucí katedry



prof. RNDr. Václav Snášel, CSc.
děkan fakulty

Prohlášení

Prohlašuji, že jsem tuto bakalářskou práci vypracoval samostatně. Uvedl jsem všechny literární prameny a publikace, ze kterých jsem čerpal.

Handwritten signature of Jakub Mertl in blue ink, written over a horizontal dashed line.

Jakub Mertl

Datum odevzdání bakalářské práce: 19. 7. 2013

Poděkování

Děkuji vedoucímu bakalářské práce Ing. Vladimíru Kašíkovi, PhD. za účinnou metodickou, pedagogickou a odbornou pomoc. Za cenné rady při zpracování mé bakalářské práce a za silnou podporu ve chvílích beznaděje.

Abstrakt

Bakalářská práce popisuje návrh a vytvoření přípravku pro výuku předmětu technika elektronických přístrojů. Přípravek má realizovat základní zapojení s operačním zesilovačem. Práce zahrnuje teoretický návrh obvodového schématu, jeho technické realizování v podobě vytvoření DPS, navržení softwaru pro zobrazení a vyhodnocení měřených dat v programovacím prostředí LabVIEW. Závěr je věnován shrnutí poznatků a výsledků bakalářské práce. Výstupem se stává funkční zařízení pro měření na operačním zesilovači a soubor laboratorních úloh pro předmět technika elektronických přístrojů.

Klíčová slova

operační zesilovač, systém NI ELVIS II, LabVIEW

Abstract

The bachelor thesis describes design and conceiving of the device for teaching electronics devices. This device should implement a basic connection with an operational amplifier. This written work comprise the theoretic design of a circuit diagram, its technical realization by creating printed circuit board, design software for representation a evaluation measured data in LabVIEW. The conclusion of this work is dedicated for bachelor thesis knowledge and results. Functional device for measuring on operational amplifier and set of laboratory tasks are the results of this beachelor thesis.

Key words

operational amplifier, NI ELVIS II system, LabVIEW

Seznam použitých symbolů a zkratk

OZ – operační zesilovač

NI – National Instrument

ELVIS – Educational Laboratory Virtual Instrumentation Suite - výukový virtuální laboratorní systém

I/O – input/output – vstupně/výstupní

SFP – Soft Front Panels – čelní panely

GPIB – General Purpose Interface Bus

PC – Personal Computer – osobní počítač

DOS – Disk Operating System – diskový operační systém

FPGA – Field-Programmable Gate Array – programovatelné hradlové pole

VI – Virtual Instrument – virtuální nástroj

DPS – deska plošného spoje

Obsah

1. Úvod.....	3
2. Operační zesilovač	3
2.1 Vnitřní struktura a vlastnosti OZ.....	6
2.1.1 Vnitřní struktura operačního zesilovače.....	6
2.1.2 Vlastnosti ideálního operačního zesilovače	10
2.2 Základní zapojení s OZ.....	10
2.2.1 Invertující zapojení.....	10
2.2.2 Neinvertující zapojení	12
2.2.3 Součtové invertující zapojení operačního zesilovače.....	14
2.2.4 Rozdílové zapojení operačního zesilovače	15
2.2.5 Integrovaná zapojení OZ.....	16
2.2.6 Derivační zapojení operačního zesilovače	17
3. NI ELVIS	18
3.1 NI ELVIS II Series v akademických oborech.....	19
3.1.1 NI ELVIS II Series v inženýrství	19
3.1.2 NI ELVIS II Series ve fyzikálních oborech	19
3.1.3 NI ELVIS II Series v biologických oborech.....	20
3.2 Hardware systému NI ELVIS II.....	20
3.2.1 Pracovní stanice	20
4. LabVIEW	20
4.1 Vznik a historie LabVIEW.....	20
4.2 Uživatelské rozhraní	21
4.2.1 Čelní panel	21
4.2.2 Blokový diagram.....	22
5. Návrh modulu s operačními zesilovači.....	24
5.1 Základní zapojení s operačním zesilovačem.....	24
5.1.1 Invertující zapojení operačního zesilovače	25
5.1.2 Neinvertující zapojení operačního zesilovače.....	25
5.1.3 Součtové invertující zapojení operačního zesilovače.....	26
5.1.4 Rozdílové zapojení operačního zesilovače	27
5.1.5 Komparační zapojení operačního zesilovače	28

5. 1. 6 Exponenciální zapojení operačního zesilovače.....	28
5. 1. 7 Logaritmické zapojení operačního zesilovače	29
5. 1. 8 Derivační zapojení operačního zesilovače	30
5. 1. 9 Integrovní zapojení operačního zesilovače.....	30
5. 1. 10 Operační zesilovač jako jednocestný usměřovač	31
5. 3 Návrh DPS	32
6. Návrh a realizace měřicího softwaru.....	37
6.1 Generování signálů	37
6.1.1 Generování stejnosměrných signálů.....	37
6.1.2 Generování harmonických signálů.....	37
6.2 Snímání signálů.....	39
7. Závěr	42
Seznam použité literatury.....	43
Seznam příloh	44

1. Úvod

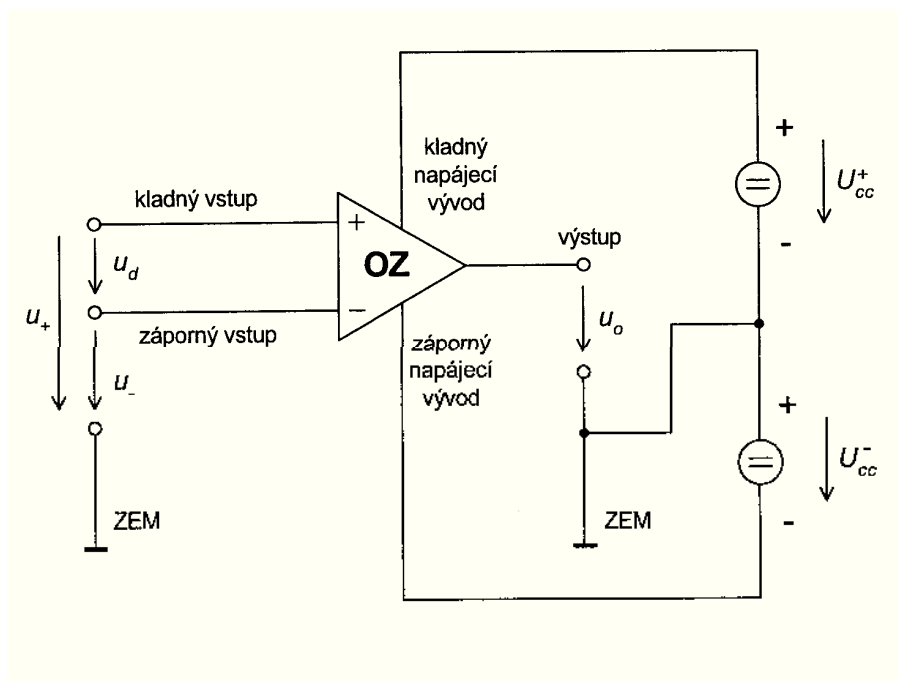
Tématem této bakalářské práce je návrh modulu s operačním zesilovačem pro systém NI ELVIS II od společnosti National Instruments. Na navrženém modulu bude možno realizovat několik základních zapojení s operačním zesilovačem. A to pomocí přepínačů, které budou připojovat na vstupy operačního zesilovače a do jeho zpětné vazby jednotlivé pasivní prvky – rezistory, trimry, kondenzátory či diody.

K tomuto hardwaru bude dále navržen měřící software v prostředí LabVIEW, který bude zobrazovat průběhy napětí zvoleného zapojení s operačním zesilovačem, ukládat měřené hodnoty, se kterými pak bude možno dále pracovat.

Výstupem práce by měl být přípravek použitelný ve výuce předmětu technika elektronických přístrojů a bude k němu navržena laboratorní úloha.

2. Operační zesilovač

Operační zesilovače se dříve používaly především v analogových počítačích, kde sloužily pro základní aritmetické operace sčítání, odečítání, násobení, dělení a také pro integraci analogových signálů. Dnes se používají i v řadě elektronických obvodů, jako jsou kupříkladu stejnosměrné i střídavé zesilovače, komparátory, klopné obvody, aktivní filtry, převodníky analogového signálu na digitální nebo převodníky digitálně-analogové.



Obr. 1: Schematická značka OZ.

Na obrázku obr. 1 je znázorněna schematická značka operačního zesilovače. Je to značka pro nejčastěji používaný rozdílový (diferenční) operační zesilovač napěťový.

Rozdílový operační zesilovač má:

- kladný (neinvertující) vstup
- záporný (invertující) vstup
- výstup
- dva napájecí vývody
- všechny signály (napětí) se vztahují vůči zemní svorce, kterou nejčastěji tvoří společný bod napájecích zdrojů ($+U_{CC}$, $-U_{CC}$).

Rozdílový zesilovač zesiluje pouze rozdíl napětí u_d mezi neinvertujícím a invertujícím vstupem. Platí:

$$u_d = u_+ - u_- \quad (1)$$

Pro výstupní napětí platí vztah

$$u_o = A_u u_d \quad (2)$$

A_u je zesílení operačního zesilovače (bez zpětné vazby).

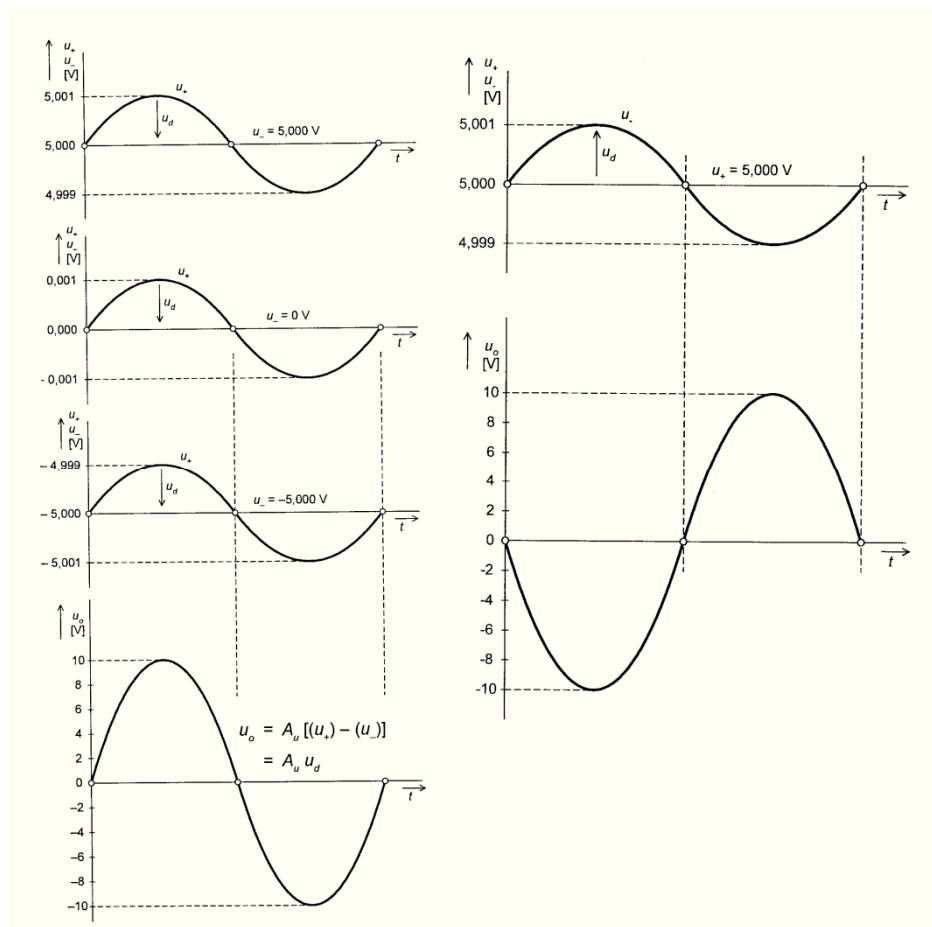
Vztah platí pouze pro vstupní napětí, která jsou menší než napětí napájecí.

Pokud spojíme neinvertující a invertující vstup, je $u_+ = u_-$, rozdílové napětí u_d je nulové a výstupní napětí je také nulové, bez ohledu na velikost napětí $u_+ = u_-$. Pro reálné operační zesilovače musí být vstupní napětí vždy menší než napětí napájecí.

Funkce kladného vstupu je znázorněna na obr. 2 vlevo. Napětí u_- na záporném vstupu je konstantní, napětí u_+ na kladném vstupu se mění. Růstu napětí na kladném vstupu odpovídá růst napětí na výstupu (vstupní a výstupní napětí jsou ve fázi, vstup neobrací – neinvertuje – fázi napětí). Všem znázorněným možnostem na vstupu odpovídá stejné napětí na výstupu, protože rozdílové napětí $u_d = u_+ - u_-$ je vždy stejné (sinusovka s amplitudou 1mV). Protože na výstupu je amplituda rovna 10V, má zesilovač pracující podle obr. zesílení

$$A_u = u_o/u_d = 10V/1mV = 10\ 000$$

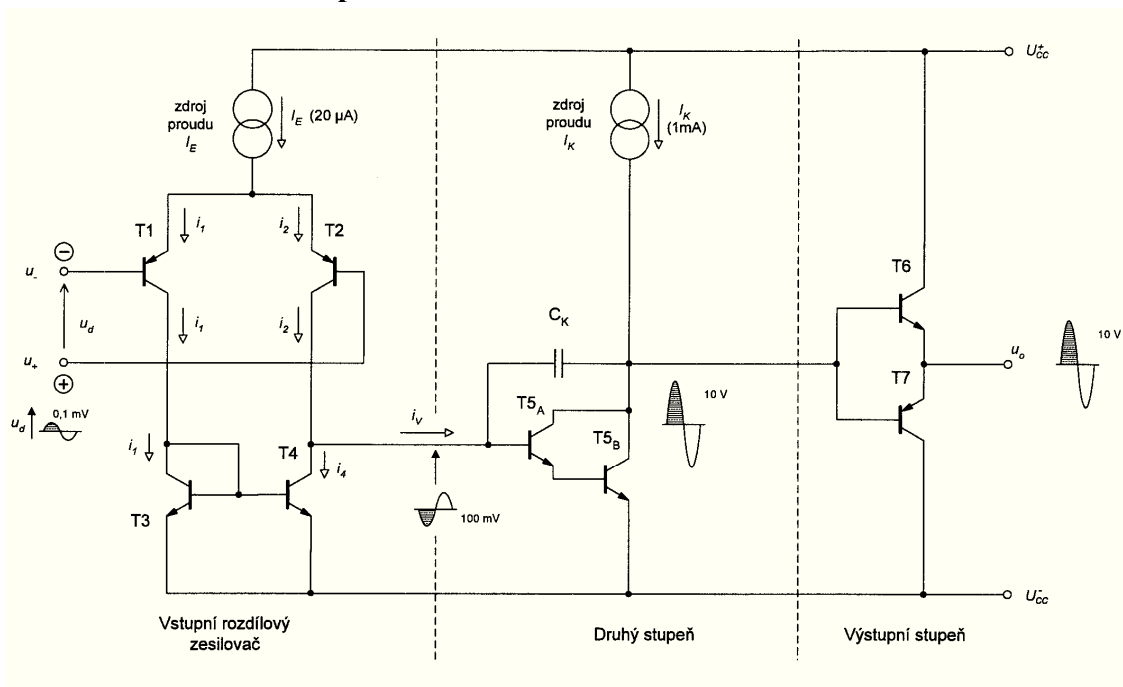
Na obr. 2 vpravo je znázorněna funkce záporného (invertujícího) vstupu. Napětí u_+ na kladném vstupu je konstantní, napětí u_- na záporném vstupu se mění. Růstu napětí na invertujícím vstupu odpovídá pokles napětí na výstupu (vstupní a výstupní napětí mají opačnou fázi, vstup obrací – invertuje – fázi). [1],[3]



Obr. 2: vlevo: Funkce kladného vstupu OZ. Vpravo: Funkce záporného vstupu OZ.

2.1 Vnitřní struktura a vlastnosti OZ

2.1.1 Vnitřní struktura operačního zesilovače



Obr. 3: Vnitřní struktura OZ.

Zjednodušené schéma operačního zesilovače je na obr. 3. První a velice důležitou částí operačního zesilovače je vstupní rozdílový zesilovač. Musí zesílit rozdílové napětí u_d 1 000 až 10 000krát. Další částí je druhý stupeň tvořený tranzistory $T5_A$ a $T5_B$ v Darlingtonově zapojení. Vstupní proud této kombinace je velice malý a neovlivňuje proto vlastnosti rozdílového zesilovače. Napěťové zesílení je 100 až 300, protože se jedná o zapojení zesilovače se společným emitorem a proudovým zdrojem v kolektoru. Kondenzátor C_K (korekční kapacita) zamezuje nežádoucím kmitům operačního zesilovače. Může být součástí integrovaného obvodu (operační zesilovač s vnitřní korekcí) nebo se může připojovat jako vnější součástka. Zdroj proudu I_K je obvod, který dodává do obvodu stále stejný proud I_K , bez ohledu na velikost napětí na jeho výstupu. Posledním dílem každého operačního zesilovače je výstupní stupeň. Zde jej tvoří komplementární emitorový sledovač ($T6$, $T7$), jeho napěťové zesílení je přibližně jednotkové. Výstupní stupeň zabraňuje tomu, aby zatěžovací odpor na výstupu ovlivňoval zesílení druhého stupně – odděluje zátěž od předchozích stupňů s napěťovým zesílením.

První a nejdůležitější částí operačního zesilovače je vstupní rozdílový zesilovač, který určuje téměř všechny vlastnosti. Jeho základními prvky jsou PNP tranzistory $T1$ a $T2$. V ideálním případě, mají zcela totožné vlastnosti. Zdroj proudu I_E dodává do emitoru stále stejný proud I_E . Platí vždy

$$I_E = i_1 + i_2 \quad (3)$$

Součet proudů oběma emitory se musí rovnat proudu I_E .

Tranzistory $T3$ a $T4$ tvoří proudové zrcadlo. Jestliže jsou tranzistory $T3$ a $T4$ shodné, je proud i_4 vždy stejně velký jako proud protékající tranzistorem $T3$. Proto platí

$$i_4 = i_1 \quad (4)$$

- a) Nejprve předpokládejme, že rozdílové napětí $u_d = 0$ (je spojen kladný a záporný vstup). Tranzistory $T1$ a $T2$ jsou stejné a mají stejné napětí mezi emitory a bázemi. Proto oběma prochází stejný proud $i_1 = i_2 = I_E/2$. Výstupní proud i_V z rozdílového stupně je určen rozdílem proudů i_2 a i_4 . Platí

$$i_V = i_2 - i_4 \quad (5)$$

$u_d = 0$ je $i_4 = i_1 = I_E/2$, a proto je výstupní proud $i_V = i_2 - i_4 = I_E/2 - I_E/2 = 0$. Pro Další stupně nejsou buzeny, na výstupu je nulové napětí. Přenos operačního zesilovače je nulový.

- b) Dalším stavem, který může nastat, je, že $u_d > 0$ (napětí souhlasí se směrem šipky u_d a je větší než asi 5 mV). Báze $T2$ je kladnější než báze $T1$. Proto se $T1$ (PNP) úplně otevírá, $i_1 = I_E$ a tranzistor $T2$ (PNP) se zcela zavírá, $i_2 = 0$. Dále platí $i_4 = i_1 = I_E$. Proto výstupní proud

$$i_V = i_2 - i_4 = 0 - I_E = -I_E \quad (6)$$

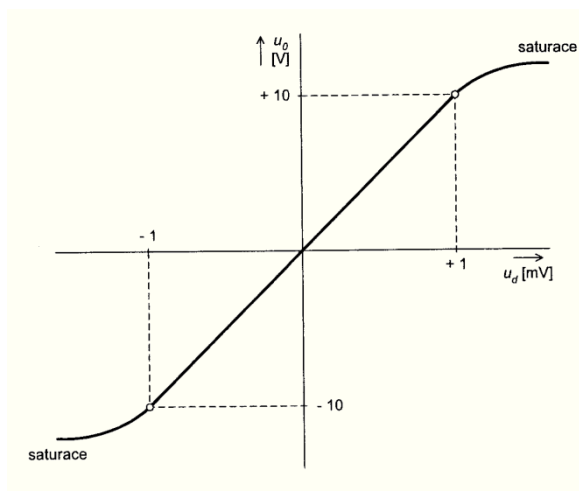
teče proti šipce na obr. Odebírá tak veškerý proud z báze tranzistoru $T5_A$. Tranzistory $T5_A$ a $T5_B$ se zavírají, celý proud I_K vtéká do báze tranzistoru $T6$, který se otevírá. Na výstupu je napětí rovno téměř $+U_{CC}$.

- c) Posledním možným stavem je $u_d < 0$ (napětí působí proti šipce u_d na obr. 3). Báze tranzistoru $T1$ je kladnější než báze tranzistoru $T2$, $T1$ se proto zavírá a $i_1 = 0$. Tranzistor $T2$ se otevírá a $i_2 = I_E$. Opět platí $i_4 = i_1$, proto $i_4 = 0$. Výstupní proud $i_V = i_2 - i_4 = I_E - 0 = I_E$ teče do báze tranzistoru $T5_A$. Oba tranzistory $T5_A$ a $T5_B$ se otevírají, na jejich kolektorech je téměř $-U_{CC}$. Proto se otevírá i tranzistor $T7$ (PNP) výstupní napětí u_o je rovněž rovno téměř $-U_{CC}$.

Situace je znázorněna na obr. 4. Pro u_d v rozmezí - 1 mV až + 1 mV má operační zesilovač podle obr. 4 zesílení $A_u = u_o/u_d = 10\,000$. Pro ostatní napětí již přestává zesilovat, protože výstupní napětí nemůže nikdy přesáhnout hodnotu napájecího napětí $\pm U_{CC}$. Tranzistory operačního zesilovače jsou v saturaci. Proto je maximální výstupní napětí určeno napětími $\pm U_{CC}$, které musí být menší o 1 až 3 V (o úbytek napětí na tranzistorech $T6$ a $T7$ v sepnutém stavu).

Z obr. 5 je patrné, že napětí u_+ a u_- se běžně liší o méně než 1 mV; jsou téměř souhlasná. Proto stačí zkoumat největší velikost napětí na kladném vstupu, pro kterou ještě platí závislost na obr. 5 – tomuto napětí říkáme mezní souhlasné napětí. Je to mezní napětí, na kterém jsou oba vstupy „posazený“ proti zemi a zesilovač ještě zesiluje.

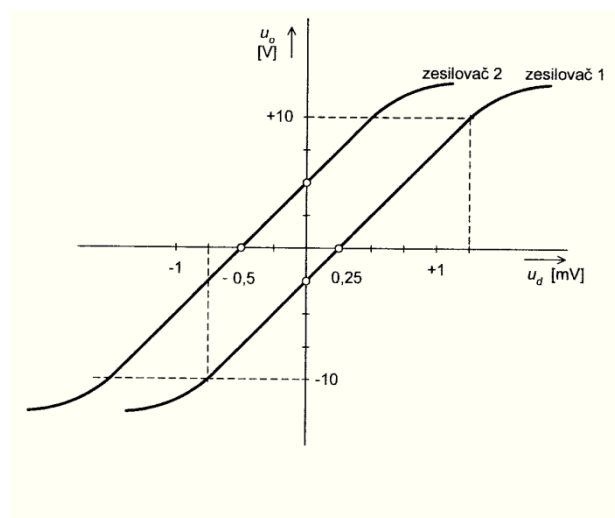
Je-li souhlasné napětí větší než napětí $+U_{CC}$, zavírají se oba tranzistory $T1$ a $T2$ (PNP), protože napětí na jejich bázích je větší než napětí na emitorech. Operační zesilovač již nepracuje. Je-li souhlasné napětí menší než napětí $-U_{CC}$, otevírají se přechody kolektor – báze tranzistorů $T1$ a $T2$ a to také není správný pracovní režim.



Obr. 4: Průběh napětí OZ s nulovým ofsetem.

Ve skutečnosti je možný rozsah souhlasných napětí U_{Is} ještě o 1 až 2 V pod hodnotami $\pm U_{CC}$.

Na obr. 3 tvoří vstupní rozdílový zesilovač dva tranzistory PNP – $T1$ a $T2$ – bipolární tranzistory. Takovýto zesilovač je nazýván bipolární zesilovač. Pro diferenční napětí u_d v okolí nuly teče kolektory tranzistorů proud asi $10\mu A$. Je-li proudový zesilovací činitel obou tranzistorů větší než 50, potečou bázové proudy menší než $10\mu A/50 = 200nA$ ven ze vstupů. To je také běžná hodnota vstupního proudu bipolárního operačního zesilovače. Je-li rozdílový stupeň z tranzistorů NPN, jsou proudy podobné, ale tečou do obvodu. Díky nenulovým vstupním proudům je odpor mezi záporným a kladným vstupem konečný (diferenční odpor R_d) – rozmezí $0,5 M\Omega$ až $5M\Omega$.



Obr. 5: Znázornění napěťového offsetu.

U některých operačních zesilovačů jsou na místě tranzistorů $T1$ a $T2$ použity tranzistory řízené polem (MOSFET, JFET). Takoveto operační zesilovače mají vstupní proudy menší než 100 pA a tomu odpovídá i velký diferenční odpor $10^{12} \Omega$ až $10^{14} \Omega$.

V předchozích úvahách bylo předpokládáno, že oba tranzistory $T1$ a $T2$ v rozdílovém stupni jsou naprosto stejné. Při spojení kladného a záporného vstupu tekly oběma tranzistory stejné proudy a výstupní napětí bylo nulové (pro $u_d = 0$). Nejsou-li oba tranzistory zcela stejné, nejsou proudy i_1 a i_2 stejné při $u_d = 0$, ale liší se. Tomu odpovídá určité výstupní napětí. Tento stav je znázorněn na obr. 5.

Pro zesilovač 1 a $u_d = 0$ je $u_o = -2,5V$. Až pro $u_d = 0,25mV$ je výstupní napětí nulové. Rozdílové napětí u_d , které musíme přivést na vstup zesilovače, aby výstupní napětí bylo nulové, se nazývá vstupní napěťová nesymetrie (U_{IO} , offset), nebo také vstupní zbytkové napětí. Pro zesilovač 1 je tedy $U_{IO} = 0,25mV$, pro zesilovač 2 je $U_{IO} = -0,5mV$.

Některé vyráběné operační zesilovače mají vývody, ke kterým lze připojit potenciometr (podle doporučeného zapojení výrobce) a takto lze nastavit napěťovou nesymetrii na 0mV.

Nejsou-li vstupní tranzistory stejné, nejsou stejné ani jejich bázevé proudy. Proto nejsou stejné ani vstupní proudy pro kladný (I_{B+}) a záporný (I_{B-}) vstup. V katalogu je většinou uváděna hodnota vstupního klidového proudu (I_{IB}), který se určí ze vztahu

$$I_{IB} = (I_{B+} + I_{B-})/2 \quad (7)$$

Popisuje průměrnou hodnotu vstupního proudu. Dále se uvádí vstupní proudová nesymetrie

$$I_{IO} = I_{B+} - I_{B-} \quad (8)$$

kteřá popisuje rozdíl mezi vstupními proudy. Pro ideální operační zesilovač musí být obě hodnoty nulové.

2.1.2 Vlastnosti ideálního operačního zesilovače

Běžné operační zesilovače mají zesílení $A_u = 20\,000$ až $2\,000\,000$. Znamená to, že pro výstupní napětí 10V je mezi kladným a záporným vstupem napětí $u_d = 10\text{V} / (2\,000\,000 \text{ až } 20\,000) = 5\mu\text{V}$ až $500\mu\text{V}$. V praxi to znamená, že rozdílové u_d považujeme za nulové pro jakékoliv výstupní napětí u_o . Podmínku $u_d = 0$ se snažíme zajistit za všech okolností. Vede to k požadavku, aby zesílení ideálního operačního zesilovače bylo nekonečně velké (u reálného co největší).

Pokud nemá ideální operační zesilovač nijak ovlivňovat okolní obvody, musí být vstupní proudy kladného a záporného vstupu nulové (pro reálný zesilovač co nejmenší). Nulovým vstupním proudům odpovídají nekonečně velké vstupní odpory.

Zesílení ideálního operačního zesilovače musí být nezávislé na velikosti výstupního proudu (zatěžovacího odporu). Pokud se výstupní napětí nemění se změnou proudu, je výstupní odpor zesilovače R_o je nulový.

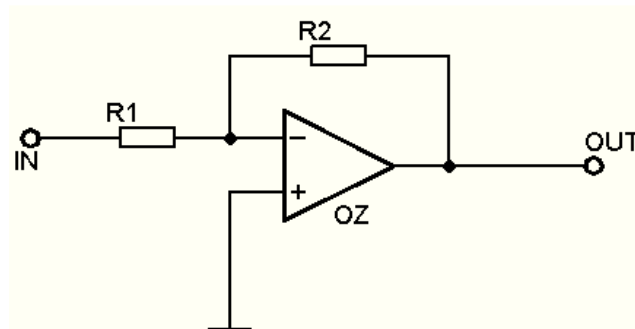
Ideální operační zesilovač má:

- nekonečně velké zesílení A_u (nulové rozdílové napětí u_d)
- nekonečně velké vstupní odpory (nulové vstupní proudy)
- nulový výstupní odpor (zesílení nezávisí na zátěži).

Tyto vlastnosti by měly platit pro všechny kmitočty a pro všechny úrovně vstupních napětí. Skutečný operační zesilovač se k ideálu jenom přibližuje. [1]

2.2 Základní zapojení s OZ

2.2.1 Invertující zapojení



Obr. 6: Invertující zapojení OZ.

Invertující zapojení operačního zesilovače je zobrazeno na obr. 6. Vstupní napětí u_i nepřivedeno přes rezistor R_1 na záporný vstup operačního zesilovače. Kladný vstup operačního zesilovače je uzemněn. Záporná zpětná vazba je vedena přes rezistor R_2 . Pro ideální operační

zesilovač je zesílení nekonečné a proto je napětí u_d nulové pro každé výstupní napětí u_o . Proto je úbytek napětí na rezistoru R_1 roven napětí u_i a proud i_1 rezistorem R_1 je

$$i_1 = u_i/R_1 \quad (9)$$

Celý proud i_1 prochází rezistorem R_2 protože do záporného vstupu ideálního operačního zesilovače žádný proud neteče. Při směru šipek napětí na obrázku a $u_d = 0$ je výstupní napětí u_o rovno záporně myšlenému úbytku napětí u_2 na rezistoru R_2 :

$$u_o = -u_2 = -R_2 i_1 \quad (10)$$

Nyní lze určit, že

$$u_o = -u_i R_2/R_1 \quad (11)$$

Pro zesílení invertujícího zapojení s ideálním zesilovačem platí

$$A_{IN} = u_o/u_i = -R_2/R_1 \quad (12)$$

Pokud operační zesilovač není ideální, není napětí u_d nulové a odpovídá výstupnímu napětí u_o a zesílení zesilovače

$$u_d = u_o/A_u \quad (13)$$

Úbytek napětí na rezistoru R_1 je roven součtu napětí u_i a u_d , a proto je proud i_1 nyní určen vztahem

$$i_1 = (u_i + u_d)/R_1 \quad (14)$$

Tento proud musí protékat i přes rezistor R_2 , ale i zde je nutno připočítat nenulové napětí u_d . Proto platí:

$$u_o + u_d = -i_1 R_2 \quad (15)$$

$$u_o + u_d = -(u_i + u_d) R_2/R_1$$

Vztah upravíme

$$u_o + u_d(1 + R_2/R_1) = -u_i R_2/R_1$$

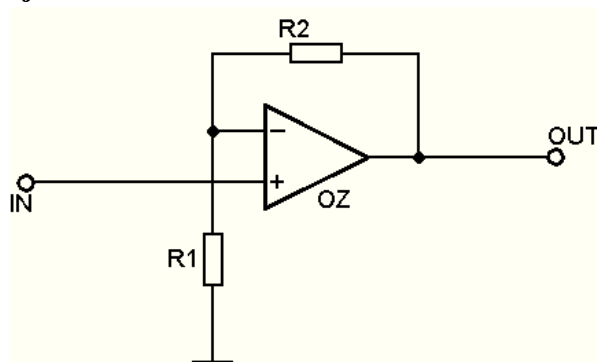
$$u_o + \frac{u_o}{A_u}(1 + R_2/R_1) = -u_i R_2/R_1$$

Pro zesílení invertujícího zesilovače s neideálním operačním zesilovačem dostaneme

$$A_{IN} = u_o/u_i = -(R_2/R_1)/[1 + (1 + R_2/R_1)/A_u] \quad (16)$$

Člen $-(R_2/R_1)$ určuje ideálně požadované zesílení invertujícího zesilovače. Člen $1 + (1 + R_2/R_1)/A_u$ popisuje chybu, kterou způsobuje zesilovač s konečným zesílením A_u .

2.2.2 Neinvertující zapojení



Obr. 7: Neinvertující zapojení OZ.

Neinvertující zapojení je na obr. 7. Vstupní napětí u_i je vedeno na kladný vstup operačního zesilovače. Proto platí

$$u_i = u_+ \quad (17)$$

Do záporného vstupu je zavedena část výstupního napětí u_o zápornou zpětnou vazbou přes odporový dělič R_1 , R_2 . Protože do záporného vstupu ideálně neteče žádný proud, platí, že u_- je určeno pouze děličem:

$$u_- = u_o R_1 / (R_1 + R_2) \quad (18)$$

Pro ideální operační zesilovač je rozdílové napětí $u_d = 0$ pro každé výstupní napětí u_o . Proto platí

$$u_i = u_+ = u_- \quad (19)$$

Z toho vyplývá

$$u_i = u_o R_1 / (R_1 + R_2)$$

Zesílení neinvertujícího zesilovače A_N s ideálním operačním zesilovačem je

$$A_N = u_o / u_i = 1 + R_2 / R_1 \quad (20)$$

Pro zapojení s neideálním operačním zesilovačem je napětí u_d nenulové, a platí

$$u_d = u_o / A_u \quad (21)$$

Napětí u_- záporného vstupu je vzhledem k napětí u_i o hodnotu u_d menší:

$$u_- = u_i - u_d \quad (22)$$

Nyní lze určit proud i_i rezistorem R_1

$$i_1 = u_-/R_1 = (u_i - u_d)/R_1 \quad (23)$$

Opět platí předpoklad, že do záporného vstupu neteče žádný proud a proto celý proud i_1 prochází rezistorem R_1 . Úbytek napětí na rezistoru R_2 je

$$R_2 i_1 = (u_i - u_d) R_2/R_1 \quad (24)$$

Výstupní napětí u_o je součtem napětí u_- na rezistoru R_1 a úbytku napětí na rezistoru R_2 :

$$u_o = u_- + R_2 i_1 \quad (25)$$

Odtud lze určit, že

$$u_o = u_i - u_d + (u_i - u_d)R_2/R_1$$

Vztah upravíme a dosadíme pro reálný operační zesilovač $u_d = u_o/A_u$:

$$u_o = u_i(1 + R_2/R_1) - u_d(1 + R_2/R_1)$$

$$u_o = u_i(1 + R_2/R_1) - \frac{u_o}{A_u}(1 + R_2/R_1)$$

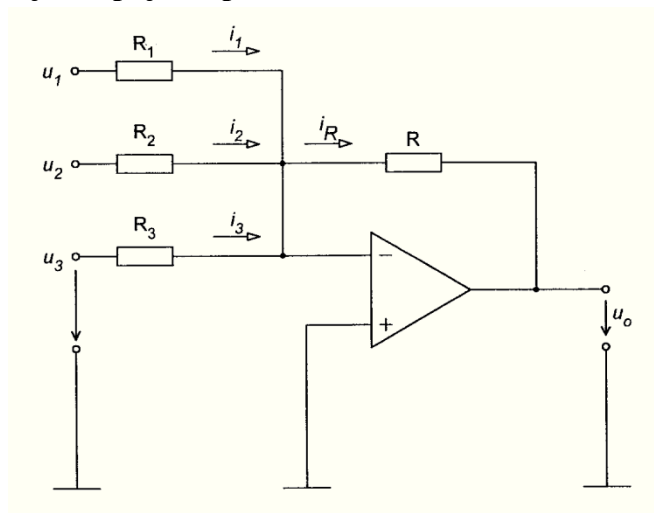
$$u_o \left(1 + \frac{1 + R_2/R_1}{A_u} \right) = u_i(1 + R_2/R_1)$$

Zesílení neinvertujícího zapojení s neideálním operačním zesilovačem je

$$A_N = \frac{u_o}{u_i} = (1 + R_2/R_1) / \left(1 + \frac{1 + R_2/R_1}{A_u} \right) \quad (26)$$

Člen $(1 + R_2/R_1)$ určuje ideálně požadované zesílení, člen $[1 + (1 + R_2/R_1)/A_u]$ popisuje chybu, kterou způsobuje operační zesilovač.

2.2.3 Součtové invertující zapojení operačního zesilovače



Obr. 8: Součtové invertující zapojení OZ.

Na obr. 8 je zobrazen součtový invertující zesilovač se třemi vstupy. Počet vstupů může být libovolný. Invertující vstup operačního zesilovače je zde virtuální zemí. Proto platí, že $i_1 = u_1/R_1$, $i_2 = u_2/R_2$, $i_3 = u_3/R_3$. Pro ideální operační zesilovač platí $i_R = i_1 + i_2 + i_3$, všechny proud protékají přes rezistor ve zpětné vazbě. Nyní lze určit, že

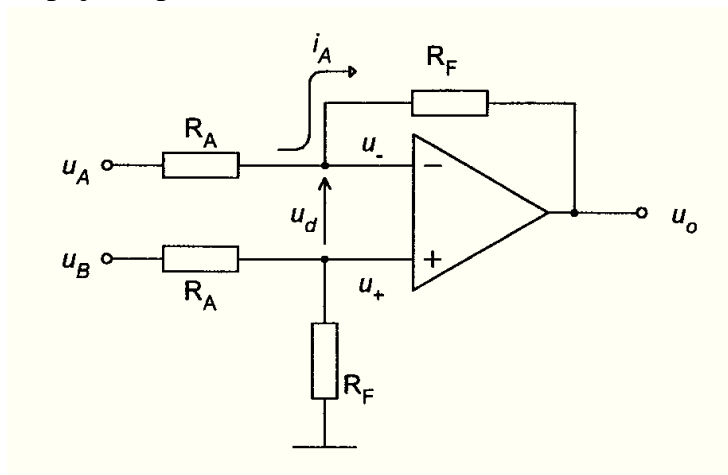
$$u_o = -i_R R = -\left(u_1 \frac{R}{R_1} + u_2 \frac{R}{R_2} + u_3 \frac{R}{R_3}\right) \quad (27)$$

Pro $R_1 = R_2 = R_3 = R$ se vztah zjednoduší

$$-u_o = u_1 + u_2 + u_3 \quad (27a)$$

Vstupní odpor pro každý signál u_i je dán odporem R_i (na který je signál přiveden). Všechny vlastnosti jsou stejné jako u invertujícího zesilovače.

2.2.4 Rozdílové zapojení operačního zesilovače



Obr. 9: Rozdílové zapojení OZ.

Pro ideální operační zesilovač platí $u_+ - u_- = u_d = 0$, tedy $u_+ = u_-$.

$$u_+ = u_B R_F / (R_A + R_F)$$

je napětí na neinvertujícím vstupu.

$$i_A = (u_A - u_o) / (R_A + R_F)$$

Napětí na invertujícím vstupu:

$$u_- = u_A - R_A i_A = u_A - R_A \frac{u_A - u_o}{R_A + R_F}$$

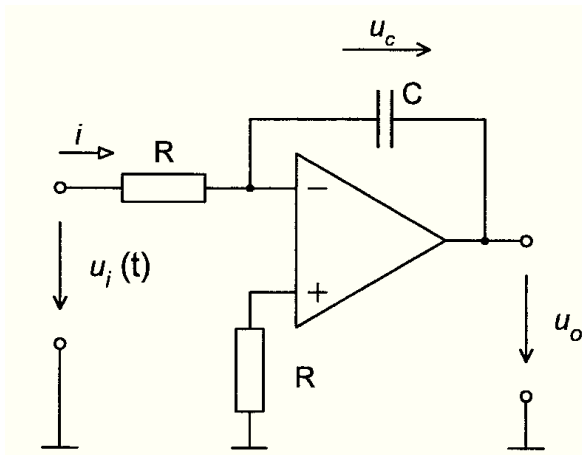
Proto lze určit

$$u_B \frac{R_F}{R_A + R_F} = u_A - R_A \frac{u_A - u_o}{R_A + R_F}$$

úpravou lze získat

$$u_o = (u_B - u_A) \frac{R_F}{R_A} \quad (28)$$

2.2.5 Integrační zapojení OZ



Obr. 10: OZ jako integrátor.

Nejpoužívanější zapojení integračního zesilovače je na obr. 10. Do obvodu záporné zpětné vazby je zapojen kondenzátor. Pro vstupní proud platí $i = u_i(t)/R$. Všechny proudy v obvodu tečou do kondenzátoru C . Pro výstupní napětí platí $u_o = -u_c$. Pro napětí kondenzátoru C platí

$$u_c = \frac{q}{C} = \frac{1}{C} \cdot \int i(t) dt = \frac{1}{C} \int \frac{u_i(t)}{R} dt$$

Proto pro výstupní napětí platí vztah

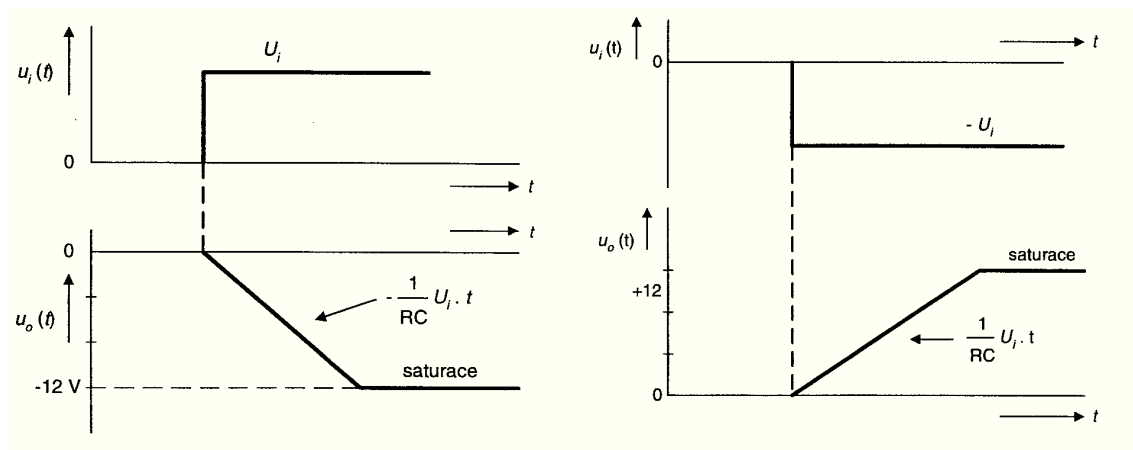
$$u_o = -\frac{1}{RC} \int u_i(t) dt - u_o(t=0) \quad (29)$$

symbol $u_o(t=0)$ je napětí na výstupu při spuštění integrátoru, RC je časová konstanta integrátoru.

Praktický význam tohoto vztahu je, že změna napětí na kondenzátoru je vždy taková, aby právě protékal proud $i(t)$. Pro konstantní napětí na vstupu $u_i(t) = U_i$ a $u_o(t=0)=0$ dostaneme ze vztahu (29)

$$u_o(t) = -\frac{1}{RC} \cdot U_i \cdot t \quad (29a)$$

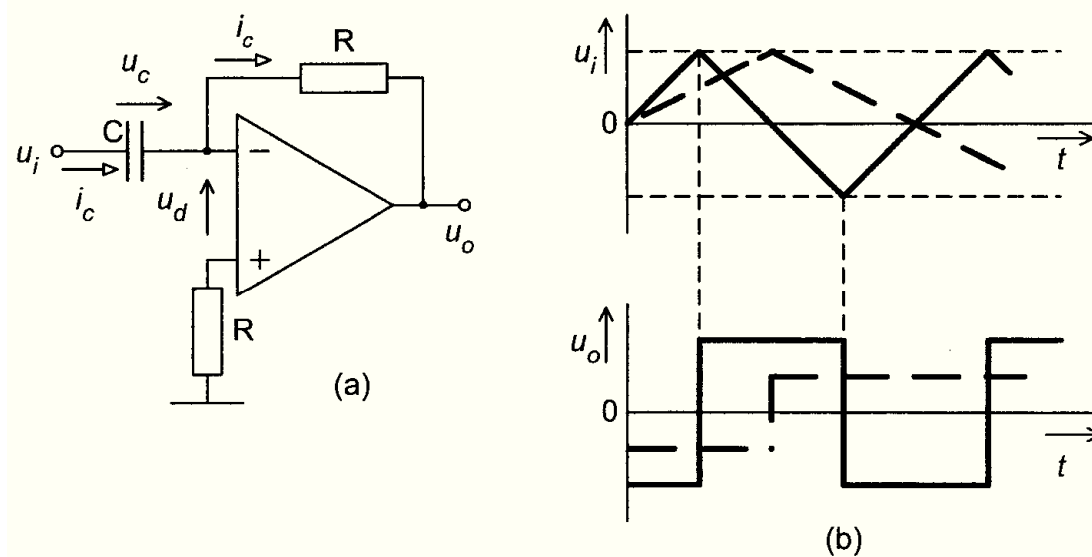
Situace je zachycena na obr. 11 pro $U_i > 0$ a $U_i < 0$.



Obr. 11: Odezva integrátoru na skokovou změnu vstupního napětí.

Omezujícími faktory jsou: konečná velikost odporu R , svody kondenzátoru, konečná velikost zesílení operačního zesilovače a proudové a napěťové nesymetrie.

2.2.6 Derivační zapojení operačního zesilovače



Obr. 12: a) Zapojení OZ jako derivátor, b) odezva derivátoru na vstupní signál.

Principiální zapojení derivačního zesilovače je na obr. 12 Pro proud I_C platí

$$I_C = C \frac{du_C}{dt} = C \frac{du_i}{dt} \quad (30)$$

je-li $u_d = 0$ potom

$$u_o = -Ri_c = -RC \frac{du_i}{dt} \quad (31)$$

Derivační zesilovače se používají při měření vibrací – z derivace lze určit rychlost vibrace. Pomocí derivace lze také odhalit malé, ale rychlé změny na pomalu se měnících signálech. [1]

3. NI ELVIS



Obr. 13: Pracovní stanice NI ELVIS II [5]

NI ELVIS II Series (National Instrument Educational Laboratory Virtual Instrumentation Suite II Series) je výukový virtuální laboratorní systém pro navrhování a testování elektronických obvodů. Základem je odnímatelný modul s propojovacím polem, na kterém lze navrhovat a testovat různá elektronická zapojení. Na modulu je 8 analogových vstupů, programovatelné funkční vstupy/výstupy, 24 digitálních vstupů/výstupů, 8 uživatelsky definovatelných I/O.

NI ELVIS II Series využívá software na základě LabVIEW a speciálně navrženou pracovní stanici a prototypovou desku k poskytnutí funkčnosti sady běžných laboratorních přístrojů. NI ELVISmx je software pro podporu NI ELVIS II Series hardwaru. Poskytuje následující čelní panely navržené v LabVIEW (SFPs):

- . generátor libovolných průběhů
- . Bodeho analyzátor
- . Digitální čtečku
- . Digitální zapisovač

- . Digitální multimetr (DMM)
- . Dynamický analyzátor signálů (DSA)
- . Funkční generátor (FGEN)
- . Impedanční analyzátor
- . Osciloskop (Scope)
- . dvou vodičový analyzátor stejnosměrného napětí
- . třívodičový analyzátor stejnosměrného napětí
- . variabilní napájení

3.1 NI ELVIS II Series v akademických oborech

NI ELVIS je možno využít v inženýrství, fyzikálních vědách a v laboratořích biologických věd. Lektori mohou zařadit NI ELVIS II Series do osnov jak pro začátečníky, tak i pro pokročilé studenty a poskytnout jim tak praktické zkušenosti.

3.1.1 NI ELVIS II Series v inženýrství

NI ELVIS II Series je navržen pro výuku základů elektroniky a obvodů navrhovaných studenty v elektroinženýrství, mechanickém inženýrství a biomedicinském inženýrství. Soubor nabízí kompletní testování, měření a možnost záznamu dat pro takovouto výuku. Studenti mohou používat odnímatelné prototypové desky pro návrh obvodů doma a využít tak čas v laboratoři efektivněji.

NI ELVIS II Series SFP nástroje, jako je Bodeho analyzátor a dynamický analyzátor signálů, nabízí instruktorům příležitost pro výuku pokročilých kurzů v analýze signálů a jejich zpracovávání. Například studenti mohou navrhnout softwarové filtry v LabVIEW a hardwarové filtry na prototypové desce a porovnat rozdíly.

Studenti mechanického inženýrství se mohou naučit měření na čidlech a převodnicích, a také navrhování obvodů tím, že si vytvoří vlastní podmínky pro daný signál. Studenti mohou na prototypovou desku umístit vlastní sensorové adaptéry. Například umístění termočlánku na prototypovou desku umožňuje robustní termočlávkové zapojení. Programovatelné napájecí napětí může poskytnout buzení pro tenzometry použité při měření deformací.

3.1.2 NI ELVIS II Series ve fyzikálních oborech

Studenti fyziky se obvykle učí elektroniku a teorii navrhování obvodů. NI ELVIS II Series umožňuje studentům uvést tyto koncepty do praxe. Například studenti fyziky mohou využít NI ELVIS II Series k vytvoření obvodů pro úpravu signálů pro běžné senzory jako jsou fotoelektrické multiplikátory nebo detektory světla.

3.1.3 NI ELVIS II Series v biologických oborech

Oddělení biomedicínských inženýrství mají podobné problémy jako oddělení mechanického inženýrství. Studenti se obvykle učí základy elektroniky a vytváří přístroje, jako jsou přístroje k měření teploty. Prototypové pole nabízí schopnost úpravy signálu pro teplotní senzory a NI ELVISmx SFP nástroje jsou ideální pro testování obvodů, které studenti navrhli.

3.2 Hardware systému NI ELVIS II

NI ELVIS II Series kombinuje hardware a software do jednoho kompletního celku.

3.2.1 Pracovní stanice

Pracovní stanice poskytuje snadno ovladatelné knoflíky pro variabilní napájení a funkční generátor a nabízí pohodlné připojení a funkčnost v podobě BNC konektorů. [2]

4. LabVIEW

4.1 Vznik a historie LabVIEW

Vývoj programového prostředí LabVIEW odstartovalo v roce 1983 uvedení desky pro rozhraní GPIB z produkce firmy National Instruments (NI). Tuto firmu založili v roce 1976 James Truchard (Dr. T), Jeffrey Kodosky a William Nowlin v době, kdy pracovali na aplikacích sonaru pro americké námořnictvo na Texaské univerzitě (Univerzity of Texas) v Austinu. Dr. T přizval k řešení vhodného připojení testovacího zařízení k počítači DEC PDP-11 své kolegy a výsledkem jejich společného výzkumu byla myšlenka „virtuální instrumentace“.

Za „otce LabVIEW“ je považován Jeffrey Kodosky, který započal vývoj grafického vývojového nástroje dovedeného postupně k vysoké míře dokonalosti právě u systému LabVIEW. Výchozím předpokladem byla představa, aby technik, který je schopen zapsat své poznatky a požadavky do blokového diagramu, mohl intuitivně zapsat podobně i program. Vzniklo tak vývojové prostředí (původně pro Apple Macintosh), které místo klasického textového programování umožňuje tvořit programy v grafické interpretaci, intuitivně a samozřejmě tak i rychleji. Program obsahuje různé funkce, reprezentované ikonami, které lze vzájemně spojovat virtuálními vodiči a výsledky pak vykreslovat např. do grafů. Grafický programovací jazyk, na kterém je založeno LabVIEW, podnítil rozvoj a všeobecné rozšíření virtuální instrumentace a zpřístupnil automatizovanou instrumentaci všem technikům. Rok po uvedení LabVIEW byla uvedena verze pro počítače PC v prostředí DOS, pod názvem LabWindows.

V současné době se vývojáři firmy NI zaměřili především na vývoj LabVIEW při využití vícejadrových procesorů. Tyto procesory se stávají standardem a důsledkem toho je i zvýšení poptávky po programovacích jazycích pro paralelní programování, které umožní využít stále stoupajících rychlostí systémů. LabVIEW tyto požadavky dokonale splňuje díky své přirozené tzv. vícevláknové architektuře. Příkladem je např. aplikace využití systému LabVIEW v Institutu Maxe Plancka pro fyziku plazmatu, kde bylo dosaženo dvacetinásobného zrychlení na počítači s osmijádrovým procesorem ve srovnání s procesorem s jedním jádrem.

Lze očekávat, že nadčasový grafický způsob programování bude v dalších generacích dále rozvíjen. Ukazuje se totiž, že platforma LabVIEW, přirozeně vhodná pro návrh vícevláknových paralelních aplikací, usnadňuje vývoj aplikací pro procesory s více jádry, stejně jako aplikací založených na FPGA, a to díky svému intuitivnímu způsobu zápisu paralelních datových toků. Dále bude rozvíjen způsob grafické technologie pro zlepšení reprezentace komponent aplikace a jejich spojení a pro vylepšení podpory v případě více cílových systémů. Dalšímu vývoji bude podroben i modul LabVIEW System Diagram, aby uživatelé měli možnost používat LabVIEW jako „spustitelnou tabuli“ s různými stupni abstrakce a specifikovat tak chování i konfiguraci.

Programovací a vývojové prostředí LabVIEW (z angl. Laboratory Virtual Instruments Engineering Workbench) tedy „laboratorní pracoviště virtuálních přístrojů“ je vhodné nejen k programování systémů pro měření a analýzu signálů, řízení a vizualizaci technologických procesů různé složitosti, ale také k programování složitých systémů, jako je kupříkladu robot.

Hlavním cílem virtuální instrumentace je nahradit dočasně nebo i trvale prostorově, finančně a mnohdy i časově náročné využití technických prostředků (hardware) řešením virtuálním za přispění programových prostředků (software) a zejména pak grafickými a vizuálními prostředky a zprostředkovat tak uživateli maximální názornost. Toto řešení umožňuje rychlé navrhování nových aplikací i provádění změn v konfiguraci, což je u realizace skutečnými nástroji za pomoci reálných součástí často velice nákladné ne-li přímo nemožné.

4.2 Uživatelské rozhraní

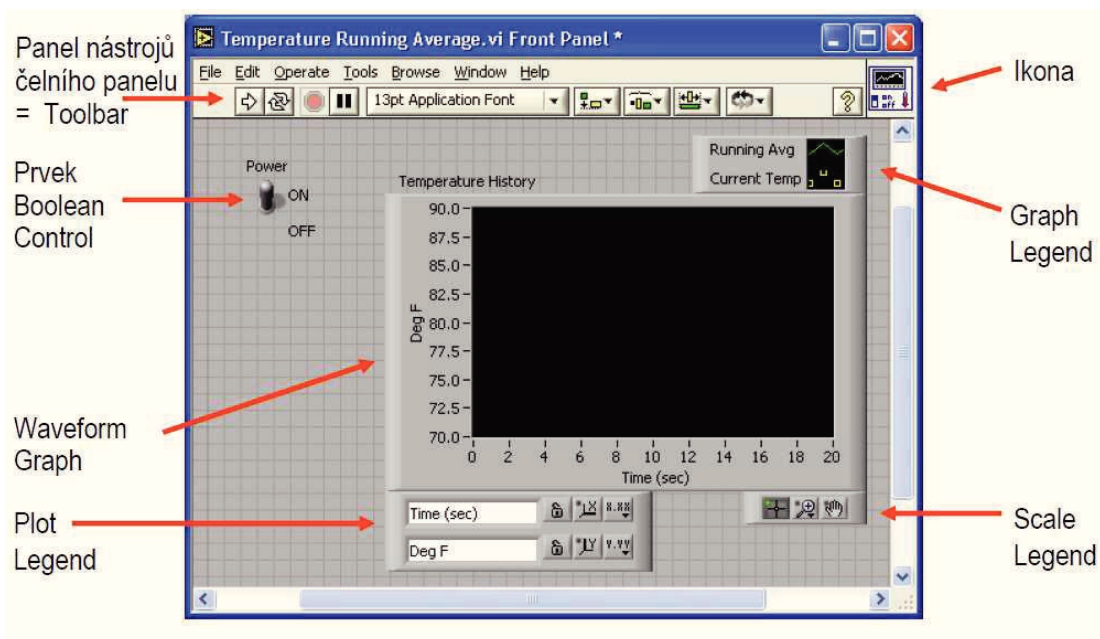
Uživatelské rozhraní v programu LabVIEW má obvykle podobu čelního ovládacího panelu určitého měřicího přístroje. To je také jeden z důvodů, proč se program v LabVIEW nazývá pojmem virtuální přístroj – VI (Virtual Instrument). Každý VI se skládá ze dvou asociovaných oken: z uživatelského rozhraní (čelní panel, Front Panel), a z blokového diagramu (Block Diagram), který je zdrojovým kódem VI.

4.2.1 Čelní panel

Čelní panel tvoří uživatelské rozhraní zvolené aplikace a určuje její vzhled a chování. Přes jeho objekty (ovládací a indikační prvky) lze řídit běh aplikace, zadávat parametry a získávat informace o zpracovaných výsledcích. Veškeré objekty je možné libovolně měnit a upravovat, programově nastavovat a další volby.

Na ploše lze pracovat jak s vlastními prvky, tak s poměrně širokou škálou prvků, které jsou součástí samotného vývojového prostředí. Vizuální prvky se dělí z funkčního hlediska na dvě základní skupiny: vstupy a výstupy. Vstupy mohou mít různé podoby ovladačů (Control), jako např. tlačítko (Button), otočný knoflík (Knob), posuvný ovladač (Slide), textový nebo číselný ovladač pro vkládání textů nebo číselných hodnot (Numeric Control, Text Control) a další. Výstupy mohou zase mít různé podoby zobrazovačů (Indicator), jako je například ručkové měřidlo (Meter), textový či číselný zobrazovač (Text Indicator, Numeric Indicator), kontrolka

(LED), různé podoby grafů a další. Vstupní hodnoty tak lze velmi dobře zadávat, výstupní hodnoty jednoduše zobrazovat.



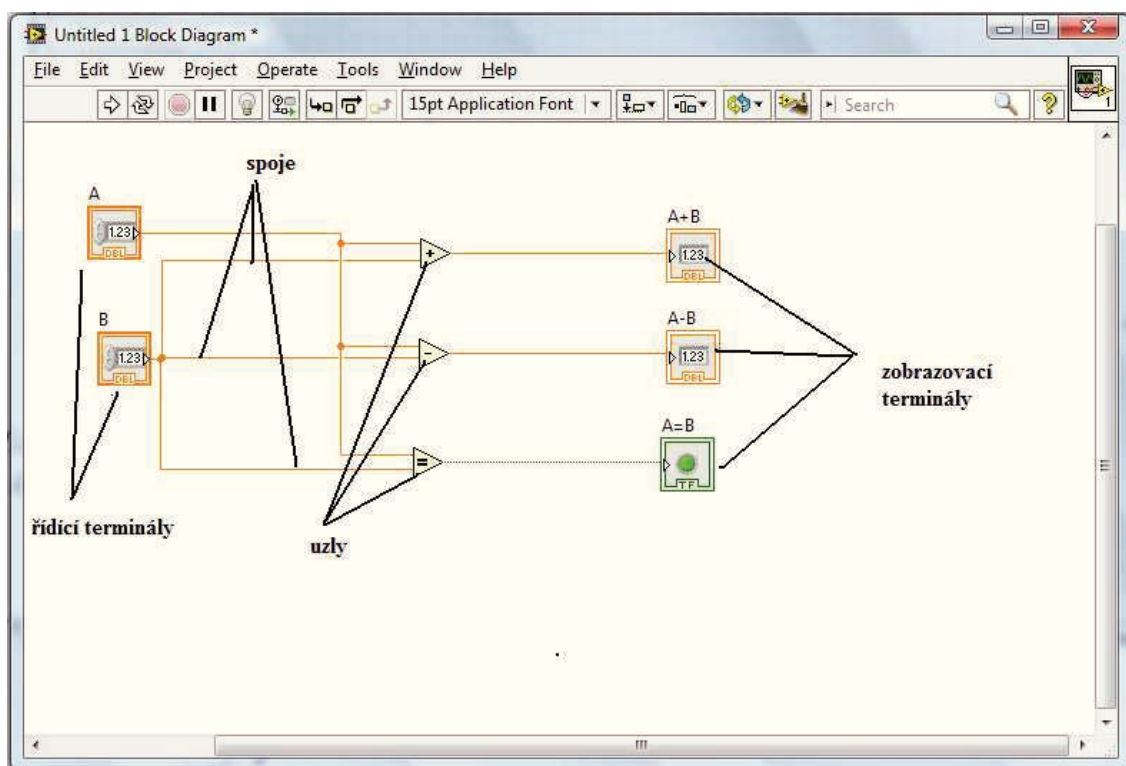
Obr. 14: Čelní panel v LabVIEW.

V okně čelního panelu tedy uživatel vytváří vzhled aplikace – umísťuje ovládací prvky, definuje jejich polohu, chování i vzhled. Vhodnou volbou ovládacích, zobrazovacích a dalších prvků na čelním panelu lze vytvořit uživatelsky příjemnou a přehlednou aplikaci. V režimu běhu programu (po spuštění VI) je možné aplikaci ovládat, nastavovat hodnoty parametrů a sledovat výstupy VI.

4.2.2 Blokový diagram

Obrazovka blokového diagramu je druhým sdruženým oknem každé aplikace. Na obrazovce blokového diagramu uživatel definuje vlastní algoritmus programu, tedy propojení prvků z čelního panelu a jejich parametry.

Grafické objekty, které jsou obsahem blokového diagramu, tvoří zdrojový kód programu, resp. VI v LabVIEW. Blokový diagram, který se může podobat vývojovému diagramu programu, odpovídá rovněž řádkům textu v textově orientovaných programovacích jazycích. Ve skutečnosti je blokový diagram přímo spustitelným kódem, který je překládán během psaní s možností okamžité zpětné vazby při vzniku chyby, jako například při připojení neslučitelných datových typů. Blokový diagram je tvořen vzájemně propojenými objekty vykonávajícími určitou funkci.



Obr. 15: Okno blokového diagramu.

Na obr. 15 je zobrazen příklad programu VI s popisem tří typů součástí, z kterých se skládá blokový diagram: uzel, terminál, spoj.

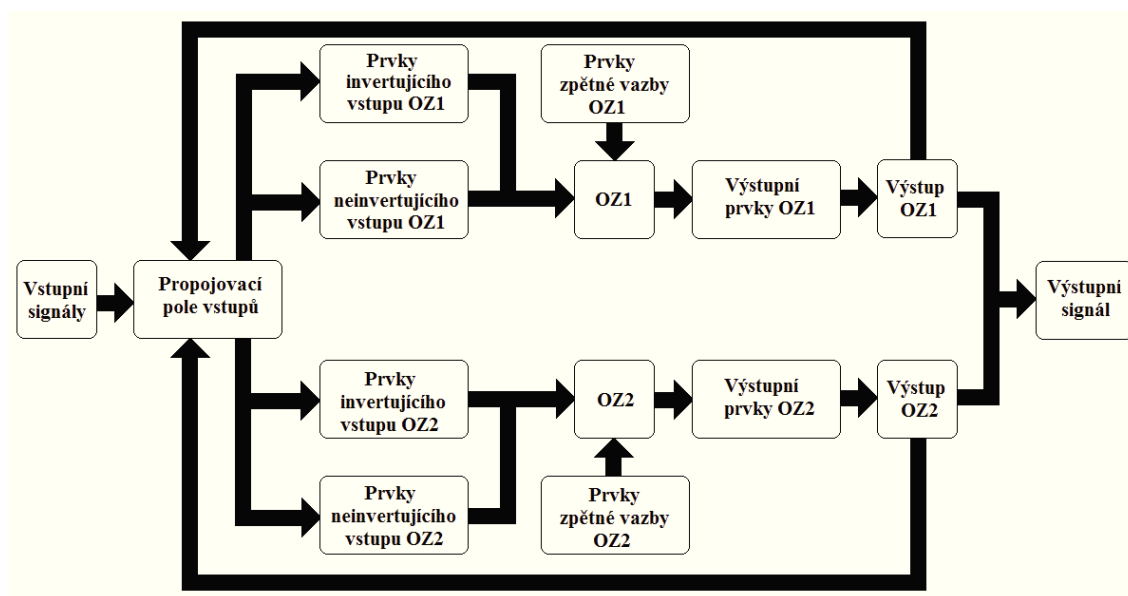
Uzel (Node) je prvkem pro vykonání programu. Odpovídá příkazu, funkci nebo podprogramu v textově orientovaném programovacím jazyku. V LabVIEW rozlišujeme tři typy uzlů: funkce, SubVI a struktura. Uzly typu funkce umožňují provádět různé základní operace (sčítání, práce se soubory, apod.) a jsou tedy základními prvky blokového diagramu. Uzly typu SubVI jsou VI pro pozdější použití v jiném VI. Uzly typu struktura slouží pro řízení průběhu vykonávání programu (např. smyčka For, While, apod.).

Terminál (Terminal) je branou, přes kterou prochází data mezi číselným panelem a blokovým diagramem, resp. mezi uzlem a blokovým diagramem. Odpovídá proměnné nebo konstantě v textově orientovaném programovacím jazyku. Terminály se dělí na zdrojové (Source), resp. ovládací (Control). Což jsou počátky datových cest spojené s ovládacími prvky, konstantami, globální či lokální proměnnou v módu čtení, a koncové (Destination), případně zobrazovací (Indicator), což jsou konce datových cest s pojené s indikačními prvky, globální či lokální proměnnou v módu pro zápis. [4]

5. Návrh modulu s operačními zesilovači

Jedním z požadavků při navrhování modulu s operačním zesilovačem pro NI ELVIS bylo realizování dostatečného počtu základních zapojení s použitím množství součástek.

Navržený modul se skládá ze dvou téměř shodných částí. V každé jedné části je navrženo zapojení s jedním operačním zesilovačem, ke kterému lze pomocí čtyř DIP spínačů připojit jednotlivé pasivní prvky. A to jak na invertující či neinvertující vstupy operačního zesilovače, tak i do jeho záporné zpětné vazby. Takto lze realizovat několik základních zapojení operačního zesilovače. Tyto dvě části jsou navzájem propojeny dalšími dvěma DIP spínači, které umožňují přivést vstupní signály na vstupy operačních zesilovačů a také výstup jednoho OZ na invertující či neinvertující vstup toho druhého a naopak. Toto je znázorněno v blokovém schématu na obr. 13.



Obr. 16: Blokové schéma modulu.

5. 1 Základní zapojení s operačním zesilovačem

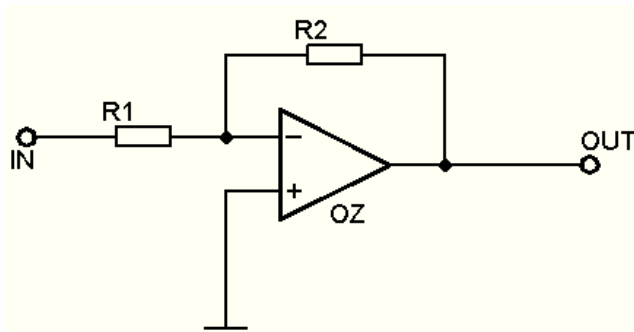
S každým z obou operačních zesilovačů lze realizovat následující zapojení:

- invertující
- neinvertující
- součtové
- rozdílové
- komparační
- logaritmické
- exponenciální

- derivační
- integrační
- OZ jako jednocestný usměrňovač.

5. 1. 1 Invertující zapojení operačního zesilovače

V tomto zapojení si studenti mohou ověřit chování operačního zesilovače zapojeného jako invertor. Na vstup mohou přivést jak stejnosměrné napětí, tak i signály z funkčního generátoru. Na výstupu pak bude invertovaný signál, který bude zesílen podle zvoleného poměru hodnot rezistorů.



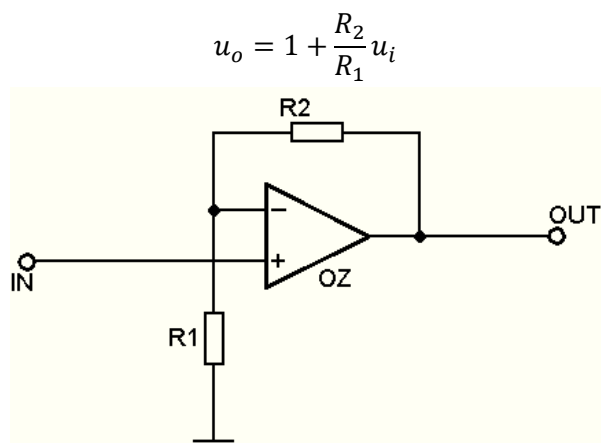
Obr. 17: Invertující zapojení OZ [1]

Napětí vstupující do invertujícího vstupu OZ1 může být připojeno na jeden ze vstupů FGEN, AO1 nebo AO0 přes rezistory R1 a R5 a trimry R3 a R7 sepnutím příslušného spínače na DIP spínačích SW1 a SW3 (spínače 1, 3, 6 na SW1 a 2, 3, 4, 5 na SW3) a sepnutím spínače 4 nebo 6 na SW5. Takto je přivedeno napětí na invertující vstup operačního zesilovače. Neinvertující vstup OZ1 je uzemněn sepnutím spínače 2 na SW5. Do zpětné vazby lze zapojit kombinaci rezistorů R11, R13 a trimru R15 sepnutím spínačů 6 a 8 na SW7. Na spínači SW9 musí být sepnut spínač 4. Spínač 1 slouží k připojení zatěžovacího trimru RZ1, spínač 2 připojuje reproduktor a spínač 3 indikační LED. Výstupní napětí je vyvedeno na AI7.

Neinvertující vstup OZ2 je vstupní napětí přivedeno sepnutím spínače 8, 6 nebo 3 na SW2 a přes rezistory R2 a R6 a trimry R4 a R8 sepnutím spínače 4, 2, 3 na SW4 a 5 na SW6. Neinvertující vstup je uzemněn sepnutím spínače 2 na SW6. DO zpětné vazby lze zapojit kombinaci rezistorů E12, R14 a trimru R16 sepnutím spínačů 6 a 8 na SW8. Na spínači SW10 musí být sepnut spínač 4. Spínač 1 slouží k připojení zatěžovacího trimru RZ2, spínač 2 připojuje reproduktor a spínač 3 indikační LED. Výstupní napětí je vyvedeno na AI7.

5. 1. 2 Neinvertující zapojení operačního zesilovače

Neinvertující zapojení, jak již název napovídá, nepřevrací (neinvertuje) vstupní signál. Ten je tak pouze zesílen v závislosti na poměru hodnot rezistorů.



Obr. 18: Neinvertující zapojení OZ. [1]

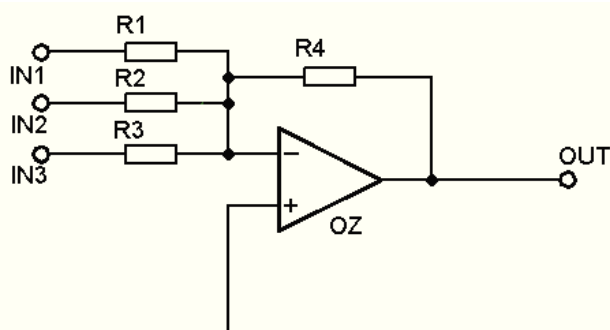
Vstupní napětí, které je přivedeno ze vstupu AO0 a sepnutím spínače 6 na SW1a spínače 1 na SW5 vstupuje do neinvertujícího vstupu operačního zesilovače. Invertující vstup je přes rezistor R9 uzemněn sepnutím spínače 4 na SW5. Do zpětné vazby lze zapojit kombinaci rezistorů R11, R13 a trimru R15 sepnutím spínačů 6 a 8 na SW7. Na spínači SW9 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

Signál je přiveden na neinvertující vstup z AO0 sepnutím spínačů 3 na SW2 a 1 na SW6. Invertující vstup je uzemněn přes rezistor R10 sepnutím spínače 4 na SW6. Do zpětné vazby lze zapojit kombinaci rezistorů R12, R14 a trimru R16 sepnutím spínačů 6 a 8 na SW8. Na spínači SW10 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

5. 1. 3 Součtové invertující zapojení operačního zesilovače

V tomto zapojení s operačním zesilovačem si studenti vyzkouší realizovat součet dvou, nebo tří signálů. Příspěvek jednotlivých vstupních signálů závisí jednak na velikosti vstupního napětí, ale také i na velikostech rezistorů R_1 , R_2 , R_3 (obr. 19). Výstupní napětí je pak rovno:

$$u_o = -i_R R = -\left(u_1 \frac{R}{R_1} + u_2 \frac{R}{R_2} + u_3 \frac{R}{R_3}\right)$$



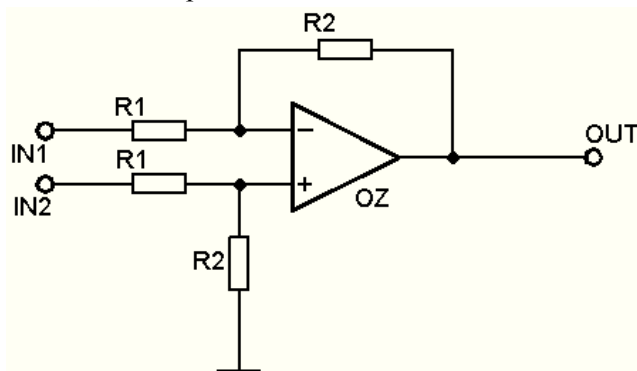
Obr. 19: Součtové zapojení OZ. [1]

Vstupní napětí ze vstupů FGEN, AO1 a AO0 sepnutím spínačů 1, 3, 6 na SW1 je přes rezistory R1, R3 a R7 a sepnutím spínačů 5, 4, 3 na SW3 a spínačem 6 na SW5 přivedeno na invertující vstup operačního zesilovače. Neinvertující vstup OZ je uzemněn sepnutím spínače 2 na SW5. Do zpětné vazby lze zapojit kombinaci rezistorů R11, R13 a trimru R15 sepnutím spínačů 6 a 8 na SW7. Na spínači SW9 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

Vstupní napětí je přivedeno sepnutím spínačů 8, 6, 3 na SW2 a přes rezistory R2, R4 a R6 sepnutím spínačů 4, 3, 2 na SW4 a 5 na SW6 na invertující vstup OZ2. Neinvertující vstup OZ2 je uzemněn sepnutím spínače 2 na SW6. Do zpětné vazby lze zapojit kombinaci rezistorů R12, R14 a trimru R16 sepnutím spínačů 6 a 8 na SW8. Na spínači SW10 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

5. 1. 4 Rozdílové zapojení operačního zesilovače

Obdobně jako součet, lze s operačním zesilovačem realizovat i rozdíl vstupních napětí.



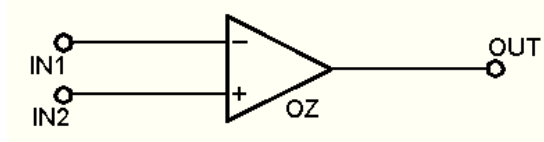
Obr. 20: Rozdílové zapojení OZ. [1]

Napětí pro invertující vstup operačního zesilovače je získáno ze vstupu AO1 sepnutím spínače 3 na SW1. Sepnutím spínače 4 na SW3 a spínače 6 na SW5 je připojen na invertující vstup OZ trimr R3. Napětí do neinvertujícího vstupu operačního zesilovače je přivedeno ze vstupu AO0 sepnutím spínače 6 na SW1. Sepnutím spínače 2 na SW3 a spínačem 3 na SW5 je připojena kombinace rezistorů R5 a R9. Do zpětné vazby lze zapojit kombinaci rezistorů R11, R13 a trimru R15 sepnutím spínačů 6 a 8 na SW7. Na spínači SW9 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

Napětí pro invertující vstup OZ2 je získáno ze vstupu AO1 sepnutím spínače 6 na SW2. Sepnutím spínače 3 na SW4 a spínače 5 na SW6 je připojen na invertující vstup OZ2 trimr R4. Napětí do neinvertujícího vstupu OZ2 je přivedeno z AO0 sepnutím spínače 3 na SW2. Sepnutím spínače 1 na SW4 a 3 na SW6 je na neinvertující vstup připojena kombinace rezistorů R8 a R10. Do zpětné vazby lze zapojit kombinaci rezistorů R12, R14 a trimru R16 sepnutím spínačů 6 a 8 na SW8. Na spínači SW10 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

5. 1. 5 Komparační zapojení operačního zesilovače

Komparační zapojení operačního zesilovače porovnává napětí přivedená na inverzujícím a neinverzujícím vstupu. Toto zapojení nemá zpětnou vazbu, proto je na výstupu kladné nebo záporné napájecí napětí (operační zesilovač je v kladné nebo záporné saturaci).



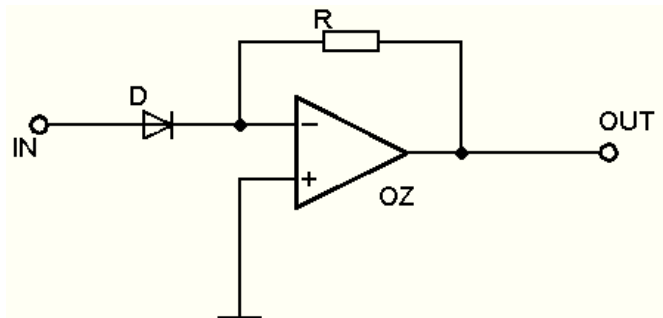
Obr. 21: Komparační zapojení OZ. [1]

Napětí ze vstupů AO1 a AO0 je přivedeno sepnutím spínačů 3 a 6 na SW1 a spínačů 5 a 1 na SW5. Toto zapojení nemá zpětnou vazbu, proto spínače na SW7 zůstanou všechny rozpojeny. Na spínači SW9 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

Napětí ze vstupů AO1 a AO0 je přivedeno sepnutím spínačů 6 a 3 na SW2 a spínačů 6 a 1 na SW6. Na SW8 jsou všechny spínače rozepnuty. Na spínači SW10 musí být sepnut spínač 4. Výstupní napětí je na AI7.

5. 1. 6 Exponenciální zapojení operačního zesilovače

Exponenciální zapojení operačního zesilovače je zapojením nelineárním, protože využívá nelineární součástky – diodu nebo tranzistor. V tomto případě je použita křemíková dioda. Toto zapojení potlačuje „menší“ signály (šum) a více zesiluje „větší“ signály.



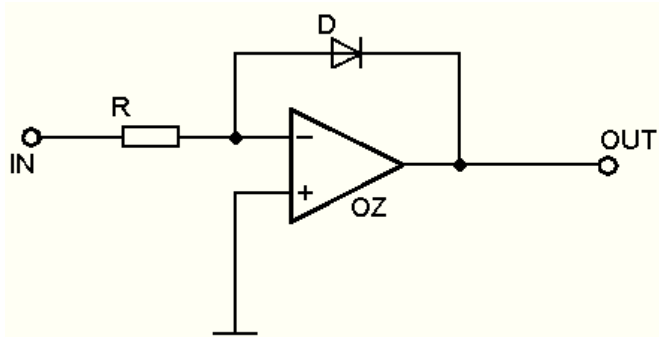
Obr. 22: Exponenciální zapojení OZ. [1]

Napětí ze vstupu AO1 a sepnutý spínač 3 na SW1 je přes diodu D1 a sepnutý spínač 7 na SW5 přivedeno na invertující vstup operačního zesilovače. Neinvertující vstup je uzemněn sepnutím spínače 2 na SW5. Do zpětné vazby lze zapojit kombinaci rezistorů R11, R13 a trimru R15 sepnutím spínačů 6 a 8 na SW7. Na spínači SW9 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

Napětí ze vstupu AO1 a sepnutý spínač 6 na SW1 je přes diodu D2 a sepnutý spínač 7 na SW6 přivedeno na invertující vstup OZ2. Neinvertující vstup OZ2 je uzemněn sepnutím spínače 2 na SW6. Do zpětné vazby lze zapojit kombinaci rezistorů R12, R14 a trimru R16 sepnutím spínačů 6 a 8 na SW8. Na spínači SW10 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

5. 1. 7 Logaritmické zapojení operačního zesilovače

Logaritmické zapojení operačního zesilovače je rovněž nelineárním zapojením. Dioda je tentokrát zapojena do zpětné vazby. Toto zapojení na rozdíl od exponenciálního více zesiluje „malé“ signály. Může se použít v zapojeních, kde je potřeba zvýšit citlivost daného zařízení.

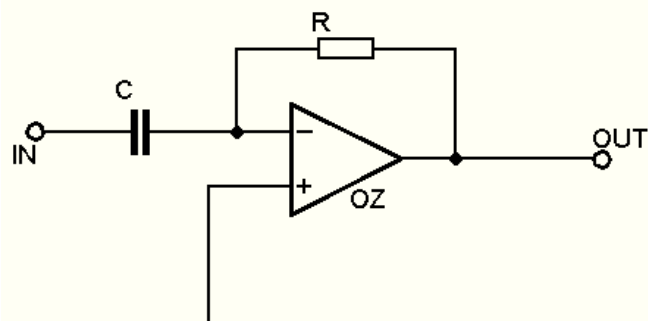


Obr. 23: Logaritmické zapojení OZ.

Napětí pro invertující vstup operačního zesilovače je získáno ze vstupu AO1 nebo AO0 sepnutím příslušných spínačů 3 a 6 na SW1. Sepnutím spínačů 4, 3 nebo 2 na SW3 a spínačů 6 nebo 4 na SW5 připojíme na vstup trimru R3, R7 nebo rezistor R5. Neinvertující vstup je uzemněn sepnutím spínače 2 na SW5. Dioda D3 ve zpětné vazbě je připojena sepnutím spínače 7 na SW7. Na spínači SW9 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

Napětí pro invertující vstup OZ2 je získáno ze vstupu AO1 nebo AO0 sepnutím příslušných spínačů 6 nebo 3 na SW1. Sepnutím spínačů 3, 2, 1 na SW4 a spínačů 5 nebo 4 na SW6 připojíme na vstup trimru R4, R8 nebo rezistor R6. Neinvertující vstup OZ2 je uzemněn sepnutím spínače 2 na SW6. Do zpětné vazby je připojena dioda D4 sepnutím spínače 7 na SW8. Na spínači SW10 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

5. 1. 8 Derivační zapojení operačního zesilovače

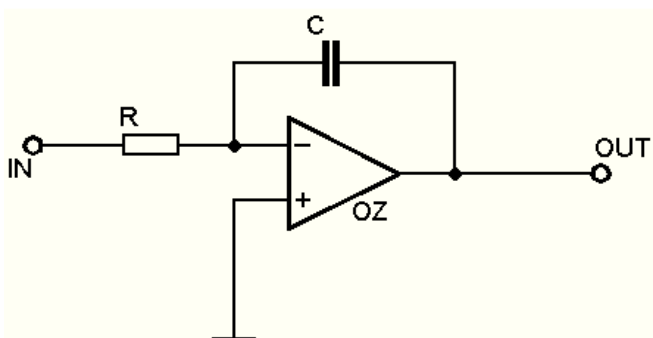


Obr. 24: Derivační zapojení OZ. [1]

Napětí ze vstupu FGEN (spínač 1 na SW1) je přes zvolenou kapacitu C1, C3, C5, C7, sepnutím příslušného spínače 6, 7, 8, 9 na SW3 a spínače 8 na SW5 přivedeno na invertující vstup operačního zesilovače. Neinvertující vstup je sepnutím spínače 2 na SW5 uzemněn. Do zpětné vazby lze zapojit kombinaci rezistorů R11, R13 a trimru R15 sepnutím spínačů 6 a 8 na SW7. Na spínači SW9 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

Napětí ze vstupu FGEN (spínač 8 na SW2) je přes zvolenou kapacitu C2, C4, C6, C8 sepnutím příslušného spínače 5, 6, 7, 8 na SW4 a spínače 8 na SW6 přivedeno na invertující vstup OZ2. Neinvertující vstup OZ2 je uzemněn sepnutím spínače 2 na SW6. Do zpětné vazby lze zapojit kombinaci rezistorů R12, R14 a trimru R16 sepnutím spínačů 6 a 8 na SW8. Na spínači SW10 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

5. 1. 9 Integrační zapojení operačního zesilovače



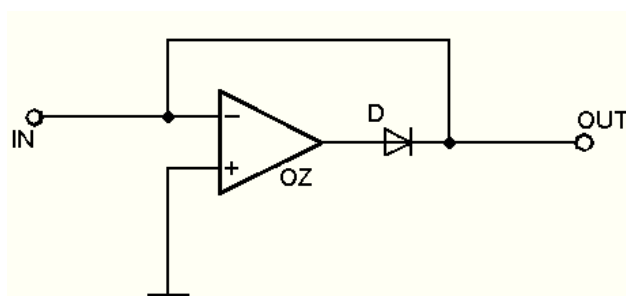
Obr. 25: Integrační zapojení operačního zesilovače. [1]

Napětí pro invertující vstup operačního zesilovače je získáno ze vstupu FGEN, AO1 nebo AO0 sepnutím příslušných spínačů 1, 3, 5 na SW1. Spínači 5, 4, 3, 2 na SW3 a spínači 6

nebo 4 na SW5 jsou připojeny rezistory a trimry R1, R3, R5 nebo R7. Neinvertující vstup je uzemněn sepnutím spínače 2 na SW5. Do zpětné vazby lze zapojit kombinaci kapacit C9, C11, C13, C15 sepnutím příslušných spínačů 1, 2, 3, 4 na SW7. Na spínači SW9 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

Napětí pro invertující vstup OZ2 je získáno ze vstupu FGEN sepnutím spínače 8 na SW2 a spínače 4 na SW4 a 5 na SW6. Neinvertující vstup OZ2 je uzemněn sepnutím spínače 2 na SW6. Do zpětné vazby lze zapojit kombinaci kondenzátorů C10, C12, C14 a C4, sepnutím příslušných spínačů 1, 2, 3, 4 na SW8. Na spínači SW10 musí být sepnut spínač 4. Výstupní napětí je vyvedeno na AI7.

5. 1. 10 Operační zesilovač jako jednocestný usměrňovač



Obr. 26: OZ jako jednocestný usměrňovač.

Napětí pro invertující vstup operačního zesilovače je získáno ze vstupu FGEN nebo AO1 sepnutím spínače 1 nebo 3 na SW1 a spínače 10 na SW3 nebo 5 na SW5. Neinvertující vstup je uzemněn sepnutím spínače 2 na SW5. Zpětná vazba je uzavřena přes sepnutý spínač 5 na SW7 a dioda je připojena rozepnutím spínače 4 na SW9. Výstupní napětí je vyvedeno na OUT1.

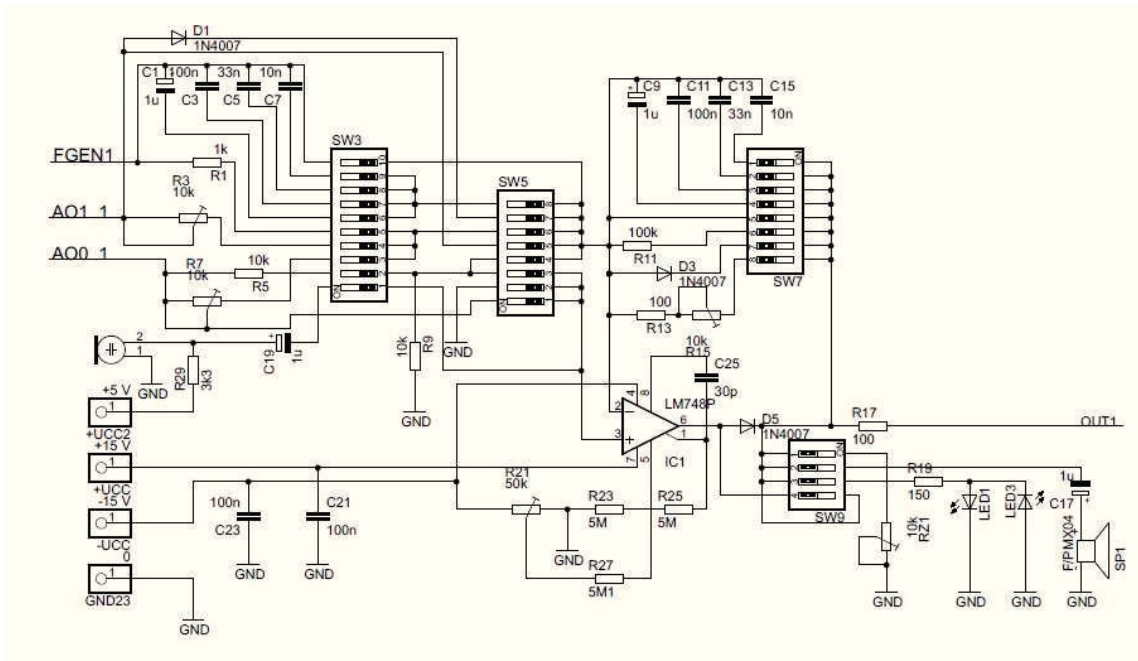
Napětí pro invertující vstup OZ2 je získáno ze vstupu A01 sepnutím spínače 6 na SW2 a spínače 7 na SW6. Neinvertující vstup OZ2 je uzemněn sepnutím spínače 2 na SW6. Zpětná vazba je uzavřena přes sepnutý spínač 5 na SW8 a dioda je připojena rozepnutým spínačem SW10. Výstupní napětí je vyvedeno na AI7.

Na neinvertující vstup operačního zesilovače je rovněž pomocí DIP spínače připojen elektretový mikrofon (spínač 1 na SW3). K výstupu OZ jsou přes DIP spínač SW9 připojeny indikační LED (spínač 3), proměnný rezistor realizující zátěž OZ (spínač 1) a reproduktor (spínač 2).

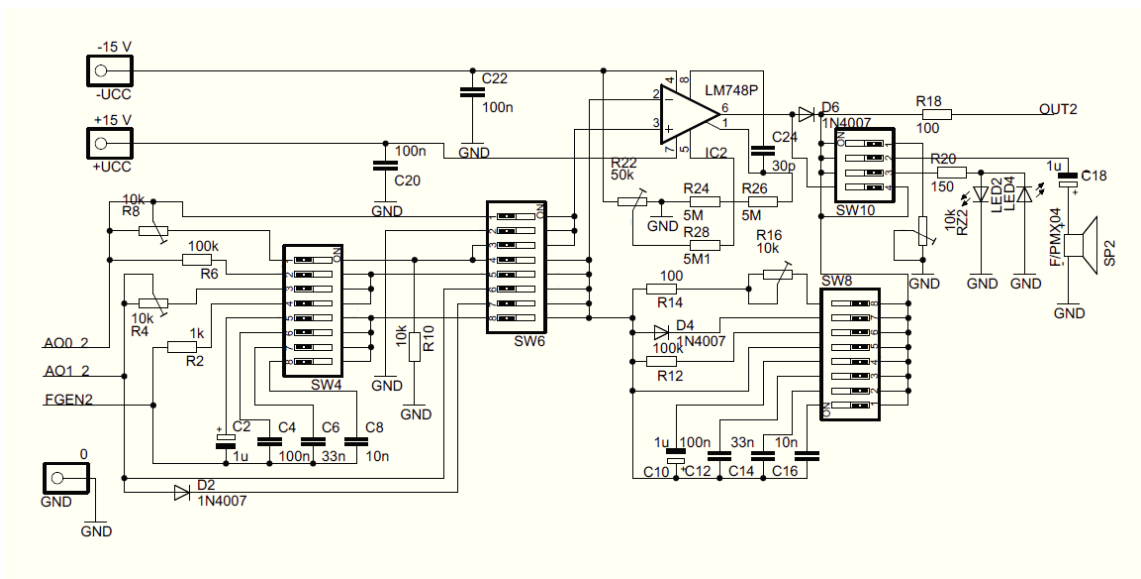
5.3 Návrh DPS

Návrh desky plošného spoje byl vytvořen v programu Eagle 5.7.0. Obvodové schéma s OZ1 (obr. 27) a obvodové schéma s OZ2 (obr. 28) jsou vzájemně propojeny propojovacím polem (obr. 29), na které jsou přivedeny vstupní signály AO0, AO1, FGEN, a ze kterého vychází výstupní signál AI7. Na výstupní pin AI6 je v závislosti na sepnutí spínače SW11 přiveden jeden ze vstupních signálů a takto je umožněno snímání tohoto signálu DAQ asistentem.

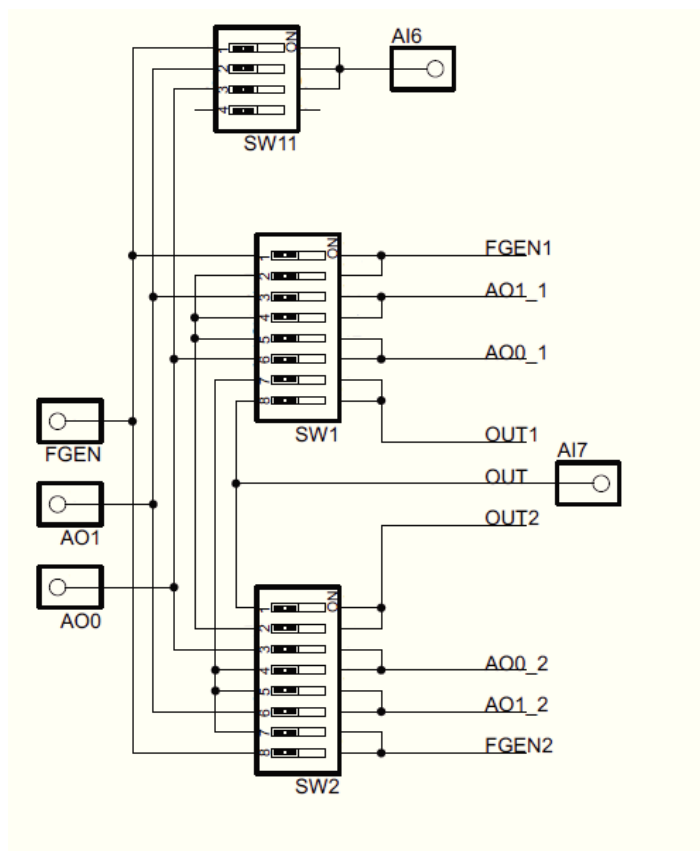
Při navrhování rozmístění součástek na DPS byl kladen důraz na přehlednost. Na levé straně desky jsou umístěny vstupy, výstupy a napájecí napětí, dále pak propojovací část obvodu. Dále jsou umístěny prvky, které se připojují na vstupy operačních zesilovačů, zpětnovazební prvky a naposledy součástky, připojující se k výstupu jednoho, či druhého operačního zesilovače.



Obr. 27: Obvodové schéma s OZ1.

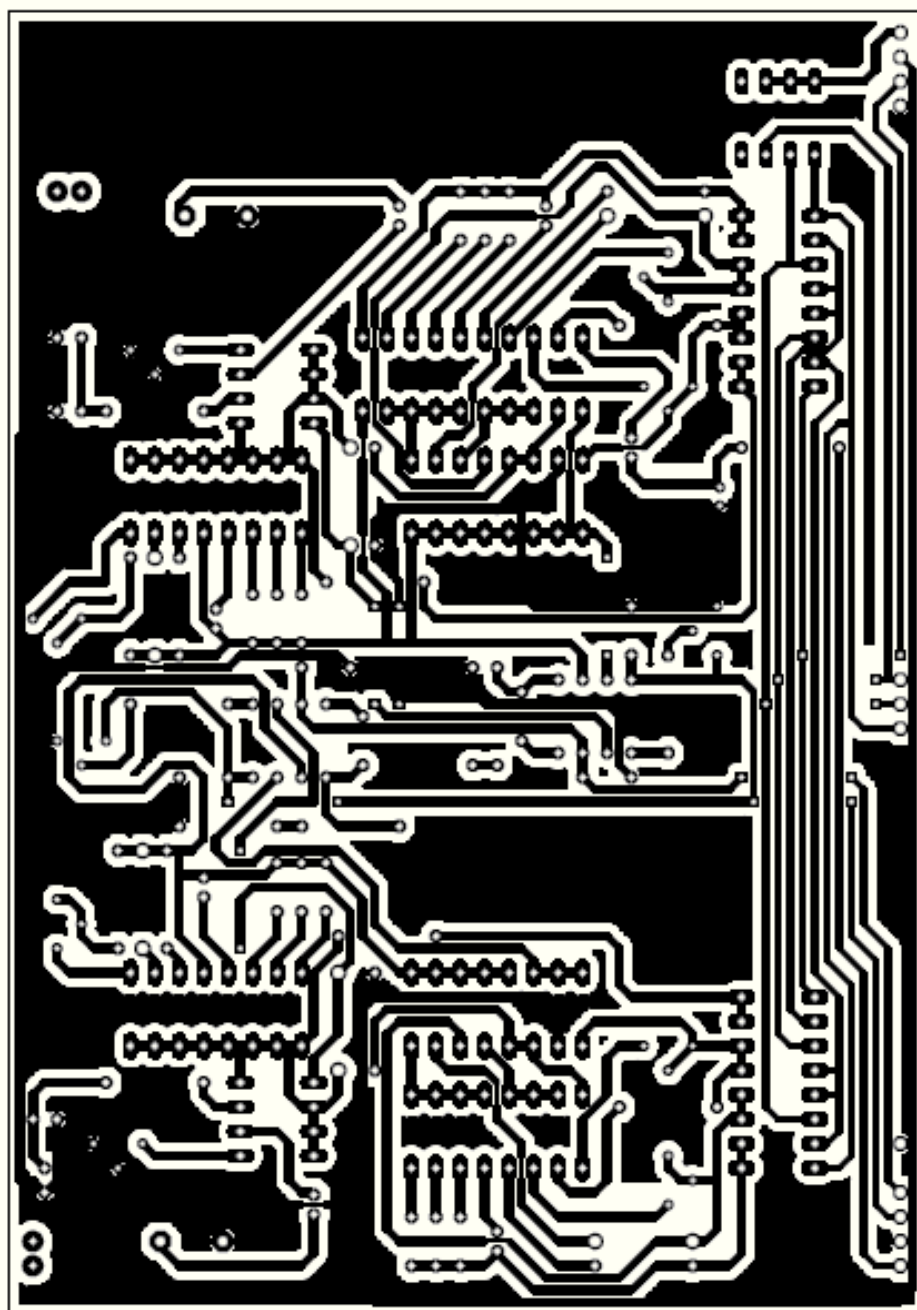


Obr. 28: Obvodové schéma s OZ2

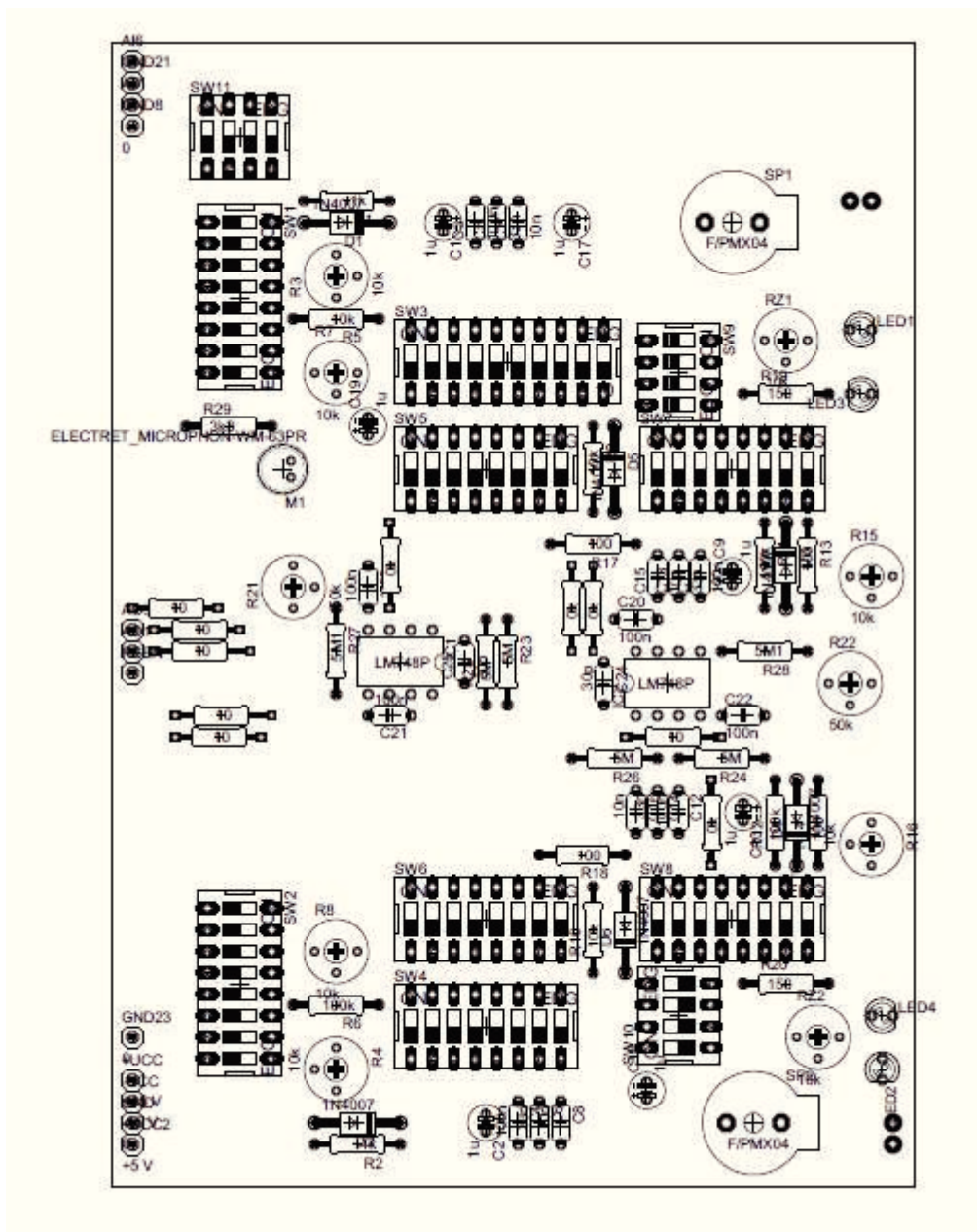


Obr. 29: Propojovací pole.

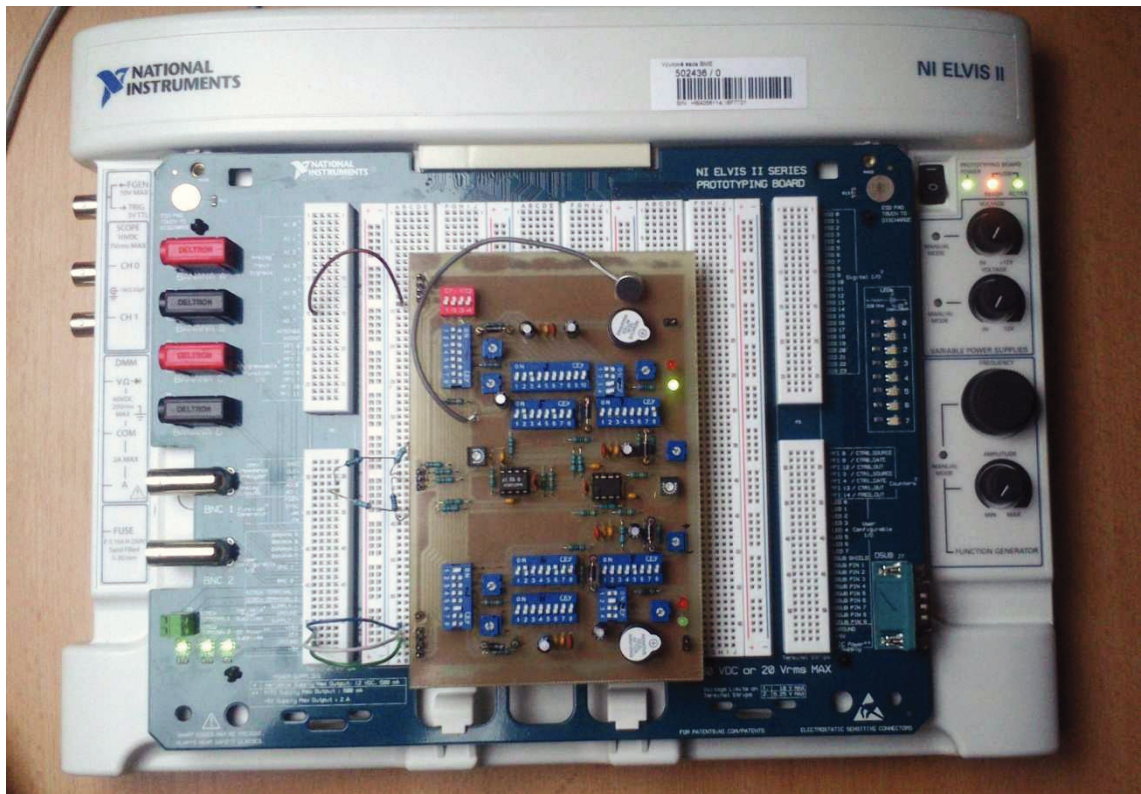
Deska plošného spoje je navržena jako jednovrstvá. Navržení obrazce plošného spoje bylo poměrně náročné, zejména z časového hlediska, z důvodu značného počtu součástek. Stěžejní záležitostí bylo umístění vstupů, výstupů a napájení. Tyto musely být umístěny, tak, aby odpovídaly pozicím na kontaktním poli, které je součástí platformy NI ELVIS.



Obr. 30: Obrazec DPS.



Obr. 31: Osazení DPS součástkami.



Obr. 32: Realizovaný modul s OZ na pracovní stanici NI ELVIS II.

6. Návrh a realizace měřícího softwaru

Měřící software pro práci se zhotoveným modulem byl navržen a vytvořen v prostředí LabVIEW. Software obsahuje několik částí:

- generování signálů
 - stejnosměrných
 - harmonických
- snímání signálů vystupujících z modulu s OZ

NI ELVIS II poskytuje dva výstupy analogového signálu – AO0 a AO1 software byl tedy navržen tak, aby bylo možno využít oba tyto výstupy. Analogových vstupů je u NI ELVIS II osm. Ke snímání výstupního signálu z modulu s operačními zesilovači postačí jeden analogový vstup – AI7+.

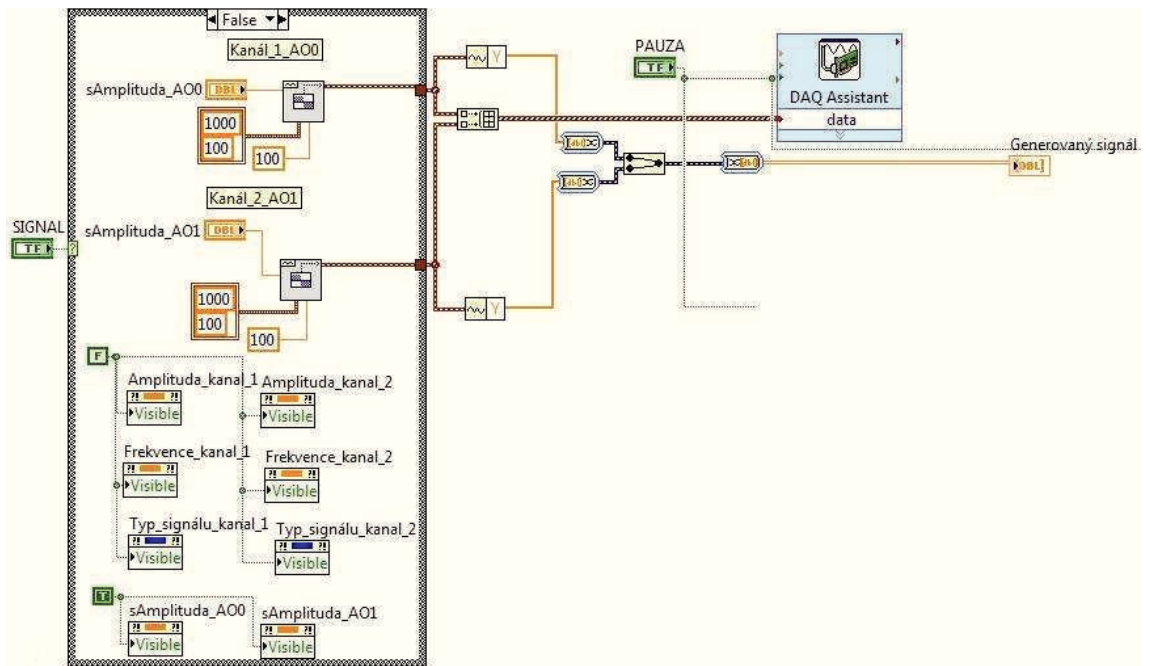
6.1 Generování signálů

6.1.1 Generování stejnosměrných signálů

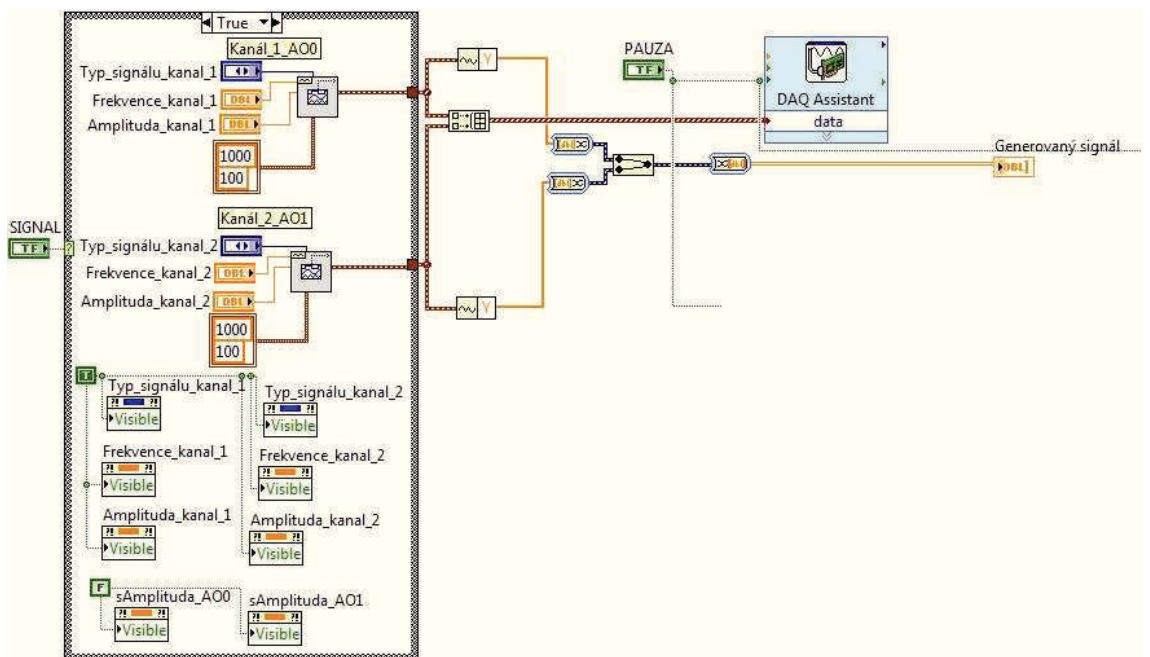
Generování stejnosměrných signálů je umožněno využitím bloku Square Waveform. Jelikož je požadováno generování pro dva vstupy (AO0, AO1) je pro každý vstup použit jeden blok Square Waveform. U toho bloku je nastavena frekvence, podle níž je signál generován. Uživatel zde nastavuje pouze hodnotu napětí tohoto signálu. Výstup signálu z bloků vstupuje do bloku DAQ Assistant. Tento blok umožňuje vygenerovat reálný signál, který vystupuje z prototypového pole jako signály AO0 a AO1. Signál z bloků Square Waveform je rovněž přiveden jako dvourozměrné pole do grafu Generovaný signál, ve kterém uživatel vidí, jaký signál je právě generován.

6.1.2 Generování harmonických signálů

Generování harmonických signálů je umožněné použitím bloku Function Generator. Opět je využito dvou těchto bloků, pro každý vstup jeden. Je zde opět nastavena frekvence generování jednotlivých vzorků signálu. Uživatel zde může nastavit typ harmonického signálu. Na výběr má ze čtyř možností: sinusový průběh, obdélníkový průběh, trojúhelníkový průběh a pilový průběh. Dále u těchto průběhů lze nastavit amplitudu a frekvenci. Výstupy z těchto bloků vstupují do stejného bloku DAQ Assistant, jako při generování stejnosměrných signálů a rovněž jako dvourozměrné pole do stejného grafu Generovaný signál.



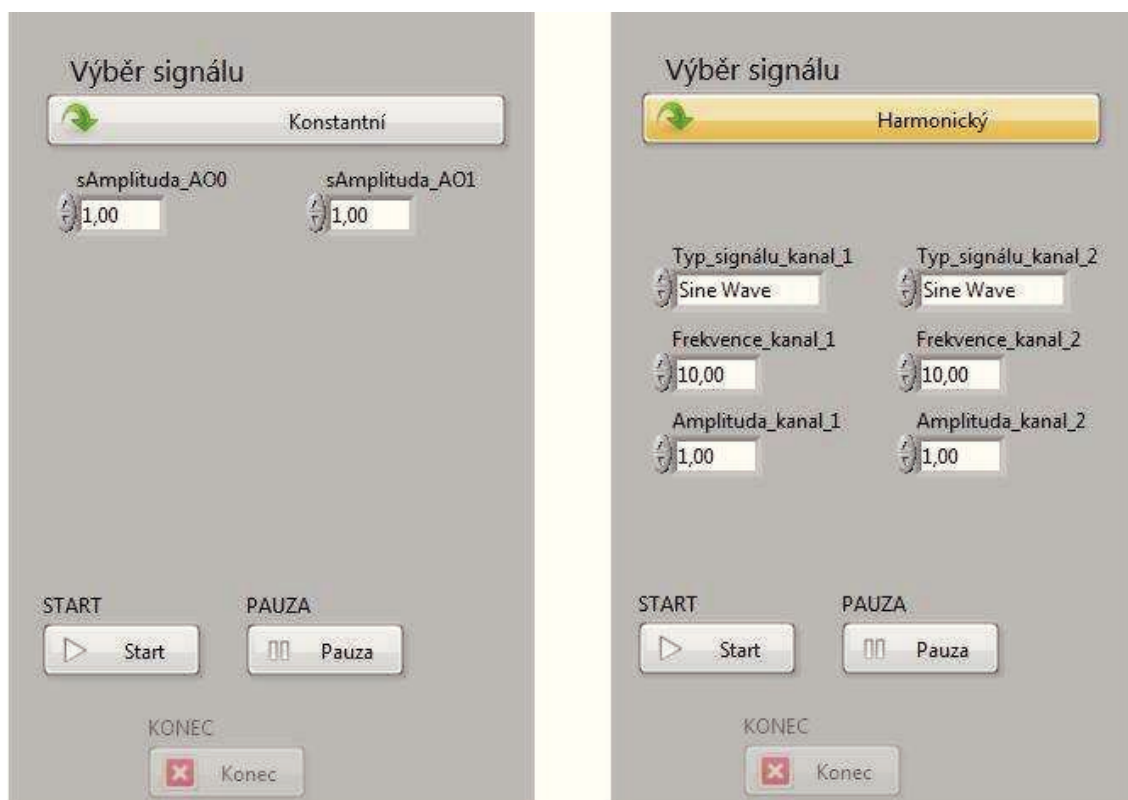
Obr. 33: Blokový diagram – generování stejnosměrných signálů.



Obr. 34: Blokový diagram – generování harmonických signálů.

Přepínání mezi generováním stejnosměrných a harmonických signálů je umožněno použitím Case struktury, kdy uživatel na ovládacím panelu zvolí typ generovaného signálu. Vybráním stejnosměrného nebo harmonického signálu se rovněž změní i část ovládacího panelu, kdy se zpřístupní ovládací prvky vždy k danému typu signálu a ovládací prvky

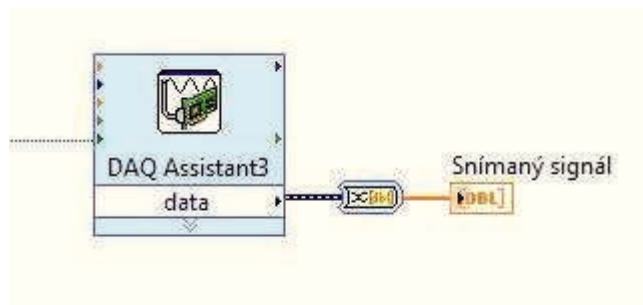
k nevybranému typu signálu jsou skryty a zobrazí se až po opětovném přepnutí. Na obrázku (obr. 34) je zobrazen rozdíl v ovládacím panelu pro stejnosměrné a harmonické signály.



Obr. 35: Ovládací panel – vlevo: konstantní signál, vpravo: harmonický signál.

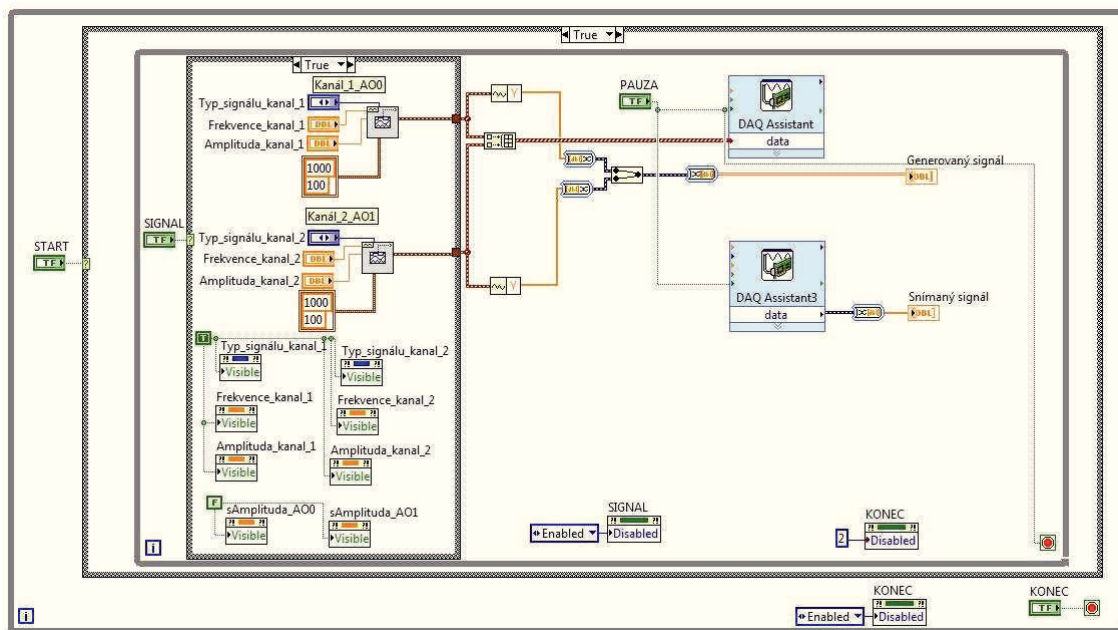
6.2 Snímání signálů

Snímání signálů umožňuje blok DAQ Assistant3. Tento blok je nastaven tak, aby snímal napětí na analogovém vstupu AI 7+. Na tento vstup je vyveden výstup z modulu s operačními zesilovači. Z bloku DAQ Assistant3 jsou nasnímaná data přivedena jako již jednorozměrné pole (je snímán a zobrazován pouze jeden výstupní signál) do grafu Snímaný signál.



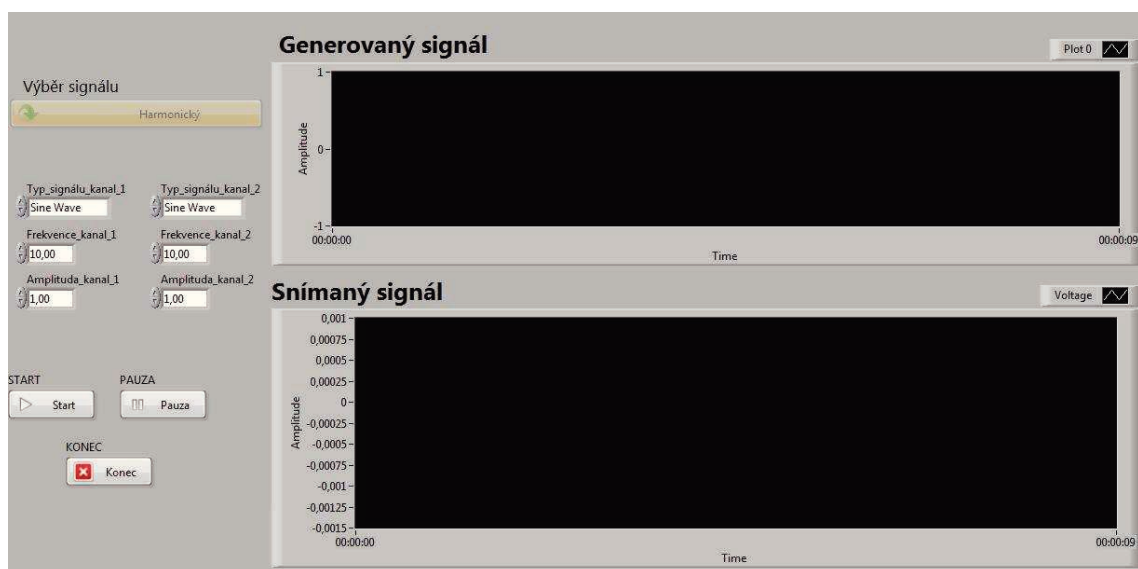
Obr. 36: Snímání výstupního signálu.

Všechny dosud popsané bloky jsou umístěny ve smyčce While Loop. Tato smyčka zabezpečuje kontinuální generování a snímání uživatelem zvolených signálů. V případě stisknutí tlačítka PAUZA je proces generování a snímání pozastaven, a pokud uživatel stiskne tlačítko KONEC, ukončí se celý měřicí software.



Obr. 37: Celkový blokový diagram měřicího softwaru.

Na obrázku (obr. 37) je zobrazen ovládací panel měřicího softwaru. V levé části uživatel nastavuje parametry generovaného signálu pro každý z obou vstupních kanálů. Jsou zde také tlačítka pro spuštění a pozastavení běhu programu a tlačítko pro ukončení programu. V pravé části jsou dvě okna pro zobrazení jak vygenerovaného signálu, tak pro nasnímaný signál, který je odezvou na konkrétní nastavené zapojení s OZ na modulu.



Obr. 38: Ovládací panel měřicího softwaru.

7. Závěr

V rámci bakalářské práce byl navržen a zhotoven modul s operačním zesilovačem pro systém NI ELVIS II. Modul, pomocí řady spínačů, realizuje několik základních zapojení s operačním zesilovačem. Návrh byl vytvořen v programu Eagle 5.7.0 tak, aby vyhovoval koncepci platformy NI ELVIS II (rozmístění vstupů, výstupů, napájení). Zhotovený modul obsahuje dvě téměř shodné části. V každé z nich je použit jeden operační zesilovač, ke kterému lze připojit pasivní prvky. Tyto dvě části lze pomocí propojovací části zapojit do série a získat tak složitější zapojení. Pomocí propojovací části lze rovněž na vstupy operačních zesilovačů přivést vstupní signály.

Další částí bakalářské práce byl návrh softwaru pro oživení a ovládání navrženého modulu. Software byl realizován v prostředí LabVIEW a umožňuje generování jak stejnosměrných, tak i harmonických signálů pro dva kanály. Uživatel může nastavovat parametry jednotlivých signálů. Software také snímá a zobrazuje výstupní signál z modulu s operačními zesilovači.

Rovněž byla vytvořena sada šesti laboratorních úloh pro výuku techniky elektronických přístrojů. První laboratorní úloha má za úkol seznámit studenty se systémem NI ELVIS II. Cílem ostatních laboratorních úloh je seznámení a pochopení funkce některých základních zapojení s operačním zesilovačem. Po proměření laboratorních úloh by si studenti měli prohloubit své teoretické znalosti a názorně uvidí, jak jednotlivé zapojení s operačním zesilovačem fungují.

Vytvořený modul umožňuje realizaci většího množství zapojení, než těch, která byla popsána v této bakalářské práci a je tak vhodným základem pro navržení dalších laboratorních úloh.

Seznam použité literatury

[1] PUNČOCHÁŘ, J. *Operační zesilovače v elektronice*. Praha: BEN-Technická literatura, 2002. 496 s. ISBN 80-7300-059-8

[2] *NI Educational Laboratory Virtual Instrumentation Suite II Series (NI ELVIS II Series) User Manual* [online]
<http://digital.ni.com/manuals.nsf/websearch/0AC73CAC86E944EA862578A900714BA0>
[citováno 25. 7. 2012]

[3] [online] <http://mvt.ic.cz/dva/ete/ete-03.pdf> [citováno 2. 8. 2012]

[4] VLACH, J. *Začínáme s LabVIEW*. Ilustrovala VLACHOVÁ V.; Havlíček J., Vlach M. 1. vydání. Praha: BEN-Technická literatura, 2008. 248 s. ISBN 9788-80-7300-245-9

[5] *elvis2.jpg* [online] www.ni.com/cms/images/devzone/tut/elvis2.jpg [citováno 10. 8. 2012]

Seznam příloh

- Příloha I.** Úloha pro seznámení se systémem NI ELVIS v elektronické podobě
- Příloha II.** Soubor úloh pro výuku zapojení s OZ se systémem NI ELVIS v elektronické podobě