

学 位 論 文 の 要 旨

論 文 題 目 Analogue Mixed Signal Test Development – Continuous

Improvement Exercise in Quality, Reliability, and Reduction in Test Cost of
Semiconductor Devices

(和訳) アナログ/ミクスト信号集積回路テスト技術の開発

– 半導体デバイスのテストでの品質・信頼性向上とコスト低減

氏 名 Peter SARSON 印

この博士論文では、車載品質での半導体デバイスの生産出荷時テストがテスト品質・観点から改善できるために開発した技術を示した。ここでの研究成果はアナログ、ミクストシグナル、メモリデバイスの信頼性と品質を保証し、また低コスト半導体試験装置では通常測定できない全ての仕様を保証するためのものである。

最初の研究成果はチャープ信号を用いて RF フィルタの特性を測定テストする技術である。3dB 信号帯域、群遅延を制度良くに短時間で安定的に測定テストできる。2つめの研究成果はチャープ信号変調を用いて高周波周波数変換回路の群遅延を標準の RF 半導体試験装置を用いて低コストで正確に測定する技術の実現可能性についてである。3つめの研究成果は低コスト任意波形発生器をもちいた位相スイッチングアルゴリズムによる、AD 変換器の全高調波歪/相互変調歪の低コスト高精度測定テスト技術である。補間型任意波形発生器等の特殊な任意波形発生器に対しても適切に位相スイッチングアルゴリズムを修正することで高精度測定テストが可能になることを示した。4つめの研究成果はゲート酸化膜アンチフューズアーキテクチャのワнтаイムプログラム(OTP)メモリの不完全なバーニングサイクルの副作用である抵抗ブリッジのスクリーニングに対するものである。低温で生じる OTP フューズ故障と室温での非常に低い電源電圧でのテストとの相関を示し、低温テストを行わなくてよい(常温で低電源テストだけでよい)低コスト技術を開発した。5つめの研究成果は不揮発性メモリ EEPROM 製造出荷テストフローの最適化である。故障のあるチップとテストフローの解析を通じて、歩留まりの向上、テスト時間削減、工場から出荷する際の品質の向上が得られる。開発した技術は高品質でコスト競争力がある EEPROM 生産を可能にして車載用 IC 応用に適切なものである。

開発した技術は学問的にも産業的にも革新的であり、非常に高品質の集積回路を要求する車載 IC 産業界に大きな貢献をすることが期待できる。

学 位 論 文 の 要 旨

論 文 題 目 Analogue Mixed Signal Test Development – Continuous
Improvement Exercise in Quality, Reliability, and Reduction in Test Cost of
Semiconductor Devices

(和訳) アナログ/ミクスト信号集積回路テスト技術の開発
– 半導体デバイスのテストでの品質・信頼性向上とコスト低減

氏 名 Peter SARSON 印

This dissertation describes how an automotive grade, semiconductor device production test can be improved from a test coverage and cost standpoint. Research results here can ensure reliability and quality of analog, mixed-signal and memory devices but also guarantee all specifications that normally would not be possible with lower-end automated test equipment.

The first research result is how to measure a full suite of RF filter characteristics using reusable code to produce a chirp that sweeps the filters' frequency range. It shows how to measure 3 dB points, bandwidth and group delay of any filter and how accurately the technique correlates to measurements of the silicon performance made in the lab. The test time saving and stability of results are verified with experiments.

The second research result is about the implementation possibilities for group delay measurements of RF frequency converting devices using a standard RF semiconductor automated test equipment, employing a chirp waveform modulation. It is shown that its accurate measurement at low cost is possible.

The third research result is the development a high quality test technology for analog-to-digital converters (ADCs) using a low cost arbitrary waveform generator (AWG), employing a phase switching technique. It can produce a low distortion signal from and how this technique aligns the performance of the AWGs between LSI testers, to evaluate the total harmonic distortion (THD) and intermodulation distortion performances of ADCs. It is also shown that the phase switching technique is useful for an interpolation AWG by modifying its algorithm properly.

The fourth research result is for screening resistive bridges that are the side effect of an incomplete burning cycle of a gate oxide anti-fuse architecture one-time programmable (OTP) memory. Shown is a correlation of OTP fuse failures that occur at low temperature, to very low supply voltage test at room temperature.

The fifth research result is an optimization of an existing EEPROM production test flow by means of thorough analysis of the faulty dice and the test flow, which leads to an increase in the yield, a significant decrease in test time, and an increase in quality leaving the factory. The developed technology makes it possible to manufacture high quality and cost effective EEPROMs suitable for automotive under-hood applications.

The developed technologies are innovative in the viewpoints of both academia and industry, and they are expected to contribute the automotive IC industry, which demands for extreme high quality ICs.