

Sensor de Humedad del Suelo de Bajo Coste para Control de Regadíos

Héctor Magán
Madinabeitia
Sebastián Vidal Pezzi
Estación Experimental de
Zonas Áridas (EEZA-
CSIC)
sebas@eeza.csic.es

Angel Barriga Barros
Joaquín Ceballos Cáceres
Bernabé Linares Barranco
José M. Mora Gutiérrez
Juan Ramos Martos
Instituto de
Microelectrónica de
Sevilla (IMSE-CNM-
CSIC)
jramos@imse.cnm.es

M. Damas Hermoso
Francisco Gómez Mula
Gonzalo Olivares Ruiz
A. M. Prados Montero
Dpto. de Tecnología y
Arquitectura de
Computadores (DATC-
UGR)
ICR
gonzalo@atc.ugr.es

Abstract

This paper presents a low-cost system to measure soil humidity for application in irrigation control. It is based in the simultaneous measurement of the real and imaginary parts of the impedance of a volume of soil comprised between two conducting electrodes. The separation of real and imaginary parts allows for an accurate measurement of water contents even in soils with high salinity. An ASIC is being developed which acts as interface between a capacitive probe and a microcontroller. Satisfactory laboratory tests have been completed on a first prototype. The system will be used to reduce the water consumption in agriculture by determining the optimum volume of water to use.

Se presenta un sistema de medida de humedad del suelo para aplicaciones en el control de riegos. Basado en la medida de las componentes real e imaginaria de la impedancia presentada por el volumen de suelo comprendido entre dos electrodos, permite determinar de forma fiable el contenido de humedad incluso en suelos salinos. Se está desarrollando un ASIC que actúa como interfase entre una sonda capacitiva y un microcontrolador y se han completado las pruebas de laboratorio sobre un primer prototipo. El sistema será empleado como medidor de humedad de suelo para regadíos, al objeto de decidir el momento y volumen de agua óptimo a emplear en cada turno de riego, minimizando así el consumo de agua.

1. Introducción

La medida de la humedad del suelo de forma precisa y distribuida es necesaria para mejorar la eficiencia del uso del agua en agricultura. Tradicionalmente, la decisión de regar se ha basado en la experiencia del agricultor, sin ningún sistema objetivo de medida. Incluso en sistemas automatizados, debido al elevado coste de los sensores de humedad, el riego se efectúa normalmente utilizando sistemas de control en lazo abierto. Para optimizar el consumo de agua y conseguir mejores rendimientos sería conveniente que el sistema de riego se controlase en

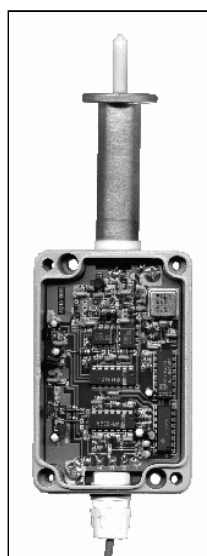


Figura 1. Sistema con componentes discretos

lazo cerrado, a partir de datos sobre la humedad del suelo obtenidos en tiempo real. Para ello es necesario realizar medidas distribuidas en zonas extensas de cultivo y enviar esos datos a un centro de control. Con este objetivo, el sistema que se está desarrollando dentro de este proyecto incluye, además del elemento sensor básico, diversas variantes del sistema, con comunicación vía cable, radio y telefonía móvil.

En el proyecto colaboran tres grupos de investigación: la Estación Experimental de Zonas Áridas (EEZA-CSIC) en Almería; el Instituto de Microelectrónica de Sevilla (IMSE-CNM-CSIC) y el Departamento de Tecnología y Arquitectura de Computadores de la Universidad de Granada (DATC-UGR). Se cuenta también con la colaboración de la empresa INGENIERIA Y CONTROL REMOTO S.A. (ICR), que tiene amplia experiencia en el desarrollo de sistemas de control de riego en áreas extensas supervisados por comunidades de regantes (sistema HIDROBUS).

2. Objetivos

La alta constante dieléctrica del agua hace posible la estimación de su concentración en el suelo mediante la medida de la capacidad eléctrica entre dos electrodos enterrados. Sin embargo, la salinidad presente en muchos tipos de suelo introduce una conductancia en paralelo con la capacidad que falsea la medida en sistemas de bajo coste basados exclusivamente en la estimación del módulo de la impedancia presentada por el suelo. El sistema descrito en este artículo permite determinar separadamente las componentes real e imaginaria de

la impedancia compleja presentada por el terreno y eliminar el efecto de la salinidad en la medida de la humedad.

A partir de un sistema discreto (ver figura 1), desarrollado y probado con anterioridad por EEZA-CSIC [1], en este proyecto se intenta reducir el tamaño, consumo y coste de producción de un sensor de humedad mediante la implementación de la interfase analógica en un circuito integrado de aplicación específica (ASIC). El sensor debe ser capaz de medir capacidades entre 0 y 30 pF, con 8 bits de resolución y conductancias entre 0 y 0.01S, con 9 bits de resolución. La dependencia con la temperatura de la constante dieléctrica del agua se corrige con un sensor de temperatura con 7 bits de resolución también incluido en el ASIC. Toda la comunicación entre el ASIC y el microprocesador que lo controla, se realiza mediante una interfase serie a dos hilos, basada en un protocolo compatible con el estándar I²C[®].

El principio utilizado para la medida se basa en la sintonización de un oscilador armónico con dos situaciones de carga diferentes. En el primer caso, la carga está constituida por una impedancia interna fija y conocida, formada por un condensador en paralelo con una resistencia. En la segunda situación, se conecta en paralelo a la carga interna la impedancia presentada por el volumen de terreno situado entre dos electrodos enterrados. Se ajusta entonces el valor de la impedancia interna hasta conseguir las mismas condiciones de oscilación, y las variaciones necesarias en la carga interna dan una estimación de la impedancia conectada externamente.

Para la medida de impedancia se ha escogido una frecuencia de operación de 50 MHz. Esta frecuencia es suficientemente elevada como para obtener magnitudes similares de las componentes capacitiva y resistiva de la impedancia presentada por la sonda, y al mismo tiempo suficientemente baja como para evitar aproximarse a las frecuencias que producen la relajación de la constante dieléctrica de substratos orgánicos, efecto que aparece por encima de los 100 MHz. La frecuencia de operación, unida a la impedancia de carga de salida que debe atacar el oscilador (100 Ω , 30 pF) ha hecho necesario utilizar para el diseño del ASIC una tecnología BiCMOS (AMS-BYE, BiCMOS 0,8 μ m, 2P2M) para poder alcanzar los valores de transconductancia y ancho de banda requeridos.

El sistema está siendo diseñado para funcionar en el rango de temperatura comprendido entre 0 y 70°C con una tensión de alimentación entre 2,7V y 3,3V.

3. Descripción del Sistema

El sistema se puede descomponer en tres bloques principales: a) la sonda capacitiva, b) el ASIC de

interfase y c) el circuito de control e interfase de comunicación (Fig. 2a).

El ASIC de interfase se conecta directamente a la sonda y se comunica con un microcontrolador por medio de un bus serie. El microcontrolador está a cargo del control de la operación de todo el sistema incluyendo la visualización local de información o la comunicación con dispositivos remotos.

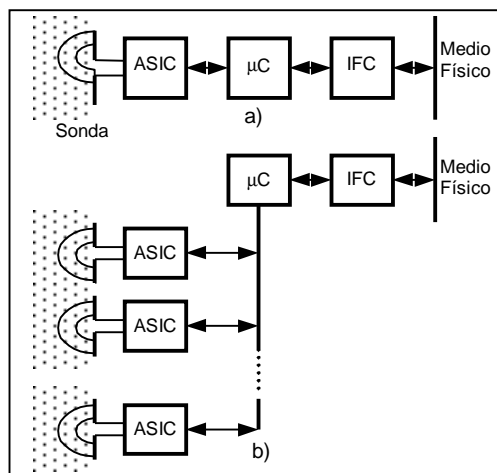


Figura 2. Diagrama de bloques del sistema: a) cabezal con una sonda; b) cabezal multisonda

3.1. Sonda Capacitiva

La sonda capacitiva consta de dos electrodos que se insertan en el terreno y que forman un condensador cuya capacidad varía en función del contenido en agua del volumen de suelo comprendido entre ellos. La sonda se conecta periódicamente en paralelo con la impedancia de carga de un oscilador armónico, afectando a la frecuencia y amplitud de la salida del oscilador.

La geometría de los electrodos debe facilitar la inserción de la sonda en el terreno sin que sufra deformaciones, y al mismo tiempo conseguir que el espacio de medida englobe el mayor volumen posible de terreno. Para evitar los problemas de corrosión, la sonda está aislada galvánicamente mediante condensadores de desacoplo, que impiden la circulación de corrientes continuas.

La miniaturización de la circuitería de interfase con la sonda, resultante de su implementación VLSI, reduce la longitud de las interconexiones con los electrodos, y por tanto los efectos de las capacidades e inductancias parásitas. También hace posible montar los ASICs de forma distribuida, uno por sonda, a lo largo de un sensor multicabezal, lo que es de utilidad para medida de humedad a distintas profundidades en un mismo punto del terreno. En esta forma de aplicación, un único microcontrolador se comunicaría con todos los ASIC de una sonda a través del bus de comunicación serie (Fig. 2b). Cada ASIC en un bus se identifica mediante un código de

tres bits, permitiendo instalar hasta un máximo de ocho sondas con un único microprocesador.

3.2. ASIC de Interfase

Interfase a Sonda Capacitiva. El núcleo del ASIC de interfase es un oscilador armónico basado en una arquitectura OTA-C [3].

Tanto la frecuencia del oscilador (en torno a los 50 MHz), como su amplitud, disponen de lazos de control, que fijan sus condiciones de operación. El diagrama básico del oscilador OTA-C utilizado se muestra en la figura 3.

Los OTAs g_{m1} y g_{m2} constituyen el oscilador, mientras que g_{m3} , con realimentación positiva, se utiliza para controlar la amplitud.

Suponiendo que los OTAs tienen ancho de banda infinito, las condiciones para oscilación a amplitud constante vienen dadas por:

$$\omega = \sqrt{\frac{g_{m1} \cdot g_{m2}}{C_e \cdot C_x}}; \quad g_{m3} = G_e$$

donde ω es la frecuencia natural de oscilación y g_{m3} la transconductancia necesaria para compensar las pérdidas introducidas por G_e . En este caso se observa que las magnitudes que controlan la frecuencia g_{m1} , g_{m2} (figura 3) y la amplitud (g_{m3}) solo dependen respectivamente de C_e y G_e , es decir, las medidas de conductancia y capacidad están completamente desacopladas.

Si se tiene en cuenta el ancho de banda finito de los transconductores, las expresiones que resultan son [3]:

$$\omega = \sqrt{\frac{g_{m1} \cdot g_{m2}}{C_e \cdot C_x + C_x \cdot \frac{g_{m3}}{\omega_3} + \frac{g_{m1} \cdot g_{m2}}{\omega_1 \cdot \omega_2}}}$$

$$g_{m3} = G_e - \frac{g_{m1} \cdot g_{m2}}{C_x} \cdot \left(\frac{1}{\omega_1} + \frac{1}{\omega_2} \right)$$

En este caso las variables que controlan frecuencia y amplitud no están desacopladas. La frecuencia no sólo depende de la transconductancia de los OTAs 1 y 2, sino también de la conductancia de la carga (a través de g_{m3}). De forma similar, el control de amplitud g_{m3} depende no sólo de la conductancia de la carga sino también de la frecuencia (a través de g_{m1} y g_{m2}).

Esta dependencia cruzada de las variables de control del oscilador no afectan a la precisión de la medida, siempre que los coeficientes de sensibilidad cruzada mantengan valores próximos o inferiores a la unidad.

Interfase Serie. La comunicación entre el microcontrolador y el ASIC se hace por medio de un bus serie, basado en el protocolo I²C[®]. Un bloque digital recibe e interpreta los comandos para el control de la secuencia de medida recibidos desde el μ C, prepara

y transmite hacia el μ C los mensajes conteniendo los datos de capacidad, conductancia y temperatura. Un comando específico indica al ASIC que debe pasar a un modo de bajo consumo. En este modo, todos los módulos del ASIC están inactivos excepto una parte de la interfase serie que se mantiene operativa, para detectar cuándo se recibe un mensaje dirigido al ASIC, en cuyo caso genera una señal para activar toda la circuitería del ASIC. Como puede haber hasta 8 sondas con sus correspondientes ASICs conectados en un mismo bus serie, se utilizan tres pines del circuito para identificar un ASIC en el bus. En la fase de prototipado del proyecto, la interfase serie se ha realizado como un módulo independiente en una FPGA (XC4005XL-PC84), a partir de una descripción VHDL. Su integración en el ASIC se realizará en la siguiente fase, una vez que su funcionalidad ha sido verificada.

Sensor de Temperatura. Para medir la temperatura del suelo, se ha incorporado en el ASIC un sensor bipolar clásico basado en la diferencia en la tensión colector-base de dos transistores bipolares con diferente densidad de corriente. La salida del sensor de temperatura se transforma en un valor digital de 7 bits mediante un convertidor de aproximaciones sucesivas implementado con un comparador con

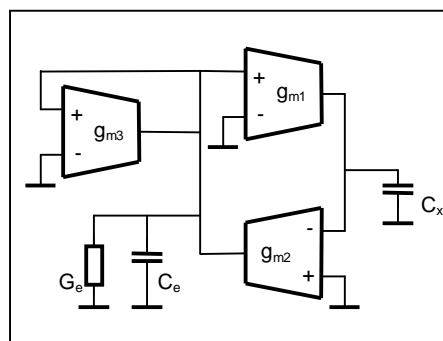


Figura 3. Diagrama básico del oscilador OTA-C

capacidades conmutadas.

3.3. Control de Operación e Interfase a Canal Físico

Un microcontrolador gobierna el proceso de adquisición de datos de los ASICs conectados al bus I²C[®], realiza los cálculos necesarios para convertir los valores de capacidad y conductancia a humedad volumétrica y salinidad, efectúa las correcciones necesarias de linealidad y temperatura, y gestiona el protocolo de comunicación con un puesto de control centralizado, incluyendo la interfase de acceso al medio físico utilizado para la transmisión.

4. Procedimiento de Medida

La realización de una medida de impedancia necesita completar una fase de referencia, en la que se inicializan las condiciones de oscilación, seguida

de una fase de medida. En la fase de referencia (ver figura 4), el oscilador tiene conectada una carga interna, formada por una capacidad C_r y una conductancia G_r , integradas en el chip y de valores conocidos. Estos dos componentes están formados por arrays binarios, de manera que su valor se puede fijar mediante una palabra digital transmitida desde

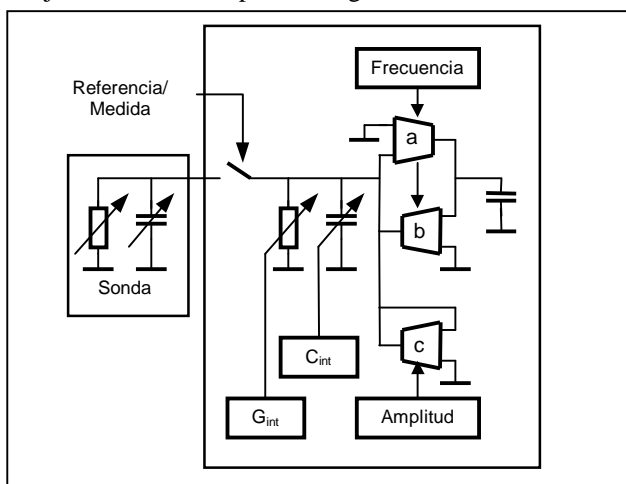


Figura 4. Esquema de funcionamiento del sistema de equilibrado secuencial, mostrando los parámetros utilizados para controlar el punto de operación del oscilador.

el microcontrolador.

En la fase de medida, se conecta la impedancia de la sonda de humedad en paralelo con la carga interna, y los lazos de control de frecuencia y amplitud ajustan respectivamente la capacidad y conductancia internas a nuevos valores C_c y G_c para conseguir en el oscilador las mismas condiciones de amplitud y frecuencia que en la fase de referencia. La diferencia entre los valores de la capacidad entre las dos fases ($C_r - C_c$) corresponde a la componente capacitiva (humedad) de la impedancia de la sonda, y la diferencia entre las conductancias G_r y G_c representa la componente resistiva (salinidad).

Una vez que se ha completado el proceso de medida de la conductividad y capacidad, el procesador maestro envía un comando al ASIC, para ponerlo en modo de bajo consumo. El circuito entra en una fase de espera, en la que se paran todos los relojes del circuito y se desconectan los elementos analógicos. Para reactivar un ASIC en modo de bajo consumo, el microcontrolador debe enviar un mensaje dirigido a ese ASIC, que al ser detectado por la interfase I²C produce la activación de toda su circuitería. Tras un tiempo de estabilización, el circuito se encuentra listo para realizar un nuevo ciclo de medidas. Como la alimentación del circuito no se desconecta, los contadores y registros lógicos internos mantienen su estado de un ciclo de medida al siguiente.

Fase de Referencia. Durante la fase de referencia, el estado del oscilador se fija mediante dos lazos de realimentación, uno para control de frecuencia y otro

para el ajuste de la amplitud. El ajuste de la frecuencia se hace modulando la conductancia de los OTAs (a y b) que componen el oscilador mediante el control de su corriente de polarización. Esta corriente se obtiene de un convertidor D/A de 9 bits con salida en corriente [4], controlado por el estado de un contador binario bidireccional. La dirección de cuenta viene determinada por el lazo de control de frecuencia.

El control de amplitud, se consigue modificando la corriente de polarización de un OTA (c) que funciona como resistencia negativa, y que compensa las pérdidas propias del oscilador y las introducidas por la carga de la conductancia de referencia. Como en el caso anterior, la corriente de polarización se ajusta con un convertidor D/A de 9 bits, controlado por un contador bidireccional. La dirección de cuenta de este contador viene determinada por la salida del lazo de control de amplitud.

En esta fase, el valor de la impedancia de carga de referencia (C_r , G_r), se fija por el contenido de dos registros de 8 y 9 bits. Estos registros pueden ser cargados a través de la interfase serie, lo que permite caracterizar el circuito con distintas condiciones de carga en el oscilador.

Fase de Medida. En la fase de medida, los contadores que alimentan los convertidores D/A para control de la frecuencia y amplitud del oscilador conservan el valor que tenían al final de la fase de referencia, manteniendo así los valores de las corrientes de polarización de los OTAs del oscilador. Las salidas de los lazos de control de amplitud y frecuencia pasan a controlar otro par de contadores bi-direccionales. Uno de estos contadores controla el valor del array binario de condensadores interno, y ajusta la frecuencia del oscilador al mismo valor que en la fase de referencia, mientras que el otro contador fija el valor del array binario de resistencias que ajusta la conductancia de carga del oscilador para conseguir la misma amplitud que en la fase de referencia.

Cuando los lazos de control se estabilizan, se lee el valor de los contadores que fijan el valor de la carga interna. La diferencia entre estos valores y los que se cargaron en la fase de referencia, son proporcionales a la capacidad y conductancia entre los electrodos de la sonda.

Durante la conmutación entre fases, se inhibe la cuenta de todos los contadores para evitar que los transitorios de conmutación produzcan cuentas erróneas que modifiquen el estado almacenado en los contadores.

Como la alimentación del ASIC no se desconecta nunca, los contadores retienen el estado de cuenta entre fases y ciclos de medida sucesivos, por lo que excepto en la primera medida tras la conexión de alimentación, el oscilador empezará una fase de medida o de referencia con los contadores

inicializados al valor mantenido desde la fase anterior, que normalmente estará muy próximo al necesario para conseguir la amplitud y frecuencia de referencia. Se reduce así el tiempo necesario para realizar una medida.

Efecto de las Impedancias Parásitas

Aún cuando el ASIC permite reducir la longitud de las interconexiones a los electrodos, el camino de la señal desde el nodo interno del oscilador hasta los electrodos de la sonda, presenta una serie de componentes parásitos que limitan la precisión que se puede conseguir en la medida, si sus efectos no son compensados. Los más importantes son la resistencia en serie de los interruptores que conectan y desconectan la sonda, la inductancia en serie de los hilos de interconexión con el encapsulado y de la pista de circuito impreso y por último la capacidad parásita de la línea de interconexión.

Estos elementos parásitos afectan al valor visto por el oscilador de las componentes real e imaginaria de la conductancia presentada por los electrodos de la sonda, haciendo que los valores medidos sean ligeramente distintos del valor de la conductancia de la sonda.

5. Calibración

El proceso básico de calibración de los sensores requiere dos conjuntos de medidas: una serie de medidas de conductividad y capacidad a una temperatura fija para determinar las constantes de conversión y corrección, y medidas de la salida del sensor de temperatura a dos temperaturas diferentes para ajustar su respuesta.

En el caso de aplicaciones que no requieren una precisión muy elevada, la compensación de la dependencia con la temperatura de la medida de conductividad y constante dieléctrica se puede hacer por medio de factores fijos de corrección. En el caso de sensores para aplicaciones que requieran mayor precisión, el proceso de calibración se puede ampliar con medidas de impedancia a dos temperaturas diferentes.

La disponibilidad de un bus serie para comunicación con los ASICs es un elemento clave que simplificará el montaje y conexionado del sistema de calibración, permitiendo el uso de un calibrador automatizado de bajo coste basado en PC, para ejecutar las secuencias de calibración en grandes volúmenes de fabricación.

6. Resultados

En este apartado se presentan los resultados obtenidos hasta la fecha en el desarrollo del proyecto.

6.1. Sonda

Se han desarrollado modelos de simulación por elementos finitos de la distribución de campo y

volumen de influencia para distintas geometrías de los electrodos. Además de la sonda original, se han analizado geometrías que o bien facilitan la inserción de la sonda en el terreno, o permiten la medida desde la superficie, mediante electrodos en forma de peines. La figura 5 muestra ejemplos de resultados de simulación por elementos finitos de la distribución del campo eléctrico para distintas configuraciones de electrodos.

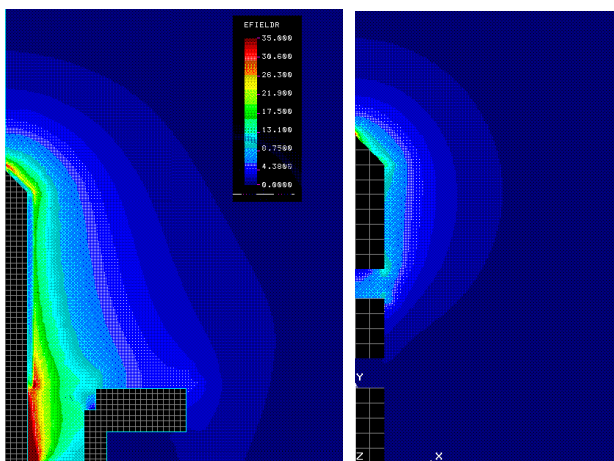


Figura 5. Resultados de simulación mostrando la distribución del campo eléctrico para dos geometrías de sonda

6.2. ASIC

El primer prototipo del ASIC tiene dimensiones de 2,7x2,9 mm², se ha integrado en la tecnología BiCMOS de 0.8µm de AMS, y se ha encapsulado en SOIC de 28 pines. Una microfotografía se muestra en la figura 6. Se ha verificado que todas las funciones integradas están operativas y se han completado las pruebas de caracterización del circuito, con carga interna y externa, y se ha comprobado su precisión en condiciones de laboratorio.

En la primera fase de iteración del diseño, que es la descrita en este artículo, y por motivos de flexibilidad en la caracterización, una parte de las funciones del ASIC son realizadas en una FPGA externa (XC4005XL-PC84), que actúa de interfase entre un PC de control y el ASIC. Para poder efectuar la carga y descarga de los valores de los registros internos sin tener que utilizar un elevado número de pines externos el ASIC dispone de tres cadenas independientes de registros de desplazamiento. La FPGA actúa como convertidor

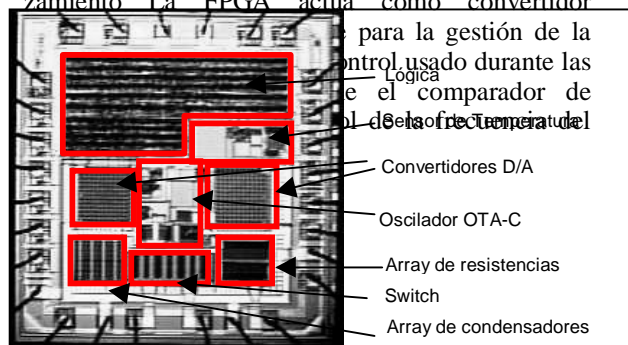


Figura 6. Microfotografía del ASIC

Para la caracterización y pruebas del circuito se ha diseñado una placa de test (ver figura 7) sobre la que se montan el ASIC y todos los componentes externos (FPGA, amplificador, interfase a PC), necesarios para tener un sistema completamente funcional y en el que las condiciones de operación puedan ser controladas con facilidad.

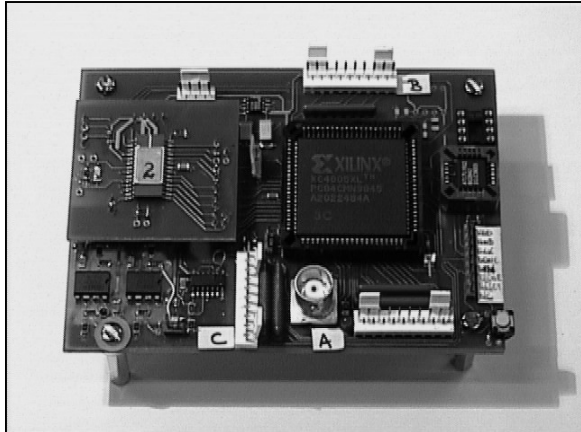


Figura 7. Placa de pruebas para caracterización del ASIC.

Caracterización de Bloques

En primer lugar se han caracterizado individualmente los componentes básicos del sistema (oscilador, lazos de control de amplitud y frecuencia, sensor de temperatura)

La caracterización se ha llevado a cabo haciendo un barrido de las condiciones de operación de los distintos elementos, mediante el control proporcionado por los registros internos.

Un ejemplo de los resultados obtenidos se muestra en la figura 8. La gráfica presenta la frecuencia de operación del oscilador en lazo abierto (con los lazos de control de amplitud y frecuencia desactivados), en función de los valores de entrada a los convertidores D/A que controlan la corriente de polarización de los OTAs del oscilador (eje horizontal), y como parámetro (I_g), la corriente de polarización del OTA que funciona como resistencia negativa. Se puede observar la buena linealidad de la frecuencia de operación con la corriente de polarización, consecuencia de la característica lineal de la transconductancia del par diferencial de entrada de los OTAs, realizado con transistores bipolares.

La respuesta medida del sensor de temperatura presenta un error de linealidad menor que 0.25°C .

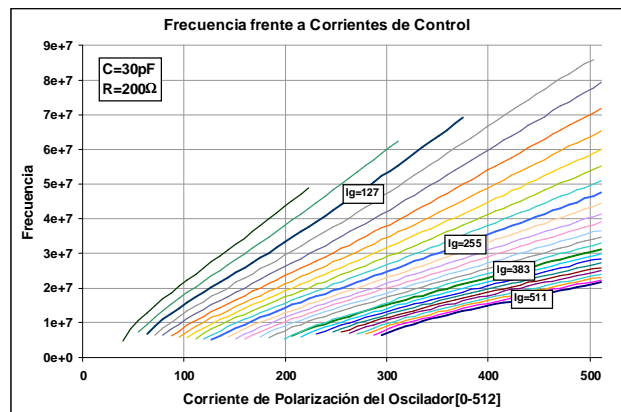


Figura 8. Frecuencia del oscilador (lazo abierto) frente a corriente de polarización de los OTAs.

Caracterización de la Medida de Impedancia

Tras la caracterización de los bloques individuales, se han realizado pruebas que simulan la operación real del circuito, utilizando en primer lugar cargas externas formadas por resistencias y condensadores discretos soldados sobre la placa de pruebas. Posteriormente se han utilizado electrodos reales sumergidos en mezclas de líquidos que permiten simular distintas combinaciones de constante dieléctrica y conductividad. Para simular las variaciones en constante dieléctrica, se han utilizado mezclas en distintas proporciones de cloroetileno y metanol. Las variaciones de conductividad se han obtenido añadiendo cloruro sódico a las mezclas. Las medidas han sido contrastadas con los resultados obtenidos con un analizador de redes (HP-8753C) Se ha comprobado experimentalmente la eficacia del

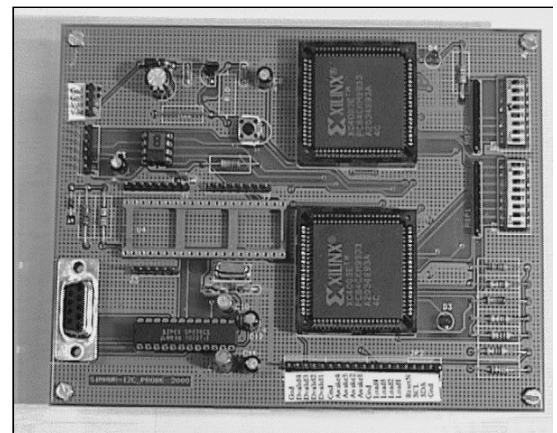


Figura 10. Placa de pruebas para la emulación de la interfaz comunicación.

algoritmo para corrección del efecto de los elementos parásitos de las interconexiones, comprobándose que permite reducir el error a menos del 1%.

La figura 9 muestra los resultados de las medidas de humedad volumétrica antes (círculos negros) y después (círculos blancos) de efectuar una corrección polinómica bidimensional de segundo orden.

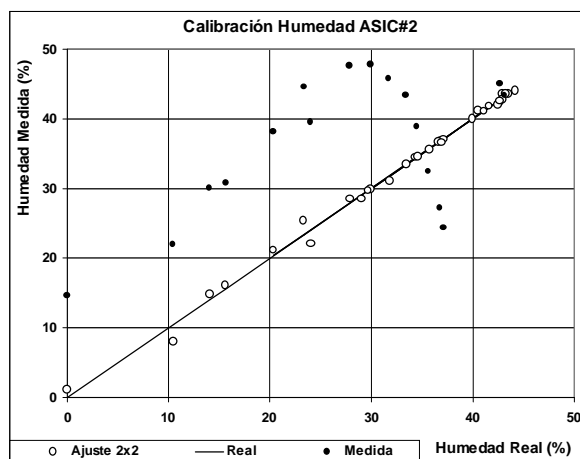


Figura 9. Corrección del efecto de impedancias parásitas.

Aunque los resultados tras aplicar el algoritmo de corrección son suficientemente buenos, el diseño del circuito definitivo incluirá un duplicador de tensión para aumentar la polarización de las puertas de los transistores MOSFET-N que forman los conmutadores que para la carga externa y para los elementos de los arrays internos de resistencias y capacidad. Una tensión de puerta más elevada reducirá la impedancia de los conmutadores, simplificando el algoritmo de corrección y el proceso de calibración, y reduciendo el efecto de las variaciones de temperatura.

Emulación de la Interfase de Comunicación

En paralelo con el desarrollo del primer prototipo del ASIC se ha construido un emulador con FPGAs de la interfase con el bus I²C[®], para verificar el diseño antes de proceder a su integración. La interfase ha sido descrita en VHDL, para facilitar su migración posterior a la tecnología de AMS. La funcionalidad del emulador ha sido comprobada primero en un equipo de test digital (HP-82000), y posteriormente en una placa de pruebas (ver figura 10) conteniendo dos FPGAs con dos interfaces I²C cada una, conectadas a un mismo bus, y controladas por un microcontrolador del mismo tipo que será utilizado en el producto final. Cada interfase incluye

un circuito capaz de generar de forma automática mensajes de respuesta de longitud y contenido variable, para verificar la operación de la línea de comunicación en las dos direcciones de transmisión. La utilidad de la emulación en FPGA para la verificación del diseño como paso previo a su integración ha quedado demostrada al permitir detectar algunos errores menores en la implementación del protocolo.

7. Conclusiones

Los resultados obtenidos con el primer prototipo son prometedores y permiten prever que un prototipo del sensor de humedad, incorporando una versión completamente integrada del ASIC de interfase podrá estar disponible para el fin del proyecto, prevista para finales de 2001.

8. Reconocimientos

Este trabajo ha sido parcialmente financiado por el Programa Nacional de Tecnologías de Información y las Comunicaciones, con cargo a los fondos para Fomento de la I+D y la Innovación en las Regiones Objetivo 1 y 2 del Fondo Europeo para el Desarrollo Regional (FEDER)

9. Referencias

- [1] S. Vidal Pezzi, "Dispositivo para la determinación simultánea del contenido de agua o grado de humedad y conductividad eléctrica en terrenos o materiales de baja constante dieléctrica", Patente nº: 2111444.
- [2] S. Vidal, M.A. Domene, F. Domingo, A. Solé, J. Puigdefábregas, "Desarrollo y Calibración de un Nuevo Sensor de Humedad de Suelo", IV SIAGA, pp. 101-109, Almería, 1996
- [3] B. Linares-Barranco, A. Rodríguez-Vázquez, J. L. Huertas, E. Sánchez-Sinencio, "On the Design and Tuning of OTA-C High-Frequency Sinusoidal Oscillators", IEE Proceedings-Part G, Circuits Devices and Systems, vol. 139, No. 5, October 1992, pp. 557-568.
- [4] C.A.A. Bastiaansen, D. Wouter, J. Groenveld, H.J. Schowenaars, H.A.K. Termeer, "A 10-b, 40 MHz, 0.8µm CMOS Current Output D/A Converter", IEEE Journal of Solid-State Circuits, vol. 26, No. 7, July 1991.