

СЕКЦИЯ 9. УПРАВЛЕНИЕ РЕЖИМАМИ ЭНЕРГОСИСТЕМ

РАЗРАБОТКА МАКЕТА ДИСКРЕТНОГО БЫСТРОДЕЙСТВУЮЩЕГО ДРАЙВЕРА УПРАВЛЕНИЯ СИЛОВЫМИ GaN ТРАНЗИСТОРАМИ

Е.В. Ерофеев, И.В. Федин

Томский государственный университет систем управления и радиоэлектроники

Появившись в середине 70-х годов прошлого века силовые MOSFET транзисторы на основе кремния (Si), благодаря большей скорости переключения и высокой эффективности, по сравнению с биполярными транзисторами, стали повсеместно использоваться в силовой электронике: источниках питания, DC-DC преобразователях, контроллерах двигателей и пр. Однако сейчас, после непрерывного развития в течение более чем трех десятилетий, производительность Si MOSFET транзисторов достигла своего теоретического предела. Следующим шагом в развитии силовой электроники стало появление мощных транзисторов на основе нитрида галлия (GaN) [1].

Уникальные физические характеристики нитрида галлия в сравнении с кремнием позволяют достигнуть значительных улучшений в производительности: понижение сопротивления открытого канала, рост скоростей переключения, сохранение надежности при высоких уровнях температуры и радиации, уменьшение размеров упаковки [2]. Возможность очень быстрого переключения практически без потерь, появляющаяся при использовании GaN транзисторов, означает возможность увеличить эффективность и уменьшить размер преобразователя, а также уменьшить себестоимость его изготовления за счет отказа от ряда дорогостоящих пассивных элементов (фильтров) схемы. Кроме того, GaN транзисторы характеризуются более высокой радиационной стойкостью и способностью работать при высоких рабочих температурах (до 300 °C), что является ключевым аспектом при создании электронной компонентной базы для военной и аэрокосмической техники следующего поколения.

Для применения в силовой электронике необходимы нормально закрытые GaN транзисторы, работающие в режиме обогащения [3]. Для создания нормально-закрытых GaN транзисторов чаще всего используют подзатворную область на основе GaN, легированного магнием (p-GaN) [4] – [5].

При этом пороговое напряжение отпираания GaN транзистора с подзатворной областью на основе p-GaN определяется главным образом толщиной эпитаксиального слоя p-GaN и уровнем его легирования. Оптимизация данных параметров позволяет добиться порогового напряжения отпираания GaN транзисторов близкого к $U_{nop} = + 2$ В, что делает их не совместимыми с работой типовых микросхем драйверов управления кремниевых MOSFET, у которых порог отпираания варьируется от + 2 В до + 5,5 В. Низкий порог U_{nop} уменьшает стойкость транзистора к изменениям dV/dt , что уменьшает надежность и применимость в высоковольтных схемах. Кроме того, низкий порог отпираания в совокупности с низким максимально возможным прикладываемым к затвору

напряжением увеличивает ток, необходимый для быстрого перехода GaN транзистора в ключевой режим и потенциально ограничивает область увеличения скорости переключения таких транзисторов. Таким образом, для использования силовых GaN транзисторов в рабочих схемах преобразователей необходим специальный драйвер управления.

В настоящей работе представлены результаты разработки макета дискретного быстродействующего драйвера управления силовыми GaN транзисторами, полностью совместимого с их работой на высоких частотах преобразования.

Далее рассмотрим основные требования к разрабатываемому драйверу управления силовыми GaN транзисторами исходя из особенностей их работы.

Для обеспечения частотных, временных характеристик, позволяющих осуществить высокое быстродействие переключения GaN транзисторами драйвер управления должен обеспечивать время нарастания фронта управляющего импульса и спада фронта управляющего импульса не более 10 нс, а время задержки импульсов управления не более 30 нс. Для удобства применения драйвера управления требуется, чтобы напряжение питания схемы было в диапазоне от уровня КМОП логики до порядка +15 В ... +40 В, при этом выходное напряжение управляющих сигналов должно быть не больше +6 В. Уровень ограничения, принятый в мировой практике составляет +5 В. Конструкция и электрические цепи драйвера должны позволять изменять уровень напряжения и емкость цепи питания выходного каскада за счет пайки дополнительных компонентов, замены существующих, а также изменения сопротивления подстроечного резистора. Питание выходного каскада должно обеспечивать регулировку уровня напряжения на выходе в широком диапазоне, при этом уровень пульсаций напряжения в цепи питания при включении и выключении управляемого транзистора не должен превышать 10% от номинальной величины напряжения питания выходного каскада. Драйвер управления должен быть конструктивно законченным изделием в виде макета печатной платы с установленными с помощью пайки электронными компонентами. Макет должен быть разработан с применением современной зарубежной и/или отечественной элементной базы с использованием пассивных электронных компонентов и полупроводниковых приборов, а также должен предусматривать возможность соединения к элементам питания, контроля и управления макетом с помощью пайки на специальные контактные площадки или разъемного соединения. Кроме того, макет должен иметь защиту от переплюсовки входного напряжения питания схемы драйвера. При подаче отрицательного напряжения на входные выводы макета драйвера, схема не должна потреблять энергию и не должна выходить из строя.

На рис. 1 представлена электрическая схема разработанного макета дискретного драйвера управления силовыми GaN транзисторами. Макет драйвера управления был спроектирован на базе зарубежных кремниевых транзисторов 2N2369A.

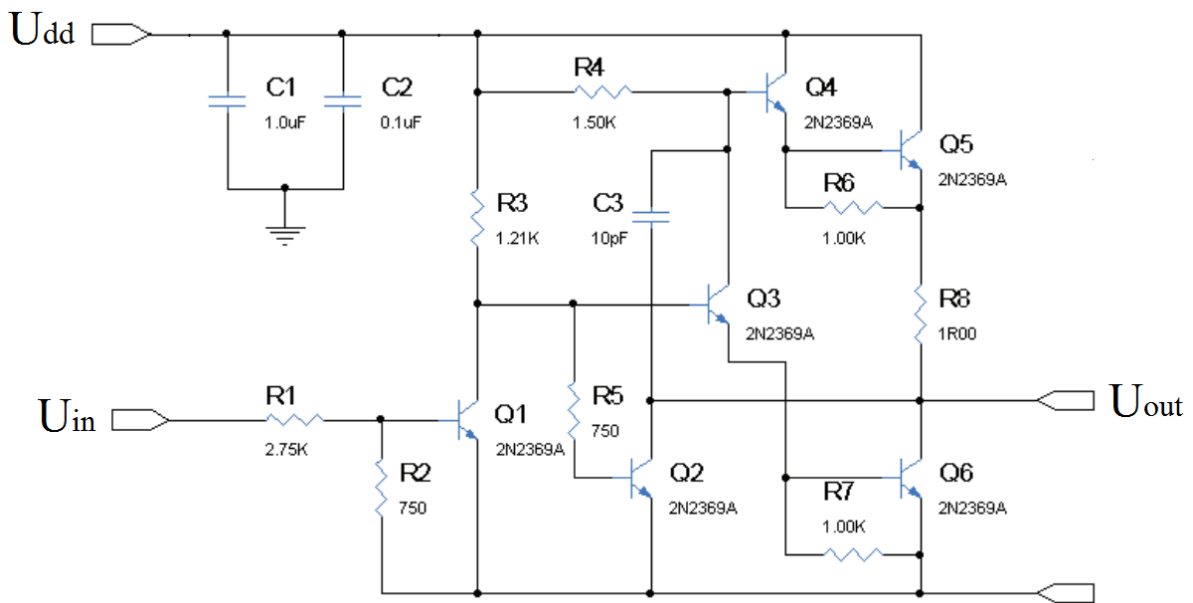


Рис. 1. Электрическая схема разработанного макета дискретного быстродействующего драйвера управления силовыми GaN транзисторами

На рис. 2 представлена передаточная характеристика ($U_{out}=f(U_{in})$) разработанного макета дискретного драйвера управления силовыми GaN транзисторами.

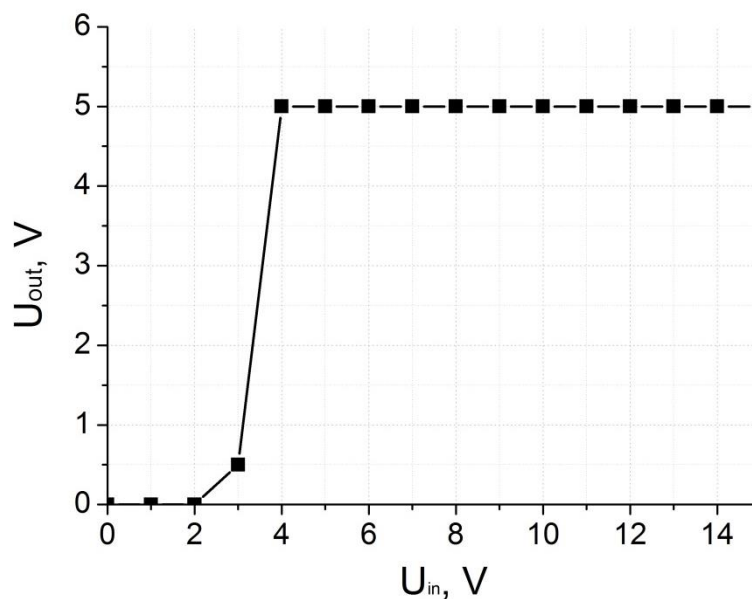


Рис. 2. Передаточная характеристика ($U_{out}=f(U_{in})$) разработанного макета дискретного быстродействующего драйвера управления силовыми GaN транзисторами

Как видно из результатов, представленных на рис. 2, разработанный драйвер управления в большом диапазоне управляющего напряжения на входе U_{in} от 4 до 15 В позволяет сформировать постоянный уровень напряжения на выходе $U_{out} = 5$ В, что позволяет его использовать для безопасного управления силовыми коммутационными GaN транзисторами в составе преобразователей напряжения высокой эффективности.

Работа выполнена при финансовой поддержке Министерства образования и науки РФ в рамках соглашения №14.577.21.0204 от 27.10.15, уникальный идентификатор проекта RFMEFI57715X0204.

ЛИТЕРАТУРА:

1. Briere M. GaN-based Power Device Platform. The arrival of a new paradigm in conversion technology. – URL: <http://www.powersystemdesign.com>.
2. GaN-on-Silicon wafers: the enabler of GaN power electronics. – Power Devices. 2012. N. 4. PP. 6-9.
3. J. Würfl, O. Hilt, E. Bahat-Treidel, R. Zhytnytska, K. Klein, P. Kotara, F. Brunner, A. Knauer, O. Krüger, M. Weyers, G. Tränkle. Technological approaches towards high voltage, fast switching GaN power transistors // ECS Trans. 2013. V. 52. N. 1. PP. 979-989.
4. Y. Uemoto, M. Hikita, H. Ueno, H. Matsuo, H. Ishida, M. Yanagihara, T. Ueda, T. Tanaka and D. Ueda. Gate injection transistor (GIT) – A normally-off AlGaIn/GaN power transistor using conductivity modulation // IEEE Trans. On Electron devices. 2007. V. 54. N. 12. PP. 3393-3395
5. Finella Lee, Lian-Yu Su, Chih-Hao Wang, Yuh-Renn Wu. Impact of gate metal on the performance of p-GaN/AlGaIn/GaN high electron mobility transistors // IEEE Electron Device Letters. 2015. V. 36. N. 3. PP. 232-234.

Научный руководитель: Е.В. Ерофеев, к.т.н, младший научный сотрудник, Томский государственный университет систем управления и радиоэлектроники.

ОПТИМИЗАЦИЯ РЕЖИМОВ РАБОТЫ ЭЛЕКТРИЧЕСКОЙ СЕТИ

С.Н. Федорович
Томский политехнический университет
ЭНИН ЭПП, группа 5АМ6Е

Ключевые слова: режимы работы электрической сети, расчет режимов, потери мощности, снижение потерь мощности, распределительная сеть.

Реферат

Объектом исследования является участок городской распределительной сети 10/0,4 кВ города Томск. Целью исследования является поиск и разработка технических решений для оптимизации режимов работы городской питающей электрической сети с помощью использования современных прикладных средств расчета. Область применения: городские и сельские распределительные сети 10/0,4 кВ. Экономический эффект: результаты исследования помогут снизить реальный уровень потерь мощности и энергии. В ходе исследования были рассчитаны различные режимы работы электрических сетей в программном комплексе.