

Oscilador LC Monolítico Comandado por Tensão a 2,4GHz

Vítor Fialho, Ricardo Barreto, Fernando Fortes

ISEL-DEETC

R. Conselheiro Emídio Navarro, 1, 1949-014 Lisboa

Telefone: +351.218.317.180, Fax: +351.218.317.114

{vfialho,ffortes}@deetc.isel.ipl.pt ; 24849@alunos.isel.ipl.pt

Resumo

Esta Comunicação tem como finalidade divulgar o projecto de um VCO monolítico a 2.4GHz para integrar uma Malha de Captura de Fase (PLL). O Oscilador projectado é baseado num par diferencial cruzado (parte activa). O circuito funciona com uma tensão de 2.8V e com uma tensão de comando entre 1.6V e 1.8V, produzindo uma variação de frequência entre 2.4GHz e 2.75GHz.

1. Introdução

As comunicações móveis actuais exigem características de portabilidade e autonomia cada vez maiores associadas a um baixo custo. Como tal, este tipo de exigências têm impulsionado o desenvolvimento e aperfeiçoamento das tecnologias de circuito integrado como o conhecemos hoje em dia, integrando o maior número possível de componentes num espaço cada vez menor.

O oscilador é um circuito autónomo, de extrema importância em sistemas electrónicos, nomeadamente em telecomunicações. É o responsável por produzir sinais sinusoidais que efectuem a conversão de frequência ou a modulação/desmodulação de sinais rádio. É também o responsável por produzir as formas de onda necessárias à temporização do sistema.

Utilizando o oscilador aqui apresentado conjuntamente com o detector de fase [1] é possível implementar uma PLL a 2.4GHz em tecnologia monolítica. Este dispositivo tem diversas aplicações no âmbito das telecomunicações nomeadamente na recuperação de uma portadora e como sintetizador de frequência. Com este dispositivo (Figura 1), é também possível reduzir o efeito de *jitter* e minimizar o atraso em circuitos lógicos [2].

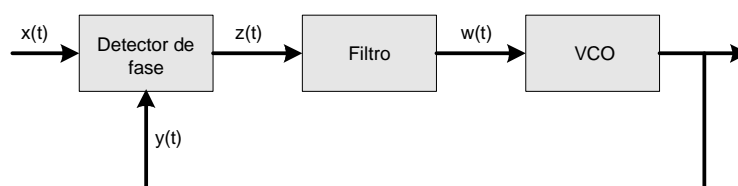


Figura 1 – Diagrama de blocos de uma PLL

Esta comunicação descreve o projecto e a implementação de um oscilador comandado por tensão (VCO) a 2.4GHz, em tecnologia monolítica de silício CMOS. Na secção 2 descreve-se a tecnologia CMOS utilizada e na secção 4 o projecto do circuito oscilador. Na secção 4 apresentam-se os resultados das simulações do circuito e na secção 5 apresentam-se as conclusões.

2. Tecnologias Monolíticas de Silício

A tecnologia utilizada para o desenho do VCO é a CMOS *standard* de 0.35 μ m da AMS [3] [4] (C35B4). Esta tecnologia disponibiliza transístores MOS de canal *n* e *p*, como dispositivos activos e quatro camadas de metal e duas camadas de *poly* para as ligações e concretização de componentes passivos. A parte activa do VCO utiliza transístores MOS de canal *n*. O elemento ressoador é implementado com bobinas em espiral, efectuadas na camada de metal mais afastada do substrato, e VARICAPs MOS.

2.1 Selecção da bobina da tecnologia

Por forma a escolher a bobina que desempenhe o papel desejado no circuito, simularam-se todas as bobinas disponíveis na biblioteca da tecnologia, para obter o valor da resistência série e da indutância em função da frequência. Elegeu-se a bobina com as características da Figura 2 como a mais adequada para obter uma frequência de oscilação de 2.4GHz.

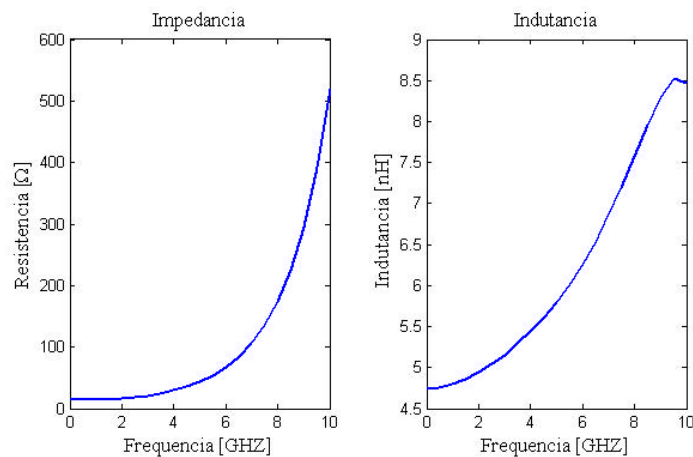


Figura 2 - Evolução da impedância e da indutância da bobina 47S180L em função da frequência

Dos gráficos apresentados na Figura 2, extraem-se as características da Tabela 1:

f[GHz]	L[nH]	R[Ω]	Q
2	4,941	16,677	3,72
2,4	5,019	18,132	4,17
2,8	5,109	20,084	4,47
3,2	5,208	22,612	4,63

Tabela 1 - Características da bobina 47S180L

Como se pode verificar, para a frequência de trabalho, a bobina apresenta uma indutância de 4,9nH, uma resistência série de 16.7Ω, com um factor de qualidade de 3.7.

2.2 Dimensionamento dos VARICAP

Este circuito tem a particularidade de não usar condensadores, mas sim VARICAPs, conforme sugere a figura 3. Este tipo de topologia permite a aplicação directa de uma tensão contínua aos terminais dreno-fonte do transistor, que faz variar a capacidade entre a porta e dreno-fonte, provocando a variação da frequência de oscilação. Uma forma de calcular a capacidade é pela fórmula $C = C_1(L \cdot W) + C_2(2L + 2W)$, onde C_1 e C_2 são as capacidades de área e de periferia por unidade de área e de comprimento respectivamente. No entanto, para ter em conta todas as capacidades envolvidas e outros efeitos e ter uma noção de como variam em função da tensão aplicada, simulou-se o VARICAP, tendo-se obtido as curvas da Figura 4.

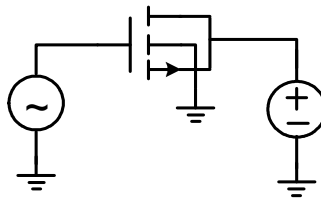


Figura 3 – Circuito de teste ao VARICAP

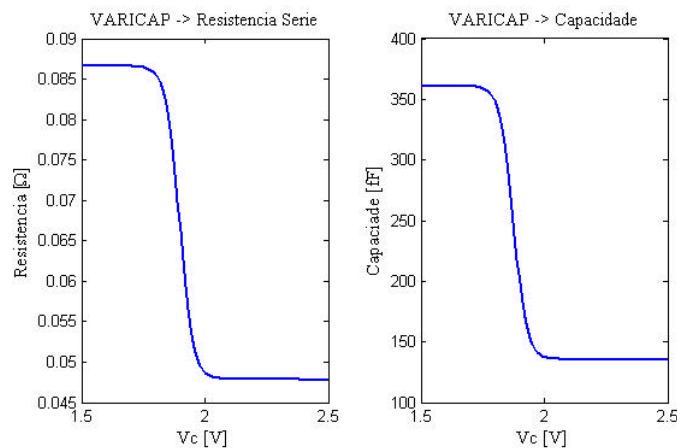


Figura 4 – Evolução da resistência série e capacidade do VARICAP em função da tensão de controlo

Verifica-se pelos gráficos apresentado na Figura 4 que a capacidade varia entre 360fF e 135fF, em função da tensão aplicada, pois à medida que esta aumenta, a capacidade diminui o que implica um aumento da frequência de oscilação. A resistência série é muito baixa e varia entre 0.085Ω e 0.05Ω para uma tensão de 1.6V e 1.8V.

3. Projecto do Oscilador Comandado por Tensão

O circuito projectado representado na Figura 5 é baseado num par diferencial cruzado carregado por uma malha LC, parte activa e ressoante respectivamente. Este dispositivo é baseado no princípio de oscilação por resistência negativa.

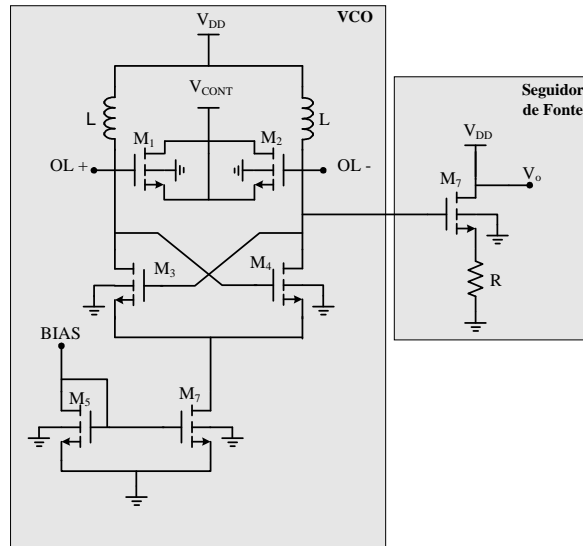


Figura 5 – Esquema eléctrico do VCO

Partindo do circuito gerador de resistência negativa, determina-se posteriormente as perdas na bobina por forma a determinar o gm necessário para as equilibrar. Finalmente dimensionam-se os VARICAPS com base nas capacidades já existentes e no valor da bobina, de modo a obter a frequência pretendida.

3.1 Projecto da malha de resistência negativa

Uma forma de obter um circuito com resistência negativa aos seus terminais é através do uso de um par diferencial cruzado. Partindo do esquema representado na Figura 6 deduz-se [5] o valor da admitância equivalente aos terminais dos drenos dos transístores.

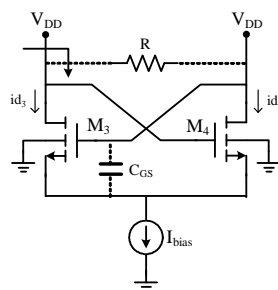


Figura 6 – Esquema do par diferencial cruzado

O valor da admitância visto aos terminais da resistência R é dado por $Y_R = \frac{1}{2}(-gm) + j\omega C_{GS}$.

A transcondutância g_m será ajustada para anular a resistência de perdas paralela da bobina. A capacidade C_{GS} juntamente com a dos VARICAPS e com a indutância da bobina definirá a frequência de oscilação.

3.2 Circuito seguidor de fonte

Recorreu-se a um circuito seguidor de fonte para poder medir o circuito com o equipamento de 50Ω sem influenciar o comportamento do circuito projectado. A porta do MOS do seguidor liga à saída do oscilador, sendo a saída, a 50Ω , efectuada pela fonte. A desvantagem de se utilizar este circuito consiste na perda de sinal em 20dB, pois a dimensão e corrente de polarização reduzidas deste MOS fazem com que o seu ganho seja bastante inferior à unidade.

O transístor tem de dimensões $W=20\mu\text{m}$, $L=0.35\mu\text{m}$ com quatro *gate fingers*. A resistência de polarização é de 500Ω ($W=15\mu\text{m}$ e $L=12.5\mu\text{m}$), sendo externamente ligado o equipamento de 50Ω , por acoplamento AC.

3.3 Layout do VCO

O *layout* do VCO é apresentado na Figura 7. Houve o cuidado de dispor os componentes de uma forma simétrica, de modo a garantir um funcionamento equilibrado por parte do circuito. A área total é de $644\mu\text{m} \times 269\mu\text{m}$, com a maior percentagem ocupada pelas bobinas. Considerando os *bond pad* para ligação externa do circuito, a área total é de $644\mu\text{m} \times 377\mu\text{m}$.

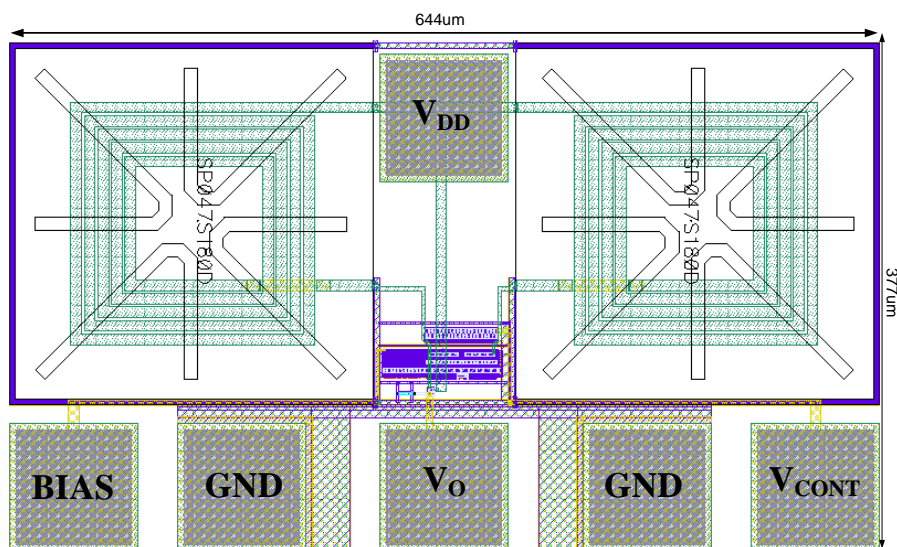


Figura 7 – *Layout* do VCO

4. Resultados Obtidos por Simulação

As simulações do circuito foram feitas no simulador SPECTRE, integrado no ambiente CADENCE. Os resultados da simulação são apresentados na Figura 8, onde está representada a evolução da frequência de oscilação em função da tensão de comando (V_{CONT}) em a) e o espectro do sinal de saída em b). As simulações foram feitas entrando em conta com as capacidades parasitas das ligações determinadas no

CADENCE. Estão representadas duas curvas, uma para a simulação do VCO isolado e a outra com uma carga (detector de fase) colocada à saída do mesmo.

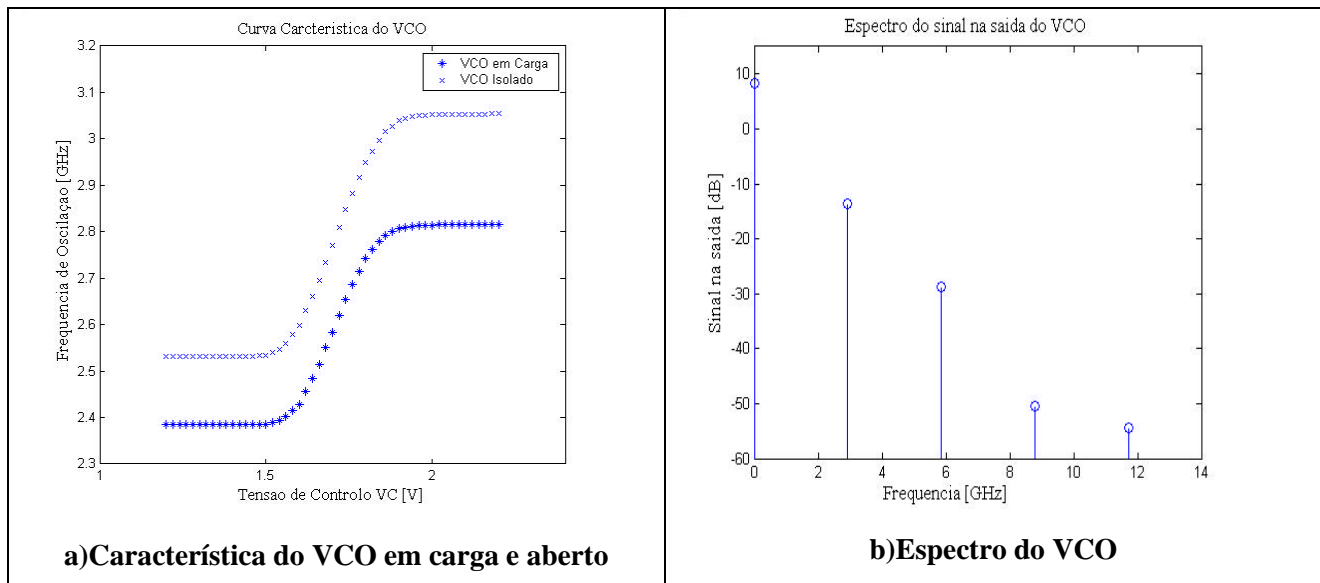


Figura 8 – Características do VCO

O circuito em vazio produz uma variação da frequência de oscilação entre 2.55 GHz e 3.01GHz, para uma tensão de comando entre 1.6 V e 1.8 V. Ao carregar o oscilador com o detector de fase, a capacidade de entrada deste faz com que a frequência de oscilação sofra uma redução para 2.4GHz para 1.6V e 2.75GHz para 1.8V. O espectro da figura 8b) mostra que as harmônicas do oscilador estão 16dB abaixo da fundamental.

5. Conclusões

Os resultados de simulação mostram que é possível a integração monolítica de um VCO a 2.4GHz, em tecnologia monolítica CMOS de 0.35 μ m. Os resultados da simulação indicam uma variação de frequência entre 2.4GHz e 2.75GHz, quando a tensão de comando varia entre 1.6V e 1.8V respectivamente, com uma corrente consumida de 0.5 mA. O circuito ocupa uma área total de 0.24mm². O circuito encontra-se neste momento em fabrico.

Referências

- [1] R. Barreto, “*Misturador Monolítico a 2.4GHz em Tecnologia CMOS 0.35 μ m usando Célula de Gilbert*” ISEL 2005
- [2] B. Razavi “*Monolithic phase-locked loops and clock recovery circuits: theory and design*” IEEE Press 1996
- [3] AMS 0.35 μ m CMOS Process Parameters
- [4] AMS 0.35 μ m CMOS Design Rules
- [5] V. Fialho, “*Oscilador LC Monolítico Comandado por Tensão a 2,4GHz*” ISEL 2005