



**Universidade do Minho**

Tiago José da Cunha Sousa

**Filtro Ativo de Potência Paralelo  
Monofásico com Conversor CC-CC  
Bidirecional para Operação como UPS**

Tese submetida na Universidade do Minho  
para a obtenção do grau de  
Mestre em Engenharia Eletrónica Industrial e de  
Computadores

Trabalho realizado sob orientação do  
Professor Doutor João Luiz Afonso

Janeiro de 2017

## DECLARAÇÃO

Tiago José da Cunha Sousa

Endereço eletrónico: a61909@alunos.uminho.pt Telefone: 938050011

Número do Bilhete de Identidade: 14151770

Título da Tese:

### **Filtro Ativo de Potência Paralelo Monofásico com Conversor CC-CC Bidirecional para Operação como UPS**

Orientador:

Doutor João Luiz Afonso

Ano de conclusão:

Tese submetida na Universidade do Minho para a obtenção do grau de Mestre em Engenharia Eletrónica e de Computadores

É AUTORIZADA A REPRODUÇÃO INTEGRAL DESTA TESE/TRABALHO APENAS PARA EFEITOS DE INVESTIGAÇÃO, MEDIANTE DECLARAÇÃO ESCRITA DO INTERESSADO, QUE A TAL SE COMPROMETE;

Universidade do Minho, \_\_\_/\_\_\_/\_\_\_\_\_

Assinatura: \_\_\_\_\_

*Aos inconformados.*



# Agradecimentos

O desenvolvimento deste trabalho de dissertação contou com importantes contribuições de algumas pessoas, às quais pretendo transmitir os meus agradecimentos.

Desejo agradecer ao meu orientador, Doutor João Luiz Afonso, pela oportunidade de aprendizagem concedida inerente ao desenvolvimento deste trabalho, bem como pela disponibilidade mostrada e pela motivação constantemente transmitida.

Agradeço ao Doutor Gabriel Pinto pela disponibilidade e prontidão apresentadas, bem como pela eficácia demonstrada nas situações mais desalentadoras e “misteriosas” de *troubleshooting*.

Desejo transmitir um agradecimento especial ao Engenheiro Bruno Exposto por todo o auxílio prestado, desde conselhos relacionados com sistemas de controlo a sugestões a nível de *layout* e organização do hardware, sendo este auxílio maioritariamente concedido sacrificando o seu tempo de trabalho.

Pretendo agradecer aos fabricantes *Infineon Technologies* e *Analog Devices* pela disponibilidade e rapidez prestadas no envio de amostras dos seus produtos, nomeadamente MOSFETs, IGBTs e *drivers*, todos estes tratando-se de componentes de excelência e consistindo numa escolha fortemente indicada para o sistema desenvolvido.

Agradeço ao Doutor Vítor Monteiro e ao Engenheiro Delfim Pedrosa pela disponibilidade sempre prestada em situações de dificuldade e pelas sugestões oferecidas tanto a nível de software como de hardware.

Agradeço também ao Engenheiro José Cunha pelos ensinamentos transmitidos relativos à parte da eletrónica que “não vem nos livros”, bem como pelos conselhos sugeridos principalmente ao nível da eletrónica analógica.

Agradeço aos técnicos Ângela Macedo, Carlos Torres e Joel Almeida pela prontidão e boa-disposição constantes nos serviços prestados.

Desejo agradecer aos meus colegas e amigos de laboratório pelo companheirismo, espírito de ajuda desinteressada e pelos momentos de convívio e troca de ideias.

Quero agradecer aos meus pais pela oportunidade concedida e esforços efetuados necessários à realização do meu percurso académico.

Por fim, desejo agradecer à Sandra pelo apoio, paciência e carinho sempre demonstrados nos melhores e nos piores momentos vividos durante o desenvolvimento deste trabalho de dissertação.



# Resumo

Atualmente, a utilização de cargas não-lineares na rede elétrica é uma constante. Este tipo de cargas leva a uma degradação da Qualidade de Energia Elétrica, uma vez que consome harmônicos de corrente, prejudicando o transporte e a distribuição de energia e o funcionamento da maioria dos equipamentos ligados à rede elétrica. Para além disso, em determinados sistemas há cargas que necessitam de ser alimentadas ininterruptamente, tais como controladores de processos industriais, computadores, equipamentos médico e sistemas de comunicação de dados, pelo que estas cargas não podem depender exclusivamente da rede elétrica, uma vez que, sendo esta suscetível a falhas, terá de ser complementada por geradores de emergência ou UPSs (*Uninterruptible Power Supplies* – fontes de alimentação ininterruptas).

Deste modo, torna-se necessário o desenvolvimento e a utilização de equipamentos capazes de mitigar os problemas acima referidos. No Grupo de Eletrónica de Potência e Energia (GEPE) da Universidade do Minho têm sido desenvolvidos Filtros Ativos de Potência para compensar problemas de Qualidade de Energia. Assim sendo, neste trabalho de Mestrado foi proposto o desenvolvimento de um Filtro Ativo Paralelo Monofásico com operação como UPS. Este equipamento é capaz de compensar o fator de potência e os harmônicos de corrente em condições normais de funcionamento da rede elétrica e é também capaz de alimentar, de forma isolada, um conjunto de cargas prioritárias perante eventuais falhas na rede. Para além disso, foi também desenvolvido um conversor CC-CC bidirecional isolado com o intuito de carregar as baterias a partir da rede elétrica, através do barramento CC do Filtro Ativo Paralelo, bem como injetar energia na rede elétrica isolada proveniente das mesmas.

Pretendeu-se que o equipamento desenvolvido fosse leve, compacto e com operação silenciosa, de modo a poder ser instalado no quadro elétrico de uma habitação. Deste modo, alguns procedimentos foram tomados aquando do projeto da solução apresentada, tais como a escolha dos semicondutores de potência e dos elementos magnéticos a utilizar. No final, foi efetuado um levantamento de custos da solução obtida de modo a analisar a sua viabilidade comercial.

**Palavras-Chave:** Filtro Ativo Paralelo Monofásico, UPS - Fonte de Alimentação Ininterrupta, Conversor CC-CC Bidirecional Isolado, Qualidade de Energia Elétrica.





# Abstract

Nowadays, the use of nonlinear loads connected to the electrical power grid is unceasing. This kind of electrical loads leads to Power Quality declining, since it consumes harmonic currents, worsening power transmission and distribution and the proper operation of a vast amount of power grid connected equipment. Furthermore, there are loads connected to several power systems that need incessant power supplying, such as industrial process controllers, computers, medical equipment and datacenters, whereby these loads cannot depend exclusively upon the power grid, since it is vulnerable to power outages, and therefore must be complemented by emergency generators or UPSs (*Uninterruptible Power Supplies*).

Therefore, the development and use of equipment capable of mitigating these issues is needed. The Group of Energy and Power Electronics (GEPE) of the University of Minho has been developing Active Power Filters to compensate for Power Quality problems. Thus, the development of a Single-Phase Shunt Active Power Filter with UPS operation was proposed in this Master's thesis work. This equipment is capable of compensating for power factor and harmonic currents during normal operation of the power grid, and is also able to supply with isolation a set of priority electrical loads towards eventual power outages. Besides that, a bidirectional isolated DC-DC converter was developed in order to charge the battery pack from the power grid, through the Shunt Active Power Filter DC-link, as well as to provide energy stored in the batteries to the isolated electrical power grid.

It was intended for the equipment to be weightless, compact and silent in order to be installed in a domestic electrical switchboard. Consequently, several procedures were taken during the solution's development, such as the power semiconductors and the magnetic elements selection. In the end, it was performed the costing of the obtained solution with the purpose of evaluating its commercial feasibility.

**Keywords:** Single-Phase Shunt Active Power Filter, UPS - Uninterruptible Power Supply, Bidirectional Isolated DC-DC Converter, Power Quality.



# Índice

|   |              |
|---|--------------|
| <b>Agradecimentos</b> .....   | <b>v</b>     |
| <b>Resumo</b> .....   | <b>vii</b>   |
| <b>Abstract</b> .....   | <b>ix</b>    |
| <b>Lista de Figuras</b> .....   | <b>xv</b>    |
| <b>Lista de Tabelas</b> .....   | <b>xxiii</b> |
| <b>Lista de Siglas e Acrónimos</b> .....  | <b>xxv</b>   |
| <b>CAPÍTULO 1 Introdução</b> .....  | <b>1</b>     |
| 1.1. Qualidade de Energia Elétrica .....  | 1            |
| 1.2. Harmónicos de Corrente em Sistemas Monofásicos .....   | 2            |
| 1.3. Fator de Potência .....  | 9            |
| 1.4. Interrupção da Tensão .....  | 12           |
| 1.5. Soluções para os Problemas de Qualidade de Energia Elétrica.....   | 12           |
| 1.6. Motivações .....   | 13           |
| 1.7. Objetivos e Contribuições .....  | 14           |
| 1.8. Organização e Estrutura da Dissertação .....   | 16           |
| <b>CAPÍTULO 2 Filtros Ativos Paralelos Monofásicos, UPSs e Conversores CC-CC Bidirecionais Isolados</b> ..... | <b>19</b>    |
| 2.1. Introdução.....  | 19           |
| 2.2. Filtros Ativos de Potência .....   | 19           |
| 2.3. Filtros Ativos Paralelos Monofásicos.....  | 21           |
| 2.4. Conversores CC-CA Fonte de Tensão .....  | 23           |
| 2.4.1. Conversor CC-CA em Meia Ponte .....  | 24           |
| 2.4.2. Conversor CC-CA em Ponte Completa .....  | 27           |
| 2.4.3. Conversores CC-CA Multinível .....   | 30           |
| 2.5. Técnica de Modulação de Largura de Pulso Sinusoidal.....   | 39           |
| 2.5.1. SPWM Bipolar .....   | 40           |
| 2.5.2. SPWM Unipolar.....   | 40           |
| 2.5.3. SPWM para Conversores CC-CA Multinível.....  | 41           |
| 2.6. Técnicas de Controlo de Corrente .....   | 43           |
| 2.6.1. Comparador com Histerese .....   | 43           |
| 2.6.2. <i>Periodic Sampling</i> .....   | 44           |
| 2.6.3. Controlo Proporcional Integral com Modulação SPWM.....   | 45           |
| 2.6.4. Controlo Preditivo com Modulação SPWM .....  | 46           |
| 2.7. Teorias de Controlo para Filtros Ativos Paralelos Monofásicos.....                                       | 48           |
| 2.7.1. Teoria Fryze – Buchholz – Depenbrock .....   | 49           |
| 2.7.2. Teoria <i>p-q</i> .....  | 50           |
| 2.7.3. Teoria de Controlo por Referencial Síncrono ( <i>d-q</i> ).....  | 51           |
| 2.7.4. Teoria de Controlo por Referencial Síncrono ( <i>d-q</i> ) com Controlo Harmónico Seletivo.....        | 53           |
| 2.7.5. Teoria de Controlo por Transformada de Fourier .....   | 53           |
| 2.8. Fontes de Alimentação Sem Interrupção.....   | 56           |
| 2.8.1. UPS Rotativa .....   | 57           |
| 2.8.2. UPS Estática.....  | 57           |
| 2.8.3. UPS Híbrida .....  | 62           |
| 2.9. Conversores CC-CC Bidirecionais Isolados .....   | 63           |
| 2.9.1. Conversor CC-CC Bidirecional Isolado do tipo <i>Flyback</i> .....                                      | 63           |
| 2.9.2. Conversor CC-CC Bidirecional Isolado em Meia Ponte .....   | 66           |
| 2.9.3. Conversor CC-CC Bidirecional Isolado em Ponte Completa .....   | 68           |
| 2.9.4. Conversor CC-CC Bidirecional Isolado do tipo <i>Push-Pull</i> .....                                    | 69           |
| 2.9.5. Variantes Comuns de Topologias de Conversores CC-CC Bidirecionais Isolados .....                       | 70           |
| 2.10. Conclusão.....  | 71           |

|  |            |
|--|------------|
| <b>CAPÍTULO 3 Simulações do Filtro Ativo Paralelo Monofásico com Conversor CC-CC e Operação como UPS .....</b> | <b>73</b>  |
| 3.1. Introdução .....  | 73         |
| 3.2. Modelo de Simulação do Filtro Ativo Paralelo Monofásico com Conversor CC-CC e Operação como UPS .....     | 74         |
| 3.3. Sistema de Sincronização com a Rede Elétrica .....  | 76         |
| 3.4. Operação como Filtro Ativo Paralelo .....   | 77         |
| 3.4.1. Regulação da Tensão do Barramento CC.....   | 79         |
| 3.4.2. Teoria de Controlo FBD .....  | 81         |
| 3.4.3. Controlo de Corrente Preditivo .....  | 83         |
| 3.4.4. Compensação de <i>Deadtime</i> .....  | 84         |
| 3.4.5. Resultados de Simulação do Filtro Ativo Paralelo.....   | 86         |
| 3.5. Operação como UPS .....   | 95         |
| 3.5.1. Sistema de Detecção de Falha de Rede.....   | 96         |
| 3.5.2. Regulação da Tensão do Barramento CC.....   | 98         |
| 3.5.3. Controlo de Tensão Proporcional Integral .....  | 100        |
| 3.5.4. Resultados de Simulação do Modo de Operação como UPS .....  | 101        |
| 3.6. Operação como Carregador de Baterias .....  | 107        |
| 3.6.1. Modelo de Baterias .....  | 107        |
| 3.6.2. Carregamento por Corrente Constante - Tensão Constante .....  | 109        |
| 3.7. Conclusão.....  | 112        |
| <b>CAPÍTULO 4 Desenvolvimento do Sistema de Controlo.....</b>  | <b>115</b> |
| 4.1. Introdução .....  | 115        |
| 4.2. Microcontrolador .....  | 115        |
| 4.3. Sensores de Tensão .....  | 116        |
| 4.4. Sensores de Corrente.....   | 119        |
| 4.5. Placa de Condicionamento de Sinal e Comando .....   | 120        |
| 4.5.1. Condicionamento de Sinal .....  | 121        |
| 4.5.2. Proteção e Comando .....  | 126        |
| 4.6. Placas de <i>Driver</i> .....   | 129        |
| 4.7. Conclusão.....  | 135        |
| <b>CAPÍTULO 5 Desenvolvimento do Andar de Potência.....</b>  | <b>137</b> |
| 5.1. Introdução .....  | 137        |
| 5.2. Conversor CC-CA em Ponte Completa .....   | 137        |
| 5.2.1. Semicondutores de Potência .....  | 137        |
| 5.2.2. Proteções de <i>Gate</i> .....  | 138        |
| 5.2.3. Resistência de <i>Gate</i> .....  | 139        |
| 5.2.4. Elementos Passivos do Conversor CC-CA .....   | 146        |
| 5.2.5. Placa do Conversor CC-CA.....   | 149        |
| 5.3. Conversor CC-CC Bidirecional Isolado em Ponte Completa.....   | 149        |
| 5.3.1. Banco de Baterias .....   | 150        |
| 5.3.2. Projeto e Desenvolvimento do Transformador de Alta Frequência.....                                      | 150        |
| 5.3.3. Semicondutores de Potência .....  | 157        |
| 5.3.4. Circuitos de <i>Snubber</i> .....   | 158        |
| 5.3.5. Placas do Conversor CC-CC.....  | 159        |
| 5.4. Integração do Sistema .....   | 160        |
| 5.5. Conclusão.....  | 161        |
| <b>CAPÍTULO 6 Resultados Experimentais .....</b>   | <b>163</b> |
| 6.1. Introdução .....  | 163        |
| 6.2. Resultados do Sistema de Sincronização com a Rede Elétrica.....   | 163        |
| 6.3. Operação como Filtro Ativo Paralelo .....   | 165        |
| 6.3.1. Controlo de Corrente.....   | 165        |
| 6.3.2. Resultados do Filtro Ativo Paralelo .....   | 166        |
| 6.4. Operação como UPS .....   | 169        |
| 6.4.1. Sistema de Detecção de Falha de Rede.....   | 169        |

|                                  |  |            |
|----------------------------------|--|------------|
| 6.4.2.                           | Regulação da Tensão do Barramento CC ..... | 170        |
| 6.4.3.                           | Controlo de Tensão.....                    | 173        |
| 6.5.                             | Operação como Carregador de Baterias ..... | 176        |
| 6.6.                             | Conclusão .....                            | 177        |
| <b>CAPÍTULO 7 Conclusão.....</b> |  | <b>179</b> |
| 7.1.                             | Conclusões.....                            | 179        |
| 7.2.                             | Sugestões para Trabalho Futuro .....       | 185        |
| <b>Referências .....</b>         |  | <b>189</b> |



# Lista de Figuras

|  |    |
|--|----|
| Figura 1.1 – Corrente com distorção harmónica: (a) Corrente total; (b) Corrente decomposta nas suas componentes de frequência.....   | 2  |
| Figura 1.2 – Espectro harmónico do sinal da Figura 1.1 (a): (a) THD total; (b) THD em relação à corrente total; (c) THD em relação à fundamental. ....   | 4  |
| Figura 1.3 – Corrente distorcida e respetiva decomposição com 3º e 5º harmónicos: (a) $\Phi_3 = 0^\circ$ , $\Phi_5 = 0^\circ$ ; (b) $\Phi_3 = 180^\circ$ , $\Phi_5 = 0^\circ$ ; (c) $\Phi_3 = 0^\circ$ , $\Phi_5 = 180^\circ$ ; (d) $\Phi_3 = 180^\circ$ , $\Phi_5 = 180^\circ$ . .... | 5  |
| Figura 1.4 – Sistema elétrico com harmónicos de corrente: (a) Corrente consumida pela carga A; (b) Corrente consumida pela carga B; (c) Corrente de linha; (d) Espectro harmónico da corrente de linha. ....   | 6  |
| Figura 1.5 – Corrente consumida por um retificador monofásico de onda completa com filtro capacitivo: (a) Forma de onda; (b) Espectro harmónico.....   | 7  |
| Figura 1.6 – Corrente consumida por um retificador monofásico de meia onda com carga resistiva: (a) Forma de onda; (b) Espectro harmónico. ....  | 8  |
| Figura 1.7 – Harmónicos não-múltiplos inteiros: (a) Sinal com subharmónicos; (b) Sinal com interharmónicos. ....   | 9  |
| Figura 1.8 – Formas de onda de tensão e corrente num sistema monofásico: (a) DPF < 1 e DF < 1; (b) DPF = 1 e DF < 1; (c) DPF < 1 e DF = 1; (d) DPF = 1 e DF = 1. ....  | 11 |
| Figura 2.1 - Diagrama unifilar ilustrativo da conexão de um FAP à rede elétrica. ....  | 20 |
| Figura 2.2 – Diagrama unifilar ilustrativo da conexão de um FAS à rede elétrica. ....  | 20 |
| Figura 2.3 – Diagrama unifilar ilustrativo da conexão de um UPQC à rede elétrica. ....   | 21 |
| Figura 2.4 – Diagrama de blocos ilustrativo do funcionamento de um FAP monofásico. ....  | 22 |
| Figura 2.5 – Topologias de conversor CC-CA em relação ao barramento CC: (a) VSI; (b) CSI. ....   | 24 |
| Figura 2.6 – Conversor CC-CA do tipo CSI com RB-IGBTs. ....  | 24 |
| Figura 2.7 – Esquemático de um conversor CC-CA em meia ponte.....  | 25 |
| Figura 2.8 – Operação de um conversor CC-CA em meia ponte no estado 1 ( $i_{out} > 0$ ). ....  | 26 |
| Figura 2.9 – Operação de um conversor CC-CA em meia ponte no estado 1 ( $i_{out} < 0$ ). ....  | 26 |
| Figura 2.10 – Operação de um conversor CC-CA em meia ponte no estado 2 ( $i_{out} < 0$ ). ....   | 26 |
| Figura 2.11 - Operação de um conversor CC-CA em meia ponte no estado 2 ( $i_{out} > 0$ ). ....   | 27 |
| Figura 2.12 - Esquemático de um conversor CC-CA em ponte completa.....   | 27 |
| Figura 2.13 – Operação de um conversor CC-CA em ponte completa no estado 1: (a) ( $i_{out} > 0$ ); (b) ( $i_{out} < 0$ ). ....   | 28 |

|   |    |
|---|----|
| Figura 2.14 - Operação de um conversor CC-CA em ponte completa no estado 2:<br>(a) ( $i_{out} < 0$ ); (b) ( $i_{out} > 0$ ).  | 29 |
| Figura 2.15 - Operação de um conversor CC-CA em ponte completa no estado 3:<br>(a) ( $i_{out} > 0$ ); (b) ( $i_{out} < 0$ ).  | 29 |
| Figura 2.16 – Operação de um conversor CC-CA em ponte completa no estado 4:<br>(a) ( $i_{out} < 0$ ); (b) ( $i_{out} > 0$ ).  | 30 |
| Figura 2.17 – Esquemático de um conversor CC-CA do tipo DCI de três níveis.   | 31 |
| Figura 2.18 – Esquemático de um conversor CC-CA do tipo DCI de cinco níveis.  | 32 |
| Figura 2.19 – Esquemático de um conversor CC-CA do tipo CCI de três níveis.   | 33 |
| Figura 2.20 – Esquemático de um conversor CC-CA do tipo CCI de cinco níveis.  | 34 |
| Figura 2.21 – Operação de um conversor CC-CA do tipo CCI de cinco níveis no estado 5.   | 35 |
| Figura 2.22 – Esquemático de um conversor CC-CA do tipo CMLI de cinco níveis.   | 36 |
| Figura 2.23 – Esquemático de um conversor CC-CA do tipo ACMLI de vinte e sete níveis.   | 37 |
| Figura 2.24 – Sintetização da tensão de saída da técnica de modulação SPWM.   | 39 |
| Figura 2.25 – Sinal sintetizado pela modulação SPWM bipolar.  | 40 |
| Figura 2.26 – Sinal sintetizado pela modulação SPWM unipolar.   | 41 |
| Figura 2.27 – Distribuição vertical de portadoras da técnica SPWM: (a) <i>Phase Disposition</i> ; (b) <i>Phase Opposition Disposition</i> ; (c) <i>Alternative Phase Opposition Disposition</i> . | 42 |
| Figura 2.28 – Sinal sintetizado pela modulação SPWM com distribuição vertical <i>Phase Disposition</i> para um conversor CC-CA de cinco níveis.   | 42 |
| Figura 2.29 – Sinal sintetizado pela modulação SPWM com distribuição <i>Phase Shifted</i> para um conversor CC-CA de cinco níveis.  | 43 |
| Figura 2.30 – Sinais de referência, de saída e do comparador resultantes do controlo de corrente por comparador com histerese.  | 44 |
| Figura 2.31 – Corrente de saída de um conversor CC-CA com controlo de corrente por comparador com histerese.  | 44 |
| Figura 2.32 – Corrente de saída de um conversor CC-CA com controlo de corrente <i>Periodic Sampling</i> com frequência de amostragem de: (a) 5 kHz; (b) 20 kHz.                                   | 45 |
| Figura 2.33 – Corrente de saída de um conversor CC-CA com controlo de corrente PI com modulação SPWM unipolar.  | 46 |
| Figura 2.34 – Corrente de saída de um conversor CC-CA com controlo de corrente preditivo com modulação SPWM unipolar.   | 48 |
| Figura 2.35 – Diagrama de blocos de uma UPS rotativa.   | 57 |
| Figura 2.36 – Diagrama de blocos de uma UPS <i>off-line</i> .   | 58 |
| Figura 2.37 – Diagrama de blocos de uma das primeiras topologias de UPS <i>line-interactive</i> .   | 59 |
| Figura 2.38 – Diagrama de blocos da UPS <i>line-interactive</i> do tipo <i>delta conversion</i> .   | 60 |



|  |    |
|--|----|
| Figura 2.39 – Diagrama de blocos de uma UPS <i>on-line</i> .....   | 61 |
| Figura 2.40 – Diagrama de blocos de uma UPS híbrida.....   | 62 |
| Figura 2.41 – Esquemático do conversor CC-CC bidirecional isolado do tipo <i>flyback</i> . ....  | 63 |
| Figura 2.42 – Tensões aplicadas aos enrolamentos do transformador de um conversor CC-CC bidirecional isolado do tipo <i>flyback</i> .....  | 64 |
| Figura 2.43 – Correntes nos enrolamentos do transformador de um conversor CC-CC bidirecional isolado do tipo <i>flyback</i> . ....   | 65 |
| Figura 2.44 – Esquemático do conversor CC-CC bidirecional isolado em meia ponte.....   | 66 |
| Figura 2.45 – Tensões aplicadas aos enrolamentos do transformador de um conversor CC-CC bidirecional isolado com técnica <i>phase shift</i> .....  | 67 |
| Figura 2.46 – Correntes nos enrolamentos do transformador de um conversor CC-CC bidirecional isolado com técnica <i>phase shift</i> . ....   | 67 |
| Figura 2.47 – Esquemático do conversor CC-CC bidirecional isolado em ponte completa. ....  | 68 |
| Figura 2.48 – Tensão e corrente no enrolamento primário do transformador de um conversor CC-CC bidirecional isolado em ponte completa com técnica PWM. ....  | 69 |
| Figura 2.49 – Esquemático do conversor CC-CC bidirecional isolado do tipo <i>push-pull</i> . ....  | 70 |
| Figura 3.1 – Andar de potência do modelo de simulação em <i>PSIM</i> do sistema constituído pelo FAP com conversor CC-CC bidirecional para operação como UPS. ....   | 74 |
| Figura 3.2 – Sistema de controlo do modelo de simulação em <i>PSIM</i> do sistema constituído pelo FAP com conversor CC-CC bidirecional para operação como UPS. ....   | 75 |
| Figura 3.3 – Tensão da rede elétrica e sinal de saída da PLL.....  | 76 |
| Figura 3.4 – Tensão da rede elétrica e sinal de saída da PLL com frequência fundamental de: (a) 49,5 Hz; (b) 50,5 Hz. ....   | 77 |
| Figura 3.5 – Andar de potência do FAP monofásico.....  | 78 |
| Figura 3.6 – Processo de carregamento e regulação do barramento CC do FAP. ....  | 80 |
| Figura 3.7 – Tensão da rede elétrica e corrente no FAP na pré-carga do barramento CC. ....   | 80 |
| Figura 3.8 – Tensão da rede elétrica e corrente no FAP nos momentos de <i>bypass</i> e de carregamento com controlador PI. ....  | 81 |
| Figura 3.9 – Performance da teoria FBD: (a) Tensão da rede elétrica e corrente consumida por uma carga não-linear; (b) Corrente de compensação calculada; (c) Tensão da rede e corrente teórica na fonte. .... | 82 |
| Figura 3.10 – Referência e corrente sintetizada por um conversor CC-CA através do controlo preditivo. ....   | 84 |
| Figura 3.11 – Influência do <i>deadtime</i> no controlo de corrente de um conversor CC-CA do tipo VSI. ....  | 85 |

|   |     |
|---|-----|
| Figura 3.12 – Referência e corrente sintetizada por um conversor CC-CA com compensação de <i>deadtime</i> . .....   | 86  |
| Figura 3.13 – Resultados de simulação do FAP com ligação de uma carga RL no instante 0,1 s: (a) Tensão e corrente a jusante do FAP; (b) Corrente no FAP; (c) Tensão e corrente a montante do FAP; (d) Tensão no barramento CC do FAP. ....  | 87  |
| Figura 3.14 – Resultados de simulação do FAP com ligação de um retificador com carga RC no instante 0,2 s: (a) Tensão e corrente a jusante do FAP; (b) Corrente no FAP; (c) Tensão e corrente a montante do FAP; (d) Tensão no barramento CC do FAP. ....   | 88  |
| Figura 3.15 – Resultados de simulação do FAP com ligação de um retificador com carga RL no instante 0,3 s: (a) Tensão e corrente a jusante do FAP; (b) Corrente no FAP; (c) Tensão e corrente a montante do FAP; (d) Tensão no barramento CC do FAP. ....   | 90  |
| Figura 3.16 – Resultados de simulação do FAP com ligação de um banco de condensadores no instante 0,4 s: (a) Tensão e corrente a jusante do FAP; (b) Corrente no FAP; (c) Tensão e corrente a montante do FAP; (d) Tensão no barramento CC do FAP. ....   | 91  |
| Figura 3.17 – Resultados de simulação do FAP com remoção de três cargas: (a) Tensão e corrente a jusante do FAP durante o transiente; (b) Tensão e corrente a jusante do FAP após o transiente; (c) Corrente no FAP durante o transiente; (d) Corrente no FAP após o transiente; (e) Tensão e corrente a montante do FAP durante o transiente; (f) Tensão e corrente a montante do FAP após o transiente; (g) Tensão no barramento CC durante e após o transiente. .... | 93  |
| Figura 3.18 – Andar de potência do FAP com operação como UPS. ....  | 95  |
| Figura 3.19 – Tensão da rede elétrica ( $v_s$ ) e cálculos obtidos do valor eficaz da mesma ( $V_{s(avg)}$ e $V_{s(PLL)}$ ). ....   | 97  |
| Figura 3.20 – Processo de regulação da tensão do barramento CC em modo de operação como UPS. ....   | 98  |
| Figura 3.21 – Tensões nos enrolamentos e corrente no primário do transformador com modulação <i>phase shift</i> durante a regulação da tensão do barramento CC em modo de operação como UPS. ....   | 99  |
| Figura 3.22 – Potência instantânea no primário do transformador com modulação <i>phase shift</i> durante a regulação da tensão do barramento CC em modo de operação como UPS. ....  | 99  |
| Figura 3.23 – Tensão de saída do FAP em modo de operação como UPS obtida através do controlo PI com modulação SPWM. ....  | 100 |
| Figura 3.24 – Resultados de simulação do FAP em modo de operação como UPS com uma carga RL na ocorrência de uma falha de rede aos 0,2 s: (a) Tensão de saída do FAP; (b) Corrente da carga; (c) Tensão no barramento CC do FAP; (d) Corrente nas baterias. ....   | 102 |
| Figura 3.25 – Resultados de simulação do FAP em modo de operação como UPS com um retificador com carga RC na ocorrência de uma falha de rede aos 0,205 s: (a) Tensão de saída do FAP; (b) Corrente da carga; (c) Tensão no barramento CC do FAP; (d) Corrente nas baterias. ....  | 103 |
| Figura 3.26 – Resultados de simulação do FAP em modo de operação como UPS com carga RL e retificador com carga RC após restabelecimento da energia no   |     |

|   |     |
|---|-----|
| instante 0,2 s: (a) Tensões da rede e do FAP; (b) Corrente das cargas; (c) Tensão no barramento CC do FAP.....  | 106 |
| Figura 3.27 – Tensões da rede e do FAP em modo de operação como UPS após restabelecimento da energia no instante 0,175 s. ....  | 106 |
| Figura 3.28 – Modelo elétrico equivalente de primeira ordem de uma bateria. ....  | 108 |
| Figura 3.29 – Processo de pré-carga do condensador de filtragem das baterias. ....  | 108 |
| Figura 3.30 – Resultados de simulação do FAP com operação como carregador de baterias: (a) Tensão e corrente nas baterias durante carregamento por corrente constante – tensão constante; (b) Corrente a montante do FAP; (c) Tensão no barramento CC do FAP..... | 111 |
| Figura 3.31 – Formas de onda no transformador de alta frequência com modulação <i>phase shift</i> durante o carregamento das baterias: (a) Tensões aplicadas aos enrolamentos e corrente no primário; (b) Potência instantânea no primário. ....                  | 112 |
| Figura 4.1 – Plataforma de desenvolvimento baseada no DSC <i>TMS320F28377S</i> . ....   | 116 |
| Figura 4.2 – PCB dedicada aos sensores de tensão <i>CYHVS5-25A</i> . ....   | 117 |
| Figura 4.3 – PCB dedicada aos sensores de corrente <i>HAI5 50-P</i> . ....  | 119 |
| Figura 4.4 – Placa do DSC, condicionamento de sinal e comando. ....   | 121 |
| Figura 4.5 – Resistências de medida do sensor de tensão e amplificador somador não-inversor.....  | 122 |
| Figura 4.6 – Seguidor de tensão, filtro passivo e diodo de <i>zener</i> de proteção dos ADCs.....   | 125 |
| Figura 4.7 – Circuito comparador em janela utilizado na detecção de erros.....  | 127 |
| Figura 4.8 – Configuração <i>bootstrap</i> utilizada no <i>driver</i> dos semicondutores de potência. ....  | 131 |
| Figura 4.9 – Tensões <i>gate</i> -emissor resultantes do circuito de <i>bootstrap</i> aplicadas a um braço do conversor CC-CA (CH1: 5 V/div; CH2: 5 V/div). ....  | 134 |
| Figura 4.10 – Placas de <i>driver</i> desenvolvidas: (a) Placa de <i>driver</i> do conversor CC-CA; (b) Placa de <i>driver</i> do conversor CC-CC. ....   | 135 |
| Figura 5.1 – Circuito de teste de comutação de semicondutores utilizado em <i>Multisim</i> . ....   | 140 |
| Figura 5.2 – Influência da resistência de <i>gate</i> na corrente de <i>gate</i> : (a) <i>Turn-on</i> ; (b) <i>Turn-off</i> .....   | 141 |
| Figura 5.3 – Influência da resistência de <i>gate</i> na corrente de dreno: (a) <i>Turn-on</i> ; (b) <i>Turn-off</i> .....  | 142 |
| Figura 5.4 – Influência da resistência de <i>gate</i> na tensão dreno- <i>source</i> : (a) <i>Turn-on</i> ; (b) <i>Turn-off</i> .....   | 143 |
| Figura 5.5 – Influência da resistência de <i>gate</i> nas perdas de comutação: (a) <i>Turn-on</i> ; (b) <i>Turn-off</i> .....   | 144 |
| Figura 5.6 – Circuito de interface do <i>driver</i> com a <i>gate</i> dos semicondutores de potência. ....  | 145 |
| Figura 5.7 – Circuito implementado com resistência e proteção de <i>gate</i> . ....   | 146 |

|   |     |
|---|-----|
| Figura 5.8 – Condensadores utilizados para o barramento CC do conversor CC-CA.<br>.....   | 147 |
| Figura 5.9 – Bobina de acoplamento mútuo utilizada para acoplamento à rede elétrica. ....   | 148 |
| Figura 5.10 – Filtro passivo RC implementado no conversor CC-CA. ....   | 149 |
| Figura 5.11 – PCB desenvolvida para o conversor CC-CA. ....   | 149 |
| Figura 5.12 – Bateria WINA WNI00AH integrante do <i>pack</i> projetado [124]. ....  | 150 |
| Figura 5.13 – Condensador utilizado para filtragem da corrente nas baterias. ....   | 150 |
| Figura 5.14 – Núcleos de ferrite B66397G0000X187 do fabricante Epcos. ....  | 151 |
| Figura 5.15 – Aspeto final do transformador de alta frequência desenvolvido. ....   | 155 |
| Figura 5.16 – Tensões no primário e secundário do transformador (CH1: 2 V/div;<br>CH2: 50 V/div). ....  | 156 |
| Figura 5.17 – PCBs desenvolvidas para o conversor CC-CC bidirecional isolado:<br>(a) Lado primário; (b) Lado secundário. ....   | 160 |
| Figura 5.18 – Vista geral da integração do sistema na bancada de trabalho. ....   | 161 |
| Figura 6.1 – Regime transitório da sincronização da PLL (CH2: 500 mV/div) com<br>a tensão da rede elétrica (CH1: 100 V/div). ....   | 164 |
| Figura 6.2 – Regime permanente da sincronização da PLL com a tensão da rede<br>elétrica: (a) vista alargada (CH1: 100 V/div; CH2: 500 mV/div); (b) pormenor<br>da passagem por zero da tensão (CH1: 10 V/div; CH2: 100 mV/div). ....                                    | 164 |
| Figura 6.3 – Referência (CH2: 1 A/div) e corrente sintetizada (CH4: 400 mA/div)<br>através do controlo de corrente PI. ....   | 165 |
| Figura 6.4 – Tensão da rede (CH1: 20 V/div), corrente a jusante (CH2: 2 A/div),<br>corrente de referência (CH3: 2 A/div) e tensão no barramento CC (CH4:<br>20 V/div) do FAP com carga RL sem compensação. ....   | 166 |
| Figura 6.5 – Tensão da rede elétrica (CH1: 20 V/div), corrente a montante (CH2:<br>2 A/div) e tensão no barramento CC (CH4: 20 V/div) do FAP com carga RL<br>com compensação: (a) Regime transitório; (b) Regime permanente. ....                                       | 167 |
| Figura 6.6 – Tensão da rede elétrica (CH1: 20 V/div), corrente a jusante (CH2:<br>5 A/div), corrente de referência (CH3: 4 A/div) e tensão no barramento CC<br>(CH4: 20 V/div) do FAP com retificador com carga RC e indutância série sem<br>compensação. ....          | 168 |
| Figura 6.7 – Tensão da rede elétrica (CH1: 20 V/div), corrente a montante (CH2:<br>5 A/div) e tensão no barramento CC (CH4: 20 V/div) do FAP com retificador<br>com carga RC e indutância série com compensação: (a) Regime transitório;<br>(b) Regime permanente. .... | 168 |
| Figura 6.8 – Tensão da rede elétrica (CH1: 20 V/div), valor eficaz calculado (CH3:<br>10 V/div) e <i>flag</i> indicativa de deteção de falha de rede (CH2: 2 V/div). ....   | 169 |
| Figura 6.9 – Tensão sintetizada (CH1: 10 V/div), corrente de saída (CH2:<br>500 mA/div) e tensão no barramento CC (CH3: 5 V/div) do FAP em modo de<br>operação como UPS a alimentar uma carga resistiva. ....   | 172 |
| Figura 6.10 – Tensão no primário (CH1: 10 V/div), tensão no secundário (CH2:<br>10 V/div), tensão no barramento CC (CH3: 5 V/div) e corrente no primário  |     |

|  |     |
|--|-----|
| (CH4: 10 A/div) do transformador durante regulação do barramento CC do FAP em modo de operação como UPS a alimentar uma carga resistiva. ....  | 173 |
| Figura 6.11 – Tensão (CH1: 20 V/div), corrente de saída (CH2: 5 A/div) e tensão no barramento CC do FAP a operar como UPS (CH3: 20 V/div) a alimentar uma carga puramente resistiva. ....  | 175 |
| Figura 6.12 – Tensão (CH1: 20 V/div), corrente de saída (CH2: 2 A/div) e tensão no barramento CC do FAP a operar como UPS (CH3: 20 V/div) a alimentar um retificador com carga RC e indutância série. ....   | 175 |
| Figura 6.13 – Tensão no primário (CH1: 2 V/div), tensão no secundário (CH2: 20 V/div), tensão na carga (CH3: 2 V/div) e corrente no primário (CH4: 2 A/div) do transformador durante o modo de operação como carregador de baterias a alimentar uma carga resistiva..... | 177 |



## Lista de Tabelas

|   |     |
|---|-----|
| Tabela 2.1 – Estados de operação de um conversor CC-CA em meia ponte. ....                                  | 25  |
| Tabela 2.2 - Estados de operação de um conversor CC-CA em ponte completa. ....                              | 28  |
| Tabela 2.3 - Estados de operação de um conversor CC-CA do tipo DCI de três níveis. ....                     | 31  |
| Tabela 2.4 – Estados de operação de um conversor CC-CA do tipo DCI de cinco níveis. ....                    | 32  |
| Tabela 2.5 – Estados de operação de um conversor CC-CA do tipo CCI de três níveis. ....                     | 33  |
| Tabela 2.6 – Estados de operação de um conversor CC-CA do tipo CCI de cinco níveis. ....                    | 34  |
| Tabela 2.7 – Contribuição de cada célula de um conversor CC-CA do tipo ACMLI de vinte e sete níveis. ....   | 38  |
| Tabela 2.8 – Níveis de tensão de saída de um conversor CC-CA do tipo ACMLI de vinte e sete níveis. ....     | 38  |
| Tabela 5.1 – Influência da resistência de <i>gate</i> nas perdas totais do MOSFET <i>IPA50R190CE</i> . .... | 144 |
| Tabela 5.2 – Influência do número de espiras nas perdas do transformador projetado. ....                    | 153 |
| Tabela 5.3 – Características dos fios constituintes dos enrolamentos do transformador. ....                 | 154 |
| Tabela 5.4 – Tensões no primário e secundário do transformador e razões de transformação obtidas. ....      | 156 |
| Tabela 5.5 – Parâmetros do transformador obtidos com ponte RLC. ....  | 156 |





## Lista de Siglas e Acrónimos

|        |  |
|--------|--|
| ACMLI  | <i>Asymmetric Cascaded Multilevel Inverter</i>           |
| ADC    | <i>Analogue to Digital Converter</i>                     |
| AMPOP  | Amplificador Operacional                                 |
| ASD    | <i>Adjustable Speed Drive</i>                            |
| AWG    | <i>American Wire Gauge</i>                               |
| BJT    | <i>Bipolar Junction Transistor</i>                       |
| CA     | Corrente Alternada                                       |
| CAN    | <i>Control Area Network</i>                              |
| CC     | Corrente Contínua  |
| CCI    | <i>Capacitor Clamped Inverter</i>                        |
| CMLI   | <i>Cascaded Multilevel Inverter</i>                      |
| CSI    | <i>Current Source Inverter</i>                           |
| DAC    | <i>Digital to Analogue Converter</i>                     |
| DCI    | <i>Diode Clamped Inverter</i>                            |
| DF     | <i>Distortion Factor</i>                                 |
| DFT    | <i>Discrete Fourier Transform</i>                        |
| DPF    | <i>Displacement Power Factor</i>                         |
| DSC    | <i>Digital Signal Controller</i>                         |
| EMI    | <i>Electromagnetic Interference</i>                      |
| ESR    | <i>Equivalent Series Resistance</i>                      |
| FAP    | Filtro Ativo Paralelo                                    |
| FAS    | Filtro Ativo Série                                       |
| FBD    | Fryze–Buchholz–Depenbrock                                |
| FFT    | <i>Fast Fourier Transform</i>                            |
| GTO    | <i>Gate Turn-Off Thyristor</i>                           |
| IDFT   | <i>Inverse Discrete Fourier Transform</i>                |
| IEC    | <i>International Electrotechnical Commission</i>         |
| IGBT   | <i>Insulated Gate Bipolar Transistor</i>                 |
| LCD    | <i>Liquid Crystal Display</i>                            |
| LED    | <i>Light Emitting Diode</i>                              |
| LTP    | <i>Lower Trip Point</i>                                  |
| MLT    | <i>Mean Length Turn</i>                                  |
| MOSFET | <i>Metal Oxide Semiconductor Field Effect Transistor</i> |
| MPL    | <i>Magnetic Path Length</i>                              |

|         |   |
|---------|---|
| PCB     | <i>Printed Circuit Board</i>  |
| PCC     | <i>Point of Common Coupling</i>                                     |
| PI      | Proporcional Integral   |
| PLL     | <i>Phase Locked Loop</i>  |
| PSPICE  | <i>Personal Simulation Program with Integrated Circuit Emphasis</i> |
| PWM     | <i>Pulse Width Modulation</i>                                       |
| QEE     | Qualidade de Energia Elétrica                                       |
| RAM     | <i>Random Access Memory</i>   |
| RB-IGBT | <i>Reverse Blocking-Insulated Gate Bipolar Transistor</i>           |
| RMS     | <i>Root Mean Square</i>   |
| RTIEBT  | Regras Técnicas de Instalações Elétricas de Baixa Tensão            |
| SMD     | <i>Surface Mounted Device</i>                                       |
| SoC     | <i>State of Charge</i>  |
| SPI     | <i>Serial Peripheral Interface</i>                                  |
| SPWM    | <i>Sinusoidal Pulse Width Modulation</i>                            |
| SVC     | <i>Static VAr Compensator</i>                                       |
| TCR     | <i>Thyristor Controlled Reactor</i>                                 |
| THD     | <i>Total Harmonic Distortion</i>                                    |
| TPF     | <i>Total Power Factor</i>   |
| TSC     | <i>Thyristor Switched Capacitor</i>                                 |
| UPQC    | <i>Unified Power Quality Conditioner</i>                            |
| UPS     | <i>Uninterruptible Power Supply</i>                                 |
| USB     | <i>Universal Serial Bus</i>   |
| UTP     | <i>Upper Trip Point</i>   |
| VCO     | <i>Voltage Controlled Oscillator</i>                                |
| VFD     | <i>Voltage and Frequency Dependent</i>                              |
| VFI     | <i>Voltage and Frequency Independent</i>                            |
| VI      | <i>Voltage Independent</i>  |
| VSI     | <i>Voltage Source Inverter</i>                                      |
| ZVS     | <i>Zero Voltage Switching</i>                                       |

# CAPÍTULO 1

## Introdução

### 1.1. Qualidade de Energia Elétrica

A energia elétrica constitui uma importante base para a atividade económica, bem como para o bem-estar da população em geral. Deste modo, existe uma forte preocupação com a qualidade do seu fornecimento aos consumidores finais [1].

Inicialmente, o conceito de Qualidade de Energia Elétrica (QEE) estava relacionado com o fornecimento ininterrupto de energia aos consumidores, pelo que a principal preocupação consistia em manter os valores de tensão e frequência dentro de limites estipulados como aceitáveis. Este conceito remonta a uma época em que as cargas utilizadas nos sistemas elétricos eram lineares, ou seja, consumiam correntes com a mesma forma de onda da tensão, sendo que a única diferença poderia ser, ou não, o desfasamento entre as duas formas de onda.

O desenvolvimento da eletrónica de potência veio revolucionar os sistemas elétricos, permitindo a execução de funções que até então não eram possíveis, com a adição de melhorarem o rendimento e reduzirem o custo dos equipamentos. No entanto, estes equipamentos consistem em cargas não-lineares, pelo que consomem correntes com uma forma de onda diferente da tensão com que são alimentados. Esta diferença nas formas de onda deve-se ao consumo de harmónicos de corrente por parte deste tipo de cargas, pelo que a forma de onda deixa de ser sinusoidal e passa a ser distorcida.

A existência de harmónicos na rede elétrica é prejudicial ao transporte e à distribuição de energia, uma vez que estes provocam um aumento significativo das perdas nos condutores. Os harmónicos podem também causar problemas em sistemas de comunicação e levar a um mau funcionamento da maioria dos equipamentos ligados à rede. Em transformadores, os harmónicos de corrente provocam perdas, saturação e ressonâncias, o que se traduz numa redução da sua vida útil. Condensadores também vêm a sua vida útil reduzida perante os harmónicos, devido à deterioração do dielétrico que é causada pelo aumento da dissipação térmica dos mesmos. Nas máquinas rotativas podem surgir binários pulsantes e ruído audível, bem como o seu sobreaquecimento. Para além

disso, podem ocorrer disparos indesejáveis em semicondutores de potência, erros de medição em instrumentos para tal designados, mau funcionamento de relés, fusíveis e disjuntores e flutuações na intensidade luminosa das lâmpadas, bem como a redução da sua vida útil.

Os problemas acima mencionados traduzem-se em graves prejuízos económicos. Assim sendo, o conceito de QEE adquiriu uma dimensão mais alargada, não se focando apenas em manter a tensão e a frequência dentro dos limites estabelecidos como também ter em conta os níveis de distorção harmónica nas tensões fornecidas pelos sistemas eléctricos, bem como os níveis de distorção harmónica nas correntes consumidas pelos equipamentos ligados à rede. Para tal, foram criadas normas internacionais de modo a limitar os níveis de distorção mencionados [2].

Deste modo, o conceito de QEE apresenta uma importância cada vez maior devido à competitividade existente no mercado, pelo que os equipamentos eletrónicos tendem a ser cada vez mais sensíveis. A integração de sistemas de compensação em equipamentos eletrónicos constitui uma agravante no custo do equipamento, pelo que a tendência é que estes continuem a poluir os sistemas eléctricos [3].

## 1.2. Harmónicos de Corrente em Sistemas Monofásicos

O termo harmónico traduz uma componente sinusoidal de um sinal periódico contendo uma frequência múltipla inteira da frequência fundamental [4]. Ao múltiplo inteiro dá-se o nome de ordem do harmónico. A presença de vários harmónicos num dado sinal faz com que o mesmo se torne distorcido [5]. A Figura 1.1 (a) representa uma corrente distorcida, estando ilustradas na Figura 1.1 (b) as ondas sinusoidais individuais (harmónicos) que a constituem. De referir que, tendo em vista uma abordagem inicial, estas possuem fase zero.

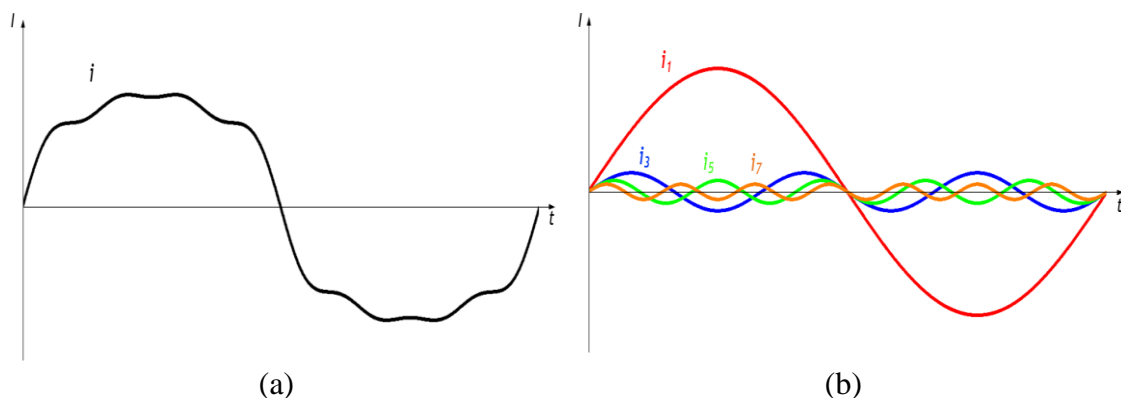


Figura 1.1 – Corrente com distorção harmónica: (a) Corrente total; (b) Corrente decomposta nas suas componentes de frequência.

O sinal representado possui, para além da fundamental, três harmónicos, tratando-se do terceiro, quinto e sétimo harmónicos. Para um sinal contendo  $n$  harmónicos, o seu valor eficaz (*Root Mean Square* – RMS) de corrente pode ser calculado através do valor eficaz de corrente de cada frequência individual recorrendo à equação (1.1) [6].

$$I = \sqrt{\sum_{h=1}^n I_h^2} \quad (1.1)$$

A distorção de uma forma de onda pode ser medida quantitativamente através do valor da distorção harmónica total (*Total Harmonic Distortion* – THD), podendo ser calculado em termos absolutos ou relativos. Em termos absolutos (THD total), o THD de corrente corresponde ao valor eficaz da corrente de um sinal excluindo a sua componente fundamental, como ilustrado na equação (1.2).

$$THD = \sqrt{\sum_{h=2}^n I_h^2} \quad (1.2)$$

Em termos relativos, o THD% representa um valor percentual e pode ser calculado de duas formas, nomeadamente em relação ao sinal total ou em relação à fundamental. O THD% em relação ao sinal total (equação (1.3)) traduz a relação entre as amplitudes dos harmónicos e do sinal total, podendo apresentar valores percentuais até 100%, enquanto a segunda versão (equação (1.4)) traduz a relação entre as amplitudes dos harmónicos e da fundamental, pelo que pode exceder o valor 100%. O THD% apresentado em relação à componente fundamental (THD%f) é mais comumente utilizado [7], [8].

$$THD_{\%} = \frac{\sqrt{\sum_{h=2}^n I_h^2}}{I} 100\% \quad (1.3)$$

$$THD_{\%f} = \frac{\sqrt{\sum_{h=2}^n I_h^2}}{I_1} 100\% \quad (1.4)$$

As componentes harmónicas presentes num sinal podem ser calculadas recorrendo a um algoritmo denominado *Fast Fourier Transform* (FFT) [5]. É comum representar-se o espectro harmónico resultante da FFT de um dado sinal por intermédio de gráficos de barras. Desta forma, é possível aferir a contribuição individual de cada harmónico para a distorção do sinal. Na Figura 1.2 (a) está representado o espectro harmónico da corrente ilustrada na Figura 1.1 (a), estando representados os valores de pico em Amperes e sendo

referido o THD total. Na Figura 1.2 (b) encontra-se ilustrado o espectro harmónico da mesma corrente com os valores percentuais de cada componente de frequência em relação à corrente total, sendo referido o THD% em relação à corrente total. A Figura 1.2 (c) apresenta o mesmo espectro harmónico com os valores percentuais de cada harmónico em relação à fundamental. De referir que o valor eficaz da corrente total,  $I$ , é de 233,91 A, tendo os valores de amplitude  $I_1 = 325$  A,  $I_3 = 50$  A,  $I_5 = 30$  A e  $I_7 = 20$  A.

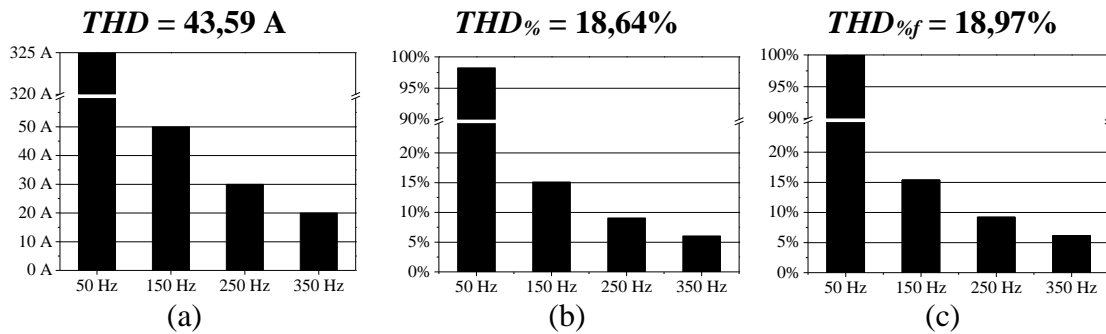


Figura 1.2 – Espectro harmónico do sinal da Figura 1.1 (a): (a) THD total; (b) THD em relação à corrente total; (c) THD em relação à fundamental.

Através das equações (1.2), (1.3) e (1.4) verifica-se que o THD apenas depende dos valores eficazes das componentes de frequência constituintes de um sinal. Apesar disso, um harmónico é também caracterizado pela sua fase, pelo que a combinação de diferentes ângulos de fase de harmónicos resulta em formas de onda distintas. A Figura 1.3 representa algumas formas de onda possíveis de um sinal distorcido com harmónicos de ordem 3 e 5, estando também representadas as frequências individuais que compõem o sinal, mantendo-se a amplitude e variando a fase dos harmónicos. Apesar das diferentes formas de onda observadas, o THD%f é, para os quatro casos, igual a 34,4%, o que comprova a independência dos ângulos de fase dos harmónicos para o cálculo do THD.

No entanto, num sistema eléctrico composto por duas ou mais cargas, a fase dos harmónicos deve ser tida em consideração. Dependendo dos ângulos de fase de um harmónico de uma dada ordem existente em duas ou mais cargas ligadas a um mesmo sistema, pode existir ou não uma maior distorção na corrente de linha, uma vez que as componentes de igual frequência somam-se vetorialmente no ponto de interface entre as cargas e a rede eléctrica (*Point of Common Coupling* – PCC) [9]. Para além disso, diferentes ângulos de fase para um mesmo harmónico (i.e. mesma ordem e amplitude) podem causar diferentes graus de dano a uma carga como o motor de indução, carga esta que representa mais de metade da energia consumida nos sistemas eléctricos [10].

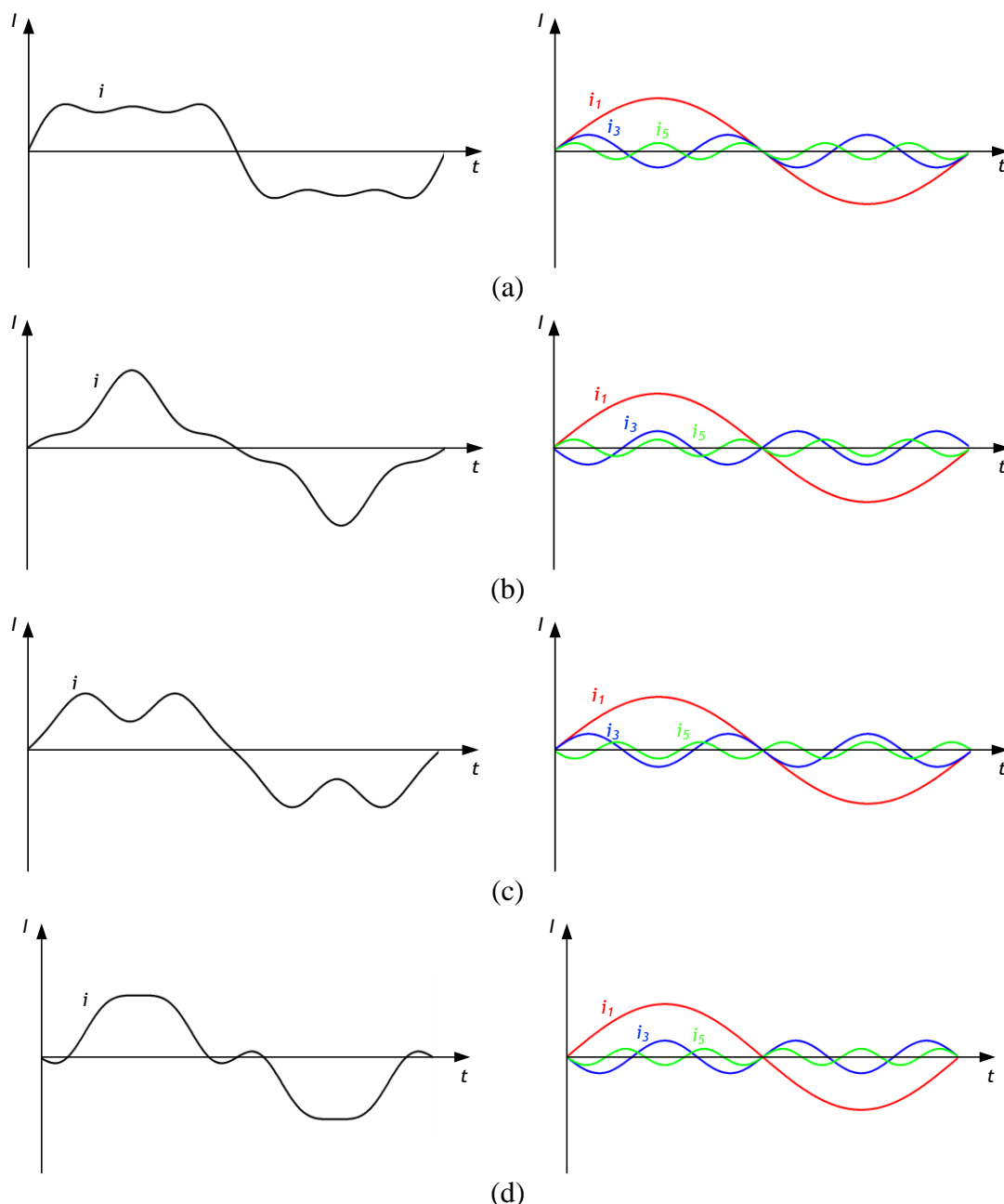


Figura 1.3 – Corrente distorcida e respetiva decomposição com 3º e 5º harmónicos: (a)  $\Phi_3 = 0^\circ$ ,  $\Phi_5 = 0^\circ$ ; (b)  $\Phi_3 = 180^\circ$ ,  $\Phi_5 = 0^\circ$ ; (c)  $\Phi_3 = 0^\circ$ ,  $\Phi_5 = 180^\circ$ ; (d)  $\Phi_3 = 180^\circ$ ,  $\Phi_5 = 180^\circ$ .

Na Figura 1.4 estão representadas as correntes consumidas por duas cargas A e B ( $i_A$  na Figura 1.4 (a) e  $i_B$  na Figura 1.4 (b)) ligadas a um mesmo sistema elétrico, que consomem correntes com amplitudes  $I_1 = 20$  A,  $I_3 = 10$  A e  $I_5 = 5$  A, com  $\Phi_{1A} = 0^\circ$ ,  $\Phi_{3A} = 180^\circ$  e  $\Phi_{5A} = 0^\circ$  para a carga A, e com  $\Phi_{1B} = 0^\circ$ ,  $\Phi_{3B} = 0^\circ$  e  $\Phi_{5B} = 150^\circ$  para a carga B, o que resulta na oposição de fase dos harmónicos de ordem 3 e num desfasamento de  $150^\circ$  para os harmónicos de ordem 5. Para além disso, está também representada a corrente de linha ( $i_s$ ) do sistema elétrico na Figura 1.4 (c) e o respetivo espetro harmónico na Figura 1.4 (d).

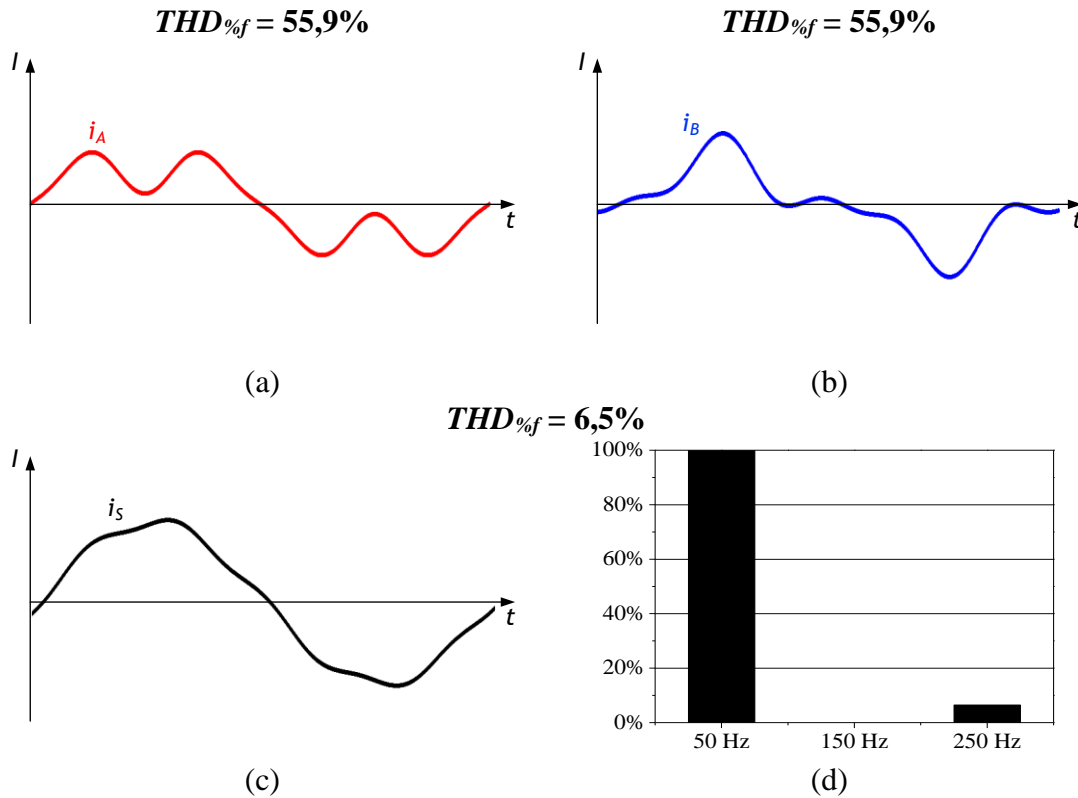


Figura 1.4 – Sistema elétrico com harmônicos de corrente: (a) Corrente consumida pela carga A; (b) Corrente consumida pela carga B; (c) Corrente de linha; (d) Espectro harmônico da corrente de linha.

Todavia, caso os harmônicos da mesma ordem se encontrassem em fase ou possuíssem um desfasamento menor, o valor de THD da corrente de linha seria bastante superior. Considerando ângulos de fase iguais para os harmônicos de cada ordem, as correntes consumidas por cada carga seriam iguais e a corrente de linha apresentaria a mesma forma de onda que as correntes das cargas (ou seja, tendo um  $THD_{%f}$  de 55,9%) mas com o dobro da amplitude.

De modo a analisar o problema da distorção harmónica da corrente em sistemas monofásicos, de seguida são apresentados exemplos de cargas não-lineares utilizadas no quotidiano. Uma carga bastante comum é o retificador monofásico de onda completa com filtro capacitivo. Este tipo de carga encontra-se em vários aparelhos domésticos cada vez mais utilizados, tais como computadores, impressoras, televisores, aparelhos de áudio e vídeo, carregadores de baterias e também em tecnologias recentes de iluminação, nomeadamente em lâmpadas como a fluorescente compacta e por diodo emissor de luz (LED – *Light Emitting Diode*) [11]–[13].

Na Figura 1.5 (a) encontra-se representada a forma de onda da corrente consumida por um retificador monofásico de onda completa com filtro capacitivo, estando o seu espectro harmónico representado na Figura 1.5 (b).



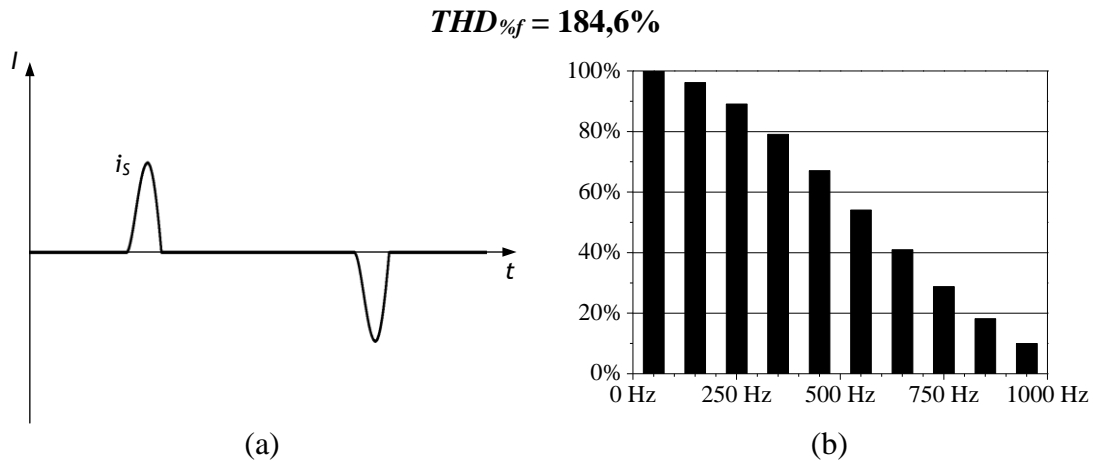


Figura 1.5 – Corrente consumida por um retificador monofásico de onda completa com filtro capacitivo: (a) Forma de onda; (b) Espectro harmónico.

Analisando a Figura 1.5 (a), verifica-se que a corrente absorvida pela carga mencionada apresenta uma forma de onda consideravelmente diferente de uma senoide. De facto, o valor de  $THD_{%f}$  é superior a 100%, concretamente sendo de 184,6%, pelo que é comum a existência de valores de  $THD_{%f}$  desta ordem de grandeza para retificadores monofásicos de onda completa com filtro capacitivo. No espectro harmónico representado na Figura 1.5 (b) pode verificar-se que o harmónico mais significativo é o de ordem 3, apresentando uma amplitude bastante próxima da fundamental (96,2%). Os restantes harmónicos apresentam também amplitudes consideráveis, sendo que os harmónicos de ordem até 11 possuem amplitudes acima de metade da fundamental. Constata-se também que apenas existem harmónicos de ordem ímpar.

Uma carga não-linear não tão comum é o retificador monofásico de meia onda. Este tipo de carga encontra-se em equipamentos antigos, sendo utilizado para reduzir o consumo de energia. Um exemplo de aplicação é um secador de cabelo com seletor de duas velocidades de ventilação. Do ponto de vista da rede elétrica, este apresenta comportamentos diferentes consoante o nível de velocidade escolhido pelo utilizador. Quando opera com velocidade máxima, o secador comporta-se como um retificador de onda completa, alimentando um motor de corrente contínua (CC) responsável pelo movimento da ventoinha, bem como resistências de aquecimento. No entanto, de modo a obter-se um nível inferior de velocidade, é efetuado um *bypass* aos díodos da ponte retificadora que efetuam a condução no semiciclo negativo, diminuindo assim o fluxo de energia [14], [15].

Na Figura 1.6 (a) encontra-se representada a forma de onda da corrente absorvida por um retificador monofásico de meia onda a diódo com carga resistiva, estando o espectro harmónico dessa mesma corrente ilustrado na Figura 1.6 (b).

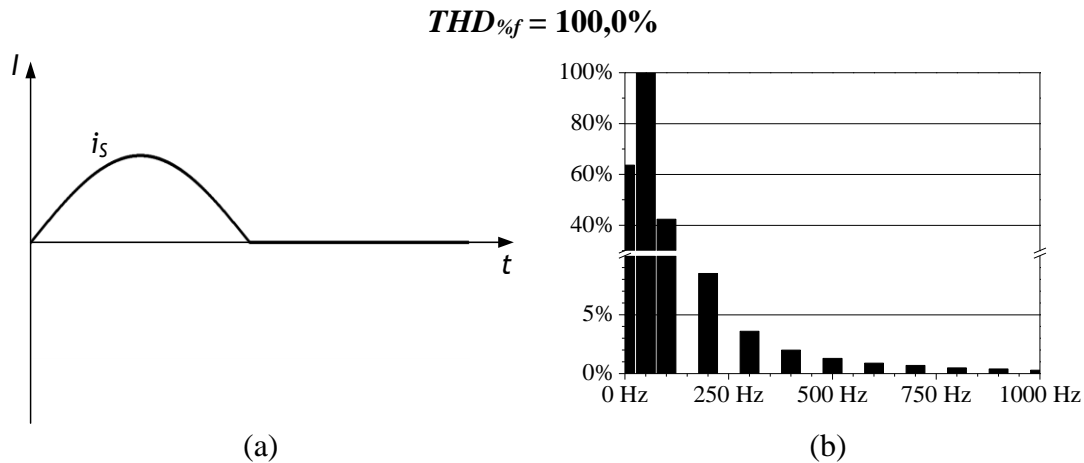


Figura 1.6 – Corrente consumida por um retificador monofásico de meia onda com carga resistiva:  
(a) Forma de onda; (b) Espectro harmónico.

Para um retificador monofásico de meia onda a diódo com carga resistiva, verifica-se que o  $THD_{%f}$  da corrente absorvida é de exactamente 100%, o que não constitui um valor aceitável. Para além disso, na Figura 1.6 (a) verifica-se que a corrente apresenta uma forma de onda com uma característica diferente das correntes previamente apresentadas, nomeadamente o facto de esta não possuir antissimetria de meia onda. Esta simetria existe quando o semiciclo negativo de uma forma de onda consiste numa replicação do semiciclo positivo, pelo que sinais distorcidos que obedecem a esta característica possuem apenas harmónicos ímpares. No entanto, sinais que não apresentem antissimetria de meia onda possuem harmónicos pares, podendo também conter harmónicos ímpares [16]. No espectro representado na Figura 1.6 (b) é possível verificar a existência apenas de harmónicos pares, sendo o harmónico de ordem 2 o mais significativo (42,4% da fundamental). Não obstante, um sinal que não possui antissimetria de meia onda possui também valor médio, sendo visível no espectro harmónico uma componente em 0 Hz (correspondente a um valor médio) com uma amplitude de 63,7% da fundamental, o que é um valor bastante elevado. A presença de valor médio nos sistemas eléctricos é indesejável, prejudicando o funcionamento e a vida útil de transformadores devido à saturação do núcleo. Esta, por sua vez, leva ao aumento das correntes de magnetização do transformador, provocando perdas e consequente sobreaquecimento [17].

Para além de harmónicos pares e ímpares, na rede eléctrica podem também surgir correntes com frequências não múltiplas inteiras da fundamental, denominadas interharmónicos. Este tipo de harmónicos pode ser gerado pela interligação de sistemas eléctricos de corrente alternada (CA) com frequências diferentes, estando por isso associados a equipamentos tais como variadores electrónicos de velocidade

(*Adjustable Speed Drives* - ASDs) e cicloconversores [18], [19]. Interharmônicos podem também ser gerados por comutações assíncronas de conversores de potência, nomeadamente quando não há uma correta sincronização com a rede elétrica. Outra fonte de interharmônicos consiste nos fornos a arco [20]. Para além de harmônicos múltiplos não-inteiros da fundamental, podem também existir harmônicos com frequências inferiores a esta, ao que se atribui a denominação de subharmônicos. Estes podem ser originados em máquinas de soldadura por pontos e também em cicloconversores [21]. Na Figura 1.7 (a) e Figura 1.7 (b) encontram-se esquematizados, respetivamente, exemplos da presença de interharmônicos e subharmônicos num sinal, sendo referidos os respetivos valores de  $THD_{\%f}$ . Em ambas as figuras encontram-se representados 10 ciclos da fundamental.

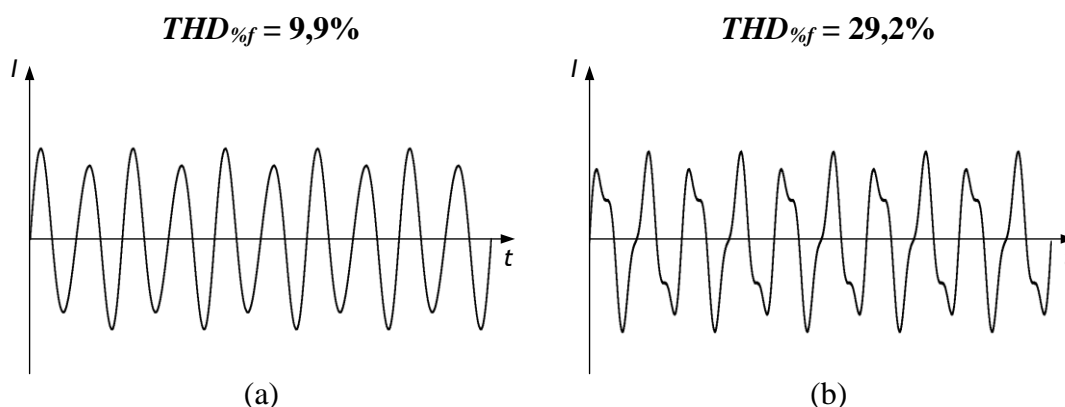


Figura 1.7 – Harmônicos não-múltiplos inteiros: (a) Sinal com subharmônicos; (b) Sinal com interharmônicos.

Para além das consequências dos harmônicos nos sistemas elétricos, os interharmônicos têm a agravante de se tratar de harmônicos de difícil deteção. Uma vez que os dispositivos destinados ao cálculo da FFT possuem uma dada resolução de frequência, apenas conseguem detetar harmônicos múltiplos da sua resolução, pelo que a presença de interharmônicos de frequência não-múltipla da resolução dos dispositivos não é detetada pelos mesmos. Desta forma não é possível obter-se o espectro harmónico na sua totalidade, ocorrendo um fenómeno chamado *picket-fence effect*. Não obstante, eventuais harmónicos detetáveis com frequências em redor do interharmónico em questão terão a medição das suas amplitudes afetada pelo mesmo [22], [23].

### 1.3. Fator de Potência

A definição inicial de fator de potência remonta a uma época em que a rede elétrica era utilizada apenas por cargas lineares. Esta grandeza traduzia o desfasamento entre a tensão e a corrente absorvida pelas cargas de um sistema elétrico e era expressa por  $\cos \varphi$ ,

traduzindo-se no quociente entre a potência ativa fornecida pela instalação, ou seja, a potência que era efetivamente utilizada pelas cargas para produzir energia, e a potência aparente, como indicado na equação (1.5).

$$\cos \varphi = \frac{P}{S} \quad (1.5)$$

Deste modo, o fator de potência pode assumir valores entre 0 e 1, sendo que o valor nulo indica que toda a potência aparente representa potência reativa, estando a tensão e a corrente desfasadas de 90°, enquanto o valor unitário significa que toda a potência aparente é potência ativa, estando a corrente em fase com a tensão. No entanto, este conceito assume que tanto a tensão como a corrente são sinusoidais.

Contudo, devido ao aparecimento de cargas não-lineares nos sistemas elétricos, a definição clássica de fator de potência teve de ser revista. Esta definição passou a ser denominada *Displacement Power Factor* (DPF), traduzindo-se no desfasamento entre as fundamentais da tensão e da corrente, como representado na equação (1.6).

$$DPF = \cos \varphi_1 = \frac{P_1}{S_1} \quad (1.6)$$

Para além disso, foi definida uma componente do fator de potência relativa à distorção harmónica, denominando-se *Distortion Factor* (DF). Esta grandeza traduz a razão entre os valores eficazes da fundamental da corrente e da corrente total, como se pode verificar na equação (1.7).

$$DF = \frac{I_1}{I} \quad (1.7)$$

À semelhança do DPF, também o DF pode apresentar valores entre 0 e 1, sendo que o valor nulo corresponde a uma corrente que contém apenas harmónicos, enquanto o valor unitário traduz um sinal puramente sinusoidal.

Posto isto, a definição de fator de potência total (*Total Power Factor* – TPF) corresponde ao quociente entre a potência ativa e a potência aparente (equação (1.8)).

$$TPF = \frac{P}{S} \quad (1.8)$$

Considerando que apenas a fundamental contribui para a potência ativa, a equação (1.8) pode ser reescrita na equação (1.9).

$$TPF = \frac{P_1}{S} = \frac{V I_1 \cos \varphi_1}{V I} = \frac{I_1 \cos \varphi_1}{I} \quad (1.9)$$

Recorrendo às definições de DPF e DF presentes nas equações (1.6) e (1.7), respetivamente, a equação (1.9) pode ser reescrita na equação (1.10), concluindo-se que o TPF está dependente tanto do DPF como do DF.

$$TPF = \frac{I_1}{I} \cos \varphi_1 = DF DPF \quad (1.10)$$

Da Figura 1.8 (a) à Figura 1.8 (d) estão representadas formas de onda de tensão e corrente de linha de um sistema monofásico, estando presentes quatro possibilidades diferentes de DPF e DF com valores unitários e não-unitários. O TPF apenas é unitário para o caso da Figura 1.8 (d).

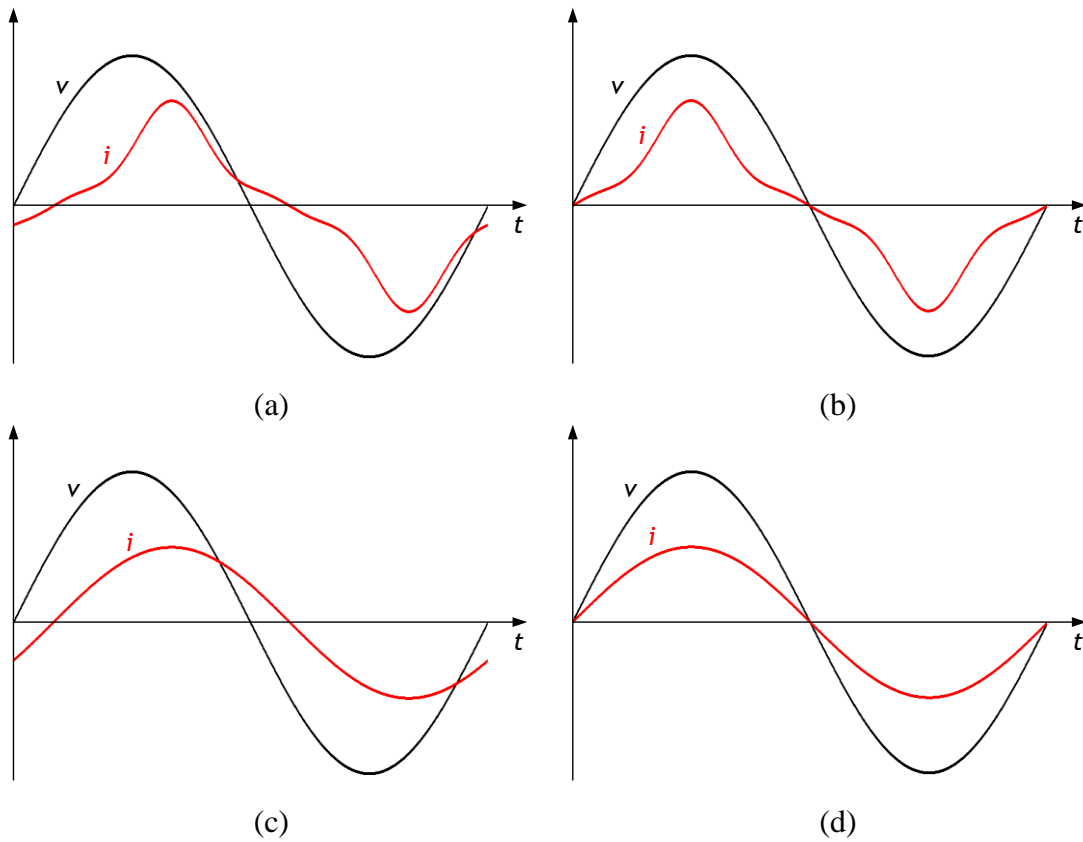


Figura 1.8 – Formas de onda de tensão e corrente num sistema monofásico: (a) DPF < 1 e DF < 1; (b) DPF = 1 e DF < 1; (c) DPF < 1 e DF = 1; (d) DPF = 1 e DF = 1.

Numa instalação elétrica, o fator de potência deve ser tido em conta. Um baixo fator de potência manifesta-se na presença de uma corrente mais elevada para produzir a mesma energia que seria produzida por uma instalação com fator de potência superior. Por outro lado, correntes mais elevadas a circular nos cabos condutores traduzem-se num acréscimo das perdas nos mesmos, o que por sua vez leva ao seu sobreaquecimento e eventual deterioração. Assim sendo, é conveniente para uma instalação elétrica possuir um fator de potência elevado [24]–[27].

## 1.4. Interrupção da Tensão

A interrupção do fornecimento de energia elétrica constitui o problema primordial de QEE. Esta pode ser prevista ou acidental, sendo que numa interrupção prevista os clientes são informados com a devida antecedência acerca da falha. Este tipo de interrupção está associado à realização de trabalhos na rede elétrica. No entanto, podem também acontecer interrupções acidentais do fornecimento de energia. Interrupções deste carácter são frequentemente resultado de acontecimentos externos que provocam defeitos transitórios ou permanentes na rede (e.g., catástrofes naturais).

Segundo a norma NP EN 50160, uma interrupção do fornecimento de energia ocorre quando a tensão de alimentação no ponto de entrega apresenta um valor eficaz inferior a 1% do valor declarado. A norma faz também uma distinção temporal entre as interrupções, considerando interrupção breve quando esta tem uma duração não superior a 3 minutos e interrupção longa quando o limite referido é ultrapassado [28].

## 1.5. Soluções para os Problemas de Qualidade de Energia Elétrica

Os problemas previamente mencionados traduzem-se em prejuízos económicos avultados. Vários estudos têm sido efetuados no que diz respeito aos custos de uma fraca QEE, verificando-se que esta depende de fatores como a gama de clientes vitimizados, as horas do dia a que os problemas ocorrem e também do problema de QEE em questão [29].

Assim sendo, soluções para a mitigação dos problemas de QEE têm vindo a ser grande alvo de investigação e desenvolvimento. O progresso da eletrónica de potência permitiu a implementação de soluções mais eficazes e versáteis que os tradicionais métodos de compensação inicialmente propostos [30].

Em relação à problemática dos harmónicos de corrente, a solução tradicional consistia na utilização de filtros passivos. No entanto, estes apresentam desvantagens, tais como o facto de serem sintonizados para filtrar uma única frequência, a sua operação estar limitada a uma carga específica e também a possibilidade da ocorrência de ressonâncias entre os filtros passivos e outras cargas ligadas ao sistema, resultando em consequências imprevisíveis [31].

Por outro lado, para a compensação de reativos, a solução pioneira passa pela utilização de bancos de condensadores. Estes apresentam vantagens como a simplicidade de implementação e manutenção, associadas a um baixo custo de construção. No entanto, a sua capacidade de compensação é limitada, uma vez que são dimensionados para a compensação de um determinado valor de potência reativa. Não obstante, podem

provocar ressonâncias no sistema elétrico. Uma outra solução passa pela utilização de compensadores estáticos de reativos (*Static VAR Compensators – SVCs*). Estes podem compensar potência reativa tanto indutiva como capacitiva, dependendo do equipamento. Um exemplo de compensador de potência reativa indutiva é o condensador comutado a tirístores (*Thyristor Switched Capacitor – TSC*), permitindo injetar potência reativa capacitiva na rede. O equipamento análogo do TSC é o reator controlado a tirístores (*Thyristor Controlled Reactor – TCR*), injetando potência reativa indutiva de forma a anular a reativa capacitiva. Os SVCs permitem controlar o fluxo de potência reativa injetada na rede, adaptando-se às necessidades de compensação. No entanto, a sua operação pode produzir harmónicos. Para além disso, estes equipamentos estão limitados à compensação de potência reativa na fundamental e em regime permanente [32]–[34].

A compensação em simultâneo de harmónicos de corrente e de fator de potência pode ser atingida por intermédio de Filtros Ativos de Potência Monofásicos do tipo Paralelo. Para além da compensação simultânea dos problemas mencionados, esta é efetuada de forma dinâmica, ou seja, o equipamento não precisa de ser projetado para uma carga específica, reagindo a variações nas cargas ligadas à rede elétrica. Deste modo, um Filtro Ativo Paralelo (FAP) revela-se uma solução bastante mais vantajosa que os tradicionais equipamentos acima citados [31].

Não obstante, interrupções do fornecimento de energia podem ter consequências graves a nível económico, tratando-se do mais grave problema de QEE, uma vez que afeta todo o sistema elétrico [2]. Determinadas cargas são sensíveis a falhas de alimentação por mais curtas que estas se manifestem, pelo que necessitam de ser ininterruptamente alimentadas. Para além disso, não só o setor económico pode ser afetado por falhas de energia. Interrupções da tensão de alimentação em hospitais ou noutros locais associados ao suporte à vida podem revelar-se cruciais para a saúde humana [35]. Assim sendo, torna-se necessário recorrer a mecanismos de suporte independentes da rede elétrica. Como forma de providenciar energia perante falhas na rede, são utilizados geradores de emergência e fontes de alimentação ininterruptas (*Uninterruptible Power Supply – UPS*).

## 1.6. Motivações

A utilização de cargas não-lineares na rede elétrica constitui uma necessidade cada vez maior. Este tipo de cargas leva a uma degradação da QEE, uma vez que consome harmónicos de corrente, prejudicando o transporte e a distribuição de energia através de um aumento significativo das perdas nos condutores, podendo também originar

problemas em sistemas de comunicação e levar a um mau funcionamento da maioria dos equipamentos ligados à rede.

A compensação de problemas de QEE é, geralmente, mais requisitada em ambientes industriais, onde a alimentação é trifásica. Nestes sistemas, eventuais quebras de produção podem traduzir-se em graves prejuízos. No entanto, o crescente aumento de utilização de cargas não-lineares em habitações, escritórios e empresas, ou seja, locais onde a alimentação é monofásica, justifica a utilização de equipamentos para compensação destes problemas em sistemas monofásicos.

Posto isto, uma solução viável para mitigar os harmónicos de corrente nestes sistemas consiste na utilização de Filtros Ativos de Potência Monofásicos do tipo Paralelo. Este tipo de equipamento permite compensar o fator de potência e os harmónicos de corrente de forma dinâmica, isto é, independentemente das cargas ligadas à rede, reagindo rapidamente a variações de carga que possam surgir, uma vez que o sistema de controlo do filtro efetua continuamente o cálculo das correntes de compensação. Para além disso, um FAP é um equipamento de fácil instalação, não requerendo um estudo prévio do local onde será implementado, e é também seguro para a rede, podendo ser desligado da mesma através de um contator e disjuntor em caso de problema no equipamento [36].

Contudo, os harmónicos de corrente e o fator de potência não são os únicos problemas que uma rede monofásica pode sofrer. Em determinados sistemas, há cargas que necessitam de alimentação ininterrupta, tais como controladores de processos industriais, computadores, equipamento médico e sistemas de comunicação de dados [37]. Uma UPS é um equipamento que permite o fornecimento de energia perante falhas na rede elétrica, impedindo que as cargas cessem o seu funcionamento. Existem várias topologias mas, genericamente, uma UPS é constituída por dispositivos armazenadores de energia e dispositivos responsáveis por armazenar e injetar essa mesma energia na rede.

## **1.7. Objetivos e Contribuições**

O trabalho desenvolvido consiste num conversor CC-CA para operação como FAP e UPS e num conversor CC-CC bidirecional isolado com as funções de armazenar energia nas baterias proveniente do lado CC do conversor CC-CA e extrair energia das mesmas para a injetar na rede isolada CA. O presente trabalho faz parte de um sistema onde o conversor CC-CA se comporta como FAP, compensando os harmónicos de corrente e o



fator de potência em condições normais de funcionamento da rede e alterando o seu comportamento para UPS em caso de falha da mesma.

Posto isto, os objetivos da presente dissertação são os seguintes:

- Desenvolver um FAP Monofásico para operação como UPS, juntamente com um sistema de deteção de falha da rede elétrica e um sistema de controlo de cargas prioritárias e não-prioritárias. Deverão ser estudadas, previamente, técnicas de controlo para conversores CC-CA e técnicas de comutação de frequência fixa e variável.
- Desenvolver um conversor CC-CC bidirecional com transformador de alta frequência para elevação de tensão, estudando previamente técnicas de controlo e técnicas de comutação para conversores CC-CC deste tipo.
- Fazer o levantamento de custos da solução.

O presente trabalho visa uma solução compacta e silenciosa, capaz de ser colocada em funcionamento no quadro elétrico de uma habitação ou empresa. Como tal, durante a fase de desenvolvimento, alguns cuidados foram tomados para minimizar peso, tamanho, perdas, ruído audível e custo da solução.

Um FAP e uma UPS partilham algumas características: para além de se tratar de equipamentos com vista a melhorar a QEE, ambos possuem um barramento CC seguido de um conversor CC-CA. Deste modo, podem ser combinadas as funções de FAP e de UPS no mesmo circuito, sendo para tal necessário desenvolver o sistema de controlo adequado. Um menor número de conversores implica menos perdas, pelo que a combinação das duas funções num mesmo circuito é vantajosa. Não obstante, menos componentes traduzem-se numa solução fisicamente mais leve e compacta. O número de conversores utilizados é também reduzido devido ao facto de o conversor CC-CC ser bidirecional, possibilitando trocas de energia nos dois sentidos, ou seja, das baterias para o barramento CC e vice-versa. Para além de bidirecional, este conversor possui um transformador de alta frequência, o que também possibilita uma solução compacta.

Um aspeto a ter em conta reside no tipo de semicondutores de potência utilizado. Em Filtros Ativos de Potência e conversores CC-CA no geral, tipicamente são utilizados IGBTs (*Insulated Gate Bipolar Transistor*). Visto que se pretende obter uma solução silenciosa, a fim de ser utilizada em habitações, torna-se desejável a operação com frequências de comutação acima do limite audível, 20 kHz. Uma solução passa pela utilização de MOSFETs (*Metal Oxide Semiconductor Field Effect Transistor*), contudo as tecnologias recentes de IGBTs permitem a operação com frequências de comutação cada vez mais elevadas, bastante acima do limite audível.

Para além do tipo de semicondutores utilizado, com vista a ter uma solução compacta, é necessário ter também em conta a bobina de acoplamento, concretamente o material pelo qual é constituído o núcleo. Materiais como a ferrite apresentam perdas pouco significativas em altas frequências, bem como uma densidade de fluxo elevada. Esta grandeza está relacionada com a área efetiva do núcleo, pelo que núcleos com uma densidade de fluxo elevada permitem tamanhos físicos inferiores [38]. Deste modo, consegue-se reduzir o peso e o tamanho da solução.

## **1.8. Organização e Estrutura da Dissertação**

A presente dissertação encontra-se dividida em sete capítulos distintos.

No primeiro capítulo é feita uma abordagem ao problema em questão, introduzindo os problemas de QEE com os quais se vai lidar, referindo as motivações que viabilizam a resolução desses mesmos problemas, bem como os objetivos e técnicas definidas para a mitigação dos mesmos.

No segundo capítulo é efetuado um estudo bibliográfico acerca dos tipos de conversores utilizados nesta dissertação, nomeadamente conversores CC-CA e conversores CC-CC bidirecionais isolados. São apresentadas pormenorizadamente várias topologias de conversores CC-CA monofásicos aplicados a FAPs monofásicos, bem como as principais técnicas de modulação e de controlo de corrente utilizadas. São também descritas teorias de controlo para FAPs. Para além disso, são apresentadas as principais topologias de UPSs existentes. Por fim, é efetuado um estudo acerca das principais topologias de conversores CC-CC bidirecionais com transformador de alta frequência elevador de tensão, bem como técnicas de controlo dos mesmos.

O terceiro capítulo tem como finalidade a exposição dos resultados obtidos em simulações computacionais em *PSIM* dos conversores implementados. As condições de simulação visam uma proximidade razoável das condições reais.

No quarto capítulo é descrito pormenorizadamente o desenvolvimento do sistema de controlo dos conversores, sendo descritas todas as placas de circuito impresso desenvolvidas.

No quinto capítulo é exposto o processo de desenvolvimento do andar de potência do sistema constituído pelo FAP e conversor CC-CC bidirecional, sendo também descrito todo o processo de dimensionamento do transformador de alta frequência.

No sexto capítulo são apresentados os resultados experimentais obtidos de modo a aferir o funcionamento de cada conversor individualmente, bem como do sistema total.

Por fim, no sétimo capítulo são apresentadas as conclusões de todo o trabalho desenvolvido na dissertação. São também descritas sugestões de trabalho futuro de forma a melhorar o desempenho do equipamento.



# CAPÍTULO 2

## **Filtros Ativos Paralelos Monofásicos, UPSs e Conversores CC-CC Bidirecionais Isolados**

### **2.1. Introdução**

Neste capítulo são introduzidos os Filtros Ativos de Potência, sendo apresentadas as topologias do Filtro Ativo Paralelo (FAP) e do Filtro Ativo Série (FAS). São fugazmente referidos os Filtros Ativos de Potência trifásicos, contudo a presente dissertação visa um maior foco nos Filtros Ativos de Potência monofásicos, nomeadamente do tipo paralelo, pelo que estes são abordados com maior detalhe. De seguida, estes são classificados quanto ao tipo de conversor de potência utilizado, sendo abordadas topologias de conversores CC-CA aplicáveis a FAPs monofásicos. São também descritas técnicas de modulação e de controlo aplicadas a estes tipos de conversores, sendo posteriormente enumeradas teorias de controlo de FAPs. Para além disso, neste capítulo são abordadas as principais topologias de UPSs. Por último, são apresentadas topologias de conversores CC-CC bidirecionais com transformador de alta frequência.

### **2.2. Filtros Ativos de Potência**

Um Filtro Ativo de Potência é um equipamento capaz de compensar problemas de QEE de forma dinâmica, ou seja, independentemente das cargas (ou de alterações nas mesmas) ligadas à rede. Os problemas de QEE que podem ser compensados estão diretamente relacionados com a topologia do Filtro Ativo de Potência utilizado, nomeadamente FAP ou FAS. Um FAP está associado à compensação de problemas na corrente, tais como harmónicos, fator de potência e, no caso de sistemas trifásicos, desequilíbrios de corrente. Já um FAS é responsável pela compensação de problemas na tensão, podendo tratar-se de harmónicos, desequilíbrios, subtensões momentâneas (*sags*), sobretensões momentâneas (*swells*) e flutuações (*flicker*). Um FAP e um FAS podem ser agrupados num único equipamento, ao qual se dá o nome de Condicionador Unificado de Qualidade de Energia (*Unified Power Quality Conditioner* - UPQC).

Como sugerido pelo próprio nome, um FAP é ligado em paralelo com a rede. Uma vez que este compensa problemas na corrente, o seu funcionamento, de forma sucinta, passa pela aquisição das tensões e correntes da rede elétrica, sendo posteriormente efetuado o cálculo das correntes de compensação a serem injetadas na rede de forma que as correntes nesta se tornem equilibradas (no caso dos FAPs trifásicos), sinusoidais e em fase com a tensão. Assim sendo, um FAP é um equipamento que se comporta como uma fonte de corrente [39]. Para além de compensar problemas de QEE, um FAP é também capaz de realizar a interface de fontes de energia renovável com a rede elétrica, injetando energia na mesma e compensando simultaneamente os problemas acima citados [40]. A Figura 2.1 ilustra a conexão de um FAP à rede elétrica.

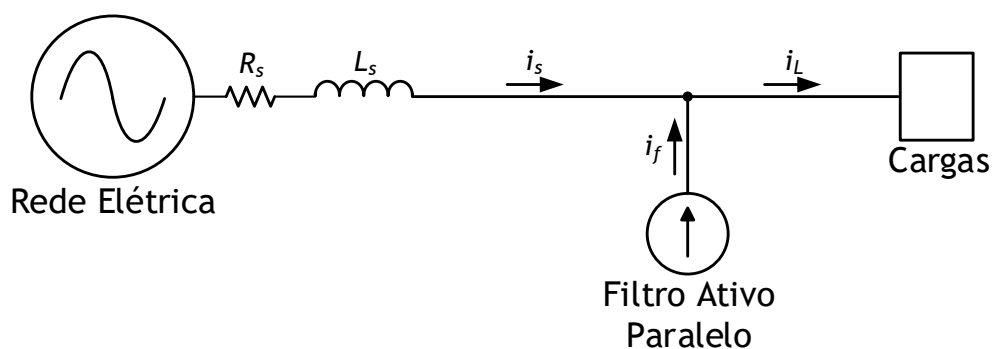


Figura 2.1 - Diagrama unifilar ilustrativo da conexão de um FAP à rede elétrica.

Também a conexão de um FAS à rede elétrica é sugerida pelo próprio nome, ou seja, um FAS é ligado em série com a rede. Visto tratar-se de um equipamento que compensa problemas na tensão, este é responsável por calcular as tensões de compensação a produzir de forma que as cargas sejam alimentadas com tensões sinusoidais, equilibradas e dentro dos valores estabelecidos. Analogamente ao FAP, um FAS opera como uma fonte de tensão [41]. A Figura 2.2 mostra a ligação de um FAS à rede elétrica.

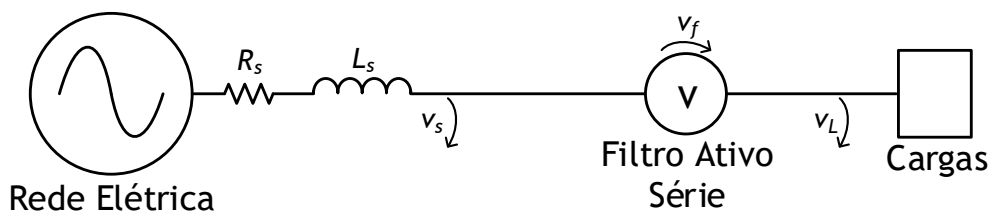


Figura 2.2 – Diagrama unifilar ilustrativo da conexão de um FAS à rede elétrica.

Como referido anteriormente, um UPQC é composto por um FAP e por um FAS, também denominados Condicionador Ativo Paralelo e Condicionador Ativo Série, respetivamente. Assim sendo, este tipo de equipamento é capaz de compensar problemas

de QEE na tensão e na corrente. A Figura 2.3 representa a conexão de um UPQC à rede elétrica.

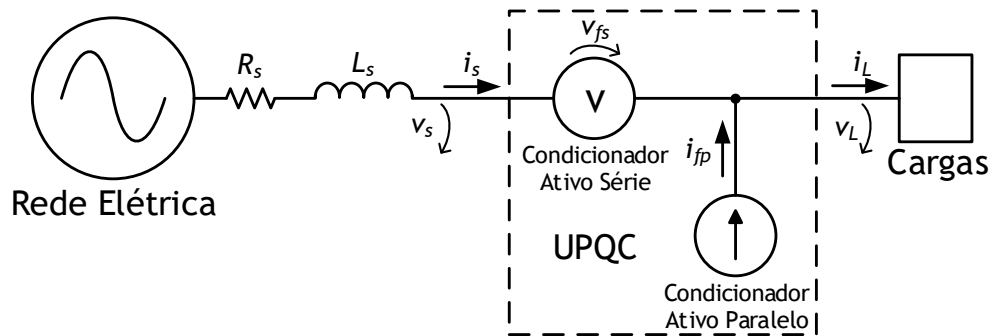


Figura 2.3 – Diagrama unifilar ilustrativo da conexão de um UPQC à rede elétrica.

As correntes e tensões de compensação, no caso dos FAPs e dos FASs, respetivamente, são produzidas através de um conversor CC-CA, vulgarmente denominado inversor. Existem várias configurações de conversores CC-CA, podendo ser classificadas relativamente à alimentação do barramento CC, em relação à topologia e ao número de níveis de tensão que conseguem produzir, pelo que esta temática é posteriormente abordada com maior detalhe.

Para além do tipo de conexão à rede elétrica e da topologia do conversor CC-CA constituinte do equipamento, um Filtro Ativo de Potência pode também classificar-se quanto ao número de fases, podendo ser monofásico ou trifásico, sendo que este último pode ser a três fios ou a quatro fios. Por sua vez, um Filtro Ativo de Potência trifásico a quatro fios pode ser composto por três braços ou por quatro braços [40].

### 2.3. Filtros Ativos Paralelos Monofásicos

De um modo geral, a compensação de problemas de QEE é mais procurada em sistemas trifásicos, tipicamente associados a ambientes industriais, onde eventuais falhas ou mau funcionamento da rede elétrica podem refletir-se em graves prejuízos consequentes de quebras de produção. As características dos FAPs tornam-nos vantajosos em relação a outros equipamentos para compensação de problemas de QEE, pelo que a utilização de FAPs trifásicos se tornou bastante popular nas últimas décadas [42].

No entanto, com a crescente utilização de cargas não-lineares em sistemas monofásicos (e.g., equipamentos como computadores e impressoras), tornou-se evidente a compensação de problemas de QEE nestes sistemas. Para tal, o FAP monofásico constitui uma solução viável. Este tipo de equipamento pode também ser utilizado em

sistemas trifásicos, junto de uma carga monofásica específica e compensando eventuais problemas causados por esta [43].

Posto isto, um FAP monofásico é constituído por um andar de potência, associado ao conversor CC-CA, e um andar de controlo, onde são adquiridos os sinais e efetuadas as operações necessárias à obtenção dos sinais de comando a aplicar ao conversor de potência. O sistema de controlo mais comumente utilizado neste tipo de equipamento é implementado em microcontroladores apropriados para processamento de sinais digitais, isto é, *Digital Signal Controllers* (DSCs). Na Figura 2.4 encontram-se esquematizados os principais blocos de um FAP monofásico, bem como a sua ligação à rede elétrica.

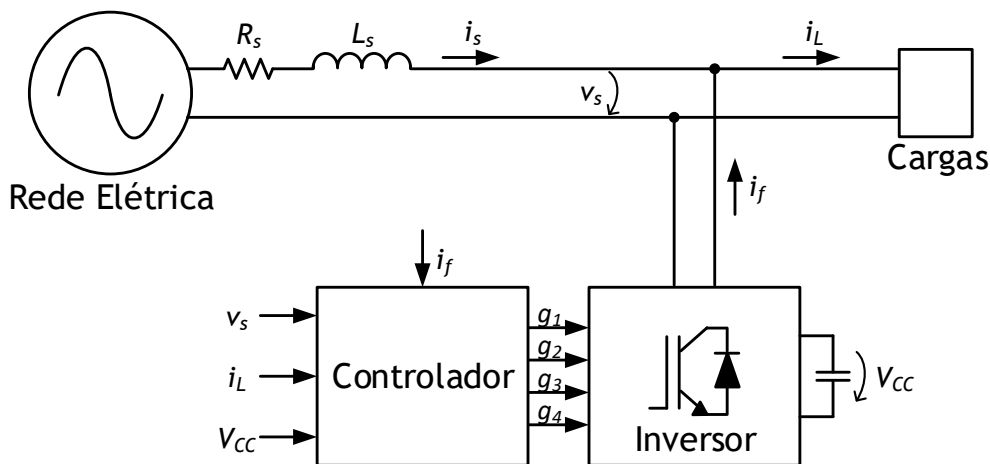


Figura 2.4 – Diagrama de blocos ilustrativo do funcionamento de um FAP monofásico.

Assim sendo, o FAP é responsável pela aquisição da tensão da rede ( $v_s$ ) e da corrente consumida pela carga ou conjunto de cargas ( $i_L$ ). É também adquirida a tensão do barramento CC ( $V_{cc}$ ) do conversor CC-CA, sendo mandatório manter esta tensão constante e garantir que o seu valor seja suficientemente elevado para que o FAP produza as correntes desejadas.

Adquiridas as três grandezas referidas (tensão do barramento CC, tensão da rede e corrente nas cargas), o algoritmo de controlo do FAP é responsável por calcular a corrente de compensação a injetar na rede ( $i_f$ ). Esta corrente é obtida através da relação entre a corrente nas cargas ( $i_L$ ) e a corrente que seria desejável obter-se na fonte ( $i_s$ ), sendo para tal aplicada a Lei dos Nós. Posto isto, o controlador aplica os sinais de comando nos semicondutores do conversor CC-CA ( $g_1, g_2, g_3$ , e  $g_4$ ) de modo a sintetizar a corrente pretendida. Para além disso, é também necessário efetuar um controlo de corrente de modo a garantir que a corrente injetada na rede se aproxima o mais possível da corrente calculada no controlador, pelo que a corrente  $i_f$  é também lida no controlador [44].



## 2.4. Conversores CC-CA Fonte de Tensão

Como suprarreferido, o andar de potência de um FAP é constituído por um conversor CC-CA. Não obstante, este pode ser classificado como fonte de tensão (*Voltage Source Inverter – VSI*) ou fonte de corrente (*Current Source Inverter – CSI*), pelo que na presente secção são introduzidos ambos os tipos mas apenas são abordados com detalhe os conversores CC-CA fonte de tensão.

Em termos gerais, qualquer conversor de potência é constituído, entre outros componentes, por um ou vários semicondutores de potência. Um conversor CC-CA requer a utilização de semicondutores totalmente controlados, ou seja, semicondutores que são tanto ligados como desligados através de sinais de comando. Estes dispositivos apresentam três zonas distintas de funcionamento: uma correspondente ao corte, isto é, o dispositivo não se encontra a conduzir, outra correspondente à saturação, em que o dispositivo conduz plenamente e, por fim, uma zona correspondente ao meio termo do corte e da saturação, em que o dispositivo se encontra a conduzir mas não a totalidade da corrente do circuito. Em aplicações de potência, apenas é vantajoso operar com as duas situações antagónicas. Idealmente, a zona de corte caracterizar-se-ia por uma corrente nula no semicondutor, enquanto a saturação apresentaria uma queda de tensão nula aos terminais do mesmo. Tais situações resultariam numa potência nula dissipada no semicondutor. No entanto, na realidade nenhuma das grandezas é nula, existindo uma ligeira corrente de fuga na zona do corte e uma queda de tensão em condução na saturação [45]. Ainda assim, a potência dissipada nestas situações é relativamente baixa comparada com o terceiro estado de condução, pelo que apenas é vantajosa a operação nas zonas de corte e saturação em semicondutores de potência, correspondendo ao chamado funcionamento como interruptor. Exemplos de dispositivos deste tipo são o *Bipolar Junction Transistor (BJT)*, *Gate Turn-Off Thyristor (GTO)*, os já referidos IGBTs e MOSFETs, entre outros. Em conversores CC-CA são mais vulgarmente utilizados IGBTs e MOSFETs, uma vez que estes tipos de semicondutores combinam as vantagens de permitir frequências de funcionamento superiores aos restantes e de terem uma alta impedância de entrada, o que se traduz num consumo de energia reduzido [46].

Relativamente ao seu barramento CC, um conversor CC-CA pode classificar-se em dois tipos: Inversor Fonte de Tensão (VSI) ou Inversor Fonte de Corrente (CSI), sendo que o primeiro é constituído por elementos capacitivos no barramento CC e o segundo por elementos indutivos. Na Figura 2.5 encontram-se representadas ambas as topologias.

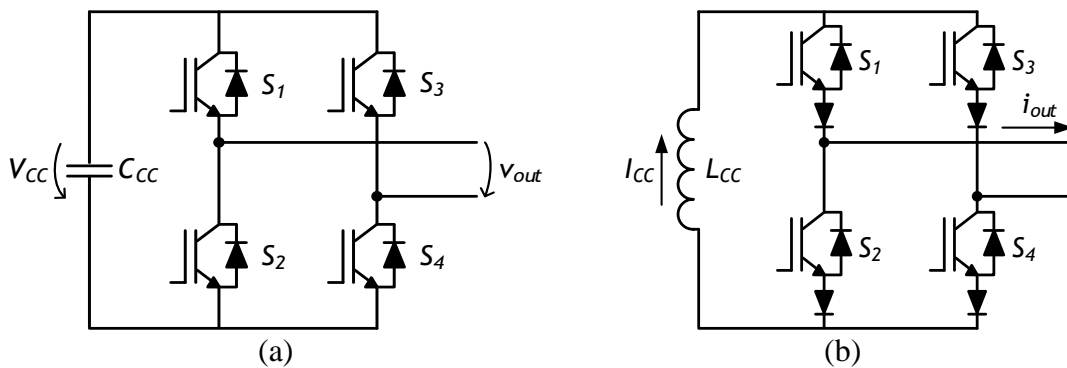


Figura 2.5 – Topologias de conversor CC-CA em relação ao barramento CC: (a) VSI; (b) CSI.

De salientar que um conversor CC-CA do tipo CSI necessita de díodos em série com cada semicondutor de potência devido à capacidade de bloqueio de tensão inversa destes não ser suficiente e de modo a manter o fluxo da corrente no mesmo sentido, evitando que flua pelos díodos em antiparalelo. Este procedimento deve-se ao facto de um conversor CC-CA do tipo CSI ser unidirecional. Uma alternativa que permite dispensar o uso de díodos em série consiste na utilização de semicondutores do tipo *Reverse Blocking-Insulated Gate Bipolar Transistor* (RB-IGBT) [47]. Na Figura 2.6 encontra-se representada a referida topologia utilizando RB-IGBTs.

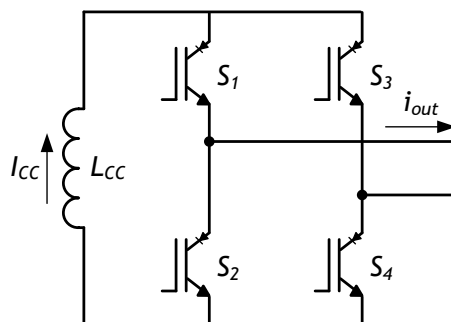


Figura 2.6 – Conversor CC-CA do tipo CSI com RB-IGBTs.

Por outro lado, num conversor CC-CA do tipo VSI o fluxo de corrente é bidirecional, ao contrário dos CSI. Uma vez que, por si só, os semicondutores utilizados não permitem condução nos dois sentidos, recorre-se a um diódo em antiparalelo, ligação que é frequentemente efetuada pelo próprio fabricante do semicondutor. Deste modo, é criado um caminho para a corrente caso esta se encontre a ser absorvida pelo conversor, permitindo assim condução bidirecional.

### 2.4.1. Conversor CC-CA em Meia Ponte

Trata-se da topologia mais simples de conversor CC-CA. É constituída apenas por um braço contendo dois semicondutores de potência totalmente controlados, cada um

com um diodo em antiparalelo, e faz uso de dois condensadores no barramento CC. A tensão de saída é obtida entre o ponto médio dos semicondutores, ligado à fase, e o ponto médio dos condensadores, ligado ao neutro. Na Figura 2.7 encontra-se um esquemático da topologia, recorrendo a IGBTs como semicondutores totalmente controlados com o respetivo diodo em antiparalelo.

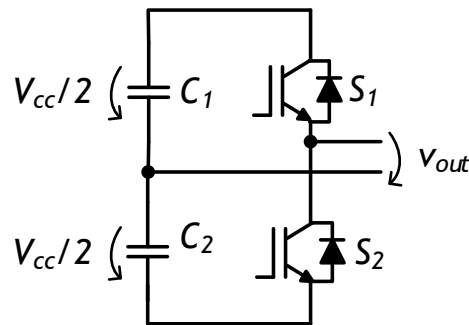


Figura 2.7 – Esquemático de um conversor CC-CA em meia ponte.

A simplicidade desta topologia confere-lhe um controlo simples, bem como menos perdas em relação a outras topologias devido ao facto de apenas existirem dois dispositivos a comutar. No entanto, uma vez que existem dois condensadores no barramento CC, é necessário efetuar um controlo adicional para manter a tensão igual nos mesmos. Para além disso, comparativamente a topologias com apenas um condensador no barramento CC, é necessário que a tensão de alimentação seja o dobro para serem produzidas à saída tensões com a mesma amplitude. Deste modo, também os semicondutores terão de ser capazes de suportar tensões mais elevadas.

Apresentando um controlo simples, esta topologia apenas permite dois níveis de tensão à sua saída, cada um correspondendo a um dos interruptores em funcionamento e o outro desligado. De notar que os dois interruptores não devem estar ligados em simultâneo, uma vez que tal provocaria um curto-circuito no barramento CC. Assim sendo, são definidos dois estados de operação do conversor CC-CA em meia ponte, encontrando-se representados na Tabela 2.1.

Tabela 2.1 – Estados de operação de um conversor CC-CA em meia ponte.

| Estado | $S_1$ | $S_2$ | $V_{out}$   |
|--------|-------|-------|-------------|
| 1      | ON    | OFF   | $+V_{CC}/2$ |
| 2      | OFF   | ON    | $-V_{CC}/2$ |

A fim de ser compreendido mais facilmente o funcionamento do conversor, da Figura 2.8 à Figura 2.11 encontram-se ilustrados os estados de operação do mesmo, sendo visíveis o caminho da corrente e o valor da tensão de saída.

**Estado 1 ( $V_{out} = +V_{CC}/2$ ):**

Na Figura 2.8 verifica-se que o barramento CC fornece energia à carga, sendo a sua tensão positiva e tendo o mesmo sentido da corrente, estando apenas o IGBT  $S_1$  em condução.

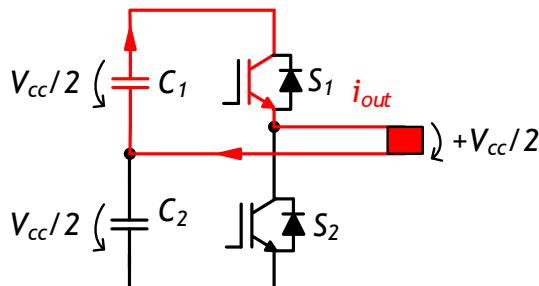


Figura 2.8 – Operação de um conversor CC-CA em meia ponte no estado 1 ( $i_{out} > 0$ ).

No entanto, a situação pode inverter-se, sendo a carga a fornecer energia ao barramento CC, como se pode visualizar na Figura 2.9. Nesta situação, a tensão e a corrente de saída tomam sentidos opostos, pelo que a carga se encontra a fornecer energia ao condensador  $C_1$ . Neste caso, a corrente não passa pelo IGBT  $S_1$  mas sim pelo seu díodo em antiparalelo.

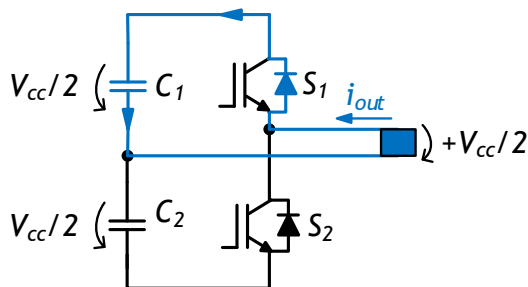


Figura 2.9 – Operação de um conversor CC-CA em meia ponte no estado 1 ( $i_{out} < 0$ ).

**Estado 2 ( $V_{out} = -V_{CC}/2$ ):**

Neste estado, a tensão de saída do conversor é negativa, tendo a corrente o mesmo sentido e sendo o condensador  $C_2$  responsável por fornecer energia à carga. A condução é efetuada pelo IGBT inferior ( $S_2$ ). A Figura 2.10 representa este estado de operação.

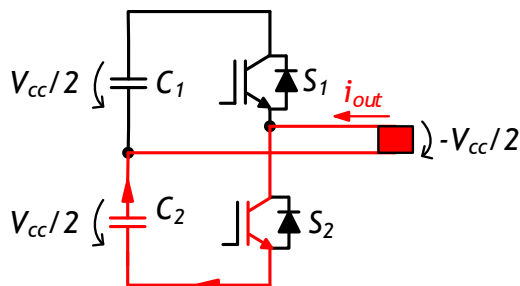


Figura 2.10 – Operação de um conversor CC-CA em meia ponte no estado 2 ( $i_{out} < 0$ ).

Por último, é apresentado o caso em que a tensão de saída é negativa mas a corrente toma o sentido positivo. A oposição do sentido destas grandezas significa que o barramento CC não está a fornecer energia mas sim a receber, sendo carregado o condensador  $C_2$ . A condução não é feita pelo IGBT  $S_2$  mas sim pelo seu diódo em antiparalelo. A Figura 2.11 ilustra esta situação.

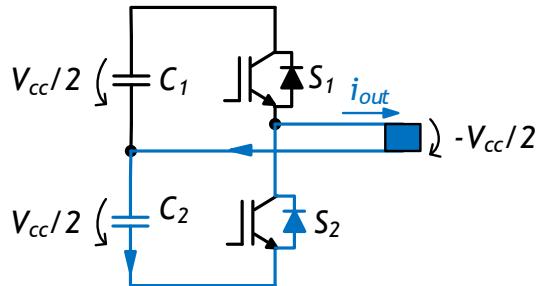


Figura 2.11 - Operação de um conversor CC-CA em meia ponte no estado 2 ( $i_{out} > 0$ ).

#### 2.4.2. Conversor CC-CA em Ponte Completa

Esta topologia contém quatro interruptores de potência, cada um contendo o respetivo diódo em antiparalelo. Apesar de necessitar de mais semicondutores, estes não têm de suportar uma tensão tão elevada como na topologia em meia ponte. Para além disso, contém apenas um condensador no barramento CC, pelo que é dispensado o controlo de balanceamento das tensões necessário na topologia anteriormente referida, apenas sendo necessário efetuar o controlo da tensão no barramento CC. Esta topologia apresenta também a vantagem de permitir três níveis de tensão à sua saída, ao contrário da topologia em meia ponte que apenas permite dois níveis de tensão, pelo que o sinal de saída pode ser sintetizado com uma qualidade superior [48]. A presente topologia encontra-se esquematizada na Figura 2.12.

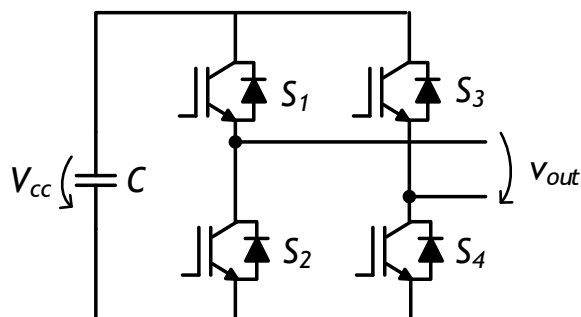


Figura 2.12 - Esquemático de um conversor CC-CA em ponte completa.

Para um conversor CC-CA em ponte completa podem ser definidos quatro estados de operação, sendo que cada estado contém dois dispositivos em condução e dois desligados, como apresentado na Tabela 2.2. À semelhança do que se verifica na

topologia anterior, dois interruptores do mesmo braço nunca poderão estar em condução simultaneamente, caso contrário seria provocado um curto-circuito no barramento CC. Deste modo,  $S_1$  e  $S_2$  nunca poderão conduzir em simultâneo, bem como  $S_3$  e  $S_4$ . Apesar de possuir quatro estados de operação, o número de níveis possíveis de tensão é apenas três, como referido anteriormente, sendo que o nível adicional em relação à topologia previamente apresentada é o zero, existindo duas combinações para a sua obtenção.

Tabela 2.2 - Estados de operação de um conversor CC-CA em ponte completa.

| Estado | $S_1$ | $S_2$ | $S_3$ | $S_4$ | $V_{out}$ |
|--------|-------|-------|-------|-------|-----------|
| 1      | ON    | OFF   | OFF   | ON    | $+V_{CC}$ |
| 2      | OFF   | ON    | ON    | OFF   | $-V_{CC}$ |
| 3      | ON    | OFF   | ON    | OFF   | 0         |
| 4      | OFF   | ON    | OFF   | ON    | 0         |

Posto isto, as figuras seguintes (da Figura 2.13 à Figura 2.16) representam os quatro estados de operação de um conversor CC-CA em ponte completa, representando para cada estado o caminho da corrente quando o barramento CC se encontra a fornecer energia (a vermelho) e a receber energia (a azul).

#### Estado 1 ( $V_{out} = +V_{CC}$ ):

Neste estado, a condução é efetuada pelos IGBTs  $S_1$  e  $S_4$  quando o barramento CC se encontra a fornecer energia e pelos díodos quando recebe energia, como ilustra a Figura 2.13 (a) e a Figura 2.13 (b), respetivamente.

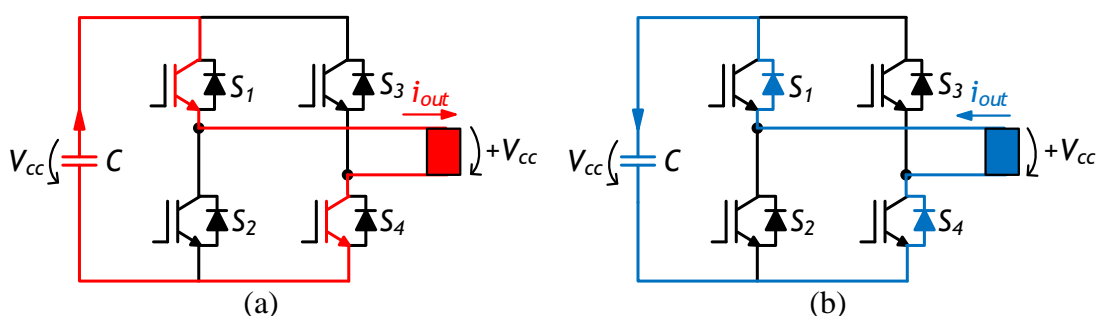


Figura 2.13 – Operação de um conversor CC-CA em ponte completa no estado 1:  
(a) ( $i_{out} > 0$ ); (b) ( $i_{out} < 0$ ).

#### Estado 2 ( $V_{out} = -V_{CC}$ ):

Neste caso, os IGBTs  $S_2$  e  $S_3$  são responsáveis pela obtenção da tensão de saída, sendo o condensador do barramento CC carregado quando a condução é efetuada pelos díodos em antiparalelo, como se verifica na Figura 2.14 (a) e na Figura 2.14 (b).

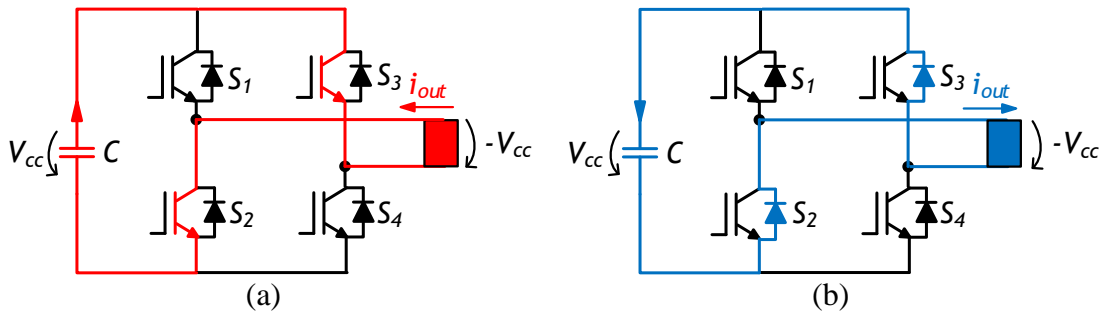


Figura 2.14 - Operação de um conversor CC-CA em ponte completa no estado 2: (a) ( $i_{out} < 0$ ); (b) ( $i_{out} > 0$ ).

Nos estados seguintes (3 e 4), a tensão de saída é nula porque a combinação de semicondutores em condução faz com que o barramento CC não seja utilizado, sendo a saída curto-circuitada. Deste modo, é utilizada uma terceira cor (violeta) para ilustrar o caminho percorrido pela corrente.

**Estado 3 ( $V_{out} = 0$ ):**

Este estado é obtido ativando os semicondutores  $S_1$  ou  $S_3$ , sendo que a corrente flui por um IGBT e por um diodo dependendo do sentido da mesma, como se pode constatar na Figura 2.15 (a) e Figura 2.15 (b).

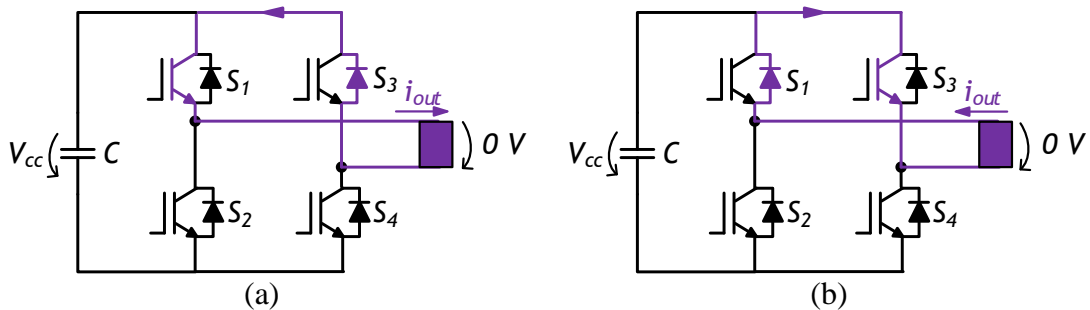


Figura 2.15 - Operação de um conversor CC-CA em ponte completa no estado 3: (a) ( $i_{out} > 0$ ); (b) ( $i_{out} < 0$ ).

**Estado 4 ( $V_{out} = 0$ ):**

Por último, o estado 4 é obtido ativando os semicondutores  $S_2$  ou  $S_4$ . Tal como no estado anterior, a corrente flui por um IGBT e por um diodo, pelo que o seu sentido determina quais os dispositivos em condução, como se pode concluir na Figura 2.16 (a) e na Figura 2.16 (b).

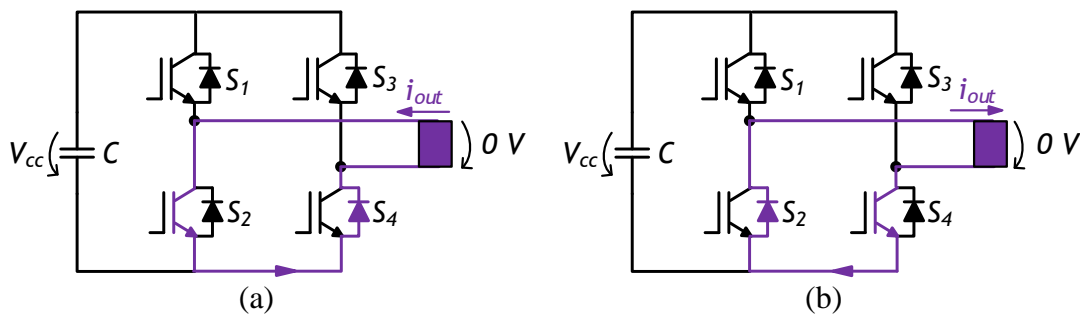


Figura 2.16 – Operação de um conversor CC-CA em ponte completa no estado 4:  
(a) ( $i_{out} < 0$ ); (b) ( $i_{out} > 0$ ).

### 2.4.3. Conversores CC-CA Multinível

Em sistemas de maior potência, como é o caso de sistemas industriais alimentados por média tensão, a utilização de semicondutores torna-se mais dispendiosa, sendo necessário que estes suportem tensões elevadíssimas. Os conversores CC-CA multinível são uma boa solução para estas aplicações, uma vez que possuem um maior número de semicondutores de potência, reduzindo a tensão que cada um necessita de suportar.

Esta gama de conversores CC-CA é capaz de gerar à sua saída vários níveis de tensão, pelo que a sua tensão de saída possui maior qualidade, apresentando um conteúdo harmónico menor que os conversores CC-CA de dois ou três níveis previamente abordados. Para além disso, possibilita a operação com frequências de comutação inferiores, o que se traduz na redução das perdas por comutação. A existência de mais níveis de tensão reduz também o  $dv/dt$ . Assim sendo, quanto maior o número de níveis, maior o número de semicondutores utilizados (no entanto sem necessitar de suportar tensões tão elevadas), mas menor a distorção harmónica da tensão de saída, menor  $dv/dt$  e menos perdas por comutação.

Apesar de existirem várias topologias de conversores CC-CA multinível, as mais comumente referenciadas na literatura são três, denominadas *Diode Clamped Inverter* (DCI), *Capacitor Clamped Inverter* (CCI) e *Cascaded Multilevel Inverter* (CMLI) [49].

#### ***Diode Clamped Inverter***

Esta topologia de conversor CC-CA multinível recorre a interruptores de potência e a díodos. Dependendo do número de níveis, o número de semicondutores utilizados varia, bem como o número de condensadores. A Figura 2.17 apresenta a referida topologia para três níveis, utilizando para isso dois condensadores, dois díodos e quatro IGBTs. O ponto médio dos díodos encontra-se ligado ao ponto médio dos condensadores, constituindo o terminal negativo da saída.



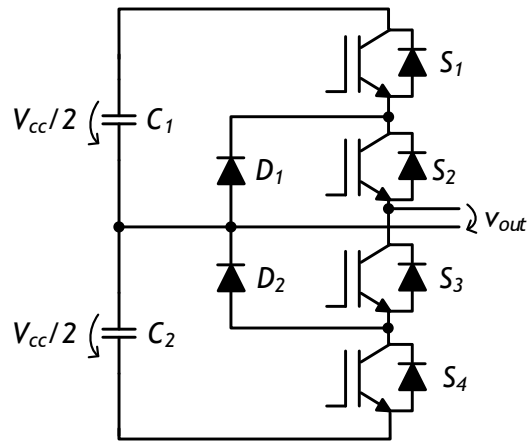


Figura 2.17 – Esquemático de um conversor CC-CA do tipo DCI de três níveis.

Sendo que existem sempre dois IGBTs consecutivos em condução, é possível obter-se à saída  $+V_{CC}/2$  (conduzindo  $S_1$  e  $S_2$ ),  $-V_{CC}/2$  (conduzindo  $S_3$  e  $S_4$ ) e  $0\text{ V}$  (conduzindo  $S_2$  e  $S_3$ ). Estes estados de operação estão representados na Tabela 2.3.

Tabela 2.3 - Estados de operação de um conversor CC-CA do tipo DCI de três níveis.

| Estado | $S_1$ | $S_2$ | $S_3$ | $S_4$ | $V_{out}$   |
|--------|-------|-------|-------|-------|-------------|
| 1      | ON    | ON    | OFF   | OFF   | $+V_{CC}/2$ |
| 2      | OFF   | ON    | ON    | OFF   | 0           |
| 3      | OFF   | OFF   | ON    | ON    | $-V_{CC}/2$ |

Para se obter um conversor CC-CA do tipo DCI de cinco níveis, é necessário utilizar quatro condensadores, seis diodos e oito IGBTs. A Figura 2.18 representa esta topologia. De referir que nem todos os diodos utilizados suportarão os mesmos níveis de tensão, pelo que na literatura se considera, para este caso, o número de diodos igual a doze, existindo quatro em cada braço. Deste modo, em relação à Figura 2.18,  $D_2$  vale como três diodos, tendo de suportar uma tensão três vezes superior a  $D_1$ , ou seja,  $3V_{CC}/4$  contra  $V_{CC}/4$ . Os diodos  $D_3$  e  $D_4$  valem ambos como dois, suportando  $V_{CC}/2$  e estando o seu ponto médio ligado ao ponto médio dos dois condensadores centrais.  $D_5$  vale também como três diodos, enquanto  $D_6$  tem o valor de apenas um. Deste modo, para um  $n$  número de níveis, serão necessários  $n-1$  condensadores e  $2(n-1)$  semicondutores de potência totalmente controlados, sendo que cada um necessita de suportar uma tensão de  $V_{CC}/(n-1)$ . O número de diodos é dado por  $2(n-2)$  [50] se não se considerar a tensão que cada um necessita de suportar (será seis para a topologia de cinco níveis) e  $(n-1)(n-2)$  se se considerar que todos possuem a mesma tensão de bloqueio (doze no presente caso).

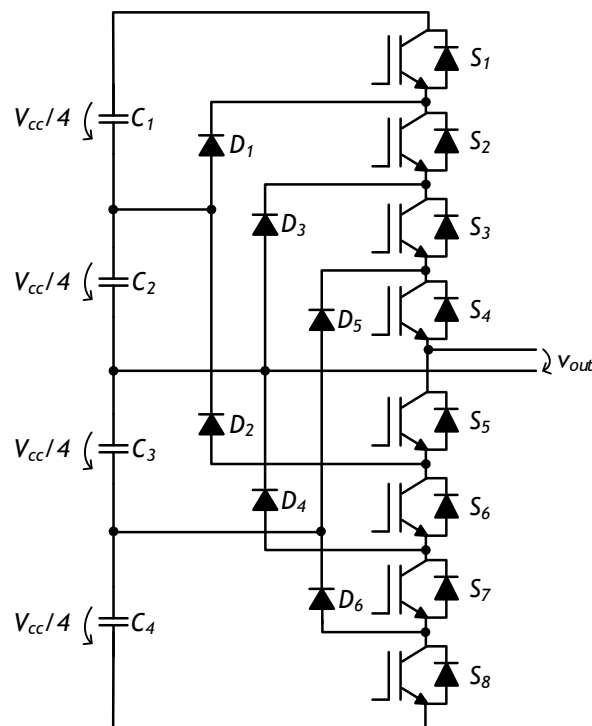


Figura 2.18 – Esquemático de um conversor CC-CA do tipo DCI de cinco níveis.

Na Tabela 2.4 encontram-se representados os estados de operação da topologia DCI de cinco níveis. De salientar que existem sempre quatro IGBTs em condução, ao passo que na topologia para três níveis eram dois. De referir também que existem pares de IGBTs complementares, ou seja, sempre que um conduz o outro está desligado. Os pares complementares são  $S_1$  e  $S_5$ ,  $S_2$  e  $S_6$ ,  $S_3$  e  $S_7$  e  $S_4$  e  $S_8$ .

Tabela 2.4 – Estados de operação de um conversor CC-CA do tipo DCI de cinco níveis.

| Estado | $S_1$ | $S_2$ | $S_3$ | $S_4$ | $S_5$ | $S_6$ | $S_7$ | $S_8$ | $V_{out}$   |
|--------|-------|-------|-------|-------|-------|-------|-------|-------|-------------|
| 1      | ON    | ON    | ON    | ON    | OFF   | OFF   | OFF   | OFF   | $+V_{cc}/2$ |
| 2      | OFF   | ON    | ON    | ON    | ON    | OFF   | OFF   | OFF   | $+V_{cc}/4$ |
| 3      | OFF   | OFF   | ON    | ON    | ON    | ON    | OFF   | OFF   | 0           |
| 4      | OFF   | OFF   | OFF   | ON    | ON    | ON    | ON    | OFF   | $-V_{cc}/4$ |
| 5      | OFF   | OFF   | OFF   | OFF   | ON    | ON    | ON    | ON    | $-V_{cc}/2$ |

### Capacitor Clamped Inverter

Esta topologia é semelhante à anterior, sendo que a principal diferença reside na utilização de condensadores ao invés de diodos. Esta alteração permite que um mesmo nível de tensão de saída possa ser obtido com várias combinações de operação dos semicondutores. A Figura 2.19 representa um esquemático desta topologia para três níveis.

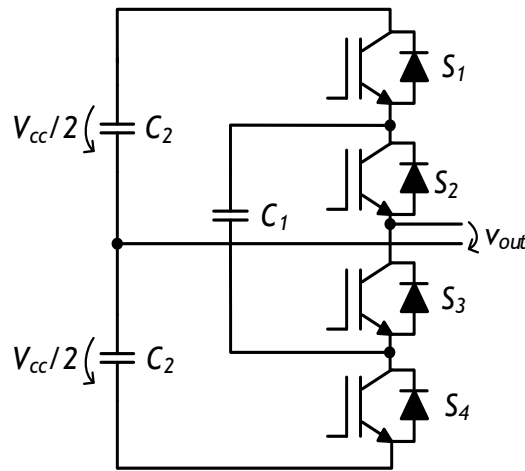


Figura 2.19 – Esquemático de um conversor CC-CA do tipo CCI de três níveis.

A Tabela 2.5 demonstra que os níveis de tensão máximo e mínimo são obtidos com a mesma combinação que a topologia DCI. O nível zero pode ser obtido de duas formas, sendo que ambas consistem no estabelecimento de um caminho de corrente que usa energia de um condensador para carregar outro. Enquanto no estado 2 é usada energia do condensador superior  $C_2$  para carregar  $C_1$ , no estado 3 é carregado o condensador inferior  $C_2$  a partir de  $C_1$ .

Verifica-se que, para um número de níveis igual a três, em relação à topologia DCI, são removidos dois díodos e acrescentado um condensador. Deste modo, o número requerido de condensadores extra é metade do número de díodos na topologia anterior, ou seja,  $n-2$ . No entanto, se se considerar que os condensadores são todos iguais, ou seja, todos possuem a mesma tensão ( $V_{CC}/(n-1)$ , a mesma tensão que os semicondutores necessitam de suportar), o seu número passa a ser dado por  $(n-1)(n-2)/2$ . Estas expressões apenas dizem respeito ao número de condensadores a acrescentar em relação à topologia anterior, pelo que para se obter o número total de condensadores é necessário somar os  $n-1$  condensadores utilizados no barramento CC.

Tabela 2.5 – Estados de operação de um conversor CC-CA do tipo CCI de três níveis.

| Estado | $S_1$ | $S_2$ | $S_3$ | $S_4$ | $V_{out}$   |
|--------|-------|-------|-------|-------|-------------|
| 1      | ON    | ON    | OFF   | OFF   | $+V_{CC}/2$ |
| 2      | ON    | OFF   | ON    | OFF   | 0           |
| 3      | OFF   | ON    | OFF   | ON    | 0           |
| 4      | OFF   | OFF   | ON    | ON    | $-V_{CC}/2$ |

Posto isto, a Figura 2.20 representa a topologia CCI de cinco níveis em que os condensadores possuem todos a mesma tensão, ou seja, o número de condensadores é dado por  $(n-1)(n-2)/2 + n-1$ .

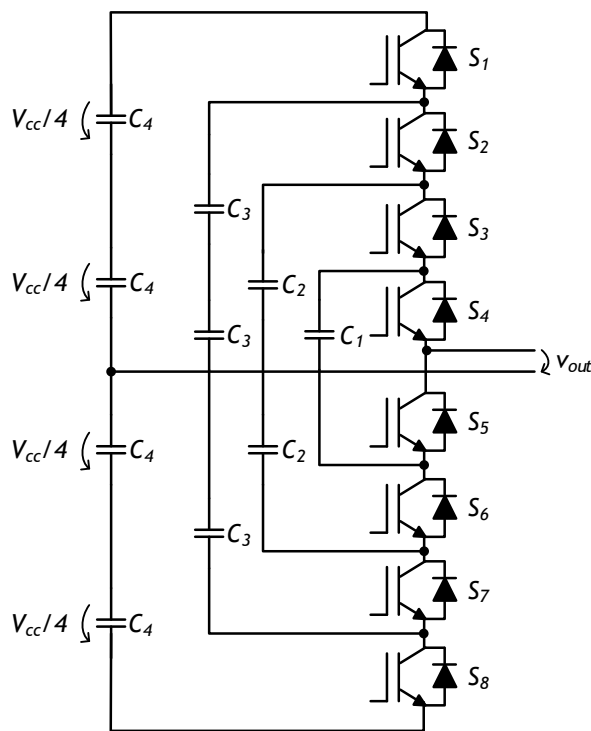


Figura 2.20 – Esquemático de um conversor CC-CA do tipo CCI de cinco níveis.

Partindo do mesmo princípio da topologia anterior para cinco níveis, ou seja, que existem sempre quatro semicondutores ativos, podem ser obtidos catorze estados de operação dos semicondutores, como representado na Tabela 2.6. Nesta topologia, os pares complementares de IGBTs são  $S_1$  e  $S_8$ ,  $S_2$  e  $S_7$ ,  $S_3$  e  $S_6$  e  $S_4$  e  $S_5$ .

Tabela 2.6 – Estados de operação de um conversor CC-CA do tipo CCI de cinco níveis.

| Estado | $S_1$ | $S_2$ | $S_3$ | $S_4$ | $S_5$ | $S_6$ | $S_7$ | $S_8$ | $V_{out}$   |
|--------|-------|-------|-------|-------|-------|-------|-------|-------|-------------|
| 1      | ON    | ON    | ON    | ON    | OFF   | OFF   | OFF   | OFF   | $+V_{CC}/2$ |
| 2      | ON    | ON    | ON    | OFF   | ON    | OFF   | OFF   | OFF   | $+V_{CC}/4$ |
| 3      | OFF   | ON    | ON    | ON    | OFF   | OFF   | OFF   | ON    | $+V_{CC}/4$ |
| 4      | ON    | OFF   | ON    | ON    | OFF   | OFF   | ON    | OFF   | $+V_{CC}/4$ |
| 5      | ON    | ON    | OFF   | OFF   | ON    | ON    | OFF   | OFF   | 0           |
| 6      | OFF   | OFF   | ON    | ON    | OFF   | OFF   | ON    | ON    | 0           |
| 7      | ON    | OFF   | ON    | OFF   | ON    | OFF   | ON    | OFF   | 0           |
| 8      | ON    | OFF   | OFF   | ON    | OFF   | ON    | ON    | OFF   | 0           |
| 9      | OFF   | ON    | OFF   | ON    | OFF   | ON    | OFF   | ON    | 0           |
| 10     | OFF   | ON    | ON    | OFF   | ON    | OFF   | OFF   | ON    | 0           |
| 11     | ON    | OFF   | OFF   | OFF   | ON    | ON    | ON    | OFF   | $-V_{CC}/4$ |
| 12     | OFF   | OFF   | OFF   | ON    | OFF   | ON    | ON    | ON    | $-V_{CC}/4$ |
| 13     | OFF   | OFF   | ON    | OFF   | ON    | OFF   | ON    | ON    | $-V_{CC}/4$ |
| 14     | OFF   | OFF   | OFF   | OFF   | ON    | ON    | ON    | ON    | $-V_{CC}/2$ |

A obtenção dos níveis de tensão, bem como a versatilidade dos mesmos, deve-se às trocas de energia que ocorrem entre os vários condensadores do conversor. Escolhendo uma configuração adequada de combinação de IGBTs, é possível efetuar o balanceamento da carga pelos vários condensadores. Para uma melhor compreensão, a Figura 2.21 representa um exemplo de um estado de operação cuja saída é 0 V, nomeadamente o estado 5 da Tabela 2.6, sendo os IGBTs ativos  $S_1$ ,  $S_2$ ,  $S_5$  e  $S_6$ . Verifica-se que a corrente passa por dois dos quatro principais condensadores do barramento CC (condensadores  $C_4$  superiores) no sentido ascendente, ou seja, os condensadores encontram-se a fornecer energia. Estes condensadores são responsáveis por fornecer uma tensão de  $V_{CC}/2$  à saída (cada um contribuindo com  $V_{CC}/4$ ). No entanto, após a passagem pelo IGBT  $S_2$ , a corrente atravessa os dois condensadores  $C_2$  no sentido descendente, ou seja, os condensadores recebem energia. Sendo que se considerou inicialmente que os condensadores são iguais entre si, cada condensador é carregado com uma tensão de  $V_{CC}/4$ , pelo que a tensão na saída, após a passagem pelos díodos em antiparalelo dos IGBTs  $S_5$  e  $S_6$ , é nula. Se em vez de se ativar o IGBT  $S_6$  se ativasse  $S_3$ , por exemplo, a corrente não entraria no braço dos condensadores  $C_2$  mas sim no braço do condensador  $C_1$ , pelo que a tensão “perdida” seria apenas de  $V_{CC}/4$ . A corrente fluiria pelo diodo em antiparalelo do IGBT  $S_5$  e a tensão na carga seria de  $V_{CC}/4$ , correspondendo à diferença de tensão obtida de dois condensadores e fornecida a apenas um. Este estado de operação corresponde ao estado 2 da Tabela 2.6.

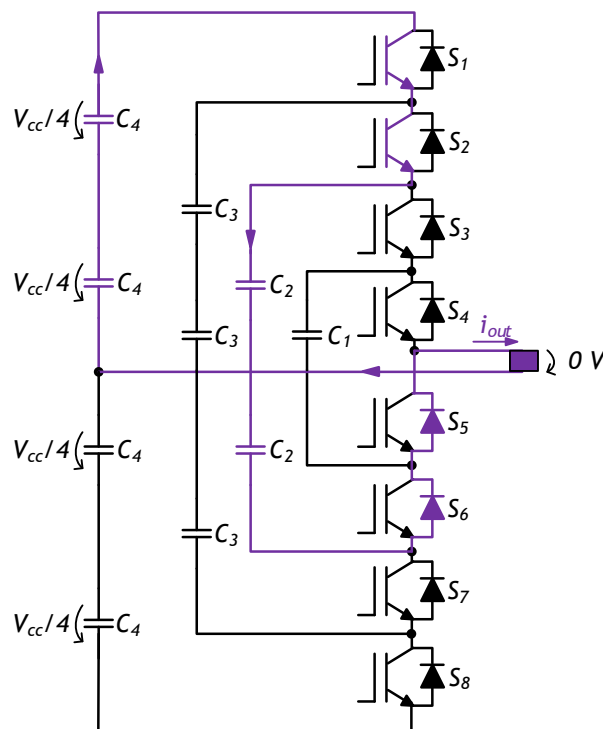


Figura 2.21 – Operação de um conversor CC-CA do tipo CCI de cinco níveis no estado 5.

Assim sendo, verifica-se que os condensadores são responsáveis pelos níveis de tensão obtidos na saída, sendo que:

- Se o número de condensadores a fornecer energia for maior que o número de condensadores a receber, a tensão de saída será positiva;
- Se o número de condensadores a receber energia for maior que o número de condensadores a fornecer, a tensão de saída será negativa;
- Se o número de condensadores a fornecer e a receber energia for igual, a tensão de saída será zero.

### *Cascaded Multilevel Inverter*

Esta topologia consiste na ligação em série de dois ou mais conversores CC-CA em ponte completa. A tensão de saída é dada pela soma das tensões individuais de saída de cada conversor CC-CA, sendo cada conversor denominado “célula”. Cada célula contribui com três níveis de tensão de saída, pelo que, para  $k$  células, a topologia apresenta  $2k+1$  níveis de tensão. Por outro lado, para  $n$  níveis de tensão, o número de semicondutores utilizados é  $2(n-1)$ , o mesmo das topologias anteriores.

Comparativamente a outras topologias de conversores CC-CA multinível, esta não necessita de componentes adicionais como díodos e condensadores, para além do facto de permitir à sua saída a totalidade da tensão de alimentação, quer positiva quer negativa, o que não é possível nas topologias multinível apresentadas previamente. Para além disso, à semelhança da topologia CCI, possui estados ambíguos de operação. Assim sendo, esta topologia trata-se da mais adequada para aplicações de alta potência [51]. A Figura 2.22 representa a topologia CMLI de cinco níveis, sendo composta por duas células.

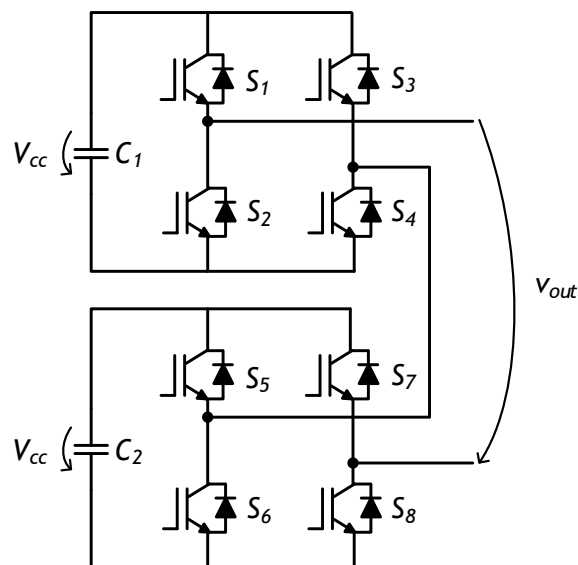


Figura 2.22 – Esquemático de um conversor CC-CA do tipo CMLI de cinco níveis.

Com esta topologia é possível obter-se cinco níveis de tensão na sua saída, sendo estes  $+2V_{CC}$ ,  $V_{CC}$ ,  $0$ ,  $-V_{CC}$  e  $-2V_{CC}$ , sendo  $V_{CC}$  a tensão do barramento CC de cada célula. Mais uma vez é considerado que o número de IGBTs em funcionamento é sempre quatro. Esta topologia apresenta catorze estados de funcionamento, sendo que os estados intermédios ( $V_{CC}$ ,  $0$ ,  $-V_{CC}$ ) podem ser compostos através de quatro combinações e os estados extremos ( $+2V_{CC}$  e  $-2V_{CC}$ ) apenas com uma combinação cada. Considera-se que esta topologia tem a designação de “simétrica” devido à igualdade entre as tensões de alimentação das várias células.

Uma abordagem alternativa em relação a conversores CC-CA multinível do tipo CMLI consiste em sacrificar as redundâncias existentes nos estados de operação dos semicondutores em detrimento da obtenção de um número mais elevado de níveis de tensão. Tal é possível mantendo o mesmo número de células mas utilizando tensões de alimentação diferentes em cada célula. A razão entre as tensões de alimentação é a base para a obtenção de um maior número de níveis de tensão, pelo que é conveniente que esta razão obedeça a uma progressão geométrica, como por exemplo, assumindo um conversor de três células, 1:2:4 ou 1:3:9, progressões de  $2^n$  e  $3^n$ , respetivamente,  $n$  tomando os valores 0, 1 e 2. Esta configuração de conversor multinível possui a designação de *Assymmetric Cascaded Multilevel Inverter* (ACMLI) [52].

Assim sendo, na Figura 2.23 segue como exemplo um conversor CC-CA do tipo ACMLI de vinte e sete níveis, usando três células com razões de alimentação 1:3:9.

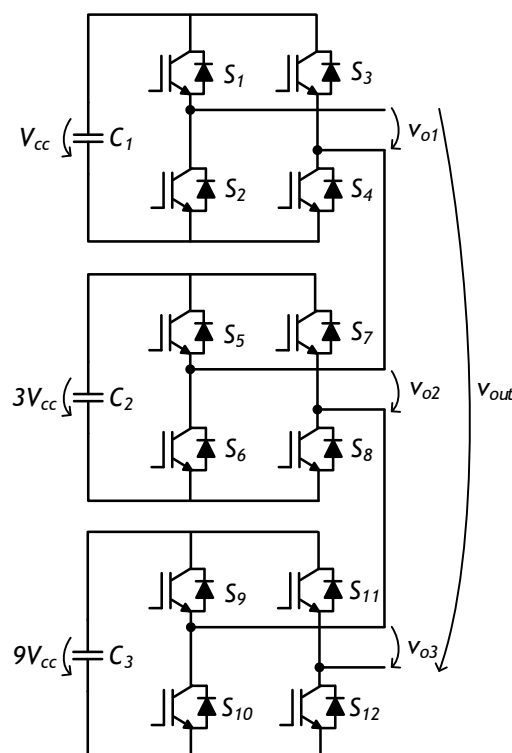


Figura 2.23 – Esquemático de um conversor CC-CA do tipo ACMLI de vinte e sete níveis.

À semelhança da topologia anterior, cada célula contribui com três estados, pelo que a tensão de saída,  $v_{out}$ , é igual à soma das tensões individuais de cada célula ( $V_{o1}$ ,  $V_{o2}$  e  $V_{o3}$ ). Na configuração simétrica, as três células fornecem um de três valores de tensão possíveis. No entanto, nesta topologia as contribuições são diferentes entre as células. A Tabela 2.7 mostra as possíveis contribuições de tensão de cada célula.

Tabela 2.7 – Contribuição de cada célula de um conversor CC-CA do tipo ACMLI de vinte e sete níveis.

| Célula 1  |                     | Célula 2   |                     | Célula 3   |                              |
|-----------|---------------------|------------|---------------------|------------|------------------------------|
| $V_{o1}$  | Combinação          | $V_{o2}$   | Combinação          | $V_{o3}$   | Combinação                   |
| $+V_{CC}$ | $S_1, S_4$          | $+3V_{CC}$ | $S_5, S_8$          | $+9V_{CC}$ | $S_9, S_{12}$                |
| 0         | $S_1, S_3/S_2, S_4$ | 0          | $S_5, S_7/S_6, S_8$ | 0          | $S_9, S_{11}/S_{10}, S_{12}$ |
| $-V_{CC}$ | $S_2, S_3$          | $-3V_{CC}$ | $S_6, S_7$          | $-9V_{CC}$ | $S_{10}, S_{11}$             |

Tendo em conta as contribuições individuais de cada célula, podem ser atingidos vinte e sete níveis de tensão. A presente topologia, contendo apenas três células e utilizando uma configuração simétrica, resultaria num conversor CC-CA de sete níveis, ao passo que uma configuração assimétrica proporciona vinte e sete níveis de tensão. Por outro lado, caso se pretendesse obter uma resolução de saída de vinte e sete níveis com uma topologia simétrica, seriam necessárias treze células [53]. A Tabela 2.8 traduz cada um dos níveis possíveis de tensão da topologia assimétrica de vinte e sete níveis.

Tabela 2.8 – Níveis de tensão de saída de um conversor CC-CA do tipo ACMLI de vinte e sete níveis.

| $V_{out}$   | $V_{o1} + V_{o2} + V_{o3}$    | $V_{out}$   | $V_{o1} + V_{o2} + V_{o3}$    |
|-------------|-------------------------------|-------------|-------------------------------|
| $+13V_{CC}$ | $+V_{CC} + 3V_{CC} + 9V_{CC}$ | $-V_{CC}$   | $-V_{CC} + 0 + 0$             |
| $+12V_{CC}$ | $0 + 3V_{CC} + 9V_{CC}$       | $-2V_{CC}$  | $+V_{CC} - 3V_{CC} + 0$       |
| $+11V_{CC}$ | $-V_{CC} + 3V_{CC} + 9V_{CC}$ | $-3V_{CC}$  | $0 - 3V_{CC} + 0$             |
| $+10V_{CC}$ | $+V_{CC} + 0 + 9V_{CC}$       | $-4V_{CC}$  | $-V_{CC} - 3V_{CC} + 0$       |
| $+9V_{CC}$  | $0 + 0 + 9V_{CC}$             | $-5V_{CC}$  | $+V_{CC} + 3V_{CC} - 9V_{CC}$ |
| $+8V_{CC}$  | $-V_{CC} + 0 + 9V_{CC}$       | $-6V_{CC}$  | $0 + 3V_{CC} - 9V_{CC}$       |
| $+7V_{CC}$  | $+V_{CC} - 3V_{CC} + 9V_{CC}$ | $-7V_{CC}$  | $-V_{CC} + 3V_{CC} - 9V_{CC}$ |
| $+6V_{CC}$  | $0 - 3V_{CC} + 9V_{CC}$       | $-8V_{CC}$  | $+V_{CC} + 0 - 9V_{CC}$       |
| $+5V_{CC}$  | $-V_{CC} - 3V_{CC} + 9V_{CC}$ | $-9V_{CC}$  | $0 + 0 - 9V_{CC}$             |
| $+4V_{CC}$  | $+V_{CC} + 3V_{CC} + 0$       | $-10V_{CC}$ | $-V_{CC} + 0 - 9V_{CC}$       |
| $+3V_{CC}$  | $0 + 3V_{CC} + 0$             | $-11V_{CC}$ | $+V_{CC} - 3V_{CC} - 9V_{CC}$ |
| $+2V_{CC}$  | $-V_{CC} + 3V_{CC} + 0$       | $-12V_{CC}$ | $0 - 3V_{CC} - 9V_{CC}$       |
| $+V_{CC}$   | $+V_{CC} + 0 + 0$             | $-13V_{CC}$ | $-V_{CC} - 3V_{CC} - 9V_{CC}$ |
| 0           | $0 + 0 + 0$                   |             |                               |



## 2.5. Técnica de Modulação de Largura de Pulso Sinusoidal

A técnica *Sinusoidal Pulse Width Modulation* (SPWM) é um tipo de técnica de modulação de largura de pulso (*Pulse Width Modulation* – PWM) e é largamente utilizada em conversores CC-CA, tratando-se de uma técnica simples e que proporciona uma boa performance ao conversor [51]. O propósito desta técnica consiste na geração de uma onda sinusoidal à saída do conversor. Para tal, esta técnica consiste na comparação entre dois sinais, nomeadamente uma onda portadora e uma onda de referência. A portadora consiste numa onda triangular de elevada frequência, sendo que esta frequência determina a frequência de comutação dos semicondutores de potência. Por outro lado, a onda de referência consiste na onda que se pretende sintetizar, pelo que na técnica SPWM esta onda corresponde a uma senoide com a frequência pretendida. Deste modo, os sucessivos resultados de comparação traduzem-se na forma de onda de saída do conversor. Esta onda é sintetizada através da variação da largura dos pulsos resultantes das comutações rápidas dos semicondutores, controlando-se assim o valor médio do sinal pretendido em cada instante. De modo a mitigar as componentes de alta frequência inerentes a este tipo de modulação são utilizados filtros passivos, mantendo inalterada a componente desejada de baixa frequência. A Figura 2.24 mostra um exemplo de funcionamento da modulação SPWM, onde estão representadas a portadora ( $v_{port}$ ), a referência ( $v_{ref}$ ) e a saída do comparador ( $v_{comp}$ ).

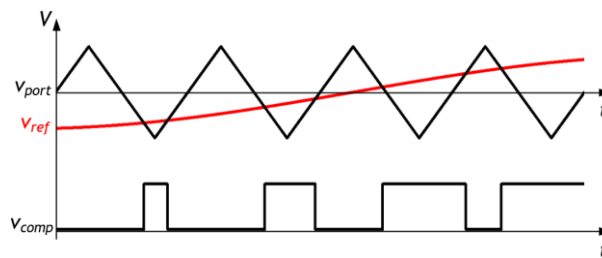


Figura 2.24 – Sintetização da tensão de saída da técnica de modulação SPWM.

Analisando a figura, verifica-se que o sinal de saída apenas apresenta dois valores possíveis, tratando-se do resultado da comparação entre a portadora e a referência. Estes valores correspondem aos estados de operação dos semicondutores de potência, sendo que o valor alto corresponde ao estado ligado (interruptor fechado – saturação) e o valor baixo ao estado desligado (interruptor aberto – corte). Verifica-se que o sinal de saída se encontra no nível alto quando a referência é maior que a portadora triangular, passando para o nível baixo na situação inversa. Este facto constitui o princípio básico da modulação de largura de pulso, onde um sinal é sintetizado com base na variação do *duty-cycle* mantendo a frequência constante. A modulação SPWM é um caso particular

deste tipo de modulação, no entanto existem variantes da modulação SPWM, pelo que serão retratadas de seguida.

### 2.5.1. SPWM Bipolar

Nesta variante de modulação SPWM existe apenas uma portadora e um sinal de referência, pelo que apenas existe uma comparação, havendo dois valores possíveis para o resultado da mesma, ou seja, dois níveis de tensão. Este resultado e o respetivo negado correspondem aos sinais de comando a aplicar aos semicondutores de potência, pelo que o sinal de saída do comparador apresenta uma forma de onda igual à da tensão de saída sintetizada pelo conversor. A Figura 2.25 ilustra a portadora ( $v_{port}$ ), a referência ( $v_{ref}$ ) e o sinal de saída ( $v_{out}$ ) resultante da modulação SPWM bipolar. Verifica-se que quanto maior a largura de pulso da onda de saída maior é o seu valor médio em cada instante, sendo que um *duty-cycle* de 50% corresponde ao valor zero, pois os níveis de tensão são  $+V_{CC}$  e  $-V_{CC}$ . Este tipo de modulação, quando aplicado a conversores CC-CA em meia ponte ou em ponte completa, apresenta uma onda de saída de relativamente baixa qualidade.

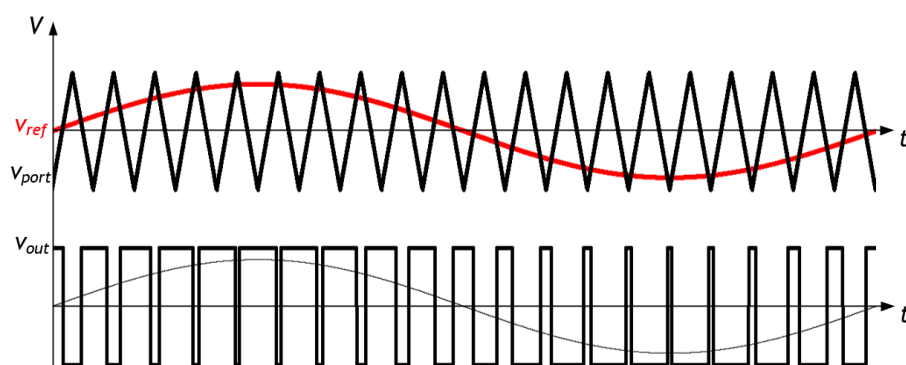


Figura 2.25 – Sinal sintetizado pela modulação SPWM bipolar.

### 2.5.2. SPWM Unipolar

Esta técnica de modulação possui também apenas uma portadora triangular mas conta com dois sinais de referência, tratando-se do mesmo sinal sinusoidal utilizado na modulação SPWM bipolar mas com a adição do seu simétrico (uma senoide de igual frequência e amplitude desfasada de  $180^\circ$ ). Deste modo, são efetuadas duas comparações, o que, com a adição de cada respetivo negado, resulta em quatro sinais de comando. De referir que este tipo de modulação não pode ser utilizado em conversores CC-CA em meia ponte, uma vez que o número de semicondutores de potência é insuficiente para o número de sinais de comando em questão. Para além disso, a aplicação desta variante de modulação SPWM permite aos conversores CC-CA em ponte completa a obtenção de um terceiro nível de tensão (zero).

A Figura 2.26 ilustra as formas de onda em questão para a modulação SPWM unipolar, nomeadamente a portadora ( $v_{port}$ ), as duas referências ( $v_{ref1}$  e  $v_{ref2}$ ), os sinais de saída individuais de cada comparador ( $v_{comp1}$  e  $v_{comp2}$ ) e o sinal de saída ( $v_{out}$ ). Verifica-se que a modulação é efetuada em cada instante entre um dos valores de topo e o valor zero, o que proporciona três valores de tensão à saída do conversor. Para além disso, a frequência do sinal de saída adquire um valor duas vezes maior que a frequência de comutação, permitindo a utilização de filtros passivos mais compactos em relação à técnica bipolar. Como tal, o desempenho da técnica SPWM unipolar é superior ao desta.

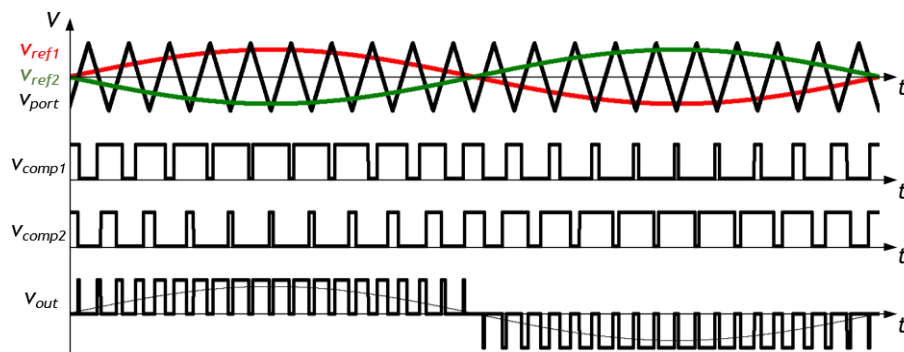


Figura 2.26 – Sinal sintetizado pela modulação SPWM unipolar.

### 2.5.3. SPWM para Conversores CC-CA Multinível

A técnica SPWM pode também ser aplicada a conversores CC-CA multinível tendo, no entanto, outras variantes para além das referidas. Uma vez que este tipo de conversores é capaz de gerar mais de três níveis de tensão à sua saída, será necessário um número mais elevado de portadoras. Existem várias configurações de distribuição de portadoras, sendo que as principais consistem nas distribuições segundo a vertical ou segundo a horizontal [54].

#### Distribuição Vertical de Portadoras

Neste tipo de distribuição, para um conversor CC-CA de  $n$  níveis, o número de portadoras necessárias é  $n-1$ , sendo que estas possuem a mesma frequência e amplitude entre si mas cada uma tendo um diferente valor médio de modo a permitir uma distribuição vertical. Existem variantes deste tipo de distribuição que residem na relação entre os desfasamentos de cada portadora, sendo que podem encontrar-se todas em fase (*Phase Disposition*), portadoras do semiciclo positivo em fase e desfasadas de  $180^\circ$  das do semiciclo negativo (*Phase Opposition Disposition*) e portadoras desfasadas  $180^\circ$  consecutivamente (*Alternative Phase Opposition Disposition*). A Figura 2.27 representa

os três tipos referidos de distribuição vertical para quatro portadoras da técnica de modulação SPWM para um conversor CC-CA de cinco níveis.

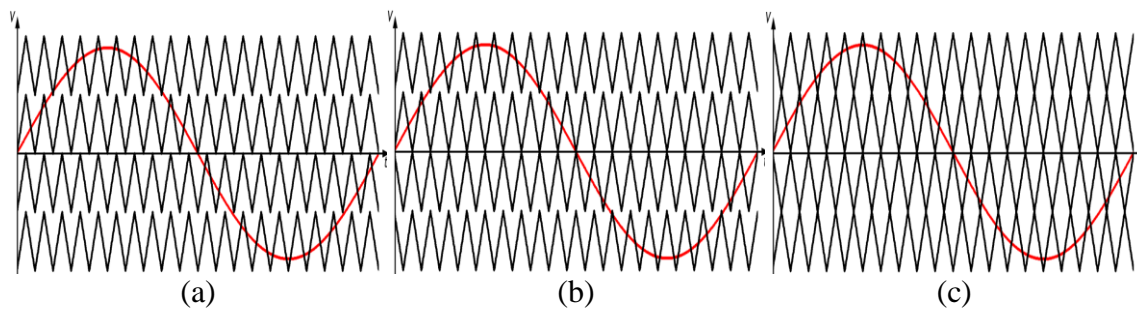


Figura 2.27 – Distribuição vertical de portadoras da técnica SPWM: (a) *Phase Disposition*; (b) *Phase Opposition Disposition*; (c) *Alternative Phase Opposition Disposition*.

A Figura 2.28 ilustra um exemplo de modulação SPWM com distribuição vertical de portadoras do tipo *Phase Disposition* para um conversor CC-CA de cinco níveis, sendo visíveis as portadoras ( $v_{port1}$ ,  $v_{port2}$ ,  $v_{port3}$ ,  $v_{port4}$ ), a referência ( $v_{ref}$ ) e o sinal de saída ( $v_{out}$ ).

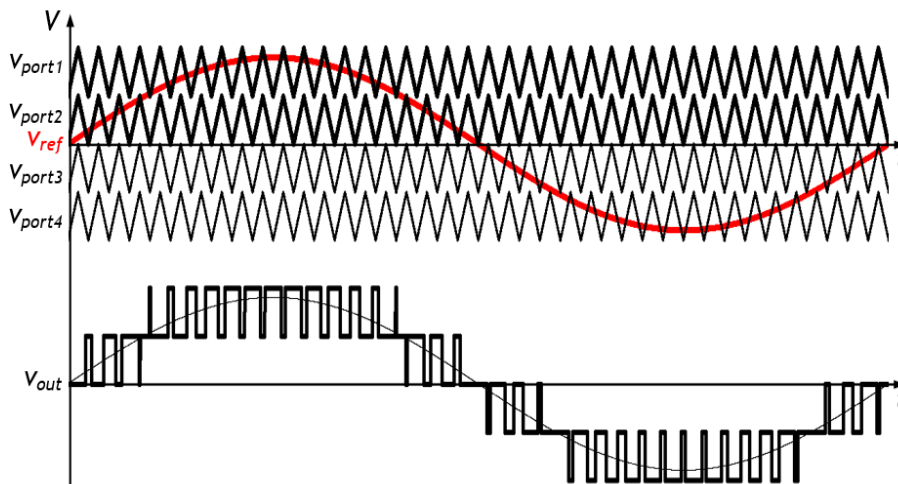


Figura 2.28 – Sinal sintetizado pela modulação SPWM com distribuição vertical *Phase Disposition* para um conversor CC-CA de cinco níveis.

### Distribuição Horizontal de Portadoras

Neste tipo de distribuição, também denominado *Phase Shifted*, o número de portadoras é também de  $n-1$ , sendo  $n$  o número de níveis do conversor. As portadoras possuem também igual frequência e amplitude mas desfasamentos diferentes entre si, sendo que o desfasamento mais indicado é de  $360/(n-1)$  graus [55]. A técnica SPWM com distribuição do tipo *Phase Shifted* é bastante utilizada em conversores CC-CA do tipo CMLI [56]. A Figura 2.29 ilustra, para um conversor CC-CA de cinco níveis, as quatro portadoras ( $v_{port1}$ ,  $v_{port2}$ ,  $v_{port3}$ ,  $v_{port4}$ ), a referência ( $v_{ref}$ ) e o sinal de saída ( $v_{out}$ ), sendo que o desfasamento entre as portadoras é de  $90^\circ$ .

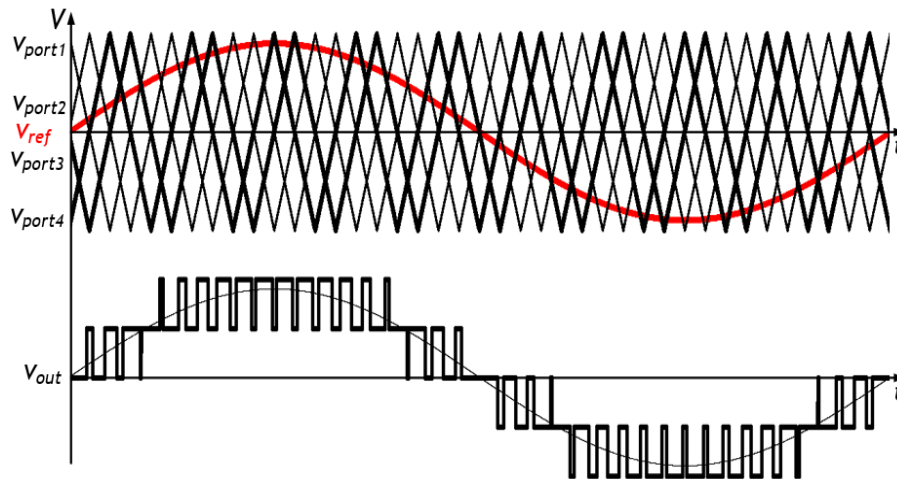


Figura 2.29 – Sinal sintetizado pela modulação SPWM com distribuição *Phase Shifted* para um conversor CC-CA de cinco níveis.

## 2.6. Técnicas de Controlo de Corrente

Qualquer conversor CC-CA do tipo VSI necessita de uma técnica de controlo de corrente de modo a produzir, em cada instante, a tensão necessária para se obter a corrente pretendida à saída do conversor. Existe um vasto número de técnicas de controlo de corrente, tratando-se de um grande alvo de estudo devido à influência direta que estas têm na performance do conversor.

A técnica de controlo de corrente tem a função de manter a corrente de saída do conversor o mais aproximado possível da corrente de referência calculada. Um maior grau de aproximação implica uma maior qualidade da forma de onda da corrente de saída, o que se traduz numa menor presença de conteúdo harmónico [57] [58].

### 2.6.1. Comparador com Histerese

Nesta técnica de controlo, a corrente de saída do conversor é constantemente comparada com a corrente de referência calculada, sendo definida uma margem de histerese. O resultado da comparação e o seu negado consistem nos sinais de comando a aplicar aos semicondutores de potência do conversor. Desta feita, a corrente de saída segue a corrente de referência mantendo-se dentro da margem de histerese. A Figura 2.30 representa um exemplo de implementação de um comparador com histerese num conversor CC-CA, onde estão presentes o sinal de referência ( $i_{ref}$ ), o sinal sintetizado pelo conversor ( $i_{out}$ ) e o sinal de saída do comparador ( $v_{comp}$ ). Esta técnica de controlo de corrente é a mais simples de implementar e possui uma resposta rápida. No entanto, apresenta desvantagens como o facto de não possuir uma frequência de comutação fixa, o que leva ao aparecimento de harmónicos em várias frequências, podendo estas ser

demasiado baixas. Outra desvantagem inerente a este tipo de controlo reside no facto de a frequência de comutação máxima não ser limitada, o que pode originar comutações demasiado rápidas para os semicondutores utilizados.

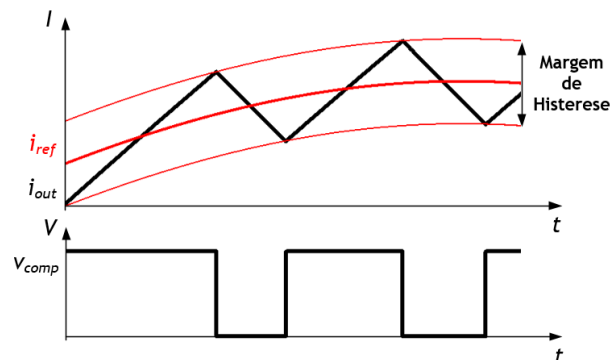


Figura 2.30 – Sinais de referência, de saída e do comparador resultantes do controlo de corrente por comparador com histerese.

A performance deste controlador está também relacionada com a margem de histerese definida, pelo que uma banda mais estreita resultará numa melhor qualidade da forma de onda de saída, necessitando, no entanto, de frequências de comutação mais elevadas, o que leva a um aumento das perdas por comutação [58]. A Figura 2.31 ilustra a corrente de saída sintetizada por um conversor CC-CA com controlo de corrente por comparador com histerese com diferentes margens. É utilizada uma margem de histerese diferente em cada período da corrente de saída, verificando-se que quanto menor a margem de histerese melhor a qualidade da forma de onda obtida.

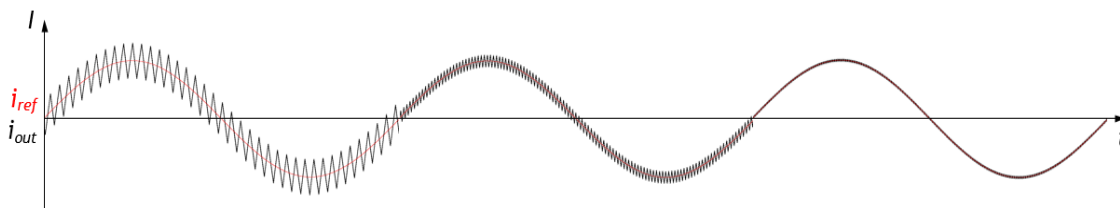


Figura 2.31 – Corrente de saída de um conversor CC-CA com controlo de corrente por comparador com histerese.

### 2.6.2. *Periodic Sampling*

A técnica de controlo de corrente *Periodic Sampling* é bastante semelhante à técnica de comparação com histerese, efetuando a comparação entre a corrente de referência e a corrente de saída do conversor, não existindo uma margem de histerese mas tendo a adição de se definir o limite máximo da frequência de comutação a aplicar aos semicondutores. Esta técnica é também simples de se implementar em DSC, sendo efetuada a comparação referida a uma frequência constante, limitando a máxima

frequência de comutação a metade da frequência de amostragem. Tal também é possível recorrendo-se a um comparador seguido de um *flip-flop* D, cuja entrada consiste no resultado da comparação, sendo colocada uma onda quadrada na entrada de *clock* de modo a definir a frequência de amostragem. No entanto, tal como na técnica de controlo de corrente previamente apresentada, não é possível controlar a frequência de comutação.

A Figura 2.32 ilustra dois exemplos de implementação desta técnica para diferentes frequências de amostragem. A utilização de diferentes frequências de amostragem tem como propósito a comparação da performance do conversor, verificando-se que a forma de onda da corrente sintetizada apresenta uma melhor qualidade para uma frequência de amostragem superior. No entanto, uma vez que a frequência de comutação é variável, várias componentes de frequência podem surgir independentemente da frequência de amostragem utilizada [57].

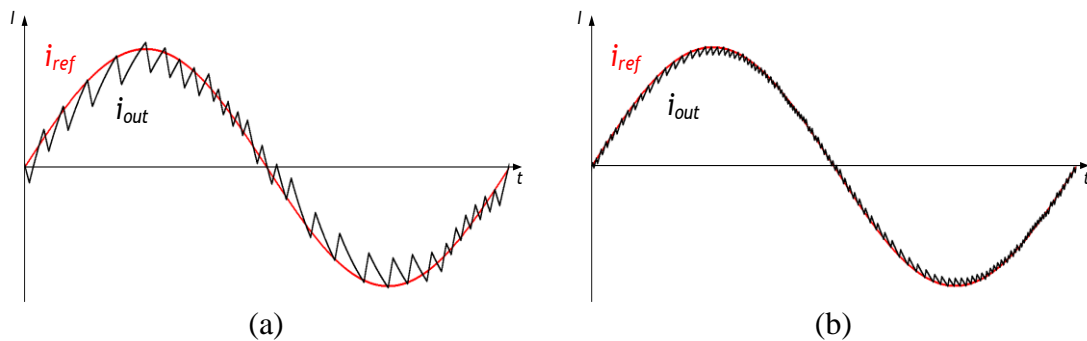


Figura 2.32 – Corrente de saída de um conversor CC-CA com controlo de corrente *Periodic Sampling* com frequência de amostragem de: (a) 5 kHz; (b) 20 kHz.

### 2.6.3. Controlo Proporcional Integral com Modulação SPWM

Neste tipo de controlo, a corrente de saída do conversor é também comparada com a referência, sendo aplicado ao erro obtido um controlador Proporcional Integral (PI). A saída resultante deste controlador consiste no sinal de referência da modulação SPWM, pelo que é efetuada uma comparação entre o sinal obtido e a portadora triangular, resultando no sinal de comando a ser aplicado aos semicondutores de potência do conversor [59].

Ao contrário dos restantes tipos de controlo de corrente mencionados, o controlo PI com modulação SPWM é considerado linear, uma vez que a compensação do erro e a modulação da tensão se encontram separadas. Desta forma, é possível obter-se uma frequência de comutação fixa, resultando num espetro harmónico bem definido e facilitando o dimensionamento dos filtros passivos. A Figura 2.33 representa um exemplo

de implementação deste controlo com modulação SPWM unipolar, tendo a portadora uma frequência de 20 kHz.

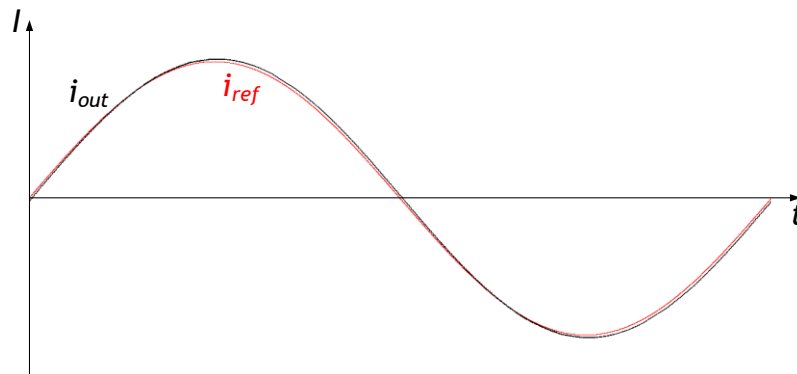


Figura 2.33 – Corrente de saída de um conversor CC-CA com controlo de corrente PI com modulação SPWM unipolar.

Verifica-se que a corrente sintetizada apresenta uma forma de onda praticamente sinusoidal, comprovando o bom desempenho desta técnica de controlo de corrente, tendo um  $THD_{\%f}$  de 0,29%. Contudo, esta técnica apresenta desvantagens, sendo que a principal consiste num erro inerente a este tipo de controlador em seguir o sinal de referência, tanto em amplitude como em fase. De facto, na Figura 2.33 verifica-se que existe um ligeiro atraso entre a referência e a corrente de saída. Assim sendo, a performance do controlador é afetada quando o sinal de referência apresenta variações rápidas [60]. Para além disso, torna-se necessário o reajuste dos ganhos do controlador quando se pretende sintetizar correntes diferentes e/ou quando a carga se altera.

#### 2.6.4. Controlo Preditivo com Modulação SPWM

Este tipo de controlo de corrente baseia-se no modelo elétrico do sistema, calculando a tensão necessária a aplicar ao conversor de modo a obter a corrente desejada à saída do mesmo. Como tal, para além da referência são também utilizadas a tensão no PCC e a corrente de saída do conversor, esta última servindo de variável de realimentação.

Um sistema composto por um conversor CC-CA fonte de tensão conectado à rede elétrica é modelado por uma bobina, tratando-se da bobina de acoplamento. Assim sendo, a tensão de saída do conversor ( $v_f$ ) terá de ser igual à queda de tensão na bobina ( $v_L$ ) somada à tensão no PCC ( $v_s$ ), como representado na equação (2.1).

$$v_f = v_L + v_s \quad (2.1)$$

Desprezando a resistência série equivalente (*Equivalent Series Resistance* – ESR) da bobina, obtém-se a equação (2.2), onde  $i_f$  corresponde à corrente de saída do conversor.

$$v_f = L \frac{di_f}{dt} + v_s \quad (2.2)$$



Como referido anteriormente, a corrente  $i_f$  é realimentada, pelo que o erro da corrente ( $i_{erro}$ ) é dado pela diferença entre a referência ( $i_{ref}$ ) e a corrente  $i_f$ .

$$i_{erro} = i_{ref} - i_f \quad (2.3)$$

Substituindo a corrente  $i_f$  da equação (2.2) em (2.3), obtém-se a equação (2.4).

$$L \frac{di_{erro}}{dt} = L \frac{di_{ref}}{dt} + v_s - v_f \quad (2.4)$$

Uma vez que o processamento é efetuado em DSC, é necessário efetuar a passagem para domínio discreto. Sendo a frequência de amostragem bastante superior à frequência do sinal a ser sintetizado, pode considerar-se que a derivada do erro varia de forma praticamente linear. Assumindo também que a corrente de saída do conversor possui um *ripple* bastante reduzido, considera-se que o aumento do erro da corrente é igual ao erro da corrente em cada instante. Assim, a equação (2.4) pode ser reescrita na equação (2.5), onde  $T_s$  representa o período de amostragem e  $\Delta i_{ref}$  a variação da corrente de referência.

$$L \frac{i_{erro}}{T_s} = L \frac{\Delta i_{ref}}{T_s} + v_s - v_f \quad (2.5)$$

De modo a anular o erro da corrente, a tensão aplicada à bobina terá de ser o simétrico do valor calculado. Assim sendo, a equação (2.6) exprime a tensão a ser efetivamente produzida pelo conversor.

$$v_f = v_s + L \frac{\Delta i_{ref}}{T_s} + L \frac{i_{erro}}{T_s} \quad (2.6)$$

Passando a equação (2.6) para tempo discreto, obtém-se a equação abaixo.

$$v_{ref}[k] = v_s[k] + \frac{L}{T_s} (i_{ref}[k] - i_{ref}[k-1] + i_{erro}[k]) \quad (2.7)$$

Substituindo o termo  $i_{erro}$ , obtém-se a equação (2.8), consistindo na expressão final para a implementação do controlo de corrente preditivo.

$$v_{ref}[k] = v_s[k] + \frac{L}{T_s} (2 i_{ref}[k] - i_{ref}[k-1] - i_f[k]) \quad (2.8)$$

A tensão produzida pelo conversor constitui a tensão de referência da modulação SPWM ( $v_{ref}$ ). A Figura 2.34 representa um sinal sintetizado por controlo preditivo com modulação SPWM unipolar. A corrente de referência e a frequência de comutação utilizadas são as mesmas que foram utilizadas na Figura 2.33 para a técnica de controlo PI por questões comparativas.

À semelhança do controlo PI, o controlo preditivo constitui um tipo de controlo linear, pois a modulação da tensão encontra-se distintamente separada da compensação do erro. Como tal, este tipo de controlo proporciona ao conversor uma frequência de

comutação fixa. Não obstante, comparado ao controlo PI, o controlo preditivo apresenta uma resposta mais rápida a variações na referência, pelo que confere um melhor desempenho em termos de  $THD_{\%f}$  (0,23% para o exemplo em questão). Para além disso, o controlador não tem a necessidade de ajustar ganhos. Contudo, trata-se de um tipo de controlo sensível a erros nos parâmetros determinados do sistema ou a possíveis alterações nos mesmos [61]–[63].

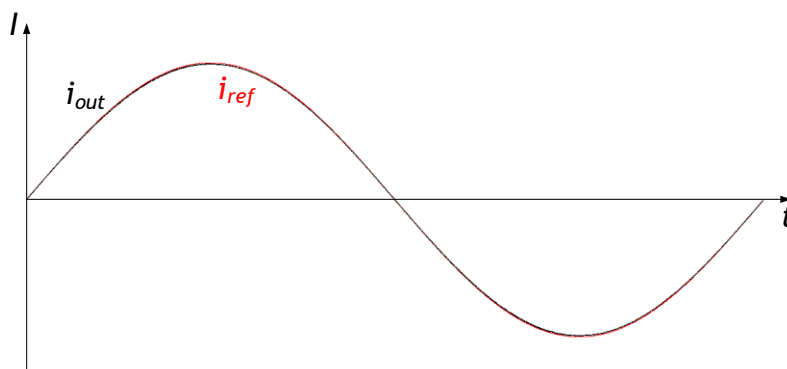


Figura 2.34 – Corrente de saída de um conversor CC-CA com controlo de corrente preditivo com modulação SPWM unipolar.

## 2.7. Teorias de Controlo para Filtros Ativos Paralelos Monofásicos

Como referido anteriormente (secção 2.2), um FAP é um equipamento que se comporta como fonte de corrente. O seu princípio de funcionamento consiste em fornecer às cargas os harmónicos e a potência reativa requeridos pelas mesmas, partindo do princípio que a rede eléctrica apenas deve fornecer potência ativa.

De modo a injetar na rede a corrente de compensação necessária, o sistema de controlo de um FAP monofásico necessita de variáveis como a tensão da rede e a corrente consumida pelas cargas. Com os valores instantâneos de cada uma destas grandezas é possível calcular a componente fundamental da corrente consumida pelas cargas, pelo que a corrente de compensação corresponderá à componente não fundamental e desfasada da tensão.

Os cálculos referidos são efetuados recorrendo a uma teoria de controlo. Quando aplicada a um FAP monofásico, esta tem a finalidade de calcular a corrente de compensação a injetar na rede, ou seja, a corrente consumida pelas cargas que contém as componentes harmónicas e a componente fundamental desfasada da tensão da rede, de forma que o sistema eléctrico forneça apenas a componente fundamental da corrente, estando esta em fase com a tensão no ponto de entrega.

Várias teorias de controlo têm sido propostas na literatura, tanto no domínio do tempo como no domínio da frequência. A escolha da teoria de controlo a implementar

constitui um fator decisivo na medida em que a performance de um FAP se encontra fortemente dependente desta [62], [64].

### 2.7.1. Teoria Fryze – Buchholz – Depenbrock

A teoria de controlo Fryze – Buchholz – Depenbrock (FBD) foi proposta por Depenbrock e baseada em trabalhos prévios de Fryze e Buchholz. Esta constitui uma teoria no domínio do tempo e parte do princípio que uma carga ligada a um sistema elétrico pode ser representada por uma condutância em paralelo com uma fonte de corrente. A condutância tem como finalidade representar a componente ativa da corrente consumida pela carga ( $i_a$ ), ou seja, representa apenas a potência ativa, ao passo que a fonte de corrente representa a potência reativa e as componentes harmónicas que a carga consome ( $i_x$ ). A relação destas componentes de corrente com a corrente total consumida pela carga ( $i_L$ ) é dada pela equação (2.9).

$$i_L = i_a + i_x \quad (2.9)$$

Partindo do princípio que o funcionamento de um FAP consiste em fornecer à carga os harmónicos e a potência reativa, a corrente de compensação será igual a  $i_x$ . No entanto, para se obter o valor desta corrente é necessário discriminar a componente ativa da corrente total, pelo que os cálculos efetuados nesta teoria assentam essencialmente na condutância.

Uma vez que a condutância está associada à potência ativa, esta é denominada condutância ativa equivalente ( $G_a$ ) e relaciona-se com a corrente ativa consumida e com a tensão aos terminais da mesma, ou seja, a tensão da rede ( $v_s$ ) em cada instante através da equação (2.10).

$$i_a(t) = G_a v_s(t) \quad (2.10)$$

Sabendo que a potência ativa,  $P$ , corresponde ao valor médio da potência instantânea, recorrendo à equação (2.11) pode calcular-se o valor da mesma.

$$P = \frac{1}{T} \int_T v_s(t) i_L(t) dt \quad (2.11)$$

Por outro lado, equação (2.12) traduz a relação da condutância ativa equivalente com a potência ativa e com o quadrado do valor eficaz da tensão da rede.

$$G_a = \frac{P}{V_s^2} \quad (2.12)$$

A equação (2.13) permite calcular o valor eficaz quadrático da tensão da rede.

$$V_s^2 = \frac{1}{T} \int_0^T v_s^2(t) dt \quad (2.13)$$

A partir da equação (2.12) é possível calcular a corrente de compensação do FAP. Rearranjando a equação (2.9) e substituindo o termo  $i_a$  de acordo com a equação (2.10), pode calcular-se a componente não ativa da corrente, isto é, a corrente de compensação através da equação (2.14) [65], [66].

$$i_x = i_L - \frac{Pv_s}{V_s^2} \quad (2.14)$$

### 2.7.2. Teoria $p-q$

Esta teoria no domínio do tempo é também conhecida por teoria da potência instantânea e foi proposta por Akagi *et al.* em 1983 [67]. Inicialmente, esta teoria era aplicável a sistemas trifásicos a três fios, sendo posteriormente adaptada a sistemas trifásicos a quatro fios por Watanabe *et al.* e Aredes *et al.* [68], [69]. Não obstante, a teoria  $p-q$  foi também estendida a sistemas monofásicos por Lui *et al.*, aplicando-a a um FAS combinado com um filtro passivo paralelo [70]. Posteriormente, Haque aplicou a versão monofásica da teoria  $p-q$  a cargas monofásicas e também a trifásicas, concretamente a cada uma das fases de um FAP trifásico [71].

A aplicação da teoria  $p-q$  passa por uma mudança no sistema de coordenadas, sendo necessária a migração das coordenadas  $a-b-c$  para o sistema de coordenadas  $\alpha-\beta-0$ . Esta migração é obtida através da transformada de Clarke, sendo aplicada às tensões e correntes do sistema relativas a cada uma das fases. Num sistema monofásico, porém, torna-se necessário emular as duas fases inexistentes. Considerando que apenas existe a fase  $a$ , podem ser obtidas as fases  $b$  e  $c$  atrasando o sinal de  $a$  de  $120^\circ$  e  $240^\circ$ , respetivamente. No entanto, uma abordagem com menos custos computacionais consiste em emular um sistema bifásico ao invés de um trifásico. Para tal, apenas é necessário criar uma segunda fase a partir da fase existente,  $a$ . Assim sendo, a fase  $a$  corresponde à componente  $\alpha$ , ao passo que a componente  $\beta$  é conseguida atrasando  $90^\circ$  o sinal de  $\alpha$ . Sendo o valor instantâneo da tensão da rede dado por  $v_s(\omega t)$  e o valor instantâneo da corrente consumida pela carga dado por  $i_L(\omega t + \Phi)$ , onde  $\omega$  representa a frequência angular da rede e  $\Phi$  o desfasamento entre a fundamental da corrente e da tensão, as grandezas nas coordenadas  $\alpha-\beta$  podem ser obtidas através da transformação representada na equação (2.15) e na equação (2.16), relativas à tensão e à corrente, respetivamente.

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} v_s(\omega t) \\ v_s\left(\omega t - \frac{\pi}{2}\right) \end{bmatrix} \quad (2.15)$$

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} i_L(\omega t + \Phi) \\ i_L\left(\omega t + \Phi - \frac{\pi}{2}\right) \end{bmatrix} \quad (2.16)$$

Uma vez obtidas as grandezas instantâneas de tensão e corrente no sistema de coordenadas  $\alpha$ - $\beta$ , é possível calcular as componentes instantâneas da potência, nomeadamente a potência real instantânea ( $p$ ) e a potência imaginária instantânea ( $q$ ). O cálculo mencionado encontra-se representado na equação (2.17).

$$\begin{bmatrix} p \\ q \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta \\ -v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (2.17)$$

Cada uma das potências referidas pode ser decomposta na sua componente média ( $\bar{p}$  e  $\bar{q}$ ) e na sua componente alternada ( $\tilde{p}$  e  $\tilde{q}$ ), como representado na equação (2.18) para a potência real instantânea e na equação (2.19) para a potência imaginária instantânea.

$$p = \bar{p} + \tilde{p} \quad (2.18)$$

$$q = \bar{q} + \tilde{q} \quad (2.19)$$

Uma vez que apenas a componente média da potência real instantânea ( $\bar{p}$ ) é relevante para o consumo de energia da carga, o algoritmo de controlo do FAP é responsável por anular a potência imaginária instantânea,  $q$ , e a componente alternada da potência real instantânea,  $\tilde{p}$ . Deste modo, as correntes de compensação nas coordenadas  $\alpha$ - $\beta$  são dadas pela equação (2.20).

$$\begin{bmatrix} i_{c\alpha}^* \\ i_{c\beta}^* \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta \\ -v_\beta & v_\alpha \end{bmatrix}^{-1} \begin{bmatrix} -\tilde{p} \\ -q \end{bmatrix} \quad (2.20)$$

Sendo a fase do sistema considerada como sendo a fase  $a$ , a corrente de compensação do FAP corresponde à corrente  $i_{c\alpha}^*$ , pelo que pode ser calculada através da equação (2.21).

$$i_{c\alpha}^* = \frac{1}{v_\alpha^2 + v_\beta^2} (-v_\alpha \tilde{p} - v_\beta \bar{q}) \quad (2.21)$$

A teoria  $p$ - $q$  apresenta a desvantagem da sua performance depender da distorção da tensão da rede. No entanto, tal adversidade poderá ser colmatada se as tensões  $v_\alpha$  e  $v_\beta$  não corresponderem diretamente à tensão da rede e à sua respetiva quadratura mas sim apenas à componente fundamental das mesmas [72].

### 2.7.3. Teoria de Controlo por Referencial Síncrono ( $d$ - $q$ )

Este método de obtenção da corrente de compensação, à semelhança da teoria  $p$ - $q$ , é baseado numa mudança de coordenadas. O sistema de coordenadas  $\alpha$ - $\beta$  utilizado na teoria de controlo exposta na secção 2.7.2 está associado a um referencial estacionário. Em contrapartida, um outro sistema de coordenadas, designado por  $d$ - $q$ , está associado a

um referencial síncrono (*Synchronous Reference Frame*), isto é, um referencial giratório com velocidade de rotação fixa e igual à frequência angular da rede.

A obtenção das coordenadas  $d$ - $q$  pode ser efetuada através das coordenadas  $\alpha$ - $\beta$  utilizadas na teoria  $p$ - $q$ . Após a aplicação da transformada de Clarke, é necessária uma segunda operação matricial, designada por transformada de Park, que transpõe as coordenadas do referencial estacionário para o referencial síncrono. Deste modo, é aplicada a equação (2.22) às correntes  $i_\alpha$  e  $i_\beta$  obtidas na equação (2.16).

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \sin \omega t & -\cos \omega t \\ \cos \omega t & \sin \omega t \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (2.22)$$

O argumento das funções trigonométricas,  $\omega t$ , corresponde ao ângulo da tensão da rede e é detetado recorrendo vulgarmente a uma *Phase Locked Loop* (PLL). Não obstante, as correntes  $i_d$  e  $i_q$  podem ser decompostas nas suas componentes média e alternada, como ilustrado na equação (2.23) e equação (2.24).

$$i_d = \bar{i}_d + \tilde{i}_d \quad (2.23)$$

$$i_q = \bar{i}_q + \tilde{i}_q \quad (2.24)$$

As componentes médias  $\bar{i}_d$  e  $\bar{i}_q$  representam as componentes fundamentais ativa e reativa, respetivamente, da corrente medida, ao passo que as componentes alternadas correspondem às parcelas harmónicas ativa e reativa,  $\tilde{i}_d$  e  $\tilde{i}_q$ . Uma vez que se pretende que a rede forneça à carga apenas a parcela de corrente ativa fundamental, ou seja, a componente  $\bar{i}_d$ , torna-se necessário que o FAP forneça as componentes  $\tilde{i}_d$  e  $i_q$ . Assim sendo, pode obter-se a referência de corrente da rede nas coordenadas  $\alpha$ - $\beta$  aplicando a transformada inversa de Park, como representado na equação (2.25).

$$\begin{bmatrix} i_{s\alpha}^* \\ i_{s\beta}^* \end{bmatrix} = \begin{bmatrix} \sin \omega t & -\cos \omega t \\ \cos \omega t & \sin \omega t \end{bmatrix}^{-1} \begin{bmatrix} \bar{i}_d \\ 0 \end{bmatrix} \quad (2.25)$$

Sendo que o termo de corrente em  $\alpha$  corresponde diretamente à corrente do sistema monofásico, a corrente de referência da rede é dada por  $i_{s\alpha}^*$ , como representado na equação (2.25) e simplificado na equação (2.26).

$$i_{s\alpha}^* = \bar{i}_d \sin \omega t \quad (2.26)$$

Por fim, a corrente de compensação do FAP,  $i_{c\alpha}^*$ , é dada pela diferença entre a corrente consumida pela carga ( $i_L$ ) e a corrente de referência da rede, como representado na equação (2.27).

$$i_{c\alpha}^* = i_L - \bar{i}_d \sin \omega t \quad (2.27)$$

Verifica-se que os cálculos necessários à obtenção da corrente de compensação não dependem do valor da tensão da rede. Tal reflete-se numa vantagem, pelo que a teoria de controlo no referencial síncrono proporciona resultados satisfatórios, isto é, a obtenção de corrente sinusoidal na fonte em condições de distorção na tensão de alimentação [73].

#### **2.7.4. Teoria de Controlo por Referencial Síncrono ( $d-q$ ) com Controlo Harmónico Seletivo**

A teoria de controlo para FAPs no referencial síncrono exposta na secção 2.7.3 pode ser utilizada para eliminar harmónicos de corrente de determinadas ordens previamente estabelecidas. Para tal, são utilizados vários referenciais síncronos, sendo que os termos trigonométricos utilizados na transformada de Park necessitam de girar à frequência do harmónico desejado, isto é, o seu argumento deverá ser  $k\omega t$ , onde  $k$  representa a ordem do harmónico,  $\omega$  a frequência angular da rede e  $t$  o instante de tempo em questão. Deste modo, consegue representar-se os harmónicos pretendidos como componentes médias no referencial síncrono. Após isso, são comumente utilizados filtros passa-baixo para extrair as componentes médias referidas. Uma outra opção consiste na utilização de apenas um referencial síncrono à frequência fundamental recorrendo a filtros passa-banda sintonizados nas frequências harmónicas pretendidas [74], [75].

Apesar de permitir a compensação seletiva de harmónicos, esta teoria de controlo não permite a deteção dos mesmos. Assim sendo, a teoria de controlo no referencial  $d-q$  com controlo harmónico seletivo apresenta bons resultados quando implementada na compensação de cargas com um espectro harmónico bem definido, tendo ainda a vantagem de poder utilizar uma frequência de comutação mais baixa. No entanto, uma vez que a deteção harmónica não é efetuada, existe a possibilidade de ocorrerem ressonâncias no sistema sem que o controlo do FAP tenha conhecimento, havendo o risco de a frequência de ressonância se encontrar próxima de frequências harmónicas para as quais o controlo do FAP se encontra programado para compensar.

#### **2.7.5. Teoria de Controlo por Transformada de Fourier**

O cálculo da corrente de compensação recorrendo à análise de Fourier constitui uma teoria de controlo de FAPs no domínio da frequência. Este método pode ser empregue de formas distintas, podendo ser utilizado apenas para detetar a frequência fundamental da corrente e consequentemente anulando-se as restantes frequências. No entanto, pode também fazer-se uma análise mais detalhada do espectro harmónico, sendo possível determinar quais as frequências harmónicas a compensar. Tal é vantajoso em relação às

teorias de controlo apresentadas previamente, uma vez que permite a obtenção de melhores resultados de compensação em condições de ressonância no sistema elétrico.

A transformada discreta de Fourier (*Discrete Fourier Transform – DFT*) permite decompor um sinal distorcido nas suas componentes de frequência. O cálculo da DFT é composto por um vasto número de operações, pelo que uma alternativa a este algoritmo consiste na transformada rápida de Fourier (*Fast Fourier Transform – FFT*).

Assumindo que a corrente consumida por uma carga não-linear apresenta várias componentes de frequência cuja amplitude e fase são desconhecidas, pode representar-se a mesma através da equação (2.28), onde  $n$  representa a ordem do harmónico,  $A_n$  a sua amplitude e  $\theta_n$  a respetiva fase.

$$i(t) = \sum_{n=0}^H A_n \sin(n\omega t + \theta_n) \quad (2.28)$$

Depois de discretizado, o sinal  $i(t)$  pode ser transposto do domínio do tempo para o domínio da frequência pela DFT. A equação (2.29) ilustra esta transformação, onde  $I[k]$  representa o sinal no domínio da frequência, sendo  $k$  a variável de frequência discreta,  $i[n]$  o sinal no domínio do tempo,  $n$  sendo a variável de tempo discreto e  $N$  o número de amostras utilizado. De salientar que, no caso da FFT,  $N$  necessita de ser uma potência de base 2.

$$I[k] = \sum_{n=0}^{N-1} i[n] e^{-j2\pi k \frac{n}{N}} \quad (2.29)$$

O sinal  $I[k]$  obtido na equação (2.29) pode ser decomposto nas suas partes real e imaginária, como representado nas equações (2.30) e (2.31), respetivamente.

$$Re[k] = \sum_{n=0}^{N-1} i[n] \cos\left(2\pi k \frac{n}{N}\right) \quad (2.30)$$

$$Im[k] = \sum_{n=0}^{N-1} i[n] \sin\left(2\pi k \frac{n}{N}\right) \quad (2.31)$$

Como referido acima,  $k$  representa um índice de frequência, pelo que um sinal no domínio do tempo composto por  $N$  pontos e sendo-lhe aplicada a DFT dá origem a um sinal no domínio da frequência composto por  $N/2+1$  frequências. Deste modo, enquanto  $n$  varia entre 0 e  $N-1$ ,  $k$  varia entre 0 e  $N/2$ . Sendo  $F_s$  a frequência de amostragem utilizada e sendo cada frequência de índice  $k$  dada por  $kF_s/N$ , verifica-se que a frequência mais elevada possível de ser detetada é de  $F_s/2$ .



Tendo conhecimento das partes real e imaginária obtidas no domínio da frequência, é possível calcular a amplitude  $A$  de uma dada frequência de índice  $k$  através da equação (2.32).

$$A[k] = \sqrt{\text{Re}[k]^2 + \text{Im}[k]^2} \quad (2.32)$$

Do mesmo modo, por intermédio da equação (2.33) é possível calcular a fase ( $\theta$ ) de uma determinada frequência de índice  $k$ .

$$\theta[k] = \tan^{-1} \frac{\text{Im}[k]}{\text{Re}[k]} \quad (2.33)$$

Sabendo a amplitude e a fase de um dado conjunto de frequências harmónicas, é possível gerar uma corrente de compensação contendo as componentes desejáveis, obtendo-se assim um controlo harmónico seletivo. No entanto, para se gerar a corrente de compensação é necessário operar no domínio do tempo, pelo que se recorre ao processo inverso ao apresentado previamente. Este processo é denominado transformada inversa de Fourier (*Inverse Discrete Fourier Transform – IDFT*). A equação (2.34) representa a IDFT de um sinal no domínio da frequência,  $I[k]$ , decomposto nas suas partes real e imaginária, para o domínio do tempo,  $i[n]$ .

$$i[n] = \sum_{k=0}^{N/2} \text{Re}\bar{I}[k] \cos\left(2\pi k \frac{n}{N}\right) + \sum_{k=0}^{N/2} \text{Im}\bar{I}[k] \sin\left(2\pi k \frac{n}{N}\right) \quad (2.34)$$

Os termos  $\text{Re}\bar{I}[k]$  e  $\text{Im}\bar{I}[k]$  representam as amplitudes das partes reais e imaginárias, respetivamente, para se transpor o sinal  $I[k]$  para o domínio do tempo. Estes termos diferem daqueles apresentados previamente porque a amplitude de cada frequência necessária para gerar o sinal no domínio do tempo é diferente daquela obtida na DFT. Deste modo, a amplitude de uma frequência de índice  $k$  é dada pelas equações (2.35) e (2.36).

$$\text{Re}\bar{I}[k] = \frac{\text{Re}[k]}{N/2} \quad (2.35)$$

$$\text{Im}\bar{I}[k] = -\frac{\text{Im}[k]}{N/2} \quad (2.36)$$

A equação (2.36) aplica-se a todos os valores de  $k$  utilizados, ou seja, de 0 a  $N/2$ . No entanto, em relação à parte real, a equação (2.35) não é aplicável a todos os valores de  $k$ , diferindo nos extremos, isto é, para 0 e  $N/2$ . Para estes casos, a amplitude da parte real é dada pelas equações (2.37) e (2.38).

$$\text{Re}\bar{I}[0] = \frac{\text{Re}[0]}{N} \quad (2.37)$$

$$\text{Re}\bar{I}[N/2] = \frac{\text{Re}[N/2]}{N} \quad (2.38)$$

Verifica-se que a contribuição da parte real de cada frequência para a constituição do sinal no domínio do tempo obedece a um fator de  $2/N$  para todas as frequências exceto para a frequência zero (componente CC) e para  $F_s/2$ , cujo fator é metade ( $1/N$ ). Tal é devido ao facto de o domínio da frequência ser definido como uma densidade espectral. Este conceito indica a amplitude por largura de banda de um sinal. Sendo o número de amostras no domínio da frequência igual a  $N/2+1$ , a largura de banda de cada amostra é de  $2/N$ , exceto para a primeira e última amostras, cuja largura de banda é de apenas  $1/N$ . Como tal, o seu peso para a constituição do sinal no domínio do tempo é menor [76], [77].

Apesar de vantajosa em condições de ressonância no sistema elétrico, a utilização de uma teoria de controlo no domínio da frequência para um FAP envolve acrescidos custos computacionais, bem como um tempo de resposta lento a variações no sistema, ao contrário do que se verifica nas teorias de controlo no domínio do tempo [78].

## 2.8. Fontes de Alimentação Sem Interrupção

O fornecimento ininterrupto de energia constitui uma necessidade não propriamente recente em alguns sistemas elétricos, como por exemplo em controladores de processos industriais. No entanto, muito devido ao desenvolvimento da internet e ao crescimento de grandes centros de dados, os padrões de qualidade do fornecimento de energia elétrica tornaram-se cada vez mais exigentes [79], [80].

Durante vários anos, a única solução para o fornecimento de energia sem interrupção consistia nos geradores de emergência. No entanto, estes não permitem a alimentação de cargas críticas durante falhas de energia prolongadas.

O desenvolvimento da eletrónica de potência permitiu a proliferação das fontes de alimentação ininterruptas (UPSs), equipamentos que permitem alimentar cargas críticas independente de eventuais vulnerabilidades na rede elétrica. Dependendo da topologia, uma UPS pode não só operar em caso de falha da rede elétrica como também operar continuamente, alimentando as cargas com uma tensão regulada e praticamente sinusoidal mesmo perante sobretensões, subtensões e flutuações na tensão fornecida pela rede [81].

Quanto à sua constituição, uma UPS pode ser dividida em três tipos, podendo ser rotativa, estática ou híbrida. Para gerar a tensão de saída, uma UPS rotativa utiliza componentes rotativos como motores, geradores ou volantes de inércia (*flywheels*), ao passo que uma UPS estática recorre a elementos estáticos, nomeadamente conversores

eletrônicos de potência. Já a configuração híbrida alia as características dos dois tipos de UPSs mencionados [82].

### 2.8.1. UPS Rotativa

As UPSs do tipo rotativo (ou dinâmico) foram as primeiras UPSs a surgir. Um exemplo de equipamento deste tipo é composto por um motor CA, um motor/gerador CC e um gerador CA, encontrando-se acoplados mecanicamente, e um dispositivo armazenador de energia, podendo tratar-se de um banco de baterias ou de um volante de inércia. O funcionamento da UPS pode ser classificado em dois modos: o modo normal, ou seja, quando a rede elétrica se encontra operacional, e o modo *backup*, que consiste num estado de falha da rede elétrica. No modo normal de funcionamento, a rede elétrica alimenta o motor CA, que por sua vez faz girar o motor/gerador CC. Este movimenta o gerador CA que se encontra ligado às cargas do sistema. No modo *backup*, o banco de baterias, estando ligado ao motor/gerador CC, é responsável por alimentar o mesmo, para que este possa dar continuidade ao movimento do gerador CA a fim de não interromper a alimentação das cargas. A UPS possui também um interruptor normalmente aberto, tendo a função de efetuar um *bypass* em caso de manutenção ou avaria do equipamento. Na Figura 2.35 encontra-se o diagrama de blocos de um exemplo de UPS rotativa com banco de baterias.

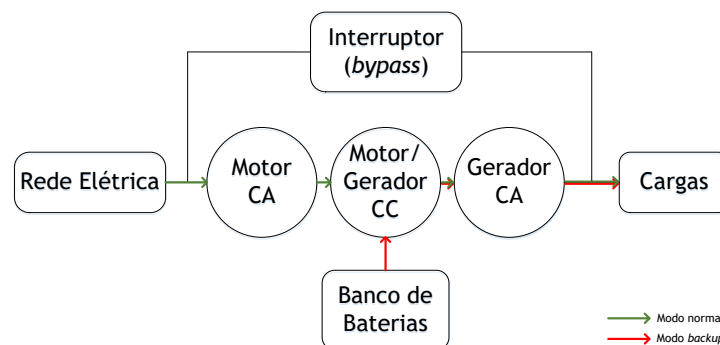


Figura 2.35 – Diagrama de blocos de uma UPS rotativa.

Devido à sua robustez, as UPSs rotativas são preferencialmente utilizadas em aplicações de alta potência. No entanto, em relação às UPSs estáticas, possuem um maior tamanho e peso e requerem uma maior manutenção, muito devido ao comutador mecânico existente no motor/gerador CC [79], [83].

### 2.8.2. UPS Estática

O aparecimento das UPSs estáticas deve-se fortemente ao progresso experienciado pela eletrônica de potência, nomeadamente devido ao aparecimento de tirístores mais

rápidos na década de 1970. As primeiras UPSs deste tipo eram pesadas, volumosas e apresentavam rendimentos inferiores às rivais rotativas. Contudo, a eletrónica de potência continuou a evoluir e, atualmente, as UPSs estáticas são bastante mais leves, compactas, baratas e, por conseguinte, são o tipo de UPS mais utilizado. As suas aplicações vão desde sistemas de baixo consumo, como computadores pessoais e sistemas de telecomunicações, a sistemas de média e alta potência [79], [83].

A competição existente entre os vários fabricantes de UPSs originou no mercado várias designações para equipamentos deste tipo, por vezes empregando denominações enganadoras. Este facto levou o *International Electrotechnical Commission* (IEC) a classificar e padronizar as UPSs em três grupos distintos de topologias: *off-line*, *line-interactive* e *on-line*. A norma internacional IEC 62040-3 veio clarificar eventuais mal-entendidos por parte dos consumidores em relação aos tipos de UPSs, evitando que os fabricantes iludissem os compradores através da venda de UPSs com designações como *quasi online* ou *semi online*, por exemplo [84], [85].

### UPS *off-line*

A UPS *off-line*, também denominada *passive standby* UPS ou *line-preferred* UPS, consiste na topologia mais simples e mais comum de UPS. Esta é composta por um conversor CA-CC, também denominado retificador, um interruptor, um banco de baterias e um conversor CC-CA. No modo normal de funcionamento, a tensão é fornecida às cargas diretamente pela rede elétrica, estando o interruptor fechado. O conversor CA-CC é responsável por carregar as baterias, ao passo que o conversor CC-CA se encontra inativo. Este apenas entra em operação no modo *backup*, sendo o interruptor desativado e a energia fornecida pelas baterias de modo a alimentar as cargas. Na Figura 2.36 encontra-se representado um diagrama de blocos de uma UPS *off-line*.

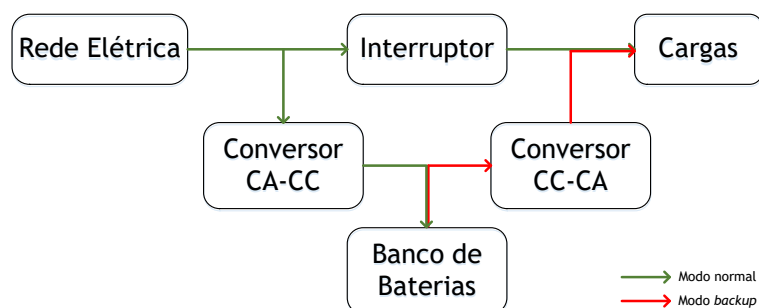


Figura 2.36 – Diagrama de blocos de uma UPS *off-line*.

Uma UPS deste tipo apresenta vantagens como o baixo custo e dimensões reduzidas, para além do facto de o conversor CA-CC ser apenas dimensionado para o

carregamento das baterias, ao contrário do que se verifica nas restantes topologias de UPSs estáticas. Todavia, o tempo de transferência de uma UPS *off-line* é superior (cerca de ¼ de ciclo), sendo o suficiente, no entanto, para alimentar ininterruptamente uma carga como um computador pessoal. A inexistência de isolamento entre as cargas e a rede constitui também uma desvantagem. Para além disso, este tipo de UPS não possui capacidade de compensação de *sags*, *swells*, flutuações e harmónicos de tensão. Uma vez que tanto a tensão como a frequência de saída entregue às cargas numa UPS *off-line* estão dependentes da rede elétrica, a norma IEC 62040-3 define este grupo de UPSs como *Voltage and Frequency Dependent* (VFD). A gama de aplicações de uma UPS *off-line* está limitada a menos de 2 kVA [83], [85], [86].

### UPS *line-interactive*

As UPSs do tipo *line-interactive* surgiram na década de 1990, combinando algumas características das UPSs *off-line* e das UPSs *on-line*. Uma das primeiras topologias de UPS *line-interactive* é constituída por um conversor CA-CC bidirecional, um interruptor, um banco de baterias e uma bobine. No modo normal de funcionamento, a rede elétrica alimenta as cargas diretamente e o conversor CA-CC, sendo bidirecional, carrega as baterias. Esta operação, no entanto, pode ser revertida, pelo que o conversor CA-CC pode ser utilizado para regular a tensão fornecida às cargas ou compensar o fator de potência. No modo *backup*, à semelhança das UPSs *off-line*, o interruptor é aberto e a alimentação das cargas fica a cargo das baterias, sendo a tensão convertida de contínua para alternada por intermédio do conversor bidirecional [83], [87]. A Figura 2.37 representa um diagrama de blocos da topologia referida.

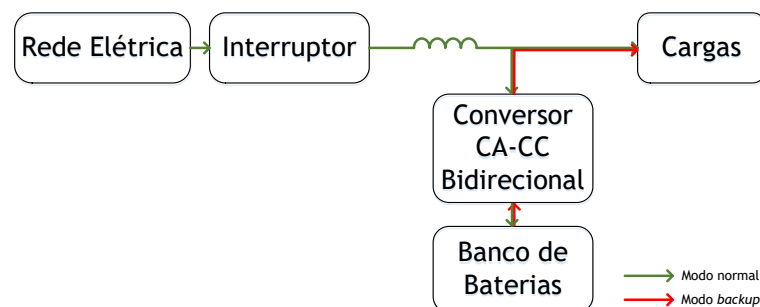


Figura 2.37 – Diagrama de blocos de uma das primeiras topologias de UPS *line-interactive*.

Apesar de esta topologia permitir a regulação da tensão entregue às cargas, a compensação não é efetiva de todo, uma vez que o conversor CC-CA se encontra em paralelo com as cargas [83], [86]. Outras topologias de UPS *line-interactive* utilizam autotransformadores com *taps* em vez da bobina, proporcionando uma regulação

automática da tensão. Esta substituição permite a regulação da tensão fornecida às cargas sem que o conversor CA-CC inverta o seu modo de operação, limitando-se a carregar as baterias [7].

Uma outra topologia de UPS *line-interactive* é a UPS *delta conversion*, também denominada *series-parallel line-interactive* UPS. Esta topologia permite a regulação da tensão e a correção do fator de potência em simultâneo, recorrendo para isso a dois conversores CA-CC bidirecionais, sendo que um deles se encontra ligado em série com a rede elétrica por intermédio de um transformador (conversor delta), dimensionado apenas para cerca de 20% da potência de saída, e o outro em paralelo (conversor principal), desempenhando o mesmo papel do conversor CA-CC das restantes topologias de UPS *line-interactive*. O carregamento das baterias é controlado pelo conversor série mas a energia adicional necessária é absorvida à rede por intermédio do conversor paralelo, pelo que ambos os conversores trocam energia entre si. A Figura 2.38 ilustra um diagrama de blocos desta topologia.

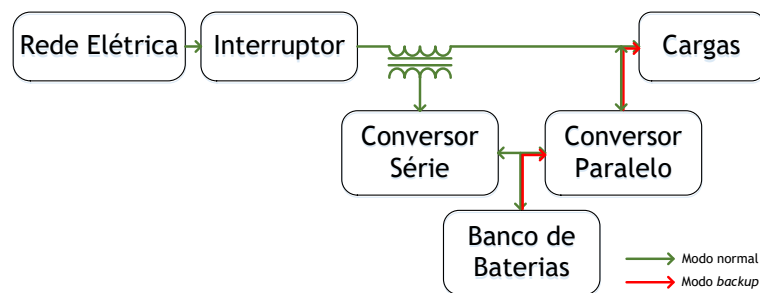


Figura 2.38 – Diagrama de blocos da UPS *line-interactive* do tipo *delta conversion*.

Inicialmente, as técnicas de controlo utilizadas recorriam ao conversor série para regular a tensão fornecida às cargas, enquanto o conversor paralelo era responsável por compensar o fator de potência e harmónicos na corrente consumida pelas cargas, tal como sucede num UPQC. No entanto, técnicas de controlo relativamente mais recentes utilizam o conversor série como uma fonte de corrente sinusoidal em fase com a tensão da rede, ao passo que o conversor paralelo atua como fonte de tensão sinusoidal também em fase com a tensão da rede. Esta técnica confere à UPS uma melhor resposta dinâmica em relação à técnica tradicional, uma vez que, no modo *backup*, o conversor paralelo é responsável por alimentar as cargas, evitando assim alterações na operação do conversor [88]–[91].

Devido à eficiência superior e às suas capacidades de compensação, a topologia de UPS *delta conversion* constitui uma alternativa às UPSs *on-line*. No entanto, à semelhança das restantes topologias de UPSs *line-interactive*, não permite a regulação da

frequência, permitindo apenas da tensão. Deste modo, a norma IEC 62040-3 define este grupo de UPSs como *Voltage Independent (VI)* [85].

### UPS *on-line*

Uma UPS *on-line*, também denominada *double-conversion* UPS ou *inverter-preferred* UPS, é ligada em série com as cargas. É composta por conversor CA-CC, um banco de baterias, um conversor CC-CA e um interruptor. No modo normal de funcionamento, a tensão da rede é utilizada pelo conversor CA-CC para carregar as baterias e alimentar o conversor CC-CA, pelo que a tensão fornecida às cargas é sintetizada por este conversor. No modo *backup*, a energia das baterias é utilizada pelo conversor CC-CA para alimentar as cargas. O interruptor tem a função de *bypass* em caso de falha da UPS ou devido a eventuais trabalhos de manutenção. A Figura 2.39 representa um diagrama de blocos de uma UPS *on-line*.

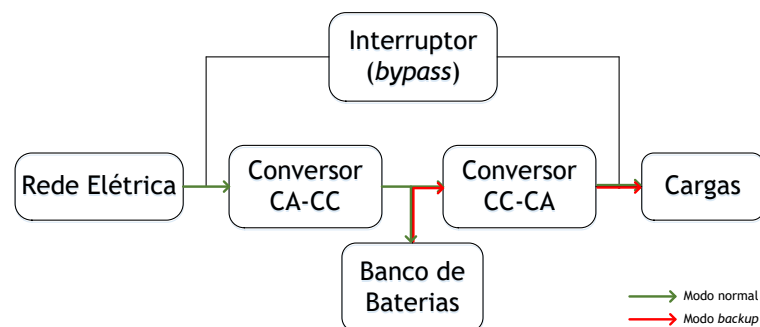


Figura 2.39 – Diagrama de blocos de uma UPS *on-line*.

Estando ligada em série, esta topologia de UPS permite a regulação da tensão fornecida às cargas, bem como da frequência. Deste modo, a norma IEC 62040-3 define esta gama de UPSs como *Voltage and Frequency Independent (VFI)*. UPSs deste tipo apresentam a vantagem de serem imunes a atrasos provocados pela alteração do modo de funcionamento, uma vez que o conversor CC-CA se encontra ininterruptamente a fornecer energia às cargas. No entanto, devido a este facto, este grupo de UPSs é caracterizado por apresentar mais perdas, uma vez que os conversores de potência se encontram em funcionamento durante a totalidade do tempo. Para além disso, o custo é também superior. No entanto, trata-se do tipo de UPS estática que oferece o grau mais elevado de proteção às cargas. A sua operação é habitualmente destinada a sistemas de maior potência, enquadrando-se numa gama de dezenas de kVA a vários MVA. Algumas topologias apresentam um transformador entre o conversor CC-CA e as cargas de modo a garantir isolamento, aumentando assim o nível de proteção [66], [68], [69].

### 2.8.3. UPS Híbrida

Como referido, as UPSs híbridas aliam as características das UPSs rotativas e das UPSs estáticas. Para além de baterias, uma UPS deste tipo contém elementos estáticos como um conversor CA-CC para armazenar energia, um conversor CC-CA para injetar na rede a energia armazenada ou pode ser composto por apenas um conversor que permita efetuar as duas operações. Não obstante, uma UPS híbrida contém elementos rotativos como um motor e um gerador. A Figura 2.40 representa um diagrama de blocos de um exemplo de UPS híbrida, composta por um conversor CA-CC, um conversor CC-CA, um banco de baterias, dois interruptores (um normalmente fechado e outro normalmente aberto, destinado a fins de manutenção), um motor CA e um gerador CA. No modo normal de funcionamento, a rede elétrica aciona o motor, que por sua vez alimenta o gerador. O interruptor encontra-se fechado, possibilitando a alimentação do motor por parte da rede. Depois de o gerador se encontrar em funcionamento, o interruptor é aberto de forma a efetuar-se a alimentação do motor por intermédio do conversor CC-CA. Por outro lado, o conversor CA-CC opera como carregador de baterias. No modo *backup*, o funcionamento da UPS é semelhante, sendo o conversor CC-CA responsável por utilizar a energia armazenada nas baterias para alimentar o motor, que por sua vez alimenta o gerador. Como referido, o segundo interruptor é destinado a fins de manutenção ou avarias na UPS, efetuando um *bypass* aos elementos da mesma e alimentando as cargas com a tensão diretamente fornecida pela rede.

Tal como as UPSs rotativas, as UPSs híbridas são robustas, sendo apropriadas para altas potências (centenas de kVA). No entanto, uma vez que não possuem comutador mecânico, a sua manutenção é mais reduzida em relação às UPSs rotativas [81], [83].

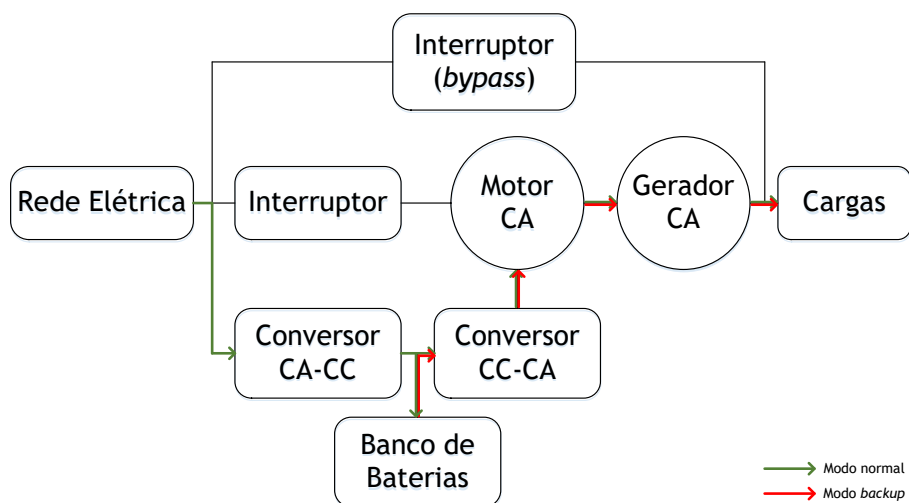


Figura 2.40 – Diagrama de blocos de uma UPS híbrida.



## 2.9. Conversores CC-CC Bidirecionais Isolados

Um conversor CC-CC tem a função de gerar uma tensão contínua regulada à sua saída a partir de uma tensão contínua não-regulada de um nível diferente. Este tipo de conversor eletrônico de potência pode classificar-se em unidirecional, onde o fluxo de energia apenas é permitido num único sentido, ou bidirecional, onde as trocas de energia podem ser efetuadas em ambos os sentidos.

Não obstante, um conversor CC-CC pode também ser isolado ou não-isolado, consoante confira ou não isolamento galvânico entre os dois lados CC. Este isolamento é obtido por intermédio de um transformador de alta frequência. A operação numa gama de frequências de dezenas de kHz a centenas de kHz permite uma redução acentuada do tamanho dos componentes utilizados nestes conversores, tais como transformadores, bobinas e condensadores.

Os conversores CC-CC bidirecionais isolados são comumente requeridos em aplicações como carregamento de baterias, UPSs em redes CC e travagem regenerativa no caso de veículos elétricos. Uma vez que a diferença entre os níveis de tensão de ambos os lados do conversor pode ser elevada, torna-se necessária a existência de isolamento galvânico. Deste modo, os conversores CC-CC isolados permitem uma maior segurança em relação aos conversores CC-CC não-isolados, tendo no entanto a desvantagem de apresentarem um custo mais elevado, bem como um maior tamanho físico [92], [93].

### 2.9.1. Conversor CC-CC Bidirecional Isolado do tipo *Flyback*

Um conversor CC-CC bidirecional isolado do tipo *flyback* é constituído por um transformador com razão de transformação  $N_1:N_2$  e dois semicondutores de potência totalmente controlados com o respetivo díodo em antiparalelo, como se pode visualizar na Figura 2.41. Os semicondutores totalmente controlados utilizados são IGBTs.

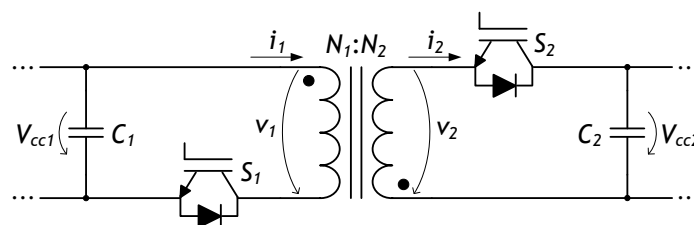


Figura 2.41 – Esquemático do conversor CC-CC bidirecional isolado do tipo *flyback*.

Se se pretender transferir energia do primário para o secundário, o IGBT  $S_1$  deve ser comutado, deixando o IGBT  $S_2$  aberto. Durante o período em que  $S_1$  se encontra fechado, a corrente no primário aumenta, sendo a energia armazenada na indutância de

magnetização do transformador. Quando  $S_1$  é aberto, o diodo em antiparalelo do IGBT  $S_2$  entra em condução. A corrente do primário extingue-se e surge uma corrente no secundário com valor  $N_1/N_2$  vezes maior que o valor da corrente no primário aquando da sua extinção. Esta corrente é utilizada para fornecer energia a eventuais cargas do lado secundário, como por exemplo um banco de baterias. Se até ao próximo período de comutação a corrente no secundário não se extinguir, diz-se que o conversor opera no modo de condução contínua, significando que o fluxo magnético nunca se anula. A troca de energia também pode ser efetuada do lado secundário para o primário aplicando-se o procedimento análogo ao anterior, ou seja, deve comutar-se o IGBT  $S_2$ , entrando em condução o diodo em antiparalelo do IGBT  $S_1$  aquando da abertura de  $S_2$  [94]. A Figura 2.42 representa as formas de onda da tensão aos terminais do transformador de um conversor CC-CC bidirecional do tipo *flyback* durante dois ciclos de comutação, estando o fluxo de energia direcionado do primário para o secundário. A razão de transformação utilizada ( $N_1/N_2$ ) é igual a 1/3.

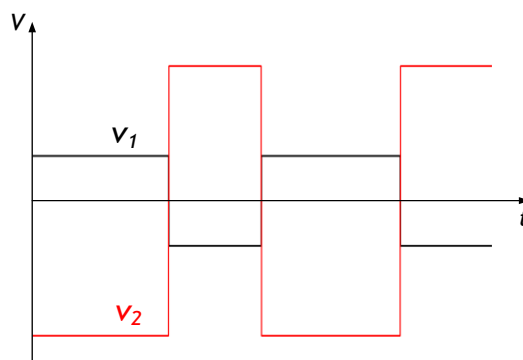


Figura 2.42 – Tensões aplicadas aos enrolamentos do transformador de um conversor CC-CC bidirecional isolado do tipo *flyback*.

Durante o tempo ativo do IGBT  $S_1$ , verifica-se que a tensão aplicada ao primário,  $V_{cc1}$ , surge refletida no secundário com polaridade invertida e multiplicada por um fator igual a  $N_2/N_1$ . A situação complementar é verificada quando o IGBT  $S_1$  é aberto, surgindo uma tensão no enrolamento secundário igual a  $V_{cc2}$  e uma tensão aos terminais do primário igual a  $V_{cc2}$  multiplicada por um fator de  $N_1/N_2$  e com a polaridade invertida.

Na Figura 2.43 encontram-se representadas as correntes que atravessam o primário e o secundário do transformador durante o mesmo intervalo de tempo da representação das tensões da Figura 2.42. Durante a condução do IGBT  $S_1$ , verifica-se que a corrente no primário,  $i_1$ , aumenta linearmente, extinguindo-se quando  $S_1$  cessa o seu tempo ativo. Neste instante, surge uma corrente no secundário,  $i_2$ , com um valor  $N_2/N_1$  vezes menor que o valor de  $i_1$ , como referido na presente secção. Esta corrente tende a diminuir também linearmente até ao início de um novo período de comutação. Uma vez que a

corrente  $i_2$  não se extingue no final do ciclo, diz-se que o conversor opera no modo de condução contínua, pelo que a energia armazenada na indutância de magnetização do transformador nunca se anula. No início do novo ciclo, conseqüentemente, a corrente  $i_1$  não cresce desde o valor zero mas sim desde o valor de  $i_2$  (aquando da sua extinção) multiplicado por um fator de  $N_2/N_1$ , o que faz com que a corrente tenda a aumentar de ciclo para ciclo.

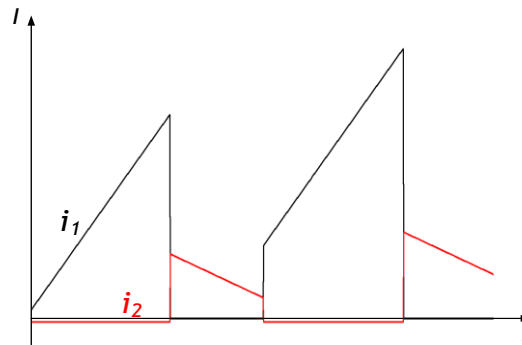


Figura 2.43 – Correntes nos enrolamentos do transformador de um conversor CC-CC bidirecional isolado do tipo *flyback*.

A topologia *flyback* consiste numa solução relativamente simples de conversor CC-CC bidirecional isolado. No entanto, o transformador necessita de lidar com correntes que contêm valor médio. Como referido na secção 1.2, o valor médio é prejudicial a transformadores, causando a saturação do núcleo e conseqüente sobreaquecimento. As componentes médias de corrente podem ser reduzidas num conversor CC-CC bidirecional isolado do tipo *flyback* se este operar em modo de condução descontínua. Este modo é também denominado modo de transferência de energia completa. Uma vez que neste modo de funcionamento a corrente do secundário se anula (admitindo que a energia é transferida do primário para o secundário), a energia que fica armazenada no transformador após um período de comutação é nula. Por outro lado, o modo de condução contínua é também denominado modo de transferência de energia incompleta. Neste modo de funcionamento, uma vez que a corrente do secundário não se anula, uma parcela da energia armazenada na indutância de magnetização do transformador não é entregue à carga do lado secundário após o fim de um ciclo de comutação. Deste modo, a corrente do primário no ciclo seguinte não começará por ter um valor nulo, mas sim um valor  $N_1/N_2$  vezes inferior ao valor da corrente no secundário aquando do seu cessar. Se o funcionamento do conversor se mantiver inalterado, o fenómeno explicitado traduzir-se-á num ciclo vicioso, aumentando cada vez mais o valor médio e a energia armazenada no transformador, o que reduz a vida útil deste. No entanto, a componente contínua existente num transformador de um conversor CC-CC com

topologia *flyback* constitui sempre uma presença, independentemente do modo de funcionamento utilizado [95], [96].

### 2.9.2. Conversor CC-CC Bidirecional Isolado em Meia Ponte

Esta topologia, também denominada *Dual Half Bridge*, é composta por dois conversores CC-CA em meia-ponte, interligando os lados CA por um transformador. Este necessita de ter uma reatância de dispersão elevada, no entanto podem ser adicionadas, alternativamente, indutâncias em série com os enrolamentos do transformador [97]. Para além disso, um conversor CC-CC bidirecional isolado em meia ponte pode apresentar variantes, nomeadamente podendo tratar-se de fonte de tensão, fonte de corrente ou combinações de ambos [98], [99]. Na Figura 2.44 encontra-se esquematizada a versão fonte de tensão da topologia em meia ponte.

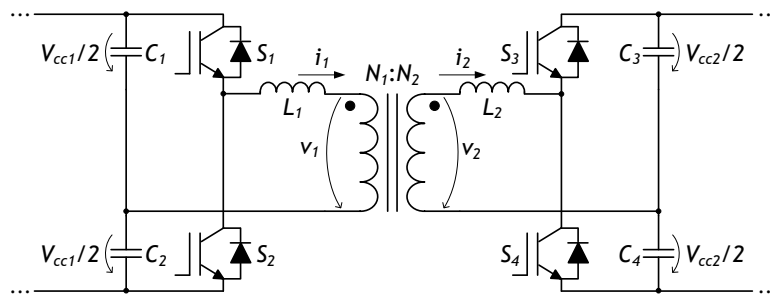


Figura 2.44 – Esquémático do conversor CC-CC bidirecional isolado em meia ponte.

A performance deste conversor é superior à da topologia *flyback* devido à técnica utilizada para transferir energia. Uma técnica vulgarmente utilizada denomina-se *phase shift* e parte do princípio que os IGBTs de ambos os lados do transformador se encontram em condução independentemente do sentido do fluxo de energia. Não obstante, o *duty-cycle* aplicado é de 50% para os semicondutores de ambos os lados do transformador. A transferência de energia é conseguida através do desfasamento provocado entre as tensões dos lados primário e secundário. Se a tensão do primário ( $v_1$ ) estiver adiantada em relação à tensão do secundário ( $v_2$ ), a energia é fornecida do primário para o secundário. Por outro lado, se  $v_1$  estiver atrasada em relação a  $v_2$ , a energia é transferida do secundário para o primário. A potência transferida está relacionada com o valor de desfasamento utilizado, sendo que o valor máximo de potência transferida é obtido para um desfasamento de  $90^\circ$  entre as tensões [97], [100]. Na Figura 2.45 encontram-se representadas as tensões  $v_1$  e  $v_2$  aplicadas ao transformador de um conversor CC-CC bidirecional isolado dotado da técnica *phase shift* durante quatro períodos de comutação, ilustrando uma situação de transferência de energia do primário

para o secundário. As correntes nos enrolamentos primário ( $i_1$ ) e secundário ( $i_2$ ) encontram-se representadas na Figura 2.46 durante o mesmo intervalo de tempo de representação das tensões. A razão de transformação empregue,  $N_1/N_2$ , é de 1/3, sendo o desfasamento entre  $v_1$  e  $v_2$  igual a  $30^\circ$  e  $V_{cc2} = 3V_{cc1}$ .

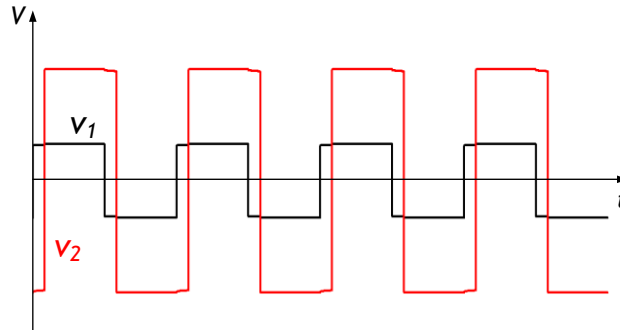


Figura 2.45 – Tensões aplicadas aos enrolamentos do transformador de um conversor CC-CC bidirecional isolado com técnica *phase shift*.

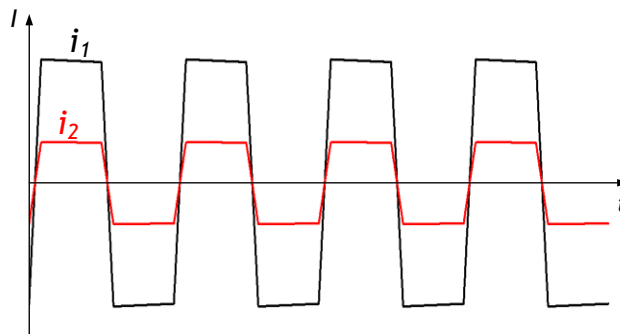


Figura 2.46 – Correntes nos enrolamentos do transformador de um conversor CC-CC bidirecional isolado com técnica *phase shift*.

Apesar do desfasamento provocado nas tensões dos enrolamentos do transformador, as correntes encontram-se em fase, sendo  $i_1$  maior que  $i_2$  com um fator de  $N_2/N_1$  em cada instante. Verifica-se que as correntes crescem rapidamente quando  $v_1$  é positiva e  $v_2$  negativa, deixando de aumentar quando ambas as tensões possuem sinal positivo. Durante esta parcela temporal, as correntes tendem a diminuir ligeiramente, passando a diminuir rapidamente quando  $v_1$  passa a ter sinal negativo e  $v_2$  se mantém positiva. Por fim, quando ambas as tensões são negativas, a corrente deixa de diminuir bruscamente, verificando-se a situação análoga de quando ambas as tensões são positivas.

Uma vez que as correntes aumentam rapidamente em valor absoluto quando as tensões aos terminais do transformador possuem sinais contrários, pode concluir-se que a corrente será tanto maior quanto maior for o desfasamento entre as tensões, ou seja, a potência transferida aumenta com o desfasamento, como referido previamente. No entanto, a transferência de potência varia com outros parâmetros, tais como a frequência de comutação e o valor das indutâncias em série com o transformador ( $L_1$  e  $L_2$ ). Ambos

os parâmetros influenciam a quantidade de potência transferida de forma inversa, isto é, a potência transferida é tanto maior quanto menor for a frequência de comutação dos IGBTs e quanto menor for o valor total de indutância em série com o transformador. Para além disso, a transferência de potência depende também das tensões dos barramentos CC de cada ponte ( $V_{cc1}$  e  $V_{cc2}$ ) e da razão de transformação do transformador ( $N_1/N_2$ ), sendo preferível manter uma relação entre as tensões próxima da razão de transformação.

### 2.9.3. Conversor CC-CC Bidirecional Isolado em Ponte Completa

A topologia de conversor CC-CC bidirecional isolado em ponte completa é também denominada *Dual Active Bridge* e é composta por dois conversores CC-CA em ponte completa intermediados por um transformador. À semelhança da topologia em meia ponte, pode ser composta por conversores CC-CA fonte de tensão, fonte de corrente ou combinações das duas vertentes. Na Figura 2.47 encontra-se representada a topologia em ponte completa do tipo fonte de tensão de um conversor CC-CC bidirecional isolado.

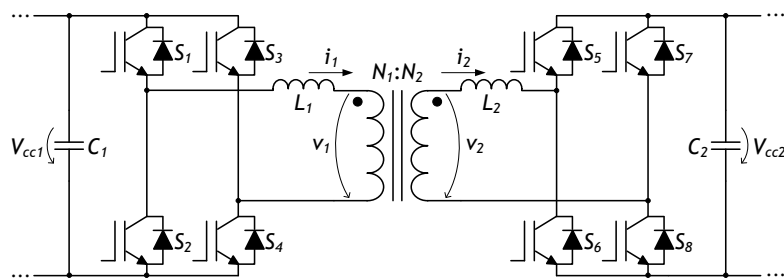


Figura 2.47 – Esquemático do conversor CC-CC bidirecional isolado em ponte completa.

O princípio de funcionamento de um conversor CC-CC bidirecional isolado com topologia em ponte completa é bastante semelhante ao da topologia em meia ponte, podendo ser também empregue a técnica *phase shift*. Para além desta, neste tipo de conversor pode ser utilizada uma técnica PWM com portadora triangular alinhada ao centro [101]. Esta pode ser aplicada apenas a uma das pontes do conversor, mantendo a outra não-controlada. Nesta situação, a condução é efetuada pelos díodos em antiparalelo dos IGBTs, semelhante a uma ponte retificadora. Variando o *duty-cycle* aplicado é possível variar a potência transferida. O nível zero de tensão é necessário de modo a permitir variar o *duty-cycle* mantendo um valor médio nulo na tensão aplicada ao transformador. Na Figura 2.48 encontram-se representadas as formas de onda da tensão e da corrente no primário do transformador de um conversor CC-CC bidirecional isolado em ponte completa a transferir energia do primário para o secundário com modulação PWM. Devido ao facto de a tensão e a corrente do lado primário possuírem a

mesma forma de onda e encontrarem-se em fase com as mesmas grandezas do lado secundário do transformador, apenas se encontram representadas a tensão e a corrente no primário. O *duty-cycle* aplicado é de 50%.

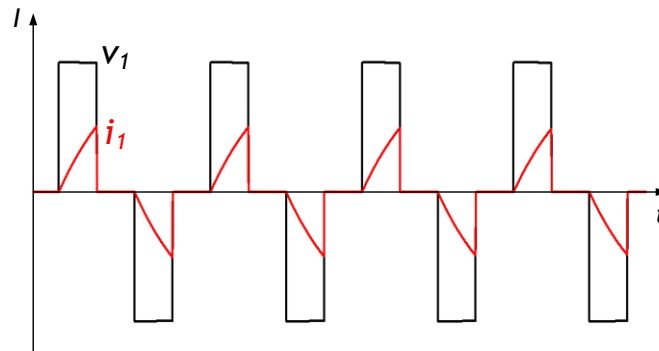


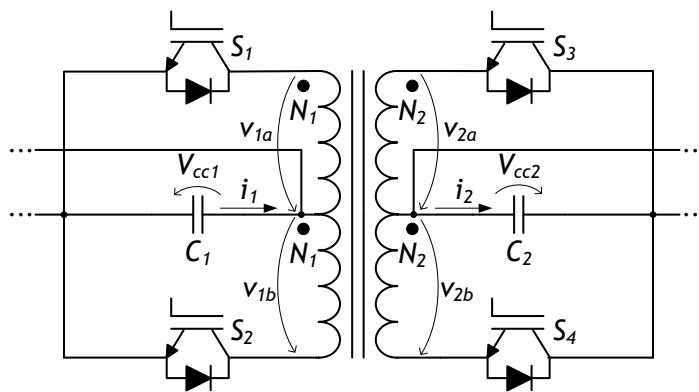
Figura 2.48 – Tensão e corrente no enrolamento primário do transformador de um conversor CC-CC bidirecional isolado em ponte completa com técnica PWM.

Da mesma forma que a potência transferida é proporcional ao defasamento entre as tensões aplicadas ao transformador na técnica *phase shift*, na técnica PWM a potência transferida aumenta à medida que se aumenta o *duty-cycle*. Repare-se que o *duty-cycle* considerado na figura é de 50%, contudo a tensão não apresenta uma forma de onda quadrada. Na verdade, a tensão é nula durante meio ciclo,  $V_{cc1}$  durante um quarto de ciclo e  $-V_{cc1}$  durante outro quarto de ciclo. Na técnica PWM, o tempo ativo em cada período de comutação engloba tanto a parte positiva como a negativa da tensão. Assim sendo, considera-se que o *duty-cycle* é 100% quando a onda obtida é quadrada, onde idealmente não existe o nível zero de tensão.

Em termos comparativos, enquanto a topologia em meia ponte apenas recorre a quatro semicondutores totalmente controlados, o número requerido deste tipo de componentes na topologia em ponte completa é oito, ou seja, o dobro. No entanto, cada semicondutor tem de suportar uma tensão igual à tensão do barramento CC, ao passo que, para a mesma potência, cada semicondutor utilizado num conversor CC-CC bidirecional isolado em meia ponte necessita de suportar o dobro desta tensão. Não obstante, a tensão do barramento CC tem de ser duplicada. Deste modo, a topologia em ponte completa é bastante utilizada em aplicações de alta potência [93], [98], [102].

#### 2.9.4. Conversor CC-CC Bidirecional Isolado do tipo *Push-Pull*

A topologia *push-pull* utiliza quatro semicondutores totalmente controlados e um transformador com *tap* central. À semelhança das topologias em meia ponte e em ponte completa, esta possui as versões fonte de tensão e fonte de corrente. Na Figura 2.49 encontra-se ilustrada a versão fonte de tensão da referida topologia.


 Figura 2.49 – Esquemático do conversor CC-CC bidirecional isolado do tipo *push-pull*.

Neste tipo de conversor, cada semiconductor necessita de suportar uma tensão duas vezes superior à tensão de entrada quando não se encontra em condução. Tal ocorre porque a condução do dispositivo de um dos lados do conversor faz a tensão aos terminais do respetivo lado surgir numa das metades do enrolamento do transformador, fazendo com que o semiconductor complementar fique sujeito à tensão de entrada somada à tensão do enrolamento, isto é, o dobro da tensão de entrada. Por este motivo, esta topologia não é propriamente adequada para tensões elevadas. No entanto, para tensões menos elevadas, o conversor bidirecional isolado do tipo *push-pull* pode revelar-se mais vantajoso que as topologias em meia ponte e em ponte completa. Este apresenta a vantagem da topologia em meia ponte na medida em que apenas recorre a dois semicondutores totalmente controlados em cada um dos lados do transformador, mas apresenta também uma vantagem da topologia em ponte completa que não se verifica na topologia em meia ponte, nomeadamente o facto de a tensão de entrada ser inteiramente aplicada ao enrolamento ativo do transformador [95].

### 2.9.5. Variantes Comuns de Topologias de Conversores CC-CC Bidirecionais Isolados

Na literatura é bastante comum encontrar-se conversores CC-CC bidirecionais isolados que recorrem a diferentes topologias para os lados primário e secundário do transformador. A combinação de topologias é efetuada tendo em conta a aplicação destinada, podendo ser baseada nas vantagens de algumas topologias face aos níveis de tensão utilizados nos lados do conversor. Uma seleção comum consiste na utilização de uma topologia *push-pull* no lado de baixa tensão e uma ponte completa no lado de alta tensão [103], permitindo assim reduzir o número de semicondutores empregues. Deste modo, os benefícios da topologia *push-pull* para baixos níveis de tensão são aliados à superioridade da topologia em ponte completa para tensões superiores. Outras topologias comuns consistem na combinação das topologias em meia ponte e ponte completa [98],



bem como meia ponte juntamente com *push-pull* fonte de corrente [104], o que permite também a utilização de um menor número de semicondutores.

Para além da combinação de topologias, também é comum a opção por um conversor fonte de tensão no lado de alta tensão e um conversor fonte de corrente no lado de baixa tensão. Um conversor fonte de corrente produz uma corrente com menor *ripple*, o que é favorável a baterias, tratando-se da fonte de alimentação vulgarmente empregue no lado de baixa tensão de um conversor CC-CC bidirecional [102].

Em aplicações de elevada potência, uma opção passa por utilizar uma topologia trifásica de conversor CC-CC bidirecional isolado. A performance superior deste tipo de conversor em relação aos habituais conversores monofásicos deve-se ao facto de a corrente produzida ter um *ripple* com uma frequência três vezes superior à frequência de comutação dos semicondutores, o que se reflete numa diminuição do tamanho dos componentes passivos utilizados. Para além disso, o stress de corrente sofrido por cada semicondutor é menor, uma vez que, para a mesma potência e tensões de alimentação, um conversor trifásico consegue distribuir a corrente por um braço extra em relação a um conversor monofásico. Assim sendo, podem ser utilizados semicondutores designados para correntes mais baixas. Este facto aliado à diminuição do tamanho dos componentes passivos torna as topologias trifásicas especialmente atrativas para aplicações de maior potência [105].

## 2.10. Conclusão

Neste capítulo foram descritos os FASs e os FAPs, bem como a combinação de ambos (UPQC), sendo dado um maior realce aos FAPs monofásicos. Foram distinguidos conversores CC-CA do tipo VSI e CSI, sendo abordadas as principais topologias de VSIs, nomeadamente meia ponte e ponte completa, passando também por conversores CC-CA multinível. Foi descrita a técnica de modulação de largura de pulso sinusoidal (SPWM), vastamente aplicada a conversores CC-CA, distinguindo as modulações bipolar e unipolar, sendo também referidas algumas técnicas SPWM com mais que uma portadora aplicáveis a inversores multinível. Não obstante, foram enumeradas as principais técnicas de controlo de corrente empregues em VSIs de frequência variável, como o controlo por histerese e o *Periodic Sampling*, e de frequência fixa, como o controlo PI e o preditivo. Pôde também concluir-se que as técnicas de controlo de corrente com frequência fixa possuem um desempenho superior em termos de distorção harmónica da corrente produzida.

De seguida, foram listadas teorias de controlo para a obtenção da corrente de compensação em FAPs monofásicos. Foram enumeradas teorias no domínio do tempo, como a teoria FBD, a teoria  $p-q$  e o método de compensação através do referencial síncrono ( $d-q$ ). Foi também abordado o método de compensação no referencial  $d-q$  com controlo harmónico seletivo, método este que recorre a vários referenciais síncronos consoante os harmónicos que se pretende mitigar. No entanto, apesar de permitir uma compensação seletiva de harmónicos, esta estratégia trata-se de uma teoria de controlo no domínio do tempo, não detetando quais as frequências presentes na corrente do sistema. Esta e as restantes teorias de controlo no domínio do tempo apresentam uma resposta rápida a variações na corrente medida. Todavia, o desempenho destas pode ser afetado em situações de ressonância no sistema elétrico, podendo ocorrer o agravamento da situação em vez da compensação requerida para o FAP. Como tal, foi também analisada uma teoria de controlo para FAPs no domínio da frequência. Este método de compensação faz uso da transformada de Fourier para detetar os harmónicos e as respetivas amplitudes e fases presentes na corrente do sistema, permitindo efetuar um controlo harmónico seletivo. A grande desvantagem deste método reside no facto de o processamento requerido pelo controlador ser bastante superior aos métodos de compensação no domínio do tempo.

Depois de analisados os métodos de cálculo da corrente de compensação para FAPs, foram introduzidas as UPSs, sendo discriminadas as UPSs rotativas e estáticas, bem como a conjugação de ambas (híbridas). Uma vez que as UPSs estáticas consistem na maioria dos sistemas de alimentação ininterrupta utilizados atualmente, tratando-se do tipo de UPS mais compacto e economicamente acessível, estas foram divididas em três grandes grupos, nomeadamente as UPSs *off-line*, *line-interactive* e *on-line*. Estas classificações correspondem ao *standard* internacional criado pelo IEC, identificando claramente os tipos de UPSs e impedindo os fabricantes de iludir os clientes com designações erróneas.

Por fim, foram expostas as principais topologias de conversores CC-CC bidirecionais com transformador de alta frequência de modo a conferir isolamento galvânico, nomeadamente as topologias *flyback*, *Dual Half Bridge*, *Dual Active Bridge* e *push-pull*, sendo também mencionadas algumas combinações de topologias. Foram também descritas as técnicas *phase shift* e PWM com portadora alinhada ao centro, comumente aplicadas a conversores deste tipo para estabelecer a transferência de energia entre os lados do conversor, quer o sentido do fluxo quer a potência desejada.

## CAPÍTULO 3

# Simulações do Filtro Ativo Paralelo Monofásico com Conversor CC-CC e Operação como UPS

### 3.1. Introdução

A simulação computacional do sistema a desenvolver constitui um procedimento crucial no projeto de sistemas de eletrónica de potência. Deste modo é possível efetuar testes ao sistema de forma segura, uma vez que, na realidade, os níveis de energia em jogo num sistema de eletrónica de potência são bastante significativos. Como tal, para além de se evitar o risco de perigo humano, evita-se também a danificação de componentes eletrónicos, pelo que o procedimento simulatório consiste numa alternativa mais rápida e económica que a realização de testes práticos no que diz respeito à validação do sistema a implementar.

Uma ferramenta de simulação permite testar a performance de sistemas de controlo, bem como manipular os parâmetros dos mesmos de modo a obter-se o comportamento desejado. Assim sendo, torna-se conveniente que o modelo de simulação utilizado seja bastante próximo do modelo real, sendo para tal necessário ter em conta aspetos não-ideais dos componentes do sistema.

Posto isto, neste capítulo são expostos o modelo e os resultados de simulação do sistema constituído pelo FAP monofásico e pelo conversor CC-CC bidirecional isolado para operação como UPS. Depois de descrito o sistema de sincronização com a rede elétrica (PLL), comum aos modos de operação como FAP e UPS, são apresentados a topologia e os vários estágios de controlo utilizados para o FAP, nomeadamente a regulação do barramento CC, a teoria de controlo, o controlo de corrente e a compensação de *deadtime*. De seguida, é discriminada a operação como UPS, sendo apresentada a topologia selecionada para o conversor CC-CC bidirecional isolado e descritos o método de regulação da tensão do barramento CC e o controlo da tensão de saída. Por fim, é explicitado o sistema de carregamento das baterias, que é composto por um estágio de corrente constante seguido de tensão constante, e a técnica de modulação *phase shift*. De referir que em cada bloco funcional são apresentados os respetivos resultados parciais,

sendo que, posteriormente, é testado o sistema total com várias condições de funcionamento.

### 3.2. Modelo de Simulação do Filtro Ativo Paralelo Monofásico com Conversor CC-CC e Operação como UPS

O modelo de simulação desenvolvido em software *PSIM* encontra-se nas duas figuras que se seguem. Devido a questões de visionamento, o modelo encontra-se separado em duas figuras, estando na Figura 3.1 representado o andar de potência do sistema composto pelo FAP e conversor CC-CC para operação como UPS. É também visível o modelo adotado para as baterias, que será analisado em secção oportuna. Para além de quatro cargas ligadas ao sistema, uma delas sendo considerada prioritária, o modelo possui um circuito lógico com o intuito de provocar uma falha de rede temporizada entre os intervalos de tempo estipulados. As várias fontes de tensão ligadas em série representam uma tensão da rede com harmónicos, estando ligadas a um elemento RL com a finalidade de representar a impedância de linha. São também visíveis os vários sensores de tensão e corrente necessários ao completo funcionamento do sistema, bem como interruptores com funcionalidades de *bypass*, interligação com a rede elétrica ou, como foi referido, para provocar falhas de rede.

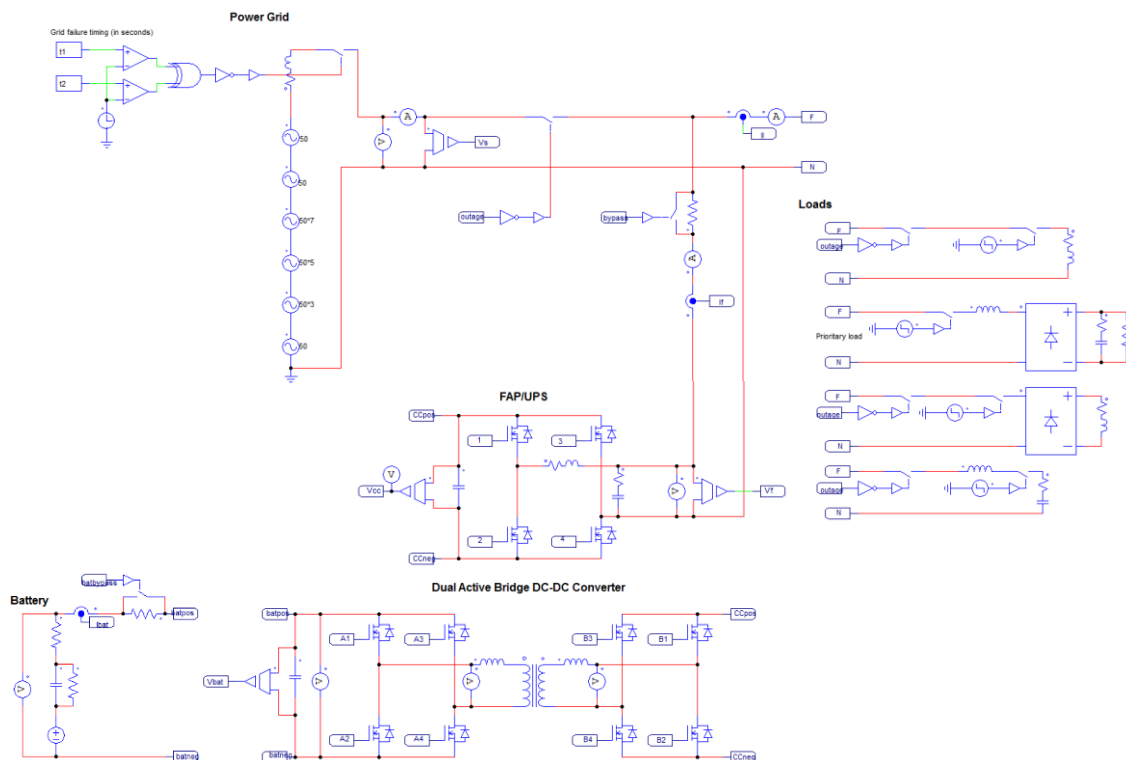


Figura 3.1 – Andar de potência do modelo de simulação em *PSIM* do sistema constituído pelo FAP com conversor CC-CC bidirecional para operação como UPS.

A parte relativa ao sistema de controlo do modelo desenvolvido encontra-se esquematizada na Figura 3.2. No canto superior esquerdo pode ver-se um bloco de processamento com vários sinais de entrada e saída, tratando-se de um *C block*, uma funcionalidade do *PSIM* que permite codificação em linguagem C. A utilização deste bloco é vantajosa em termos de trabalho prático a ser desenvolvido, uma vez que a gama de DSCs utilizada opera também em linguagem C, facilitando a migração do software da simulação para a implementação. Este bloco possui como entradas as leituras dos vários sensores de tensão e corrente, sendo nele gerados todos os sinais de referência, como por exemplo a PLL, a corrente de compensação do FAP e a tensão de *backup* em modo UPS. Para além dos sinais de referência, este bloco tem também saídas lógicas correspondentes a *flags*, tais como a indicação de falha de rede, habilitação das comutações, indicação do carregamento das baterias, entre outros. Estes sinais lógicos podem ser utilizados para acionar ou desabilitar relés ou podendo simplesmente ser parte integrante de circuitos combinacionais externos. Neste bloco é também definida a frequência de amostragem do sistema, sendo estabelecido o valor de 100 kHz. Abaixo do bloco C encontra-se a implementação do PWM unipolar a ser aplicado no conversor CC-CA, tendo incluído o *deadtime*. A frequência de comutação utilizada é de 50 kHz. No centro pode ver-se a implementação do gerador de sinais de comando para o conversor CC-CC com a modulação *phase shift*, onde é recebido o ângulo de desfasamento proveniente do bloco C. O gerador foi desenvolvido de forma genérica, englobando ambos os modos *backup* e carregamento de baterias, recorrendo-se a lógica combinacional para o efeito. A frequência de comutação selecionada é de 100 kHz.

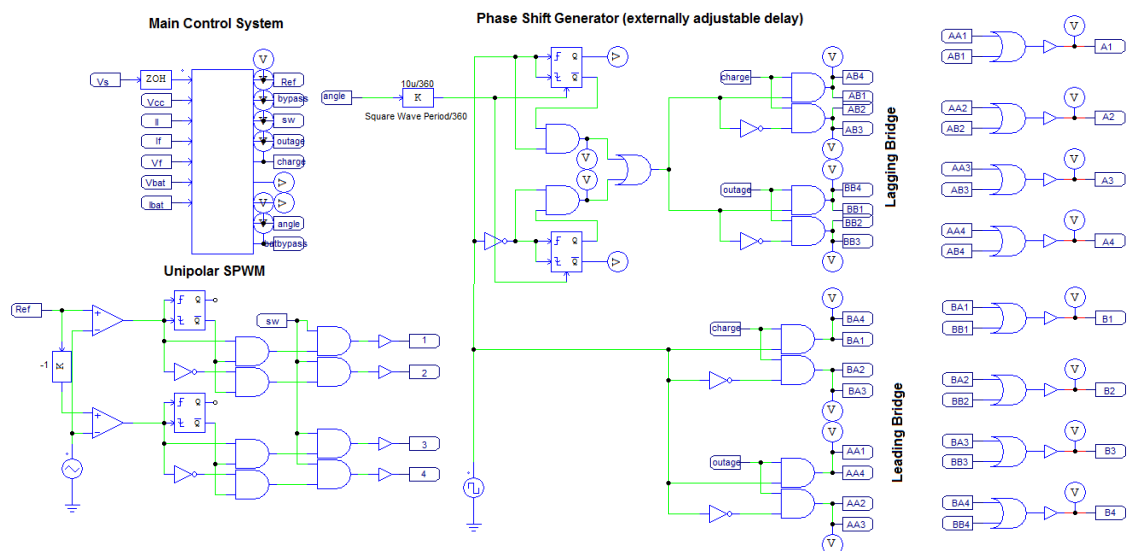


Figura 3.2 – Sistema de controlo do modelo de simulação em *PSIM* do sistema constituído pelo FAP com conversor CC-CC bidirecional para operação como UPS.

### 3.3. Sistema de Sincronização com a Rede Elétrica

Para a correta operação quer de um FAP quer de uma UPS, é necessário que o seu sistema de controlo possua um mecanismo de sincronização com a tensão da rede elétrica. Como referido previamente, esta sincronização é efetuada recorrendo a um sistema de controlo denominado PLL. A função de uma PLL consiste em gerar um sinal sinusoidal em fase com um dado sinal de entrada, podendo este ser distorcido ou não. Adicionando o cálculo da amplitude do sinal de entrada, torna-se possível utilizar o valor de saída da PLL para o cálculo da corrente de compensação do FAP. Tal facto é favorável, uma vez que possibilita a obtenção de uma corrente sinusoidal na fonte na presença de tensão distorcida.

A PLL utilizada foi proposta por Karimi-Ghartemani e Iravani em 2001 [106] e compreende dois blocos distintos, um sendo destinado ao cálculo da fase e o outro ao cálculo da amplitude. O sistema possui um controlador PI, pelo que os ganhos podem ser manipulados, influenciando diretamente na estabilidade da PLL e na velocidade com que o sincronismo é obtido. A Figura 3.3 ilustra os sinais de entrada ( $v_s$ ) e saída da PLL ( $v_{PLL}$ ) obtidos em simulação.

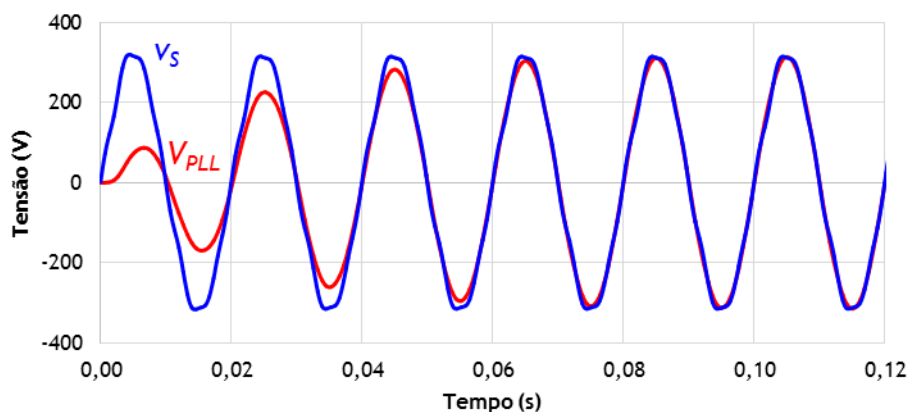


Figura 3.3 – Tensão da rede elétrica e sinal de saída da PLL.

Verifica-se que o sincronismo é obtido praticamente ao fim de um ciclo da rede, sendo que o cálculo da amplitude se encontra relativamente próximo do seu valor real ao fim de seis ciclos. Para além disso, constata-se também que o sistema gera com sucesso um sinal sinusoidal a partir de um sinal distorcido, sendo os seus valores de  $THD_{\%f}$  de 0,29% e 4,6%, respetivamente.

Apesar de a deteção de fase possuir um *Voltage Controlled Oscillator* (VCO) cujo parâmetro de frequência central ( $\omega_0$ ) é definido pelo utilizador e que no sistema elétrico nacional corresponde a  $100\pi$  rad/s, o sinal de saída da PLL admite uma certa tolerância a variações na frequência fundamental do sinal de entrada. De modo a testar este facto,

foram simulados sincronismos com tensões de frequências fundamentais desviadas do valor nominal (50 Hz) em 1%. Assim, a Figura 3.4 (a) representa os sinais de entrada e saída da PLL com um sinal de entrada distorcido e com uma frequência fundamental de 49,5 Hz, ao passo que a Figura 3.4 (b) representa os mesmos sinais para uma frequência fundamental de 50,5 Hz.

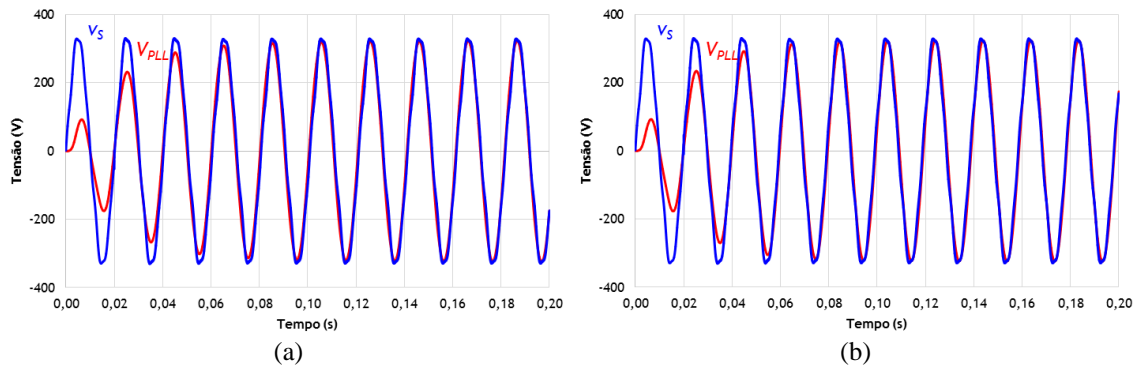


Figura 3.4 – Tensão da rede elétrica e sinal de saída da PLL com frequência fundamental de: (a) 49,5 Hz; (b) 50,5 Hz.

Verifica-se que a PLL consegue gerar à saída um sinal com um desvio de frequência de 1% da frequência central do VCO. É de notar que o sincronismo não é obtido tão rapidamente como para um sinal de 50 Hz, pelo que os ganhos utilizados são mais indicados para a frequência nominal. Além disso, o desvio de  $\pm 1\%$  da frequência nominal corresponde à tolerância admissível para o valor médio da frequência durante 95% do tempo de uma semana, tal como estipulado na norma NP EN 50160 [28], pelo que a PLL utilizada não vê a sua performance substancialmente afetada perante eventuais situações transitórias.

### 3.4. Operação como Filtro Ativo Paralelo

Como referido no início do presente capítulo, este encontra-se dividido nos modos de operação do sistema, dividindo-se numa primeira fase as funcionalidades de FAP, UPS e carregador de baterias mas também avaliando as transições e a simultaneidade entre os modos de funcionamento. Assim sendo, a presente secção versa sobre o modo de operação como FAP.

O andar de potência do FAP é constituído essencialmente pelo conversor CC-CA. A topologia seleccionada consiste no comum conversor CC-CA fonte de tensão em ponte completa, permitindo a implementação da técnica PWM unipolar, ao contrário da topologia em meia ponte. Esta implementação permite a obtenção de um sinal de saída com o dobro da frequência de comutação utilizada em cada semiconductor, para além de

evitar a associação em série de dois condensadores no barramento CC, simplificando a sua regulação.

Assim, com uma frequência de comutação de 50 kHz, é possível obter um sinal de saída com frequência de 100 kHz, melhorando significativamente as formas de onda sintetizadas. No entanto, tal facto é também dependente do filtro passivo implementado. Para o efeito, foi seleccionado um filtro passivo RLC, onde a bobina consiste na bobina de acoplamento à rede ( $L_f$ ), sendo acrescentado em paralelo com o conversor um conjunto formado por um condensador ( $C_f$ ) em série com uma resistência de amortecimento ( $R_f$ ). Posto isto, o andar de potência constituído pelo conversor CC-CA e filtro passivo encontra-se representado na Figura 3.5.

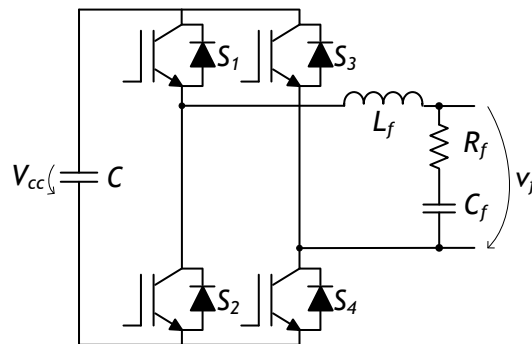


Figura 3.5 – Andar de potência do FAP monofásico.

Relativamente à capacidade do barramento CC ( $C$ ), foi utilizado um valor de 3280  $\mu\text{F}$ , como será devidamente explicado em capítulo oportuno. Para o dimensionamento da bobina de acoplamento à rede é necessário ter em atenção determinados fatores, tais como a tensão do barramento CC ( $V_{CC}$ ), a frequência do sinal sintetizado ( $f_s$ ) e o *ripple* de corrente permitido ( $\Delta i_f$ ). Como tal, recorreu-se à equação (3.1) para a determinação do valor de  $L_f$  [101].

$$L_f = \frac{V_{CC}}{4 \Delta i_f f_s} \quad (3.1)$$

Utilizando uma frequência de comutação de 50 kHz com PWM unipolar, a frequência de comutação resultante,  $f_s$ , toma o valor de 100 kHz. Estipulando uma tensão do barramento CC de 400 V e um *ripple* máximo de corrente de saída do conversor de 0,5 A, o valor obtido de indutância é de 2 mH. Em relação ao condensador do filtro passivo, poderia ser utilizada uma capacitância relativamente baixa (na ordem das dezenas ou centenas de nF) ou até mesmo inexistente se o sistema apenas se comportasse como FAP. Uma vez que uma baixa capacidade não permite a sintetização de tensões com relativa qualidade no modo de funcionamento como UPS, foi definido o valor de



10  $\mu\text{F}$  para o condensador do filtro passivo. Por último, o elemento resistivo tem a função de *damping*, amortecendo eventuais ressonâncias que possam surgir devido às trocas de energia entre os elementos indutivo e capacitivo do filtro em torno da sua frequência de corte que, para os componentes selecionados, é bastante baixa (próxima de 1 kHz). Assim, definiu-se o valor de 10  $\Omega$  para a mesma.

### 3.4.1. Regulação da Tensão do Barramento CC

De modo a poder sintetizar corretamente a corrente de compensação, um FAP necessita de um valor mínimo de tensão no seu lado CC. Este valor depende da tensão de pico da rede elétrica onde o FAP se encontra conectado, sendo que o seu barramento CC deve possuir uma tensão de valor superior ao pico da tensão da rede. Uma vez que o sistema elétrico nacional opera com uma tensão de pico de aproximadamente 325 V, foi estabelecido o valor de 400 V para a tensão do barramento CC do FAP.

Para além do requisito mencionado, é também importante que a tensão do barramento CC seja estável de modo a permitir o funcionamento correto dos sistemas de controlo. Durante o funcionamento do FAP, é admissível um *ripple* em 100 Hz na tensão do barramento CC, tratando-se do dobro da frequência da rede elétrica, e que corresponde a flutuações causadas pela injeção de corrente em ambos os semiciclos da rede. Este *ripple* geralmente constitui valores baixos (aproximadamente 1%). Contudo, flutuações adicionais não deverão ser permitidas, pelo que o sistema de controlo necessita de manter constante o valor médio da tensão no condensador do lado CC.

Assim sendo, o primeiro passo a ser efetuado pelo FAP consiste no carregamento do condensador do barramento CC. Tirando proveito dos díodos em antiparalelo dos interruptores constituintes do conversor CC-CA, este processo pode ser realizado através da rede elétrica, com o FAP operando como ponte retificadora. De modo a limitar o pico de corrente inicial, característico da aplicação de elevado  $dv/dt$  a cargas capacitivas, é comumente colocada uma resistência de pré-carga em série entre o FAP e a rede. Porém, após um determinado nível de tensão (próximo do valor de pico da tensão da rede), esta resistência é curto-circuitada, geralmente através de um relé, permitindo que o barramento CC fique carregado com o pico da tensão da rede. A partir deste momento, onde se pretende um nível de tensão superior ao disponibilizado pela rede elétrica, os semicondutores totalmente controlados passam a ser empregues. Nesta fase, o sistema de controlo calcula a potência que é necessário enviar ao barramento para que este fique carregado com o nível de tensão pretendido. Este processo é comumente executado recorrendo a um controlador PI, cujos ganhos têm influência direta na corrente de

carregamento utilizada. Deste modo, para se evitar que correntes de elevado valor sejam absorvidas pelo FAP à rede, é aconselhável manter baixos os ganhos do controlador e/ou limitar o valor de potência necessária à regulação. Uma vez atingido o valor de tensão pretendido, a função do controlador passa a ser mantê-lo regulado. A Figura 3.6 ilustra as etapas referidas de carregamento e regulação do barramento CC do FAP. O valor de tensão definido para ativar o *bypass* da resistência de pré-carga é de 310 V, sendo visíveis as três fases distintas na figura.

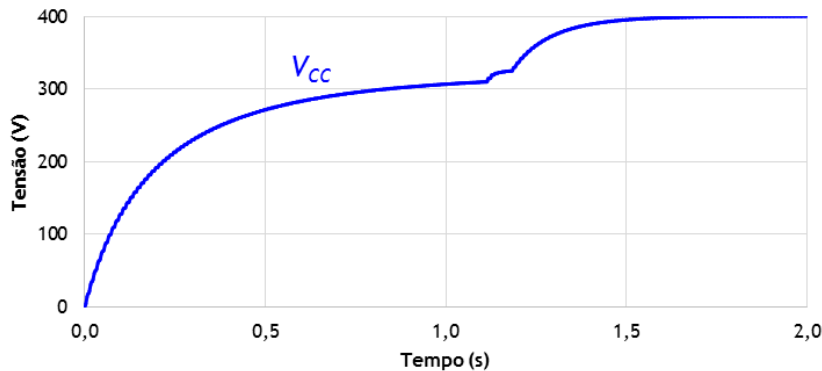


Figura 3.6 – Processo de carregamento e regulação do barramento CC do FAP.

Na Figura 3.7 é visível o início do processo de carregamento do barramento CC, estando discriminadas a tensão da rede e a corrente no FAP. Uma vez que se convencionou o sentido positivo da corrente do FAP entrando na rede elétrica, a oposição de fase em relação à tensão indica que o FAP se encontra a absorver energia da rede. Como se pode visualizar, o valor mais elevado de corrente absorvida não ultrapassa 10 A, tal sendo obtido para uma resistência de pré-carga de 33  $\Omega$ .

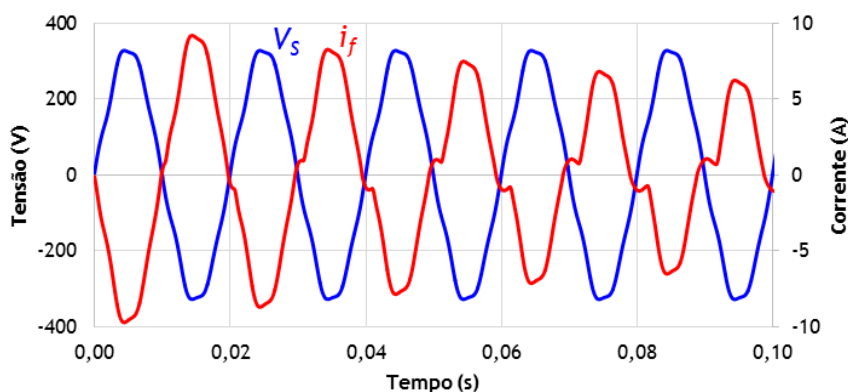


Figura 3.7 – Tensão da rede elétrica e corrente no FAP na pré-carga do barramento CC.

Na Figura 3.8 encontram-se ilustradas a tensão da rede e a corrente absorvida pelo FAP no momento de *bypass* da resistência de pré-carga, sendo também visível o início do último estágio de carregamento do barramento CC. Mais uma vez, verifica-se que a corrente nunca excede o valor de 10 A, verificando-se um pico de 9 A aquando do *bypass*,

pouco antes do instante 1,12 s. Em relação à última fase do carregamento do barramento CC, que dá início pouco depois do instante 1,18 s, pode constatar-se que o consumo de corrente é sinusoidal, sendo o pico máximo de corrente cerca de 7 A.

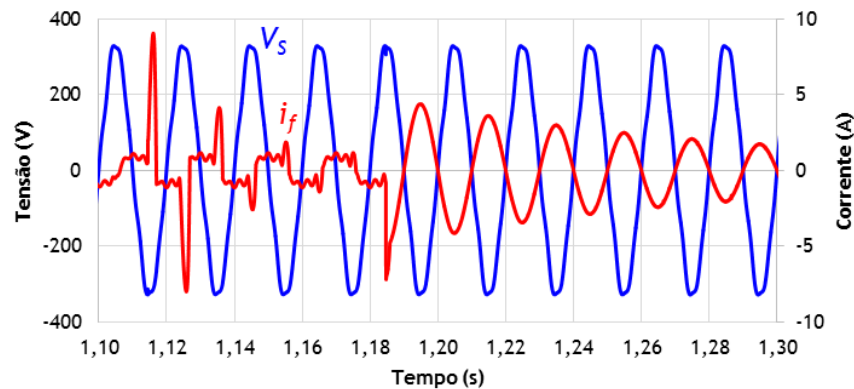


Figura 3.8 – Tensão da rede elétrica e corrente no FAP nos momentos de *bypass* e de carregamento com controlador PI.

### 3.4.2. Teoria de Controlo FBD

Das teorias de controlo para FAPs monofásicos explicitadas na secção 2.7, o método selecionado foi o FBD. O principal fator sobre o qual a escolha recaiu consiste no tempo de execução do algoritmo e recursos utilizados por parte do controlador. Para um sistema monofásico, a teoria de controlo FBD revela-se mais indicada, uma vez que não exige cálculos com expressões trigonométricas, como ocorre na teoria  $d-q$ , nem a emulação de um sistema bifásico, o qual necessitaria também de um desfasamento por software (teoria  $p-q$ ). Como nota relembativa, a teoria FBD assenta em substituir a carga pela sua condutância equivalente. Deste modo, o método calcula a potência consumida pela carga em cada instante de modo a poder calcular a potência média, servindo de base ao cálculo da componente ativa da corrente consumida. Uma vez que a potência média é calculada recorrendo-se a uma média deslizante, a principal desvantagem do método FBD em termos de processamento consiste na alocação de um vetor de tamanho relativamente elevado (várias centenas de bytes).

Assim sendo, a teoria FBD começa por calcular a potência instantânea ( $p$ ) consumida pela carga, multiplicando os valores instantâneos da tensão da rede ( $v_s$ ) e da corrente da carga ( $i_L$ ). De seguida, o valor de potência obtido é adicionado a uma média deslizante, sendo o valor mais antigo retirado do vetor. Ao valor médio da potência consumida pela carga ( $P$ ) é somado, em cada instante, o valor de potência necessário para manter o barramento CC do FAP regulado ( $p_{reg}$ ). A condutância é calculada através do quociente entre a potência ativa e o valor eficaz quadrático da tensão, pelo que multiplicando a condutância pelo valor instantâneo da tensão obtém-se a componente

ativa da corrente absorvida pela carga. No entanto, na presença de tensão distorcida, este cálculo leva à obtenção de uma corrente compensada também distorcida, pelo que em vez de se utilizar a tensão da rede ( $v_s$ ) para o cálculo da corrente ativa utiliza-se o sinal de saída da PLL ( $v_{PLL}$ ), pois trata-se da componente fundamental da tensão da rede. Finalmente, a corrente de compensação ( $i_c^*$ ) é conseguida subtraindo-se à corrente consumida pela carga a corrente ativa, como indicado na equação (3.2).

$$i_c^* = i_L - \frac{P + p_{reg}}{V_s^2} v_{PLL} \quad (3.2)$$

Exposta, justificada e descrita a teoria de controlo empregue, foi simulado o cálculo da corrente de compensação para uma dada carga não-linear, nomeadamente um retificador em ponte completa a díodos com filtro capacitivo e indutância série. A tensão e a corrente absorvidas pela carga encontram-se ilustradas na Figura 3.9 (a).

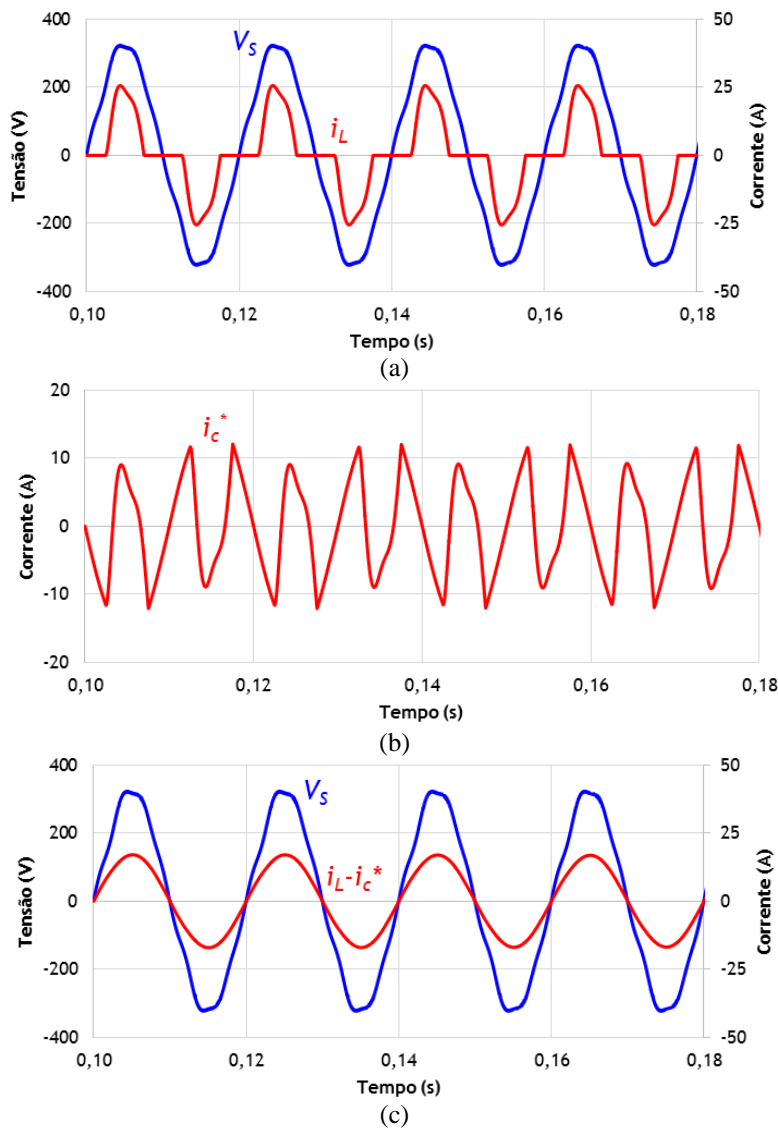


Figura 3.9 – Performance da teoria FBD: (a) Tensão da rede elétrica e corrente consumida por uma carga não-linear; (b) Corrente de compensação calculada; (c) Tensão da rede e corrente teórica na fonte.

Como se pode visualizar, a tensão da rede apresenta uma distorção próxima daquela que se costuma presenciar num sistema elétrico real. Para além da proximidade com a realidade, o propósito da utilização de uma tensão distorcida passa por comprovar a obtenção de uma corrente sinusoidal na fonte perante distorção na tensão. Na Figura 3.9 (b) encontra-se representada a corrente de compensação para a carga referida calculada através do método FBD. De modo a averiguar a eficácia da teoria de controlo do FAP, à corrente consumida pela carga foi subtraída a corrente de compensação calculada pelo sistema de controlo, obtendo-se a corrente na fonte teoricamente compensada. O resultado encontra-se apresentado na Figura 3.9 (c), verificando-se a correta operação da teoria de controlo perante distorção harmónica na tensão, uma vez que a corrente teórica na fonte é sinusoidal e encontra-se em fase com a tensão da rede.

### 3.4.3. Controlo de Corrente Preditivo

De entre as técnicas de controlo de corrente analisadas na secção 2.6, atribuiu-se ao FAP o controlo de corrente preditivo com modulação SPWM. A escolha recaiu principalmente nos métodos de comutação de frequência fixa, nomeadamente PI e preditivo, devido à performance superior destes em relação às técnicas por comparador com histerese e *Periodic Sampling*. Para além disso, ambas as técnicas de controlo de corrente PI e preditivo foram simuladas, verificando-se, na maioria dos casos, resultados ligeiramente mais satisfatórios para o controlo preditivo. Outro fator relevante para a escolha consiste na ausência do ajuste de ganhos do controlador, como sucede no controlo PI. Uma vez que o FAP deve permitir a compensação dinâmica de harmónicos de corrente e fator de potência, o sistema de controlo deve manter a sua performance inalterada perante variações de cargas, pelo que o controlo PI não permite uma boa resposta dinâmica, já que os seus ganhos devem ser alterados de modo a obter-se uma boa performance para diferentes correntes de compensação a sintetizar.

Selecionada a técnica de controlo de corrente para o FAP, a Figura 3.10 mostra uma corrente de referência sinusoidal ( $i_{ref}$ ) e a corrente sintetizada por um conversor CC-CA do tipo VSI ( $i_f$ ) por intermédio do controlo de corrente preditivo. Como se pode visualizar, a corrente sintetizada acompanha a referência eficientemente, ambas estando praticamente sobrepostas.

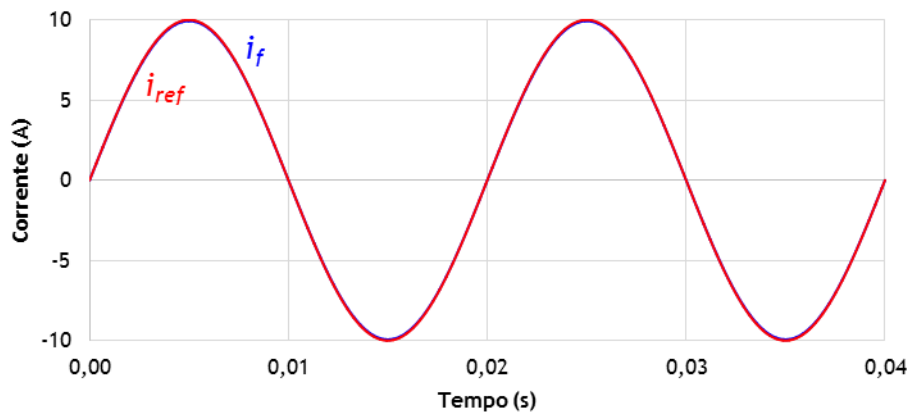


Figura 3.10 – Referência e corrente sintetizada por um conversor CC-CA através do controlo preditivo.

#### 3.4.4. Compensação de *Deadtime*

Em qualquer conversor CC-CA do tipo VSI, é mandatório garantir que os semicondutores totalmente controlados de um mesmo braço nunca se encontrem simultaneamente em condução. Tal provocaria um curto-circuito no conversor, uma vez que o barramento CC se comporta como uma fonte de tensão, levando à eventual destruição dos semicondutores de potência. De forma a evitar tais consequências, nas comutações dos semicondutores de cada braço deve garantir-se um tempo de transição em que ambos se encontrem desligados. Este tempo tem o nome de *deadtime* e varia com os próprios semicondutores utilizados, bem como com a carga que se encontra ligada ao conversor.

Apesar de ser um tempo necessário ao seu correto funcionamento, o *deadtime* traduz um intervalo de tempo em que o conversor se encontra sem a devida ação do seu sistema de controlo, pelo que a performance do controlo de corrente é afetada por este fenómeno, sendo tanto mais deteriorada quanto maior for o *deadtime*. Como tal, o *deadtime* não pode ser demasiado curto, levando à destruição do equipamento, nem demasiado longo, declinando o desempenho do conversor. Assim, o *deadtime* assenta num valor de compromisso, podendo ser estimado por parte do utilizador depois de estudados os parâmetros dos tempos de comutação dos semicondutores referidos no respetivo *datasheet* ou até mesmo depois de efetuados testes práticos aos semicondutores.

De modo a averiguar a influência do *deadtime* na performance da técnica de controlo de corrente, a Figura 3.11 ilustra uma referência sinusoidal de corrente ( $i_{ref}$ ) e a respetiva corrente sintetizada por um conversor CC-CA do tipo VSI ( $i_f$ ). De referir que o *deadtime* utilizado corresponde a 2,5% de um período de comutação. Com a adição do *deadtime* na simulação, verifica-se que a corrente sintetizada pelo conversor não acompanha a referência com o mesmo grau de proximidade. De facto, a corrente decresce um pouco em amplitude, pois o controlo preditivo na realidade não aplica a tensão

calculada ao conversor. Também se verifica que a corrente permanece nula durante um determinado tempo aquando da passagem da referência por zero.

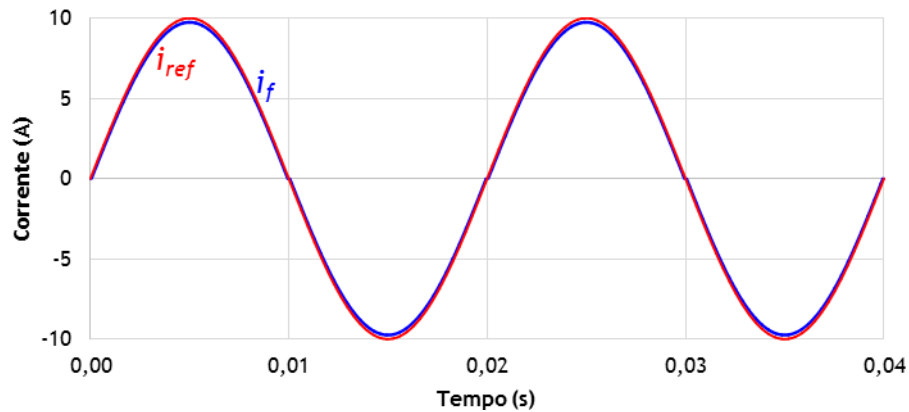


Figura 3.11 – Influência do *deadtime* no controlo de corrente de um conversor CC-CA do tipo VSI.

No entanto, este efeito pode ser compensado na própria expressão do controlo de corrente preditivo. A média dos desvios de tensão causados pelo *deadtime* durante um período de comutação é diretamente proporcional à tensão do barramento CC e ao próprio *deadtime*, sendo inversamente proporcional ao período de comutação. Deste modo, o desvio médio de tensão provocado pelo *deadtime* num conversor CC-CA fonte de tensão,  $\Delta V$ , pode ser calculado através da equação (3.3), onde  $T_d$  representa o *deadtime*, o número 2 significa o número de vezes que o *deadtime* é aplicado durante um ciclo de comutação,  $T_s$  o período de comutação e  $V_{CC}$  a tensão do barramento CC.

$$\Delta V = \frac{2 T_d}{T_s} V_{CC} \quad (3.3)$$

Este desvio de tensão pode ser somado ou subtraído ao valor de tensão calculado na expressão do controlo de corrente preditivo, aumentando-se em valor absoluto a tensão de referência de modo a obter-se na prática a referência previamente calculada. Assim sendo, se a corrente sintetizada pelo conversor for positiva, o desvio de tensão deve ser somado à tensão de referência, caso contrário deve ser subtraída [107].

De modo a comprovar o efeito de compensação de *deadtime*, a Figura 3.12 representa o mesmo sinal de referência sinusoidal da Figura 3.11 mas com a inclusão do efeito compensatório na expressão do controlo de corrente preditivo, verificando-se que a corrente sintetizada apresenta uma maior proximidade da referência. No entanto, pode verificar-se que o efeito do *deadtime* nunca é completamente eliminado, sendo visíveis ligeiros desvios da referência nas passagens por zero.

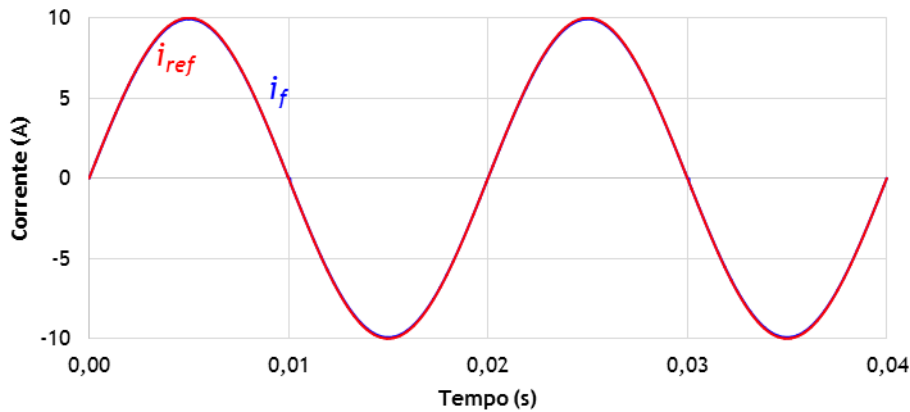


Figura 3.12 – Referência e corrente sintetizada por um conversor CC-CA com compensação de *deadtime*.

### 3.4.5. Resultados de Simulação do Filtro Ativo Paralelo

Analisados os resultados parciais da operação do sistema como FAP, segue-se a análise do sistema integral no mesmo modo de operação. É avaliada a performance do FAP perante diferentes tipos de cargas ligadas à rede, quer lineares quer não-lineares. Esta secção visa também a análise do comportamento dinâmico do FAP, testando a alteração de cargas no sistema e observando as respostas transitórias obtidas.

De modo a testar os aspetos mencionados, foi simulada a entrada sucessiva de quatro cargas no sistema elétrico. A primeira trata-se de uma carga linear, nomeadamente uma carga RL, com  $R = 50 \Omega$  e  $L = 50 \text{ mH}$ . A carga é ligada no instante 0,1 s. Na Figura 3.13 (a) encontram-se representadas a tensão e a corrente consumidas pela carga. O motivo pelo qual se optou por ligar a carga RL em primeiro lugar reside na avaliação do comportamento do FAP na presença de cargas lineares. Assim sendo, a principal função do FAP neste caso passa pela correção do fator de potência, mais concretamente o DPF. Contudo, a corrente consumida pela carga possui um  $\text{THD}_{\%f}$  de 2,9%, o que é causado por uma tensão da rede distorcida ( $\text{THD}_{\%f}$  de 4,6%), ainda que a distorção seja levemente atenuada devido ao elemento indutivo presente na carga. Como tal, o FAP deverá compensar também uma parcela do fator de distorção (DF). A corrente de compensação injetada pelo FAP encontra-se ilustrada na Figura 3.13 (b). Posto isto, a corrente resultante da compensação do FAP pode ser vista na Figura 3.13 (c), juntamente com a tensão da rede. Verifica-se que o DPF foi corrigido, bem como o DF, tendo a corrente a montante do FAP um  $\text{THD}_{\%f}$  de 0,65%. Na Figura 3.13 (d) encontra-se representada a tensão no barramento CC do FAP, verificando-se que decresce ligeiramente (até 396 V) aquando da ligação da carga à rede mas aumentando progressivamente de seguida.



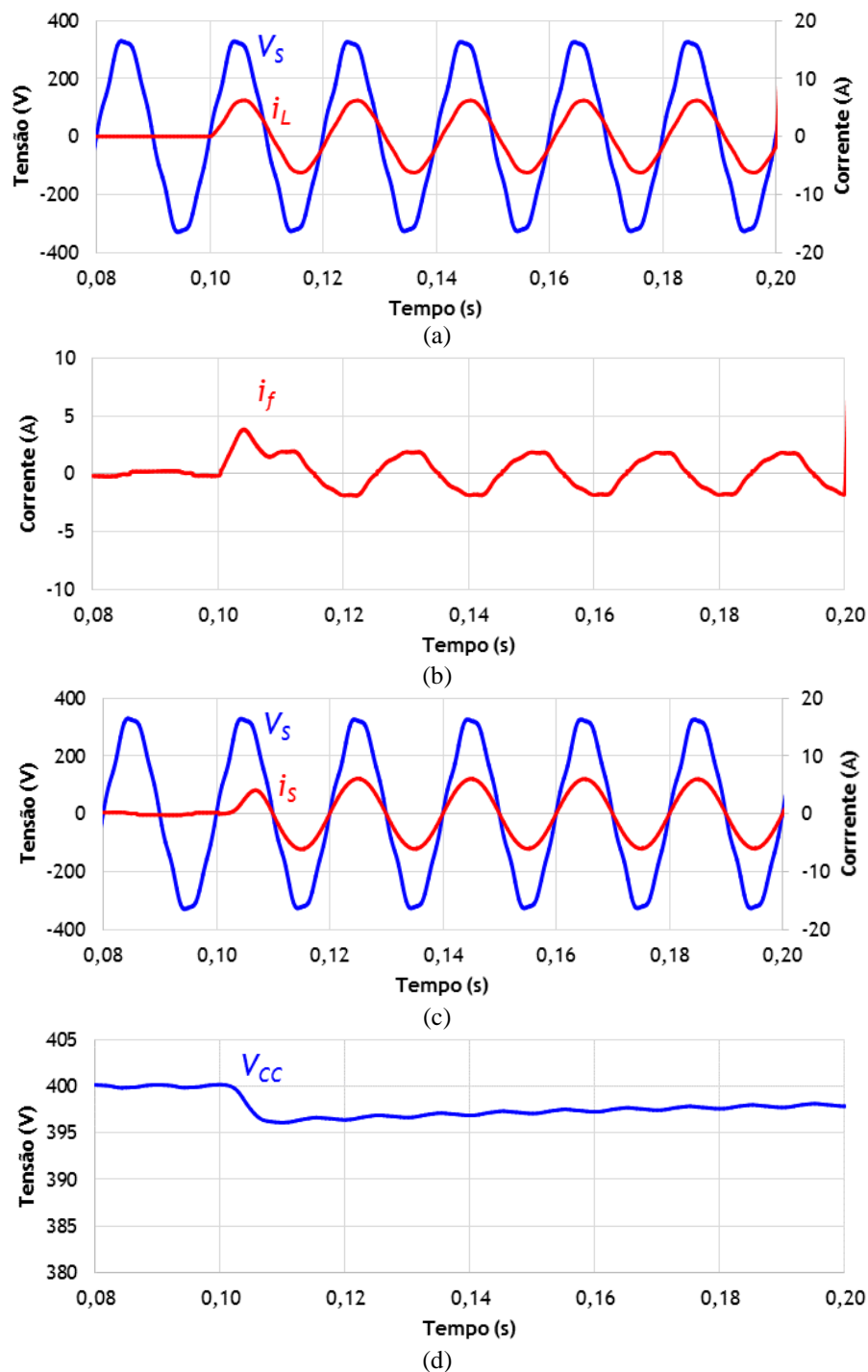


Figura 3.13 – Resultados de simulação do FAP com ligação de uma carga RL no instante 0,1 s: (a) Tensão e corrente a jusante do FAP; (b) Corrente no FAP; (c) Tensão e corrente a montante do FAP; (d) Tensão no barramento CC do FAP.

De seguida, no instante 0,2 s é ligado um retificador em ponte completa a díodos com filtro capacitivo e carga resistiva com indutância à entrada. Para esta carga, tem-se  $L = 1 \text{ mH}$ ,  $C = 1 \text{ mF}$  com uma resistência interna de  $5 \Omega$  e, por fim,  $R = 300 \Omega$ . A corrente a jusante do FAP passa a ter a forma de onda visível na Figura 3.14 (a). Para além de apresentar um valor de  $\text{THD}_{\%f}$  de 27,9%, a carga consome um elevado pico de corrente aquando da sua ligação à rede, registando-se um valor máximo de 48,6 A.

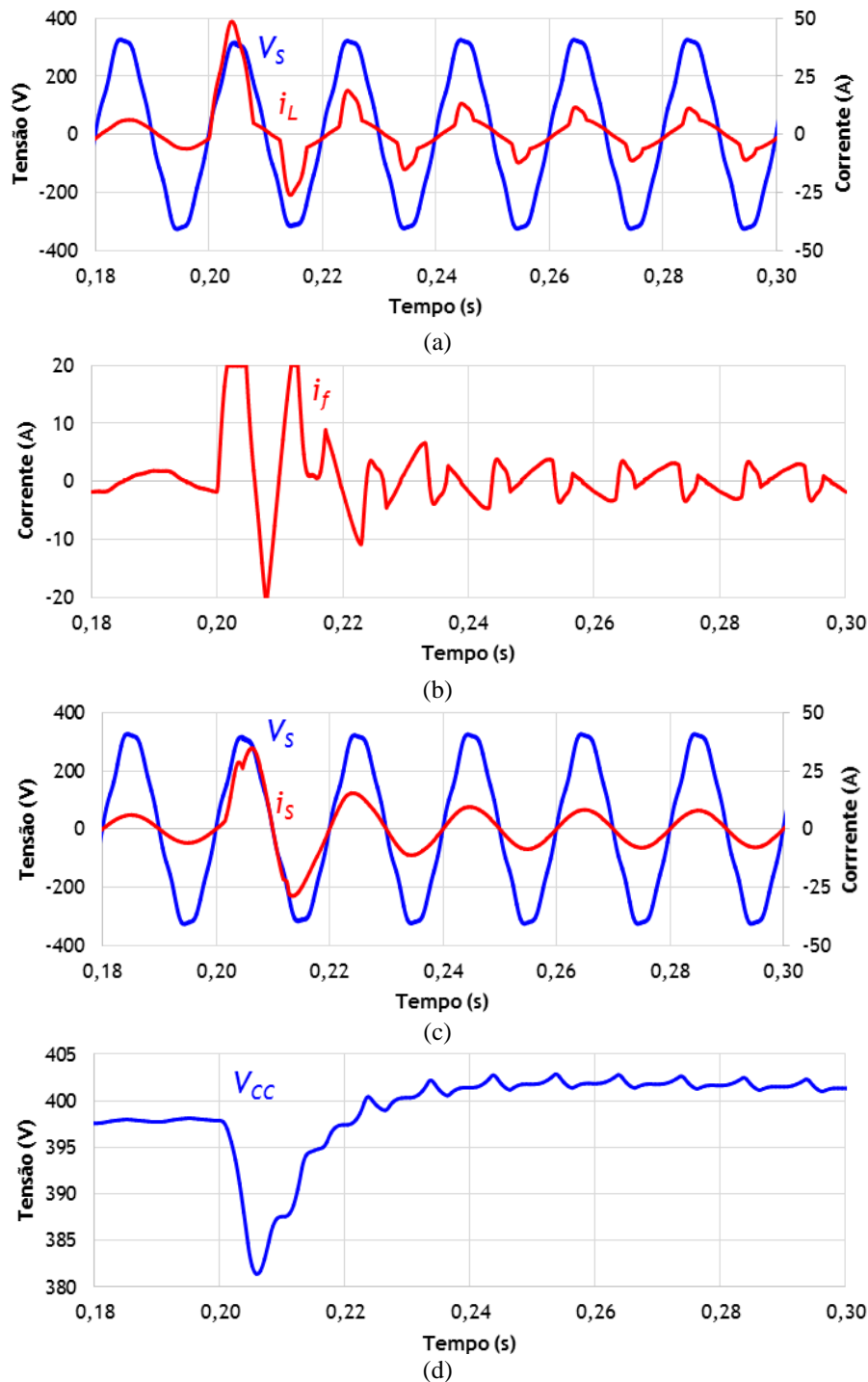


Figura 3.14 – Resultados de simulação do FAP com ligação de um retificador com carga RC no instante 0,2 s: (a) Tensão e corrente a jusante do FAP; (b) Corrente no FAP; (c) Tensão e corrente a montante do FAP; (d) Tensão no barramento CC do FAP.

A corrente injetada pelo FAP encontra-se representada na Figura 3.14 (b). Esta figura deixa transparecer um mecanismo de proteção por software aplicado ao FAP, nomeadamente a limitação da corrente de compensação. De modo a estar preparado para situações transitórias que possam surgir, o FAP deve ser capaz de assegurar a sua integridade, pelo que os seus componentes podem não estar preparados para conduzir correntes de valor relativamente elevado. Como tal, no cálculo da corrente de

compensação limitou-se os valores máximo e mínimo da referência em 20 A e -20 A, respetivamente. Todavia, esta limitação leva a que o pico de corrente consumido pela carga seja maioritariamente absorvido à rede, como se pode visualizar na Figura 3.14 (c). Apesar disso, o pico de corrente na fonte é reduzido para cerca de 34,7 A. Uma vez estabelecido o regime permanente, verifica-se que a corrente na fonte fica sinusoidal e em fase com a tensão da rede. Com a operação do FAP, o valor de  $\text{THD}_{\%f}$  da corrente na fonte passa de 27,9% para 1,1%. Em relação à tensão do barramento CC, é expectável que o seu valor diminua abruptamente em detrimento do pico de corrente que o FAP injeta na rede elétrica logo após a ligação da carga. Na Figura 3.14 (d) pode constatar-se que a tensão baixa para cerca de 381 V, pelo que o sistema de controlo atua na recuperação da tensão causando um *overshoot* mínimo, com o valor máximo de tensão a chegar próximo de 403 V.

Estando ligadas duas cargas ao sistema elétrico, aos 0,3 s é ligada uma terceira carga, desta feita um retificador em ponte completa a díodos com carga RL. A resistência possui um valor de 20  $\Omega$  e encontra-se em série com uma indutância de 100 mH. A corrente absorvida pelo conjunto das três cargas pode ser vista na Figura 3.15 (a). Apesar da adição de uma carga não-linear ao sistema, o  $\text{THD}_{\%f}$  da corrente a jusante do FAP passou de 27,9% para 24,7%. A corrente de compensação encontra-se representada na Figura 3.15 (b). É notório o elevado  $di/dt$  na corrente injetada pelo FAP nas passagens por zero da tensão da rede, pelo que a corrente na fonte adquire uma espécie de *notches*, como se pode ver na Figura 3.15 (c). No entanto, o  $\text{THD}_{\%f}$  da corrente a montante é de apenas 1,9%. Quanto à tensão do barramento CC, desce de 401 V para cerca de 394 V no momento em que a carga é ligada à rede, como esquematizado na Figura 3.15 (d). Apesar do  $di/dt$  de quase 20 A em menos de 0,1 ms na corrente de compensação, o *ripple* existente na tensão do barramento CC é inferior a 2 V.

Por fim, a quarta e última carga é conectada ao sistema no instante 0,4 s, tratando-se de um banco de condensadores com capacidade de 2 mF e resistência série de 10  $\Omega$ . A tensão e a corrente consumidas pelas quatro cargas são visíveis na Figura 3.16 (a). Com a ligação do banco de condensadores, a corrente a jusante do FAP passa a apresentar um valor de  $\text{THD}_{\%f}$  de 10,3%, o que corresponde a uma diminuição de mais de metade da quantificação da distorção harmónica. Este fenómeno deve-se ao facto de o conjunto formado pelo condensador e resistência formar uma carga linear, consumindo uma corrente com a mesma forma de onda da tensão da rede mas um pouco adiantada em relação a esta. Para além disso, a corrente consumida possui um elevado valor,

verificando-se na figura que a sua amplitude aumenta para mais do dobro (50 A). A corrente de compensação sintetizada encontra-se na Figura 3.16 (b).

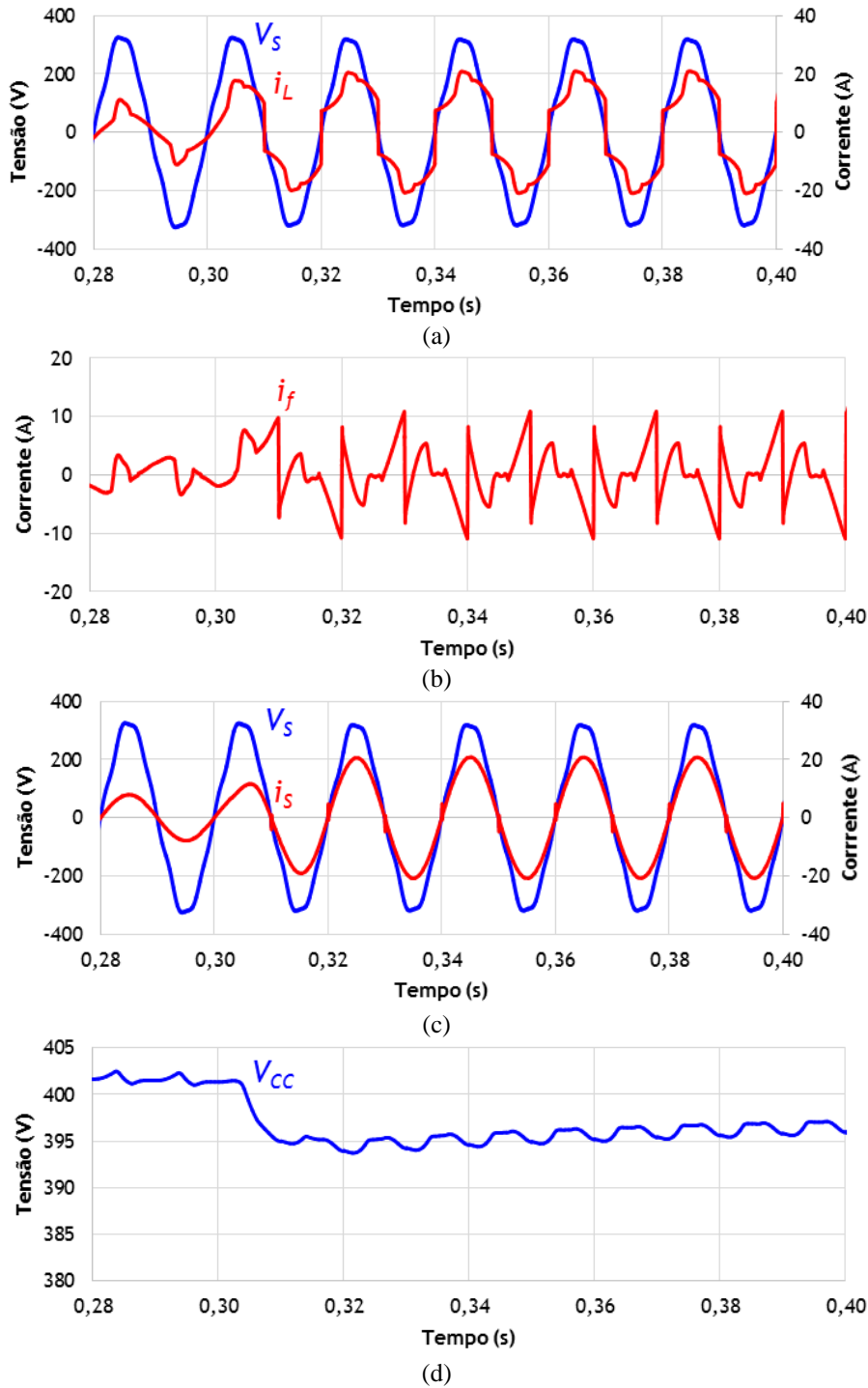


Figura 3.15 – Resultados de simulação do FAP com ligação de um retificador com carga RL no instante 0,3 s: (a) Tensão e corrente a jusante do FAP; (b) Corrente no FAP; (c) Tensão e corrente a montante do FAP; (d) Tensão no barramento CC do FAP.

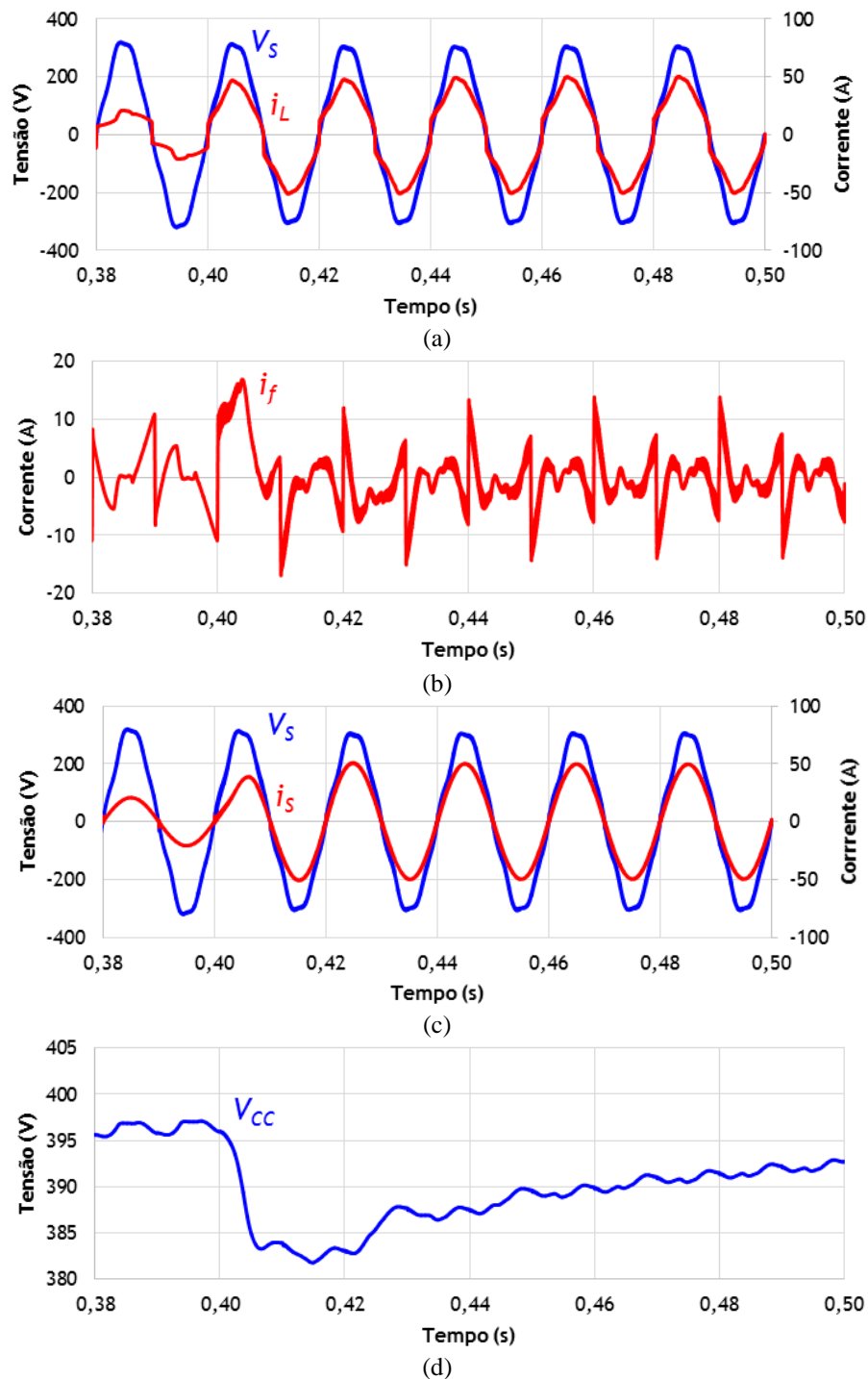


Figura 3.16 – Resultados de simulação do FAP com ligação de um banco de condensadores no instante 0,4 s: (a) Tensão e corrente a jusante do FAP; (b) Corrente no FAP; (c) Tensão e corrente a montante do FAP; (d) Tensão no barramento CC do FAP.

Pela espessura do traçado, verifica-se que a ligação do banco de condensadores favorece o aparecimento de ressonâncias no sistema elétrico. Uma vez que o sistema era composto por cargas predominantemente indutivas até ao instante 0,4 s, a sua frequência de ressonância era relativamente elevada, pelo que a inserção de elementos capacitivos levou a uma diminuição da mesma. Recorrendo à funcionalidade FFT do *PSIM*, verifica-se que a nova frequência de ressonância do sistema se situa numa gama próxima

de 12 kHz, sendo inferior à frequência de comutação dos semicondutores do FAP. Apesar disso, a corrente na fonte, ilustrada na Figura 3.16 (c), permanece com um  $\text{THD}_{\%f}$  de 1,9%. É também notória a ausência de qualquer transitório de ligação, pelo que a corrente permanece sinusoidal no momento da conexão do banco de condensadores, apenas sofrendo um leve desfasamento durante o primeiro semiciclo após a ligação. Este desfasamento é expectável tendo em conta o cálculo da média deslizante da potência efetuado pela teoria FBD, sendo que a média é efetuada para meio ciclo da rede. Mais uma vez, a tensão do barramento CC sofre uma diminuição no instante em que a carga é ligada à rede, sendo de seguida aumentada gradualmente. No entanto, a tensão nunca toma valores abaixo de 380 V em nenhum dos casos, pelo que é sempre garantido um valor admissível de tensão no barramento CC de modo à correta operação do FAP. A tensão do lado CC do FAP pode ser vista na Figura 3.16 (d).

Após a inserção progressiva de cargas na rede foi também simulado o processo inverso, nomeadamente a remoção de três cargas, ficando apenas uma carga ligada. A carga em questão trata-se do retificador com carga RC e indutância de entrada, constituindo a carga de mais baixo consumo. Para testar a situação no pior caso possível, as três cargas foram removidas em simultâneo num ângulo de  $90^\circ$  da tensão da rede (instante 0,505 s). Na Figura 3.17 (a) e na Figura 3.17 (b) encontram-se ilustradas a tensão e a corrente a jusante do FAP, estando na Figura 3.17 (a) pormenorizado o transitório causado pela desconexão das cargas da rede e na Figura 3.17 (b) representada a iminência do regime permanente. Na Figura 3.17 (c) encontra-se representada a corrente sintetizada pelo FAP durante o transitório, sendo visível a situação de regime permanente na Figura 3.17 (d). A tensão e a corrente a montante do FAP podem ser vistas, em regime transitório e em regime permanente, na Figura 3.17 (e) e na Figura 3.17 (f), respetivamente. Por fim, a tensão no barramento CC do FAP encontra-se representada na Figura 3.17 (g), sendo visível o transitório e também a situação de regime permanente.

Na Figura 3.17 (a) é possível constatar que a tensão da rede sofre um aumento instantâneo até 700 V no momento de remoção das cargas. A corrente consumida pelas cargas cai abruptamente, uma vez que passa a estar ligada apenas uma carga. Como se pode concluir na Figura 3.17 (c), o FAP absorve este abaixamento abrupto da corrente, sendo visível um pico de -40 A, o que indica que o sistema de controlo não teve ação sobre o excesso de corrente. Tal deve-se ao elevado pico na tensão da rede, tratando-se de um valor bastante superior ao valor da tensão no barramento CC, o que se reflete na polarização direta dos díodos em antiparalelo dos semicondutores de potência do conversor CC-CA e, conseqüentemente, na absorção de um elevado pico de corrente pelo

FAP, estando apenas limitado pela indutância da bobina de acoplamento à rede elétrica. Como tal, será mandatório utilizar proteções por hardware no momento da implementação, uma vez que um pico de corrente de intensidade elevada, ainda que de curta duração, poderá provocar a destruição dos componentes constituintes do FAP. O mecanismo de proteção por software é visível de seguida, constatando-se a estabilização da corrente no valor de -20 A.

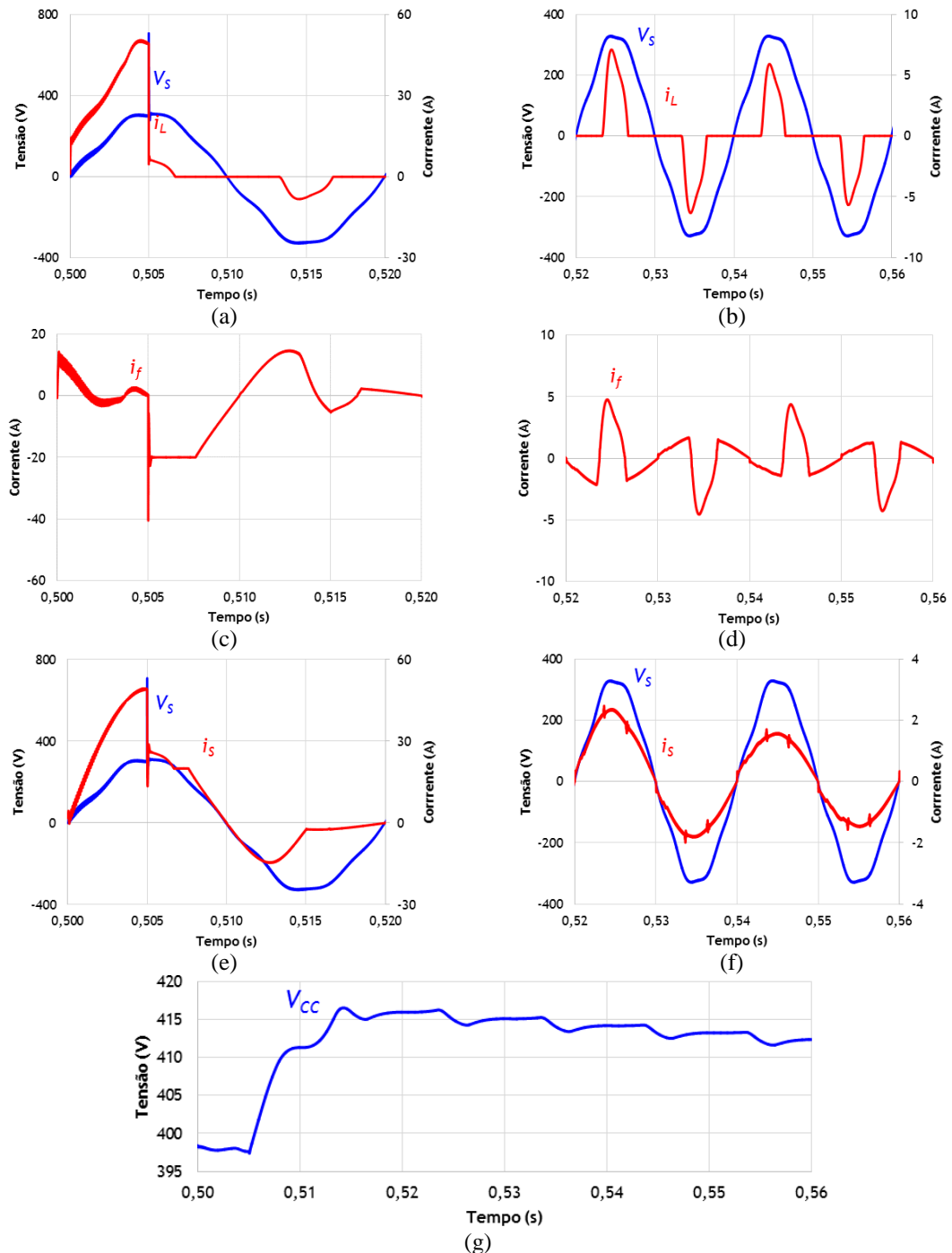


Figura 3.17 – Resultados de simulação do FAP com remoção de três cargas: (a) Tensão e corrente a jusante do FAP durante o transiente; (b) Tensão e corrente a jusante do FAP após o transiente; (c) Corrente no FAP durante o transiente; (d) Corrente no FAP após o transiente; (e) Tensão e corrente a montante do FAP durante o transiente; (f) Tensão e corrente a montante do FAP após o transiente; (g) Tensão no barramento CC durante e após o transiente.

O propósito deste teste não passa apenas pela averiguação do comportamento transitório do FAP perante a desconexão de cargas da rede. Após este instante, a única carga que permanece ligada é aquela que apresenta o consumo de corrente mais reduzido de entre as quatro cargas, pelo que se pretende aferir a performance do FAP em condições de baixas correntes envolvidas. De facto, na Figura 3.17 (f) são notórios os micro-cortes nas passagens por zero da corrente de compensação, característica típica da aplicação de *deadtime* nas comutações do conversor CC-CA, ainda que seja efetuada a devida compensação no controlo de corrente. Na Figura 3.17 (e) verifica-se que a corrente na fonte cai também abruptamente, à semelhança das correntes no FAP e a jusante deste. O mecanismo de proteção do FAP não permite que a corrente se aproxime da forma sinusoidal durante o transitório, uma vez que para tal seria necessária a absorção de uma corrente de cerca de 40 A, mais 20 A que o máximo permitido pelo FAP, sendo 20 A o valor de afundamento na corrente da fonte. Por sua vez, esta não possui uma forma de onda tão próxima da sinusoidal como nos casos anteriores de operação do FAP. De facto, o  $THD_{\%f}$  é reduzido de 104,9% para 6,7%, o que constitui ainda um valor considerável. Contudo, a corrente na fonte em regime permanente possui uma amplitude inferior a 1,5 A, pelo que a obtenção de baixos valores de  $THD_{\%f}$  em correntes de reduzido valor não é trivial, uma vez que o ruído provocado pelas comutações e o efeito de *deadtime* são bastante mais significativos. Analisando atentamente a forma de onda da corrente da Figura 3.17 (f) e comparando-a com a da Figura 3.17 (d), pode concluir-se que a maioria dos desvios da forma de onda sinusoidal ocorrem nas passagens por zero da corrente injetada pelo FAP, realçando o facto de o *deadtime* interferir na performance do conversor.

Por último, analogamente ao que se verifica nos instantes de ligação de cargas à rede, a tensão no barramento CC aumenta consideravelmente no momento em que as cargas são removidas. Este aumento trata-se de uma consequência direta da absorção do pico de corrente de -40 A por parte do FAP, carregando o condensador do barramento acima da tensão de referência. Apesar disso, a limitação de corrente por software permite também que o barramento CC não atinja tensões de valor excessivo, capazes de provocar a destruição quer dos condensadores quer dos semicondutores do conversor. Na figura pode constatar-se que a tensão do barramento CC não ultrapassa o valor de 417 V, o que corresponde a um aumento de apenas 4,25% em relação ao valor de referência. Caso se pretendesse um aumento menos significativo da tensão armazenada nos condensadores do barramento CC, seria conveniente utilizar condensadores de capacidade mais elevada.



### 3.5. Operação como UPS

Uma vez analisada a operação do sistema como FAP, nesta secção é descrita a operação como UPS. Assim sendo, é introduzido o andar de potência constituído pelo conversor CC-CC bidirecional, tendo já sido descrito o conversor CC-CA por ser comum a ambos os modos de funcionamento. Tal como na secção anterior, são apresentados os resultados parciais do modo de operação, seguidos dos resultados do sistema integral a operar em modo UPS.

Dos conversores CC-CC bidirecionais isolados estudados na secção 2.9, optou-se por implementar o conversor CC-CC bidirecional isolado fonte de tensão em ponte completa, comumente denominado *Dual Active Bridge*. As vantagens desta topologia em relação à *Dual Half Bridge* são essencialmente as mesmas do conversor CC-CA em ponte completa sobre a versão em meia ponte. Para além disso, uma vez que ambos os conversores partilham o mesmo barramento CC, é conveniente a utilização da topologia em ponte completa. Na Figura 3.18 encontra-se esquematizado o andar de potência do FAP com conversor CC-CC para operação como UPS, exibindo a ligação entre os dois conversores. O lado primário do conversor, visível do lado esquerdo, fará interface com baterias, ao passo que o secundário será ligado ao conversor CC-CA, sendo que o condensador  $C_2$  corresponde ao condensador do barramento CC do FAP. O condensador  $C_1$  tem como função reduzir o *ripple* da corrente extraída ou injetada nas baterias, sendo definida uma capacidade de 4,7 mF. Para o lado primário, foi definida uma tensão nominal de 25,6 V (tratando-se da associação em série de 8 baterias de 3,2 V de tensão nominal), sendo 400 V do lado secundário. Assim sendo, a razão de transformação ( $N_1:N_2$ ) foi estipulada como sendo 1:15.

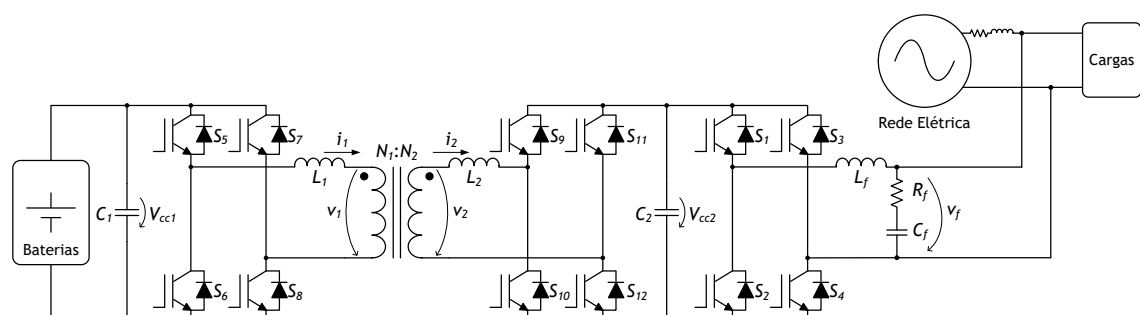


Figura 3.18 – Andar de potência do FAP com operação como UPS.

As indutâncias  $L_1$  e  $L_2$  têm como função limitar o  $di/dt$  das comutações do conversor, pelo que têm influência direta na quantidade máxima de potência que o conversor consegue transferir. Deste modo, um valor demasiado elevado de indutância pode ser prejudicial ao funcionamento como UPS, pelo que também não deve ser

demasiado baixo de modo a não permitir aumentos excessivos na corrente. O valor das indutâncias relaciona-se também com a frequência de comutação utilizada, pelo que para frequências mais altas torna-se necessário uma indutância mais baixa. Uma vez que será utilizada a técnica *phase shift* para a operação do conversor *Dual Active Bridge*, pode recorrer-se à equação (3.4) para deduzir o valor das indutâncias auxiliares.

$$P = \frac{N_1 V_{cc1} V_{cc2}}{N_2 f_s L_{total}} \frac{\varphi}{360^\circ} \left(1 - \frac{|\varphi|}{180^\circ}\right) \quad (3.4)$$

Sendo  $L_{total}$  a indutância total refletida no primário, que é dada pela equação (3.5):

$$L_{total} = L_1 + \left(\frac{N_1}{N_2}\right)^2 L_2 \quad (3.5)$$

A potência nominal do conversor foi estipulada como sendo 1 kW. Foi também definido o valor da frequência de comutação ( $f_s$ ) como sendo 100 kHz, optando-se por uma frequência relativamente alta de modo a reduzir o tamanho físico do circuito magnético. Assim sendo, a equação (3.4) passa a ter apenas duas incógnitas, nomeadamente  $L_{total}$  e  $\varphi$ , o ângulo de desfasamento utilizado na técnica de modulação. Torna-se então necessário definir o ângulo de desfasamento entre as tensões de ambas as pontes do conversor para o qual se pretende que seja transferida a potência nominal. Considerando  $\varphi$  igual a  $60^\circ$  para a transferência de 1 kW, tem-se  $L_{total}$  igual a 758,5 nH. Fazendo  $L_1 = (N_1/N_2)^2 L_2 = L_{total}/2$ , são obtidos os valores  $L_1 = 380$  nH e  $L_2 = 85,5$   $\mu$ H para as indutâncias auxiliares. Uma vez que os valores obtidos são reduzidos, pode evitar-se a inclusão de indutâncias auxiliares e utilizar a própria indutância de dispersão para efetuar a transferência de energia entre ambos os lados do transformador.

### 3.5.1. Sistema de Detecção de Falha de Rede

Uma fonte de alimentação ininterrupta, como o nome indica, é caracterizada por evitar que determinadas cargas de um sistema elétrico percam a alimentação. Como tal, uma UPS necessita de reagir rapidamente a distúrbios ou falhas na tensão da rede elétrica, pelo que a deteção de anomalias na tensão constitui um bloco chave do sistema de controlo de um equipamento deste tipo. Para o efeito, é necessário monitorizar continuamente o valor de amplitude ou o valor eficaz da tensão da rede elétrica.

Como referido na secção 3.3, relativa ao sistema de sincronização com a rede elétrica, a PLL utilizada tem a capacidade de calcular a amplitude da tensão da rede. No entanto, o resultado deste cálculo não possui uma resposta suficientemente rápida para garantir o fornecimento continuado de energia às cargas. Assim sendo, optou-se pelo cálculo do valor eficaz da tensão da rede recorrendo a uma média deslizante, como indicado na equação (3.6), onde  $N$  representa o número de amostras utilizadas.

$$V_{S_{rms}}[n] = \sqrt{\frac{1}{N} \sum_{k=n-N+1}^n v_s^2[k]} \quad (3.6)$$

Em tempo contínuo, o parâmetro  $N$  seria substituído pelo período de um ciclo da rede. Deste modo,  $N$  terá de corresponder ao número de pontos amostrados num ciclo completo. No entanto, é possível recorrer apenas a meio ciclo, uma vez que o valor quadrático da tensão da rede é igual em ambos os semiciclos, admitindo que existe antissimetria de meia onda. Para além da utilização de metade da memória inicialmente prevista, esta abordagem possibilita também uma deteção mais rápida de variações do valor eficaz ao longo do tempo. Na Figura 3.19 encontra-se representada a tensão da rede desde que o sistema de controlo é ligado, ocorrendo uma falha de rede no instante 0,1 s. São também exibidos os cálculos do valor eficaz da tensão a cada instante para os dois métodos de cálculo referidos, nomeadamente através da PLL e por média deslizante, estando evidenciada a superioridade da performance do cálculo por média deslizante sobre o algoritmo da PLL. De facto, desde o instante em que o sistema é ligado, o cálculo da média deslizante apenas necessita de meio ciclo da rede para atingir o resultado correto, ao passo que a PLL necessita aproximadamente de cinco ciclos. Do mesmo modo, o valor eficaz calculado por média deslizante demora cerca de meio ciclo a atualizar-se perante uma interrupção do fornecimento de energia, enquanto a PLL apenas diminui o valor eficaz gradualmente ao longo dos ciclos da rede.

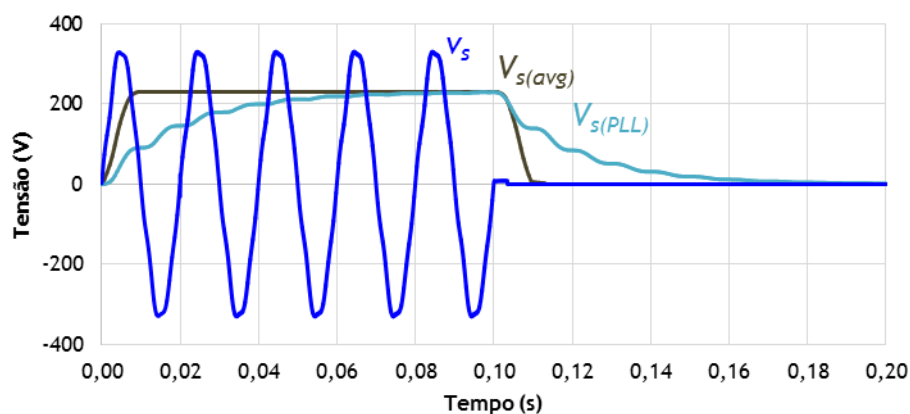


Figura 3.19 – Tensão da rede elétrica ( $v_s$ ) e cálculos obtidos do valor eficaz da mesma ( $V_{s(avg)}$  e  $V_{s(PLL)}$ ).

Contudo, é necessário estipular aquilo que é considerado anomalia na rede elétrica. Segundo as Regras Técnicas de Instalações Elétricas de Baixa Tensão (RTIEBT), o valor eficaz da tensão da rede deve manter-se em valores não superiores a 6% nem inferiores a 10% de 230 V [108]. Assim sendo, definiu-se como anomalia a deteção de um valor eficaz de tensão da rede inferior a 207 V ou superior a 244 V. Perante uma situação

irregular, o sistema de controlo deve desconectar o FAP da rede a montante, continuando este ligado às cargas que forem consideradas prioritárias.

### 3.5.2. Regulação da Tensão do Barramento CC

Depois de detetada uma irregularidade na rede elétrica, uma das funções principais do sistema de controlo é efetuar a regulação da tensão do condensador do barramento CC do conversor CC-CA. No modo de operação como FAP, a regulação era efetuada pela rede através da própria injeção de corrente na mesma. No entanto, na operação como UPS é estabelecida uma rede isolada composta pelo conversor CC-CA e pelas cargas prioritárias, pelo que a regulação da tensão do lado CC passa a ser realizada pelo conversor CC-CC, utilizando para isso a energia proveniente das baterias. A regulação é efetuada através da técnica *phase shift* com um controlador PI e o resultado obtido da tensão no barramento CC encontra-se na Figura 3.20. Uma vez que o modo UPS não corresponde ao modo normal de funcionamento do sistema, para a análise da regulação do barramento CC considerou-se que o mesmo se encontrava previamente carregado, sendo provocada uma falha de rede no instante 0,1 s e analisando-se a regulação a partir desse momento. Para além disso, o teste foi efetuado com o conversor CC-CA a sintetizar uma tensão sinusoidal de 230 V RMS, caso contrário o resultado obtido seria estritamente estático, tendo em conta que o conversor se encontra ligado em vazio. Assim sendo, verifica-se que a tensão no condensador do lado CC começa por diminuir infimamente no intervalo decorrido entre a falha de rede e a respetiva deteção, no entanto o seu valor médio sobe até estabilizar no valor de 400 V. Verifica-se também que a componente alternada é bastante reduzida, sendo inferior a 0,2 V. O facto de o conversor operar sem carga constitui o principal motivo pelo qual a tensão apresenta tão pouco *ripple*.

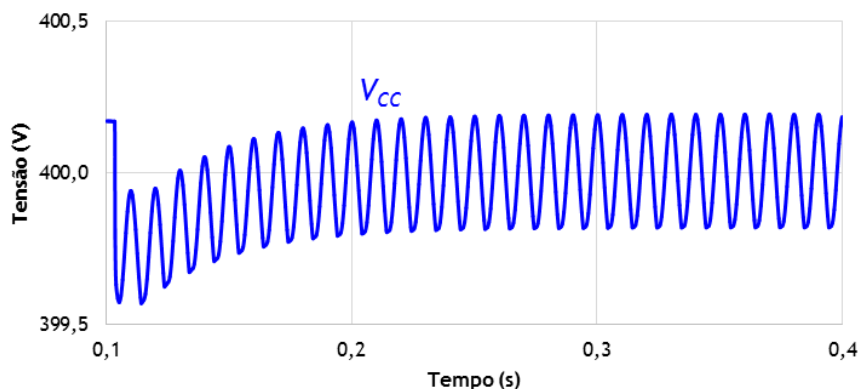


Figura 3.20 – Processo de regulação da tensão do barramento CC em modo de operação como UPS.

Na Figura 3.21 encontram-se representadas as tensões aplicadas aos enrolamentos primário e secundário e a corrente no primário do transformador de alta frequência num

determinado instante do processo de regulação do barramento CC recorrendo à técnica de modulação *phase shift*. A corrente no secundário não se encontra representada devido a possuir sempre um valor instantâneo espelhado do valor de corrente no primário pela razão de transformação ( $N_2/N_1$ ). Uma vez que a frequência de comutação é relativamente alta (100 kHz), a escala de tempo encontra-se em milissegundos.

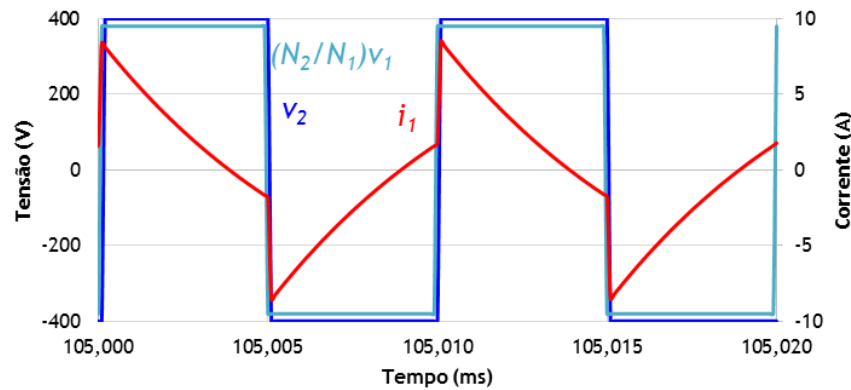


Figura 3.21 – Tensões nos enrolamentos e corrente no primário do transformador com modulação *phase shift* durante a regulação da tensão do barramento CC em modo de operação como UPS.

Verifica-se que a tensão aplicada ao primário ( $v_1$ ) se encontra adiantada em relação à tensão do secundário ( $v_2$ ), significando que o fluxo de potência é estabelecido do primário para o secundário. De notar que, na figura, a tensão  $v_1$  se encontra multiplicada pela razão de transformação ( $N_2/N_1$ ) por questões de visualização. Quanto à corrente no primário ( $i_1$ ), constata-se que possui a mesma polaridade da tensão respetiva, evidenciando novamente o sentido do fluxo de potência e indicando que as baterias se encontram a ser descarregadas. O ângulo de defasamento visível na figura é de apenas  $2^\circ$ , pelo que a potência transferida é reduzida, estando o conversor CC-CA a operar em vazio. Com base na Figura 3.22, onde se encontra representada a potência instantânea no primário do transformador ( $p_1$ ), pode calcular-se que o valor médio da potência transferida é de 72 W.

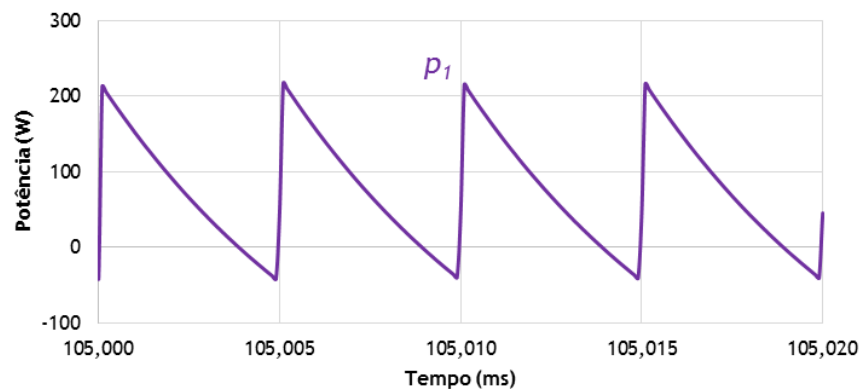


Figura 3.22 – Potência instantânea no primário do transformador com modulação *phase shift* durante a regulação da tensão do barramento CC em modo de operação como UPS.

### 3.5.3. Controlo de Tensão Proporcional Integral

No que diz respeito à forma de onda da tensão sintetizada, no mercado podem ser encontrados vários tipos de UPSs. As mais simples sintetizam uma onda denominada trapezoidal, possuindo apenas três níveis:  $+V_{CC}$ ,  $-V_{CC}$  e 0. Por um lado, esta forma de onda facilita a operação de retificadores, uma das cargas domésticas mais comuns, mas devido ao nível zero de tensão existe um período onde não há transferência de energia. Para além disso, não permite o estabelecimento de uma rede isolada CA, pelo que o FAP em modo de operação como UPS deverá sintetizar uma tensão sinusoidal de valor eficaz e frequência iguais aos valores declarados (230 V, 50 Hz).

Similarmente à escolha da técnica de controlo de corrente para o FAP, para o controlo de tensão optou-se por uma estratégia que operasse com frequência de comutação fixa, reduzindo as opções consideradas ao controlo PI e ao controlo preditivo com modulação SPWM. Porém, ao contrário do controlo de corrente, que atua sobre uma grandeza que pode variar drasticamente consoante as cargas ligadas ao sistema, o controlo de tensão necessita de sintetizar a mesma forma de onda independentemente das cargas, ainda que alterações nestas se possam refletir em variações na forma de onda da tensão. Deste modo, torna-se vantajosa a utilização do controlo PI, evitando os erros associados aos parâmetros do modelo do sistema no controlo preditivo.

Como tal, na Figura 3.23 encontra-se representado o resultado de simulação da tensão sintetizada pelo FAP em modo de operação como UPS ( $v_f$ ) com controlador PI. Apesar de o teste ter sido efetuado em vazio, a tensão apresenta um aspeto idêntico alimentando cargas lineares ou não-lineares, como será analisado adiante. Ainda que o *ripple* de alta frequência seja notório, o  $THD_{\%f}$  obtido é de apenas 1,48%, inferior ao limite de 5% estipulado pela legislação para a distorção da tensão de alimentação em baixa tensão. Porém, a amplitude da tensão é cerca de 320 V, o que não constitui um fator preocupante visto tratar-se de uma diminuição de apenas 1,6% do valor pretendido.

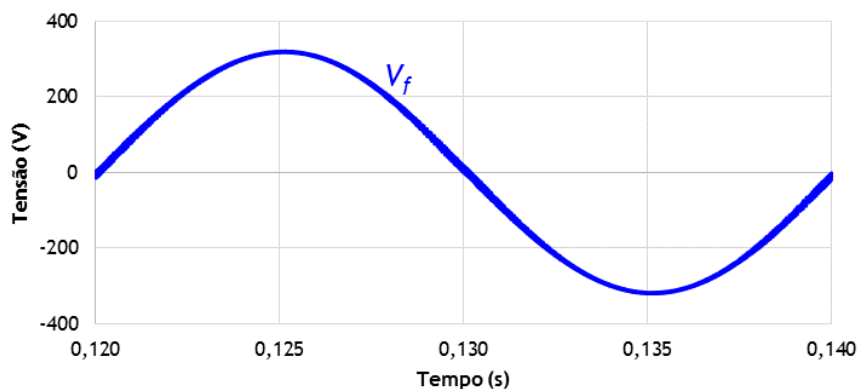


Figura 3.23 – Tensão de saída do FAP em modo de operação como UPS obtida através do controlo PI com modulação SPWM.

### 3.5.4. Resultados de Simulação do Modo de Operação como UPS

Analisados os diferentes blocos funcionais do modo de funcionamento como UPS e os respectivos resultados parciais, segue-se a análise dos resultados do sistema completo neste modo de funcionamento. Como tal, é testado o comportamento do sistema em várias situações de anormalidade na rede elétrica, bem como avaliada a performance do FAP a operar em modo UPS perante diferentes cargas.

Como primeiro teste, foi provocada uma falha de rede no instante 0,2 s. Três cargas encontram-se ligadas à rede, sendo que apenas uma é prioritária. A carga em questão é uma carga RL, com  $R = 200 \Omega$  e  $L = 50 \mu\text{H}$ , maioritariamente resistiva. As duas cargas não-prioritárias são as cargas RL e retificador com carga RL utilizadas nos resultados de simulação do FAP na secção 3.4.5. Na Figura 3.24 (a) encontra-se a tensão de saída do FAP, sendo visível a transição entre os dois modos de operação. Verifica-se que o modo UPS entra em funcionamento 2 ms depois de ocorrida a falha de rede, o que corresponde a um intervalo de tempo de um décimo de ciclo da rede. É também visível um transitório intenso após a remoção da alimentação às cargas, extinguindo-se apenas quando o modo UPS entra em funcionamento. Em termos de qualidade da tensão produzida, o  $\text{THD}_{\%f}$  obtido é de 1,3%, tratando-se de um valor mais baixo que o  $\text{THD}_{\%f}$  da tensão da rede (4,8%). A amplitude da tensão é novamente de 320 V.

De modo a aferir o fornecimento ininterrupto de energia do ponto de vista das cargas prioritárias, na Figura 3.24 (b) encontra-se a corrente consumida pela carga no momento da transição. Tratando-se de uma carga linear, é expectável a forma de onda da corrente ser bastante semelhante à da tensão, até mesmo no transitório. Pode, portanto, concluir-se que o fornecimento de energia à carga é ininterrupto.

Na Figura 3.24 (c) encontra-se representada a tensão no barramento CC do conversor CC-CA durante a transição do modo FAP para UPS. No intervalo de tempo compreendido entre a ocorrência da falha e a sua deteção, constata-se que a tensão no barramento decresce de 398 V para 393 V, não sendo uma diminuição acentuada. Após detetada a falha de rede, a tensão no barramento CC volta a subir por efeito da regulação do conversor CC-CC. Verifica-se também que a tensão do barramento CC aumenta de forma gradual, mais lentamente do que a regulação efetuada através da rede no modo de funcionamento como FAP. Este procedimento é efetuado de modo a evitar a extração de correntes das baterias com demasiado *ripple*, tendo em vista a preservação da vida útil das mesmas. Na Figura 3.24 (d) é apresentada a corrente fornecida pelas baterias ( $i_{BAT}$ ), tendo sinal negativo devido à convenção definida para absorção/fornecimento de energia.

A corrente possui um valor médio de 11,5 A com um *ripple* de 1,5 A, o que ainda é um valor considerável.

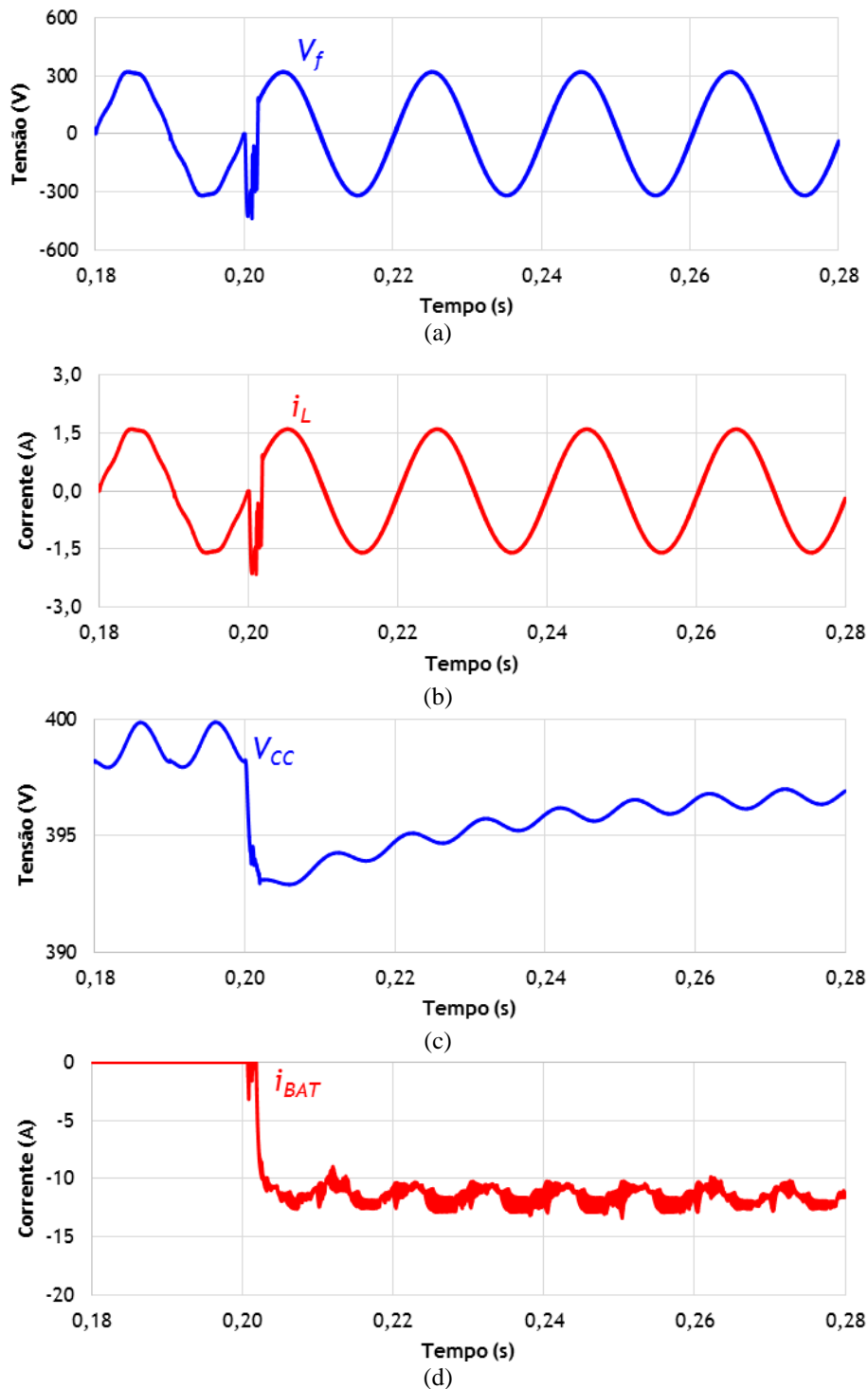


Figura 3.24 – Resultados de simulação do FAP em modo de operação como UPS com uma carga RL na ocorrência de uma falha de rede aos 0,2 s: (a) Tensão de saída do FAP; (b) Corrente da carga; (c) Tensão no barramento CC do FAP; (d) Corrente nas baterias.

No primeiro teste considerou-se que a falha de rede se deu numa passagem por zero da tensão. Assim sendo, para o segundo teste do FAP em modo de operação como UPS, cujos resultados se encontram representados na Figura 3.25, foi simulada uma falha de



rede no instante 0,205 s, o que corresponde a um ângulo de  $90^\circ$  na tensão da rede. Para além disso, a carga prioritária passou a ser apenas o retificador com carga RC e indutância de entrada utilizado nas simulações do FAP, pelo que as cargas não-prioritárias se mantiveram inalteradas.

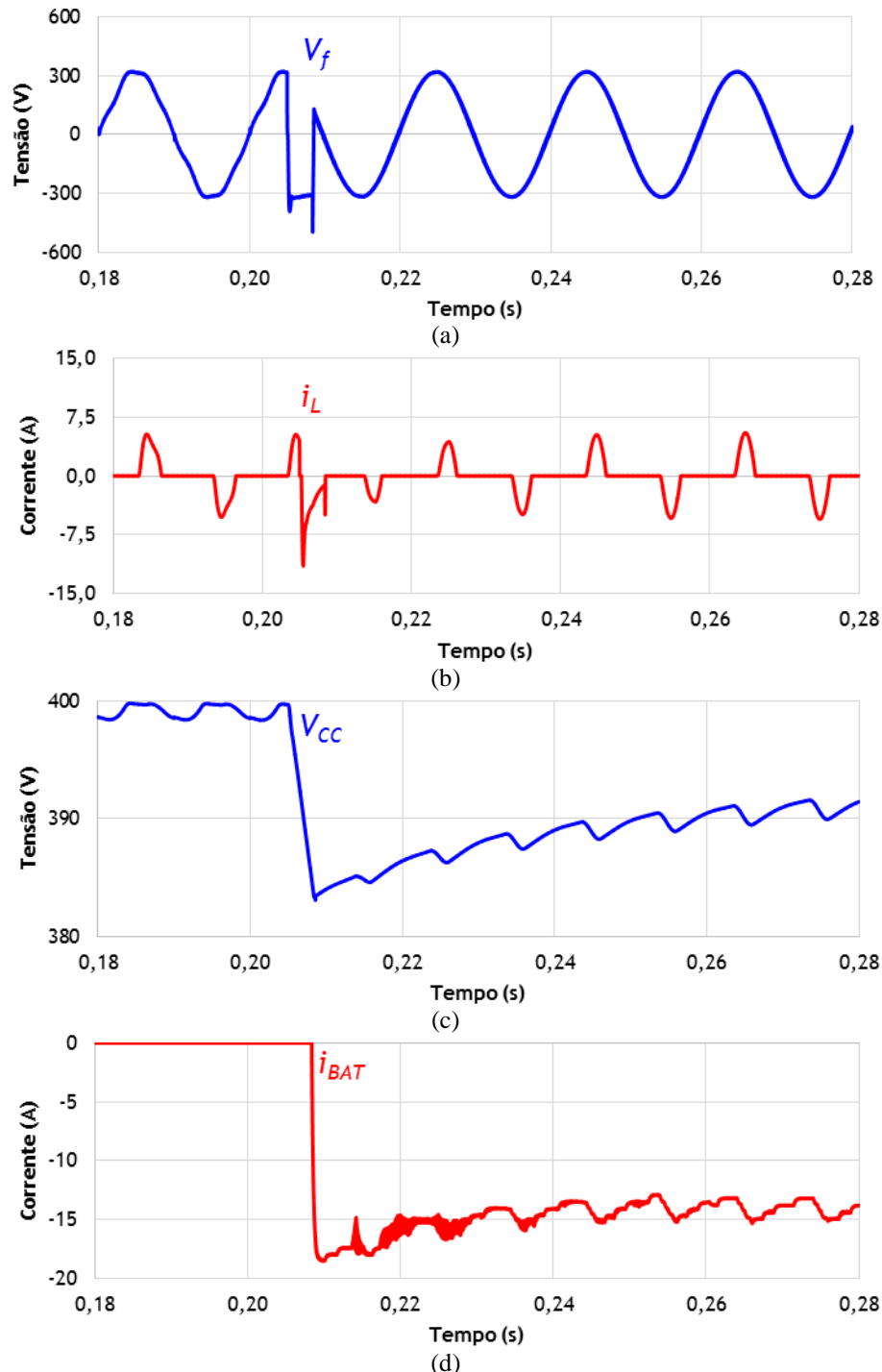


Figura 3.25 – Resultados de simulação do FAP em modo de operação como UPS com um retificador com carga RC na ocorrência de uma falha de rede aos 0,205 s: (a) Tensão de saída do FAP; (b) Corrente da carga; (c) Tensão no barramento CC do FAP; (d) Corrente nas baterias.

Neste caso foram decorridos cerca de 3,3 ms desde a falha de energia até à entrada em funcionamento do modo UPS, o que corresponde a menos de um quarto de ciclo,

como se pode verificar na Figura 3.25 (a), relativa à tensão de saída do FAP em modo UPS. O transitório sugere ser mais amortecido, pelo que a tensão se mantém praticamente constante no intervalo de tempo em que se encontra desgovernada. O valor de  $THD_{\%f}$  passou a ser 1,4%, mais 0,1% em relação ao  $THD_{\%f}$  da tensão alimentando a carga RL, pelo que se comprova o bom funcionamento do FAP em modo de operação como UPS perante cargas não-lineares.

Na Figura 3.25 (b) encontra-se ilustrada a corrente consumida pela carga prioritária durante a transição do modo de funcionamento de FAP para UPS. Sendo que a falha de rede ocorre aos 90° da tensão, o pico de corrente característico absorvido por um retificador monofásico com filtro capacitivo é interrompido, pelo que a corrente permanece nula durante 2 ms. Decorrido este tempo, ocorre um pico de corrente de quase -12 A, de seguida diminuindo gradualmente em valor absoluto. A corrente acaba por anular-se quando o FAP assume a alimentação da carga, consumindo um pico de -5 A no instante imediatamente anterior. De salientar que a corrente consumida pelo retificador com carga RC apresenta um aspeto diferente quando alimentado pelo FAP e pela rede elétrica, consequência direta da redução da distorção na tensão fornecida à carga.

Uma vez analisadas a tensão e a corrente consumidas pela carga prioritária, a Figura 3.25 (c) mostra a tensão no barramento CC do conversor CC-CA. O abaixamento da tensão é superior no presente teste em relação ao anterior, o que é expectável tendo em conta o pico de corrente na carga. Apesar disso, a tensão do barramento CC desce apenas para 383 V, o que não interfere na correta operação do FAP em modo UPS.

A diminuição brusca e a consequente recuperação da tensão do barramento CC têm influência direta na corrente requerida às baterias. Deste modo, a corrente inicialmente fornecida pelas baterias é superior em relação ao teste anterior, como se pode averiguar na Figura 3.25 (d), atingindo um valor máximo de 18,5 A. Inicialmente, o *ripple* resultante da frequência de comutação (100 kHz) é inferior a 0,1 A, o que constitui um valor desejável. Contudo, devido às oscilações da tensão no barramento CC, causadas pelo consumo de corrente da carga não-linear, a corrente nas baterias adquire uma componente de *ripple* em 100 Hz com amplitude ligeiramente superior a 1 A. Para além disso, a própria oscilação de alta frequência tende a aumentar de amplitude, como evidenciado na espessura do traçado da figura em alguns instantes. Apesar do *ripple* notório, o resultado obtido é mais satisfatório do que o anterior, pois o retificador com carga RC consome picos de corrente bastante mais elevados que a amplitude da corrente absorvida pela carga RL, sendo apurada uma maior oscilação da tensão no barramento CC e simultaneamente um menor *ripple* na corrente das baterias. Numa tentativa de reduzir

a componente alternada de baixa frequência, o controlo PI da modulação *phase shift* foi substituído por um controlo PI adaptativo, pelo que o ganho proporcional do controlador diminui à medida que o erro vai decaindo. Deste modo consegue-se aumentar a qualidade da corrente extraída das baterias e evitar a sua deterioração precoce. No entanto, se se pretender uma corrente praticamente constante, deve sacrificar-se a correta regulação do barramento CC e considerar uma margem superior para a tensão admissível nos condensadores que o constituem.

Nos dois primeiros testes apenas foi considerada a transição do modo FAP para UPS. No entanto, o sistema de controlo deve monitorizar constantemente a tensão da rede a fim de detetar o restabelecimento de energia, voltando a assumir a função de FAP. Assim sendo, num terceiro teste considerou-se a ocorrência de uma falha de rede e o seu restabelecimento no instante 0,2 s. As cargas prioritárias passaram a ser as mesmas dos testes anteriores mas ligadas em simultâneo, estando o resultado exposto na Figura 3.26. Como se pode visualizar na Figura 3.26 (a), ilustrando a tensão da rede e a tensão de saída do FAP, o tempo decorrido entre o regresso da energia da rede e a nova transição do modo de funcionamento corresponde a menos de três ciclos da rede, sendo visível um pequeno transitório pouco antes do instante 0,255 s. Este tempo é caracterizado pela sincronização da PLL, concretamente pelo cálculo da amplitude, pelo que a transição para o modo de operação como FAP é efetuada de forma mais progressiva de modo a evitar transitórios consideráveis na tensão. Na Figura 3.26 (b) pode ser vista a corrente consumida pelas duas cargas prioritárias. O transitório sofrido não é elevado, ainda que ocorra próximo dos 90° da tensão. Verifica-se também que o pico de corrente consumido durante o primeiro semiciclo de rede após a transição é ligeiramente superior, passando de 7,2 A para 8 A. Na Figura 3.26 (c) encontra-se representada a tensão do barramento CC do FAP, sendo visível um aumento de 402 V para quase 410 V no momento em que o conversor CC-CA começa a operar como FAP. Neste momento, a regulação passa a ser efetuada pela rede, pelo que a tensão se aproxima rapidamente do valor de referência.

Neste terceiro teste, o restabelecimento da energia deu-se num instante coincidente com o zero da tensão sintetizada pelo FAP em modo de operação como UPS, pelo que a PLL já se encontrava sincronizada. Assim sendo, foi efetuado um quarto teste com a tensão da rede voltando a surgir no instante 0,175 s, o que corresponde a um desfasamento de 90°, estando adiantada em relação à tensão produzida pelo FAP em modo UPS. Como se pode constatar na Figura 3.27, a PLL recupera o sincronismo com a nova tensão da rede ao fim de menos de seis ciclos, só depois transferindo o modo de operação para FAP. O transitório é quase impercetível, ocorrendo no instante 0,284 s.

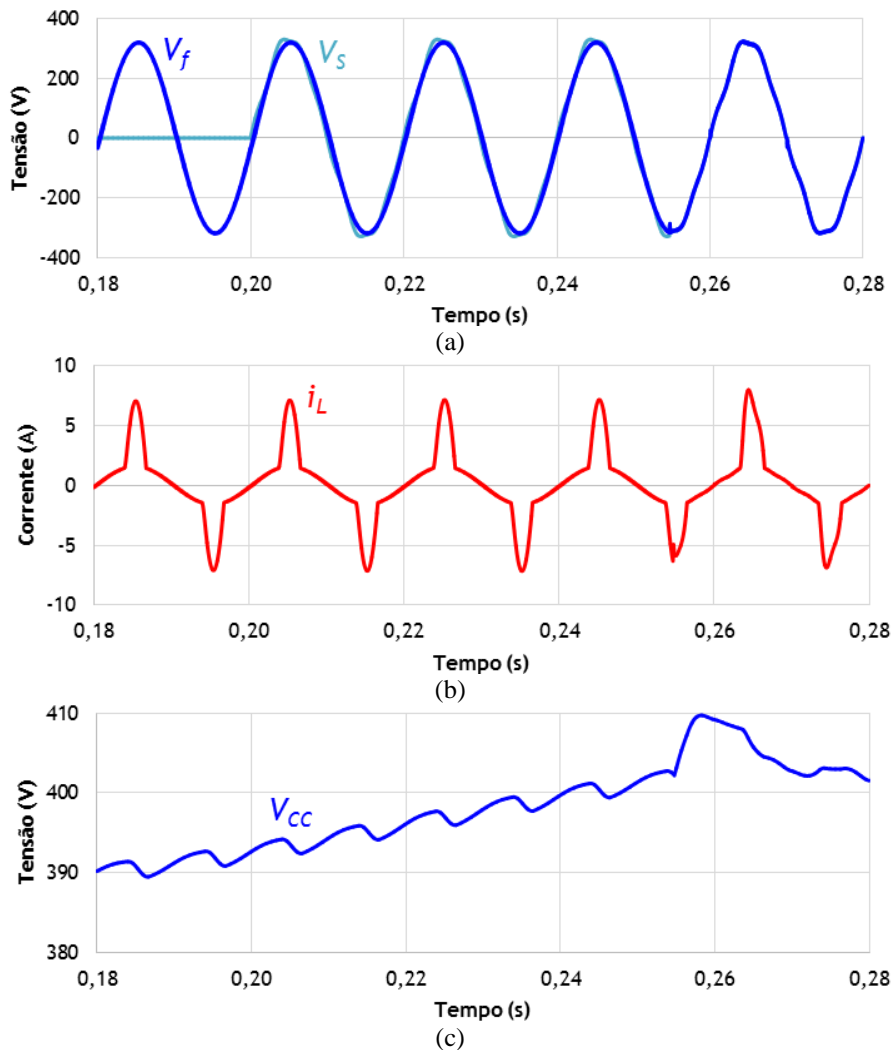


Figura 3.26 – Resultados de simulação do FAP em modo de operação como UPS com carga RL e retificador com carga RC após restabelecimento da energia no instante 0,2 s: (a) Tensões da rede e do FAP; (b) Corrente das cargas; (c) Tensão no barramento CC do FAP.

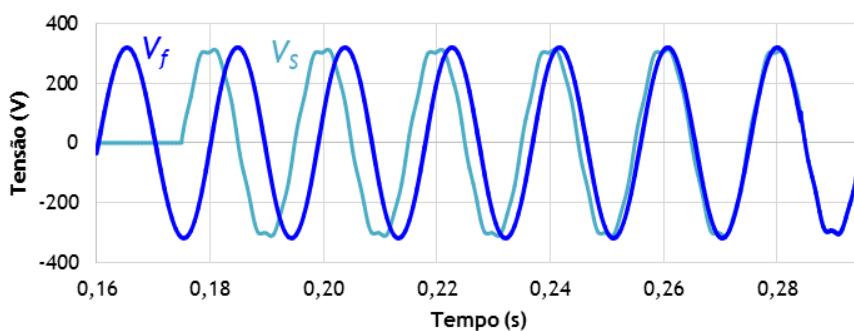


Figura 3.27 – Tensões da rede e do FAP em modo de operação como UPS após restabelecimento da energia no instante 0,175 s.

Um facto a ter em conta sobre a sincronização da PLL com uma tensão da mesma frequência mas de fase diferente passa pelo desvio de frequência causado na tensão com que as cargas prioritárias são alimentadas. Segundo a norma NP EN 50160, o valor médio da frequência fundamental da tensão, medido em intervalos de 10 segundos, deve compreender-se entre 47 Hz e 52 Hz durante 100% do tempo de medição de uma semana.

Recorrendo à ferramenta de FFT do *PSIM*, verifica-se uma frequência máxima de 52,5 Hz na tensão do FAP. Porém, tal facto não é grave, uma vez que o valor médio da frequência é medido em intervalos de 10 segundos e a situação ocorre apenas durante 0,1 segundos.

Como referido, o elemento responsável por transferir o modo de funcionamento de UPS para FAP e, conseqüentemente, o tempo de transição entre os modos consiste no cálculo da amplitude por parte da PLL. De referir que esta abordagem apenas é efetuada devido à rapidez de sincronismo em termos de fase ser superior ao cálculo da amplitude, considerando-se que a PLL já se encontra sincronizada com a nova tensão da rede no momento em que o cálculo da amplitude atinge um valor dentro dos limites estipulados. Em relação ao desvio de frequência causado, apesar de não ser significativo, poderia ainda ser atenuado, bastando para isso diminuir os ganhos do ajuste de fase da PLL, aumentando-se o tempo de transição entre os modos de funcionamento mas permitindo um desvio de frequência menor durante a nova sincronização.

### 3.6. Operação como Carregador de Baterias

Nesta secção é analisado o terceiro e último modo de funcionamento do sistema. Uma vez que o carregamento das baterias é efetuado através da rede elétrica, este modo de operação opera conjuntamente com o modo FAP. O carregamento das baterias é efetuado sempre que o sistema transita do modo UPS para FAP, mantendo as baterias com uma tensão um pouco abaixo do valor máximo indicado no *datasheet* do fabricante.

#### 3.6.1. Modelo de Baterias

Uma vez que as baterias são elementos que armazenam energia sob a forma de energia química, torna-se necessário definir um modelo elétrico das mesmas a fim de ser possível simular os processos de carga e descarga. Vários modelos elétricos têm vindo a ser propostos na literatura, desde o mais simples contendo apenas uma fonte de tensão ideal até modelos mais complexos e dinâmicos, capazes de contemplar vários parâmetros intrínsecos de uma bateria real.

Para a simulação do sistema optou-se por um modelo de primeira ordem, também denominado modelo de Thévenin. Este modelo é relativamente simples mas suficiente para simular a aplicação em questão. É constituído por uma fonte de tensão contínua ideal, uma resistência série e um circuito RC paralelo, como ilustrado na Figura 3.28. No modelo de primeira ordem, a fonte de tensão  $V_{CA}$  representa a tensão de circuito aberto da bateria. A resistência  $R_s$  simboliza a resistência interna óhmica proveniente dos contactos e dos eletrólitos da bateria, ao passo que a resistência  $R_p$  se trata da resistência

de polarização oriunda das reações químicas durante a carga e descarga. Esta resistência e o condensador  $C$  permitem simular o comportamento dinâmico da bateria. Apesar disso, o modelo não contempla a variação das resistências com a temperatura e com o estado de carga (*State of Charge – SoC*), assumindo também que a tensão de circuito aberto varia linearmente com o SoC e a resistência ôhmica não varia com a carga e descarga [109].

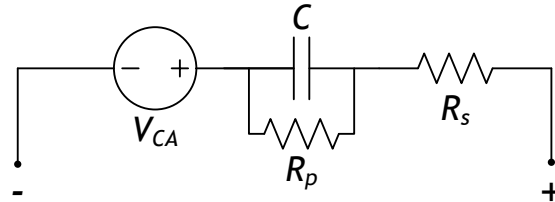


Figura 3.28 – Modelo elétrico equivalente de primeira ordem de uma bateria.

Uma vez que uma bateria real apresenta um comportamento dinâmico relativamente lento para ser recriado em ambiente de simulação, os parâmetros utilizados não correspondem aos reais. Assim, de modo a poder ser exequível o carregamento completo das baterias em ambiente de simulação, definiu-se uma capacidade de 1 F para o condensador  $C$ , com  $R_s = 0,05 \Omega$  e  $R_p = 1 \text{ k}\Omega$ . Para a fonte de tensão  $V_{CA}$  foi definido o valor de 20 V, correspondendo à tensão mínima aconselhável do *pack*.

Antes de se prosseguir à análise do carregamento das baterias, convém referir que o condensador de filtragem colocado em paralelo com as baterias necessita de estar previamente carregado, pelo que é utilizada uma resistência de pré-carga de  $5 \Omega$  em série com as baterias de modo a evitar a extração de correntes elevadas. As formas de onda de tensão e corrente no condensador de filtragem encontram-se representadas na Figura 3.29.

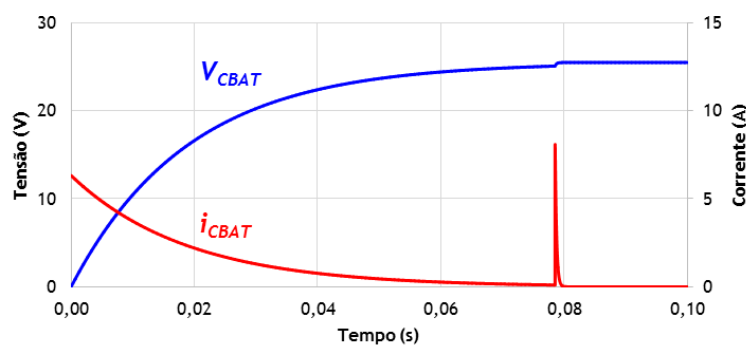


Figura 3.29 – Processo de pré-carga do condensador de filtragem das baterias.

Constata-se que o valor inicial de corrente absorvida às baterias é de 6,3 A. É efetuado o *bypass* à resistência de pré-carga quando se verifica que a corrente fornecida pelas baterias atinge um valor próximo de zero e a tensão se encontra acima da tensão de corte. No momento do *bypass*, o pico de corrente é de 8 A. O valor de tensão nas baterias considerado neste exemplo é o nominal (25,6 V).

### 3.6.2. Carregamento por Corrente Constante - Tensão Constante

Como supramencionado, o sistema de controlo inicia a tarefa de carregamento das baterias logo que o sistema altera o seu modo de operação de UPS para FAP. Desta forma, garante-se que as baterias ficam sempre carregadas com um valor de tensão superior ao nominal mas inferior ao valor máximo permitido, provisionando o sistema para eventuais falhas de rede futuras.

Diversos métodos de carregamento de baterias têm vindo a ser estudados com vista à otimização do processo e à preservação da vida útil dos elementos armazenadores. Tecnologias diferentes de baterias requerem também estratégias de carregamento diferentes. Alguns exemplos destas estratégias são o carregamento por corrente constante, por tensão constante, por corrente constante seguido de tensão constante e também o carregamento por corrente pulsada, existindo no entanto técnicas mais complexas e baseadas em variantes de outros métodos.

Um dos métodos de carregamento que se encontra mais em voga é o carregamento por corrente constante seguido de tensão constante, quer devido à sua simplicidade de implementação quer devido à sua performance. É também um método apropriado para aplicar a baterias de lítio, a tecnologia a utilizar, como será referido adiante na presente dissertação. Como o próprio nome indica, esta estratégia de carregamento é constituída por duas etapas, sendo que a primeira consiste em aplicar uma corrente constante às baterias, resultando no aumento da sua tensão, ao passo que a segunda passa por manter uma tensão constante, o que se reflete num decaimento exponencial da corrente. A transição entre os dois estágios de carregamento ocorre quando é atingido um valor de tensão predeterminado, valor este que corresponde à tensão com que se pretende carregar as baterias. Assim sendo, esta tensão é mantida constante até que a corrente adquira um valor residual, dando por terminado o carregamento [110].

A transferência de energia para as baterias fica a cargo do conversor CC-CC, sendo novamente implementada a técnica *phase shift* regulada por um controlador PI. Sendo bidirecional, o conversor permite a operação no modo UPS e no modo de carregamento, isto é, permite transferir energia das baterias para o barramento CC do FAP e vice-versa. Assim sendo, no modo de carregamento, o FAP necessita de absorver uma quantidade adicional de energia à rede para possibilitar a carga das baterias, mantendo simultaneamente a tensão do barramento CC regulada.

Apresentadas as técnicas de carregamento das baterias e de modulação do conversor CC-CC, foram definidas a corrente e a tensão de carregamento, optando-se

respetivamente por 10 A e 29,6 V (correspondente a 8 baterias em série carregadas com 3,7 V cada). Assim sendo, os resultados de simulação do processo de carregamento de baterias em conjunto com o modo de operação como FAP encontram-se representados na Figura 3.30. Na Figura 3.30 (a) encontram-se a tensão e a corrente nas baterias resultantes do método de carregamento escolhido. O *ripple* de corrente obtido no estágio de corrente constante é cerca de 0,2 A, ocorrendo oscilações um pouco superiores nas passagens por zero da tensão da rede. Os picos mais elevados, visíveis entre os instantes 0,22 s e 0,26 s, possuem cerca de 1 A. O *ripple* existente na corrente das baterias depende de vários fatores, entre os quais o condensador de filtragem, as indutâncias auxiliares do transformador de alta frequência e o próprio sistema de controlo. Em relação ao condensador de filtragem, este possui uma capacidade elevada (4,7 mF). As indutâncias auxiliares possuem um valor extremamente baixo, principalmente a que se encontra do lado das baterias (0,38  $\mu$ H), pelo que a sua capacidade de limitação do  $di/dt$  é reduzida. Assim sendo, o sistema de controlo fica a cargo de sintetizar uma corrente com o menor *ripple* possível, pelo que algumas oscilações não são controláveis pelo mesmo. Analisando o extremo oposto do conversor CC-CC, na Figura 3.30 (c) encontra-se a tensão no barramento CC do FAP, constatando-se que aumenta gradualmente depois do abaixamento causado pela ligação à rede das cargas não-prioritárias.

Como referido, o carregamento das baterias é efetuado enquanto o sistema se comporta como FAP. Assim sendo, o FAP absorve uma parcela extra de energia à rede ao mesmo tempo que mantém a corrente da fonte sinusoidal e em fase com a tensão. Na Figura 3.30 (b) encontra-se representada a corrente a montante do FAP no intervalo de tempo correspondente ao carregamento das baterias. Como se pode visualizar, a corrente fica sinusoidal cerca de meio ciclo após a transição do modo de funcionamento de UPS para FAP. Constata-se também que a sua amplitude é um pouco maior na fase de carregamento por corrente constante, consequência da potência extra absorvida, diminuindo no estágio de tensão constante. Como pretendido, a corrente mantém-se sinusoidal e em fase com a tensão da rede.

Na Figura 3.31 (a) são visíveis as tensões aplicadas ao transformador de alta frequência com a modulação *phase shift* durante o carregamento das baterias, bem como a corrente no enrolamento primário. Desta feita, a tensão do secundário ( $v_2$ ) encontra-se adiantada em relação à do primário ( $v_1$ ), traduzindo o fornecimento de energia do barramento CC do FAP para as baterias. Verifica-se também que a corrente no primário ( $i_1$ ) possui polaridade oposta à da tensão do mesmo enrolamento, comprovando o facto



anterior. Durante o intervalo de tempo representado, a corrente  $i_l$  é obtida com um desfasamento de  $12^\circ$ , pelo que a Figura 3.31 (b) evidencia a potência instantânea no enrolamento primário do transformador ( $p_l$ ). O seu valor médio é de  $-250$  W, sendo que o valor negativo indica que o lado primário se encontra a absorver energia. O pico positivo possui um valor máximo de  $301$  W e corresponde ao intervalo em que  $v_l$  e  $v_2$  possuem sinais contrários, tratando-se do intervalo em que a corrente  $i_l$  aumenta rapidamente em valor absoluto.

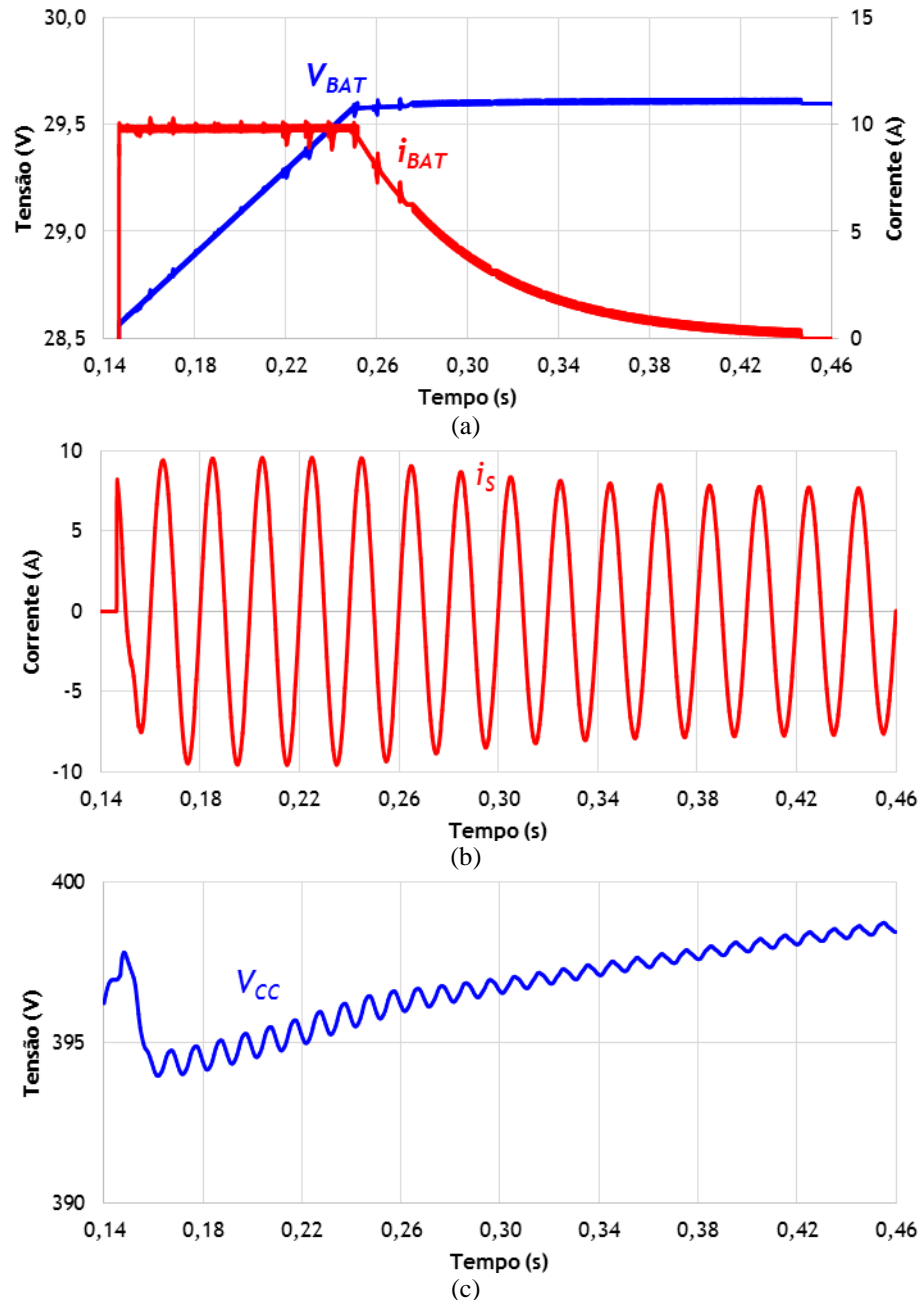


Figura 3.30 – Resultados de simulação do FAP com operação como carregador de baterias: (a) Tensão e corrente nas baterias durante carregamento por corrente constante – tensão constante; (b) Corrente a montante do FAP; (c) Tensão no barramento CC do FAP.

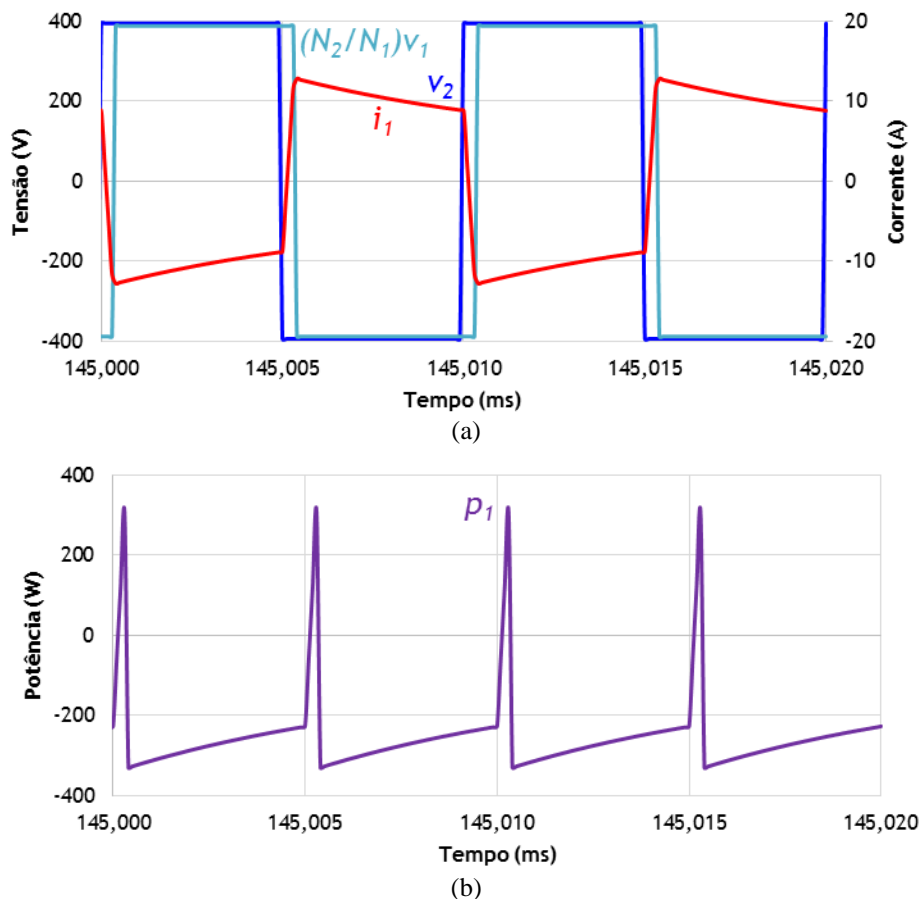


Figura 3.31 – Formas de onda no transformador de alta frequência com modulação *phase shift* durante o carregamento das baterias: (a) Tensões aplicadas aos enrolamentos e corrente no primário; (b) Potência instantânea no primário.

### 3.7. Conclusão

No presente capítulo foi descrito o modelo de simulação em *PSIM* do sistema composto pelo FAP monofásico e conversor CC-CC bidirecional isolado para operação como UPS. Foram também apresentadas e justificadas as topologias dos conversores a implementar e o dimensionamento de determinados parâmetros dos conversores, tais como a bobina de acoplamento à rede, condensador e resistência do filtro passivo, níveis de tensão do transformador de alta frequência e as suas indutâncias auxiliares.

Para uma análise mais detalhada do sistema, os resultados de simulação do modelo desenvolvido foram divididos nos três modos de operação, nomeadamente operação como FAP, operação como UPS e operação como carregador de baterias, sendo que este modo opera em simultâneo com o modo FAP. Para além disso, dentro de cada modo de operação foram discriminados os resultados parciais dos blocos necessários ao seu funcionamento, tais como a regulação do barramento CC e o controlo de corrente ou tensão, por exemplo. No entanto, um dos blocos funcionais é comum a todos os modos de operação, nomeadamente o sistema de sincronização com a rede elétrica. Assim sendo,

os resultados de simulação deste bloco de controlo foram apresentados antes de se dividir o sistema nos seus modos de funcionamento, testando-se a sincronização do sistema com a rede elétrica à frequência nominal e também com desvios de 1% em relação a este valor.

Relativamente ao modo de funcionamento como FAP, foram abordados os métodos de carregamento e regulação do barramento CC, que são efetuados através da rede, a teoria de controlo FBD e o controlo de corrente preditivo, sendo justificada e confrontada a opção tomada com outras alternativas possíveis. Foi também incluído na simulação o efeito resultante do *deadtime* nas comutações do conversor CC-CA e a sua respetiva compensação. Posto isto, foi simulada a operação do sistema como FAP perante cargas lineares e não-lineares, sendo também testada a limitação de corrente do conversor. Foram simuladas condições de transição de cargas e aferida a performance do conversor perante elevado  $di/dt$ , ressonâncias e em situação de *light load*, visando a simulação do sistema em condições precárias.

De seguida, foi descrito o modo de funcionamento como UPS, sendo exposto o sistema de deteção de falha de rede escolhido e confrontado com o sistema de deteção através da PLL. Foi abordada a regulação do barramento CC, desta feita efetuada através do conversor CC-CC recorrendo à técnica *phase shift*, que por sua vez utiliza a energia armazenada num banco de baterias. Foi apresentado o controlo de tensão do FAP em modo de operação como UPS, sendo novamente justificada a escolha. Após a apresentação dos resultados parciais, foi simulado o modo de operação do sistema como UPS, averiguando-se o tempo decorrido entre uma falha de rede e a sua deteção, a tensão no barramento CC durante a transição e a corrente consumida pelas cargas, verificando-se o fornecimento ininterrupto de energia às mesmas. Foi também analisada a corrente extraída às baterias, aplicando-se um controlador PI adaptativo de forma a reduzir o *ripple* provocado. Por último, foi também averiguada a transição do modo de funcionamento de UPS para FAP, constatando-se nova sincronização do sistema com a rede elétrica em diferentes ângulos sem causar distúrbios consideráveis na frequência de alimentação fornecida às cargas.

Por fim, foi analisado o modo de carregamento das baterias, sendo inicialmente exibido o modelo elétrico selecionado (modelo de Thévenin), tratando-se de um modelo relativamente simples e que não contempla todos os aspetos inerentes a uma bateria, mas revelando-se uma aproximação válida e suficiente para a simulação do sistema em questão. De seguida, foi descrito e simulado o processo de carregamento por corrente constante seguido de tensão constante enquanto o sistema opera como FAP, verificando-se que a corrente na fonte permanece sinusoidal e em fase com a tensão

durante o processo. Foi também avaliada a transição do modo UPS para FAP, constatando-se que a tensão no barramento CC permanece relativamente estável e que a corrente na fonte necessita apenas de meio ciclo para se tornar sinusoidal.

# CAPÍTULO 4

## Desenvolvimento do Sistema de Controlo

### 4.1. Introdução

Neste capítulo é descrito o processo de desenvolvimento e implementação do sistema de controlo do FAP com conversor CC-CC bidirecional e operação como UPS. Deste modo, são apresentadas todas as placas de circuito impresso (*Printed Circuit Board* – PCB) desenvolvidas e utilizadas para o efeito, desde condicionamento de sinal e proteções a *driver* dos semicondutores de potência. É também introduzido o microcontrolador utilizado e os sensores de tensão e corrente, sendo referidos os cálculos efetuados para o dimensionamento dos componentes a utilizar nos circuitos de instrumentação, proteção e também de *driver* dos semicondutores.

### 4.2. Microcontrolador

Em qualquer sistema de eletrónica de potência é necessário um elemento capaz de comandar os processos responsáveis pelo correto funcionamento do sistema. No caso de um FAP ou uma UPS, onde é necessário efetuar uma sincronização com a rede elétrica, bem como produzir, respetivamente, correntes ou tensões com valores definidos, torna-se indispensável a leitura de grandezas físicas e a realização de operações matemáticas em tempo real.

O avanço da tecnologia favoreceu a implementação de controladores digitais, nomeadamente em DSC, em sistemas de eletrónica de potência. Assim, num dispositivo relativamente acessível, compacto e de baixo consumo consegue reunir-se um conjunto de funcionalidades tais como a leitura de valores digitais e grandezas físicas por intermédio de um conversor analógico-digital (*Analogue to Digital Converter* – ADC), execução de operações matemáticas básicas e complexas, aplicação de sinais lógicos de PWM e também a escrita de valores analógicos através de um conversor digital-analógico (*Digital to Analogue Converter* – DAC), sendo que estes processos podem ser efetuados milhões de vezes por segundo. Para além disso, este tipo de dispositivos geralmente suporta protocolos de comunicação como o *Serial Peripheral Interface* (SPI) ou o

*Control Area Network* (CAN), possibilitando a comunicação com outros dispositivos e sendo útil para fins de monitorização, por exemplo.

Assim sendo, para o cerne do sistema de controlo foi escolhida uma plataforma de desenvolvimento baseada em DSC do fabricante *Texas Instruments*, nomeadamente o modelo *TMS320F28377S*. Este microcontrolador possui um processador de 32 bits com uma frequência de operação de 200 MHz e uma unidade de vírgula flutuante, tendo por isso um maior desempenho na execução de cálculos com números fracionários em relação aos processadores do tipo *fixed point*. Em termos de memória, possui 1 MB de *flash* e 164 kB de RAM (*Random Access Memory*). Para além disso, este DSC possui 15 canais de PWM, sendo possível a implementação de sinais complementares e a geração de *dead time*, o que facilita o controlo de conversores de potência do tipo fonte de tensão. Possui também 2 registos independentes de ADC, totalizando 14 canais com possibilidade de efetuar leituras em modo diferencial ou *single-ended*, oferecendo uma resolução de 16 bits para o primeiro modo e de 12 bits para o segundo. Para além dos periféricos mencionados, esta plataforma de desenvolvimento possui também 3 registos de DAC, um segundo processador designado especialmente para operações aritméticas (também de 200 MHz), suporte aos protocolos de comunicação SPI, CAN, USB (*Universal Serial Bus*), entre outras funcionalidades [111]. A programação do DSC é efetuada no software *Code Composer Studio v6*, também da *Texas Instruments*. Na Figura 4.1 encontra-se uma fotografia da plataforma de desenvolvimento descrita.

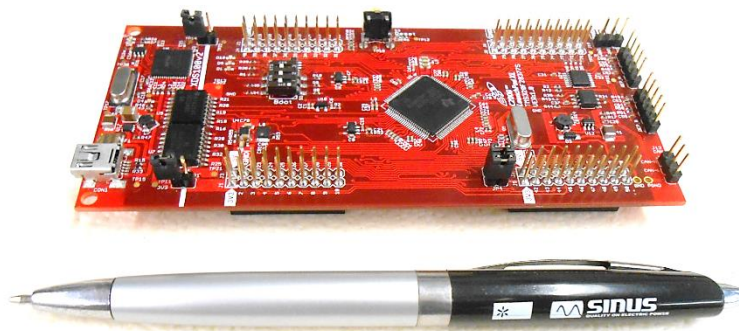


Figura 4.1 – Plataforma de desenvolvimento baseada no DSC *TMS320F28377S*.

### 4.3. Sensores de Tensão

Para o correto funcionamento do sistema constituído pelo FAP com conversor CC-CC e operação como UPS, é necessário ter conhecimento de determinados valores de tensão, nomeadamente a tensão da rede, a tensão de saída do FAP, a tensão no barramento CC e a tensão nas baterias. Uma vez que estes níveis de tensão são relativamente elevados (centenas de Volts), é mandatário utilizar elementos responsáveis

por adquirir cada uma das tensões necessárias e transpô-las para níveis que possam ser legíveis pelos ADCs do DSC sem que haja danificação dos mesmos. Como tal, o isolamento galvânico torna-se imprescindível.

Face ao exposto, para efetuar a medição das tensões requeridas ao funcionamento íntegro do conversor foram utilizados sensores de tensão de efeito de Hall do fabricante *ChenYang Technologies* com a referência *CYHVS5-25A*. Estes sensores permitem a leitura quer de tensões CC quer CA, podendo medir um valor máximo de 2 kV e fornecendo isolamento galvânico até 2,5 kV durante um minuto. De modo a operarem corretamente, necessitam de ser alimentados com  $\pm 15$  V [112].

Para efetuar a medição, é necessário utilizar resistências de medida do lado primário e do lado secundário do sensor, sendo que o primário deve ligar-se aos terminais da tensão que se pretende medir. O lado primário possui uma corrente nominal de 5 mA RMS, pelo que na seleção da sua resistência deve garantir-se que a corrente que a atravessa não ultrapassa este valor. Uma vez que o sensor possui uma razão de espiras de 5000:1000, a corrente nominal do secundário é de 25 mA RMS. Para além disso, a saída do sensor é obtida em corrente, pelo que é necessário utilizar uma resistência de medida do lado secundário para se obter uma saída sob a forma de tensão.

Para a integração dos sensores de tensão no sistema foram utilizadas PCBs modulares previamente desenvolvidas no laboratório do GEPE. Na Figura 4.2 pode ver-se a PCB de um dos sensores de tensão utilizados, estando visíveis as resistências do primário mas não as do secundário. Tal deve-se ao facto de as últimas se encontrarem na PCB relativa ao condicionamento de sinal, pelo que serão posteriormente abordadas.

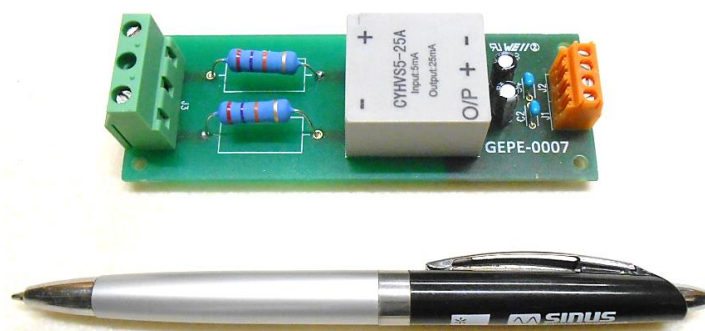


Figura 4.2 – PCB dedicada aos sensores de tensão *CYHVS5-25A*.

Como referido, são necessários quatro sensores de tensão para o funcionamento do sistema. Assim, segue-se o dimensionamento das resistências de entrada, começando pelo sensor responsável por medir a tensão da rede. Sabendo que o valor RMS da tensão da rede em condições normais de funcionamento se situa no intervalo compreendido entre  $230\text{ V} + 6\%$  e  $230\text{ V} - 10\%$  e tendo em conta os valores *standard* de resistências, bem

como a sua respetiva disponibilidade no laboratório, foram utilizadas duas resistências de 27 kΩ em série, perfazendo uma resistência de entrada ( $R_i$ ) de 54 kΩ. Através da equação (4.1) pode calcular-se o valor de tensão nominal do sensor.

$$V_N = R_i I_N \quad (4.1)$$

Uma vez que a corrente nominal do primário ( $I_N$ ) é de 5 mA RMS, a tensão nominal do sensor da tensão da rede é de 270 V RMS, o que permite a leitura de valores instantâneos de tensão até aproximadamente  $\pm 381,84$  V. De referir que as resistências a utilizar não deverão possuir qualquer calibre, sendo que a sua dissipação de potência será considerável. Aplicando a Lei de Joule, representada na equação (4.2), verifica-se que a potência média dissipada pelo par resistivo é de 1,35 W à corrente nominal. Este motivo justifica a utilização de duas resistências de entrada ao invés de apenas uma, distribuindo a potência dissipada por dois elementos.

$$P = R I^2 \quad (4.2)$$

O dimensionamento apresentado para o sensor da tensão da rede é o mesmo para o sensor da tensão de saída do FAP quando opera em modo UPS, uma vez que, como FAP, a sua tensão será a da rede, ao passo que como UPS será igual à tensão nominal da rede elétrica. Assim sendo, para o sensor da tensão de saída do FAP a operar como UPS foi também utilizado  $R_i = 27 \text{ k}\Omega + 27 \text{ k}\Omega$ .

Para a tensão do barramento CC, e tendo em conta o valor *standard* mais adequado disponível, foram utilizadas duas resistências em série de 47 kΩ. Aplicando a equação (4.1), pode concluir-se que o valor nominal de medida é de 470 V RMS, correspondendo aproximadamente a 661,68 V de pico, o que constitui uma gama consideravelmente superior à necessária (o valor nominal é de 400 V CC). Deste modo, o circuito de instrumentação relativo a este sensor necessita de compensar a gama inutilizada.

Por último, para o sensor da tensão das baterias foi utilizada apenas uma resistência de entrada devido ao relativamente baixo valor da tensão a ser medida. A resistência utilizada é de 4,7 kΩ, o que permite uma tensão nominal de leitura de 23,5 V RMS ou 30,99 V de pico. Recorde-se que o *pack* utilizado é composto por oito baterias de 3,2 V ligadas em série, totalizando uma tensão nominal de 25,6 V e uma tensão máxima de 29,6 V. Em relação à potência dissipada pela resistência de entrada do sensor, o seu valor máximo é de apenas 0,235 W (à corrente máxima), pelo que não é preocupante a utilização de apenas uma resistência.



#### 4.4. Sensores de Corrente

À semelhança dos sensores de tensão, é necessário recorrer a sensores de corrente a fim de se executar corretamente funcionalidades chave do sistema, nomeadamente a injeção da corrente de compensação do FAP e o carregamento das baterias. Deste modo, são necessários três sensores de corrente, um sendo destinado à medição da corrente nas cargas, ou seja, a jusante do FAP, outro tendo como função medir a corrente de saída do FAP e o último servindo para medir a corrente nas baterias. Tal como no caso dos sensores de tensão, o isolamento galvânico é crucial, uma vez que as correntes medidas poderão tomar valores de dezenas de Amperes.

Face aos requisitos apresentados, para efetuar a medição das correntes mencionadas recorreu-se a sensores de corrente de efeito de Hall do fabricante *LEM* com a referência *H AIS 50-P*. Estes sensores são capazes de medir correntes CC ou CA com um isolamento galvânico de até 2,5 kV num minuto, apresentando uma gama de medição de  $\pm 150$  A. No entanto, se se pretender diminuir a gama de medição em detrimento de uma maior sensibilidade, e uma vez que a medição é efetuada passando o condutor portador de corrente através de uma janela no sensor, podem ser enroladas espiras à volta do mesmo, pelo que a gama é reduzida de forma proporcional ao número de espiras.

Ao contrário do sensor de tensão utilizado, o uso de resistências de medida é dispensado, pois a saída do sensor é dada em tensão. O uso de resistências apenas é necessário na parte relativa ao condicionamento de sinal, como será explicitado em secção apropriada. Para além disso, a sua alimentação dispensa o uso de tensões negativas, sendo apenas necessário 5 V [113]. Mais uma vez foram utilizadas PCBs modulares desenvolvidas no laboratório do GEPE dedicadas à integração dos sensores de corrente no sistema. Na Figura 4.3 encontra-se uma fotografia de uma das PCBs dos sensores de corrente *H AIS 50-P*.

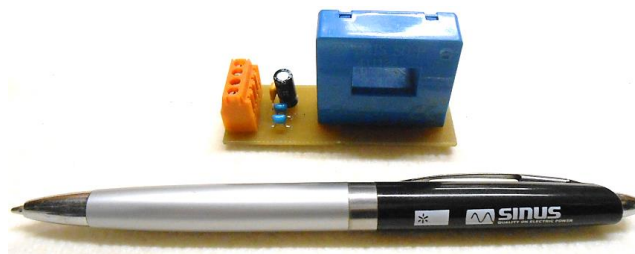


Figura 4.3 – PCB dedicada aos sensores de corrente *H AIS 50-P*.

Como referido, a saída do sensor é obtida em tensão. A equação (4.3) exprime a tensão de saída do sensor ( $v_{out}$ ) em função da corrente medida no primário ( $i_p$ ), da corrente nominal do primário ( $I_{PN}$ ) e da tensão de referência do sensor ( $V_{ref}$ ), sendo esta de 2,5 V.

O parâmetro  $I_{PN}$  é, por defeito, igual a 50 A, tratando-se da corrente nominal do sensor. Como tal, a colocação de espiras no condutor altera esta variável: se se acrescentar uma volta ao condutor,  $I_{PN}$  passa a ter o valor de 25 A; se se acrescentar duas voltas, a corrente nominal passa a ser de 16,667 A e assim sucessivamente. Tendo este facto como base, pode adequar-se o número de espiras e a gama de medição à corrente que se pretende medir.

$$v_{out} = V_{ref} + 0,625 i_p / I_{PN} \quad (4.3)$$

Relativamente à corrente de saída do FAP, considerou-se um limite de  $\pm 20$  A instantâneos. Deste modo, foram utilizadas 6 espiras no sensor, obtendo-se uma gama de  $\pm 25$  A. Para a corrente a jusante do FAP considerou-se um número de espiras igual a 5, resultando numa gama de medição de  $\pm 30$  A. Por último, a corrente nas baterias possui uma gama um pouco mais elevada, uma vez que o seu valor limite foi definido como sendo  $\pm 40$  A. Como tal, a gama de medição mais adequada para o efeito é de  $\pm 50$  A, obtida com 3 espiras no sensor.

#### 4.5. Placa de Condicionamento de Sinal e Comando

Num sistema de eletrónica de potência, o condicionamento de sinal é indispensável, bem como a inclusão de proteções por hardware. Assim, é necessário efetuar a interface entre os valores de saída dos sensores de tensão e corrente e os ADCs utilizados, nomeadamente os ADCs internos do DSC. Para além disso, de forma a conferir proteção ao sistema, deve ser suspensa a operação de todos os conversores caso sejam verificadas sobretensões e/ou sobrecorrentes em quaisquer das grandezas medidas pelos sensores. Este mecanismo de proteção deve ser assegurado tanto por software como por hardware, minimizando assim a possibilidade de falha de atuação. Inclusivamente, o sistema deve ser capaz de retomar o seu funcionamento somente após intervenção do utilizador, evitando desta forma o seu acionamento indevido.

Posto isto, a placa de condicionamento de sinal e comando não só engloba o hardware necessário aos procedimentos referidos como também alberga a plataforma de desenvolvimento do DSC utilizado. Como tal, esta PCB foi especialmente concebida para a plataforma do DSC *TMS320F28377S*, disponibilizando *headers* de forma a permitir o encaixe do DSC na mesma e conectores para facilitar o acesso aos seus pinos. Com esta abordagem consegue compactar-se o hardware desenvolvido, bem como manter próximos o condicionamento de sinal e a respetiva aquisição por parte do microcontrolador. A Figura 4.4 ilustra a PCB em questão.

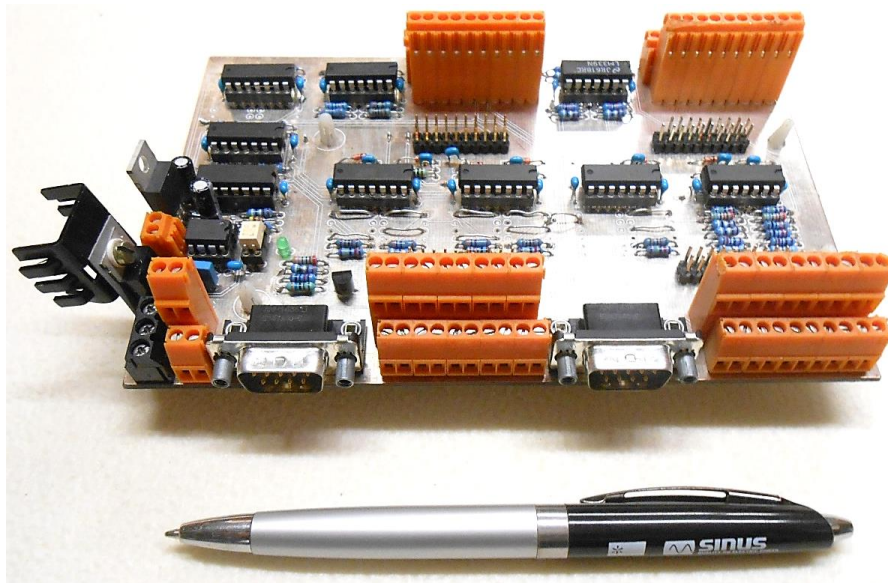


Figura 4.4 – Placa do DSC, condicionamento de sinal e comando.

Para além de conter o DSC e os circuitos de instrumentação de condicionamento de sinal e de comando, esta PCB possui terminais de alimentação de 5 V que podem ser utilizados para alimentar as placas de *driver*, bem como terminais *DB9* contendo os sinais lógicos de PWM a enviar para estas placas. De referir que a tensão de 5 V e a tensão de 3,3 V necessária para alimentar o DSC são provenientes de dois reguladores de tensão, respetivamente o *LM7805* e o *LM1117*, ambos fabricados pela *Texas Instruments*. Portanto, é utilizada uma tensão de alimentação externa de -15 V, 15 V e massa, sendo que as tensões simétricas são utilizadas para alimentar os circuitos integrados de condicionamento de sinal e de proteção.

#### 4.5.1. Condicionamento de Sinal

De modo a adequar os sinais provenientes dos sensores de tensão e corrente aos ADCs internos do DSC, torna-se necessária a adição de instrumentação apropriada para o efeito. Os ADCs internos do *TMS320F28377S* possuem uma gama de leitura compreendida entre 0 V e 3 V, pelo que os valores obtidos à saída dos sensores apresentam uma gama diferente. Em relação aos sensores de tensão, para além da resistência de medida que é necessário utilizar para converter a corrente de saída numa tensão, é mandatório somar um *offset* devido aos valores negativos que a saída do sensor pode tomar. Já os sensores de corrente apresentam apenas valores positivos à sua saída, sendo unicamente necessário adequar os mesmos em termos de ganho.

Assim sendo, para efetuar o deslocamento do sinal medido pelos sensores de tensão para a gama pretendida foi utilizada uma montagem amplificadora somadora não-inversora recorrendo a um amplificador operacional (AMPOP). Esta montagem

apresenta o benefício de não inverter o sinal de entrada em relação à montagem inversora; no entanto, possui uma dificuldade adicional no ajuste de ganho e *offset*, uma vez que não é possível estabelecer os dois parâmetros de forma independente. Uma mais-valia intrínseca a esta montagem reside na possibilidade de se utilizar uma tensão positiva para efetuar a adição do *offset*, caso contrário seria necessário recorrer a uma tensão negativa ou utilizar instrumentação adicional. Na Figura 4.5 encontram-se representadas as resistências de medida de um sensor de tensão, sendo utilizadas duas em série, bem como a montagem amplificadora referida. De notar que esta montagem apenas é utilizada para os sensores de tensão CA, nomeadamente a tensão da rede e a tensão de saída do FAP.

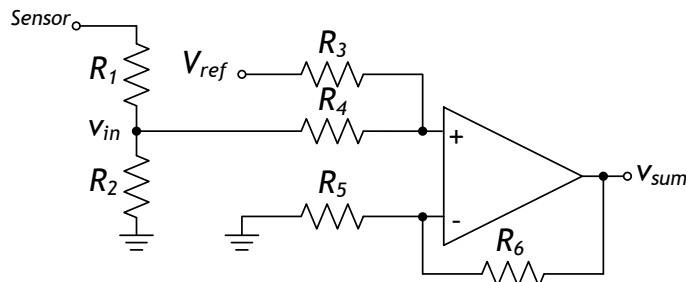


Figura 4.5 – Resistências de medida do sensor de tensão e amplificador somador não-inversor.

Uma vez que a montagem é não-inversora, o sinal de entrada é ligado à entrada não-inversora do AMPOP. Para se somar o *offset* desejado, é imprescindível a utilização de uma tensão de valor bastante preciso. Assim sendo, é utilizada uma referência de tensão de 2,5 V, nomeadamente o componente *LT1009* da *Texas Instruments*, capaz de manter uma tensão de saída regulada com um desvio máximo de  $\pm 5$  mV [114]. A equação (4.4) representa a tensão de saída proporcionada pela montagem ( $v_{sum}$ ) em função da tensão de entrada ( $v_{in}$ ) e da referência de tensão utilizada ( $V_{ref}$ ).

$$v_{sum} = \left(1 + \frac{R_6}{R_5}\right) \left(\frac{R_3}{R_3 + R_4} V_{ref} + \frac{R_4}{R_3 + R_4} v_{in}\right) \quad (4.4)$$

De forma a simplificar o dimensionamento da montagem, considerou-se  $R_5 = R_6$ , fazendo com que o primeiro fator da expressão tome o valor 2. Como referido anteriormente, o ganho e o *offset* não são independentes na montagem somadora não-inversora. Deste modo, concedeu-se a prioridade ao valor de *offset*. Este pode ser calculado recorrendo à equação abaixo.

$$V_{offset} = \left(1 + \frac{R_6}{R_5}\right) \left(\frac{R_3}{R_3 + R_4} V_{ref}\right) \quad (4.5)$$

Uma vez que o sinal a ser adquirido pelo ADC necessita de ter uma gama compreendida entre 0 V e 3 V, a sua componente CC terá de ser igual a 1,5 V. Tendo a saída do sensor um valor médio nulo, conclui-se que o *offset* conferido pela montagem

deverá ser de 1,5 V. Como o primeiro fator tem o valor de 2 e a tensão  $V_{ref}$  é de 2,5 V, tem-se  $R_3/(R_3 + R_4) = 0,3$ , o que leva a uma relação  $R_3/R_4 = 3/7$ . Tendo em conta valores *standard* de resistências da série E24, optou-se por  $R_3 = 24 \text{ k}\Omega$  e  $R_4 = 56 \text{ k}\Omega$ . Para as resistências  $R_5$  e  $R_6$  foi arbitrado um valor em torno de  $10 \text{ k}\Omega$ , sendo que o aspeto mais relevante reside na igualdade entre ambas.

Definido o valor de *offset*, estabeleceu-se implicitamente o ganho da montagem. Substituindo na equação (4.4) os parâmetros constantes, obtém-se a equação (4.6), expressando a operação efetuada pelo amplificador somador não-inversor.

$$v_{sum} = 1,4 v_{in} + 1,5 \quad (4.6)$$

Para o *offset* pretendido, verifica-se que a montagem introduz um ganho de 1,4. Por conseguinte, as resistências de medida  $R_1$  e  $R_2$  devem ser dimensionadas em conformidade com o ganho obtido, motivo pelo qual o seu dimensionamento foi realizado posteriormente.

Consultando o *datasheet* do sensor de tensão *CYHVS5-25A* verifica-se que a resistência de medida não pode tomar qualquer valor, devendo obedecer à gama compreendida entre  $100 \Omega$  e  $350 \Omega$ . No entanto, uma resistência de medida com um valor situado nesta gama apresentaria uma queda de tensão cuja soma e amplificação resultaria numa tensão superior a 3 V, tornando-a ilegível e podendo mesmo danificar os ADCs internos do DSC. Por este motivo foram utilizadas duas resistências em série de modo a perfazer uma resistência total em conformidade com a gama requerida pelo sensor, sendo que o ponto médio consiste na entrada do amplificador somador, jogando-se com a relação entre as resistências a fim de se obter valores de tensão legíveis para os ADCs e com a gama mais apropriada possível. De modo a facilitar o processo, o circuito foi simulado no software *PSIM*, recorrendo a uma fonte de corrente sinusoidal de 25 mA RMS para simular o comportamento do sensor de tensão.

Relembrando o dimensionamento efetuado para as resistências de entrada descrito na secção 4.3, os sensores de tensão da rede e da saída do FAP possuem uma gama de medição de  $\pm 381,84 \text{ V}$ , aproximadamente, pelo que esta gama pode ser ligeiramente reduzida. Se se utilizar  $R_2 = 33 \Omega$ , é obtida uma tensão de 3 V à entrada do ADC respetivo quando a tensão medida pelo sensor é de aproximadamente 350 V, o que permite a medição de um valor de pico 6% superior ao valor nominal da rede (cerca de 345 V), como tolerado pela regulamentação. A fim de perfazer uma resistência de medida dentro da gama requerida pelo sensor, utilizou-se  $R_1 = 120 \Omega$ . Estes valores de resistência são válidos tanto para o sensor da tensão da rede como para o da tensão de saída do FAP.

Relativamente aos sensores de tensão do barramento CC e das baterias, uma vez que ambas se tratam de tensões CC, pode prescindir-se do uso do amplificador somador. Assim sendo, a tensão a ser adquirida pelo respetivo ADC é obtida pelo divisor resistivo formado pelas duas resistências de medida.

Recorde-se que a gama do sensor da tensão no barramento CC possui um valor algo exagerado (o valor máximo permitido pela medição é de 661,68 V), pelo que se torna relevante diminuir a mesma de modo a obter-se uma maior sensibilidade na leitura. Como tal, utilizou-se  $R_2 = 120 \Omega$ , o que proporciona uma queda de tensão de 3 V quando o sensor mede uma tensão de cerca de 470 V no barramento CC. Para completar a resistência de medida fez-se  $R_1 = 30 \Omega$ .

Em relação à tensão das baterias, o valor máximo de leitura permitido é de 33,23 V, pelo que a gama pode ser ainda minimizada (a tensão máxima admissível no *pack* é de 29,6 V). Fazendo-se  $R_1 = 30 \Omega$  e  $R_2 = 91 \Omega$ , obtém-se uma tensão de 3 V no ADC quando a tensão nas baterias é de 30,99 V, aproximadamente.

Dimensionado o condicionamento de sinal relativo aos sensores de tensão, segue-se o mesmo procedimento para os sensores de corrente. Como referido na secção 4.4, a saída dos sensores de corrente *HAI5 50-P* é obtida em tensão. Para além disso, esta toma valores de tensão sempre positivos, uma vez que o zero de corrente reflete-se numa tensão de saída de 2,5 V. Este facto constitui uma vantagem relativamente ao condicionamento de sinal a ser implementado, dispensando o uso de circuitos somadores de *offset*. Assim sendo, a única adequação a efetuar passa pela atenuação da tensão de saída do sensor, já que esta pode tomar valores superiores a 3 V. Aplicando a equação (4.3) (presente na secção 4.4), pode constatar-se que a tensão de saída do sensor pode tomar valores compreendidos entre 0,625 V e 4,375 V. Deste modo, utilizando um divisor resistivo pode reduzir-se o valor máximo para 3 V. Uma vez que  $3/4,375 = 24/35$ , tem-se que a soma das resistências do divisor deverá ser  $35/24$  vezes superior à resistência de maior valor. Assim sendo, a relação entre as resistências é de  $24/11$ , pelo que se utilizou  $R_1 = 11 \text{ k}\Omega$  e  $R_2 = 24 \text{ k}\Omega$ . Este procedimento foi efetuado para os três sensores de corrente, sendo que a sua principal desvantagem reside no facto de se deslocar o valor central da escala para uma dízima infinita periódica ( $12/7$ ).

Para além do ajuste dos sinais de entrada em termos de ganho e/ou *offset*, é também necessário efetuar uma filtragem analógica dos sinais obtidos de modo a minimizar a presença de ruído e, conseqüentemente, leituras erróneas por parte dos ADCs. Assim, foi projetado um filtro passa-baixo RC para cada sinal, sendo cada um colocado à entrada do

canal de ADC respetivo do DSC. Com base na equação (4.7) pode calcular-se a frequência de corte do filtro implementado.

$$f_c = \frac{1}{2\pi RC} \quad (4.7)$$

Definindo uma frequência de corte de 20 kHz e uma capacidade de 10 nF, é obtida uma resistência de cerca de 795,77  $\Omega$ , pelo que se utilizou o valor *standard* de 750  $\Omega$ . De salientar que a seleção da frequência de corte não deve ser puramente arbitrária, podendo introduzir desvios de fase no sinal filtrado. Portanto, é necessário optar por uma frequência de corte algumas décadas acima da frequência máxima do sinal de modo a minimizar o desvio de fase provocado. Por outro lado, se a frequência de corte for demasiado elevada, eventual ruído presente no sinal não será atenuado, pelo que se deve manter uma relação de compromisso entre os dois fatores.

Adicionalmente, foi utilizado um circuito seguidor de tensão recorrendo a um AMPOP. Esta montagem não confere qualquer ganho ao circuito, porém introduz no mesmo uma impedância alta, operando como uma espécie de “isolador” e providenciando proteção ao DSC. O seguidor de tensão é colocado a seguir ao amplificador somador (no caso dos sensores de tensão CA) ou colocado a seguir ao divisor resistivo (no caso dos sensores de tensão CC e dos sensores de corrente), sendo que o filtro passivo se situa a jusante deste.

Para além dos elementos referidos, com a finalidade de proteger o DSC de tensões excessivas foram utilizados díodos de *zener* entre a saída do filtro e a massa do circuito. Atendendo aos componentes disponíveis, a tensão de *zener* selecionada é de 4,3 V, protegendo os canais de ADC de tensões superiores a este valor. Na prática, é verificada uma atenuação para valores de tensão um pouco abaixo da tensão de *zener*, pelo que o valor escolhido garante um bom compromisso entre a proteção contra tensões excessivas e a correta leitura das grandezas medidas pelos sensores. Para além disso, a ligação do *zener* concede proteção contra tensões negativas. Posto isto, na Figura 4.6 encontra-se esquematizado o seguidor de tensão com filtro passivo e diódo de *zener*, onde  $v_{cond}$  representa a tensão de saída do circuito de condicionamento de sinal do respetivo sensor e  $v_{ADC}$  a tensão que será efetivamente adquirida pelo ADC interno do DSC.

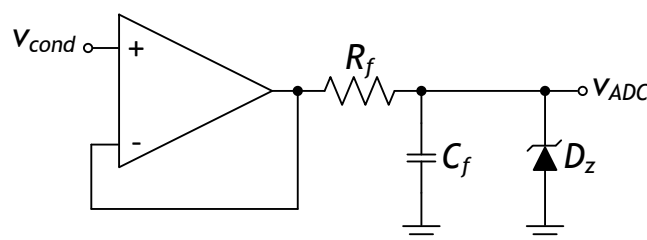


Figura 4.6 – Seguidor de tensão, filtro passivo e diódo de *zener* de proteção dos ADCs.

### 4.5.2. Proteção e Comando

Como mencionado previamente, é imprescindível a utilização de proteções num sistema de eletrónica de potência, já que os níveis de potência com que o mesmo opera poderão facilmente causar danos materiais e humanos em caso de anomalia. Deste modo, recorre-se a proteções tanto por software como por hardware para impedir que os conversores operem sob condições irregulares. A redundância na implementação das proteções tem o propósito de minimizar a hipótese de passividade perante situações anómalas.

Posto isto, torna-se necessário qualificar e quantificar as anomalias que poderão ocorrer no sistema. Uma vez que são utilizados sensores de tensão e corrente, as anomalias consideradas consistem em sobretensões e sobrecorrentes referentes às grandezas medidas, nomeadamente sobretensões na rede, à saída do FAP, no barramento CC e nas baterias e sobrecorrentes à saída do FAP, a montante deste e nas baterias.

Em termos práticos, o mecanismo de deteção de erros utilizado consiste num comparador em janela, sendo utilizados dois comparadores para cada grandeza. A operação deste circuito permite estabelecer um valor lógico alto à sua saída quando a tensão de entrada se encontra dentro da janela estabelecida e um valor lógico baixo caso tal não se verifique. Os limites superior (*Upper Trip Point* – UTP) e inferior (*Lower Trip Point* – LTP) são estabelecidos dimensionando os divisores resistivos à entrada dos terminais positivo e negativo, respetivamente, dos comparadores. Na Figura 4.7 encontra-se representado o esquemático do comparador em janela. De referir que o curto-circuito estabelecido entre as saídas dos comparadores apenas é possível caso as mesmas sejam em coletor aberto. Como tal, recorreu-se ao circuito integrado *LM339* da *Texas Instruments*, contendo quatro comparadores, por satisfazer este requisito [115]. A totalidade dos comparadores em janela terá, portanto, uma saída única, funcionando como uma espécie de AND lógico. De notar que esta saída necessita de uma resistência de *pull-up* para se estabelecer o valor lógico alto.

Para a deteção de erros nos sensores de tensão, uma vez que as saídas destes são em corrente, usou-se como entrada dos comparadores em janela o ponto médio do divisor resistivo formado pelas resistências de medida. Como tal, foi necessário determinar qual a tensão no referido ponto a partir da qual se considera uma sobretensão à entrada do sensor. Considerando valores excessivos para a tensão da rede e para a tensão de saída do FAP a partir de  $\pm 345$  V, a queda de tensão resultante na resistência de medida para o valor limite é de  $\pm 1,054167$  V, estabelecendo-se assim o UTP e o LTP. Sendo as tensões  $V_{up}$  e  $V_{down}$  de +15 V e -15 V, respetivamente, e sendo que  $LTP = -UTP$ , tem-se  $R_1 \approx 13,2 R_2$



com  $R_1 = R_3$  e  $R_2 = R_4$ . Assim sendo, utilizou-se  $R_1 = 120 \text{ k}\Omega$  e  $R_2 = 9,1 \text{ k}\Omega$ , sendo detetado erro quando uma das tensões medidas pelos sensores respetivos ultrapassar aproximadamente 345,6 V em valor absoluto.

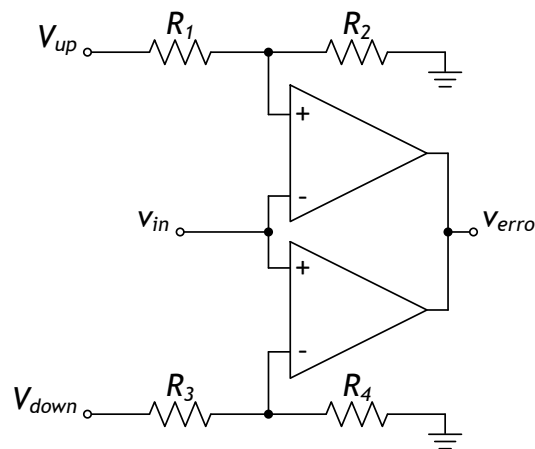


Figura 4.7 – Circuito comparador em janela utilizado na deteção de erros.

Em relação à deteção de erros nas tensões CC, nomeadamente a tensão no barramento CC e a tensão nas baterias, utilizou-se o UTP para proteger os componentes em questão e o LTP como mecanismo de proteção dos ADCs contra tensões negativas, complementarmente ao diodo de *zener* já utilizado. Esta abordagem pode ser efetuada porque tanto baterias como condensadores são elementos armazenadores de energia sob a forma de tensão, não fazendo sentido processar tensões negativas nestes sensores. Deste modo, para ambos estabeleceu-se um LTP de -0,15 V, aproximadamente, deixando-se uma margem a fim de se tolerar ruído, bem como desvios de leitura por parte dos sensores. Como tal, foi utilizado  $R_3 = 200 \text{ k}\Omega$  e  $R_4 = 2 \text{ k}\Omega$ . Relativamente a sobretensões no barramento CC, uma vez que os condensadores utilizados suportam uma tensão máxima de 450 V, utilizou-se  $R_1 = 44,2 \text{ k}\Omega$  e  $R_2 = 10 \text{ k}\Omega$ , definindo um UTP de 433,57 V, sensivelmente. Já para as baterias foi definida uma tensão máxima de 29,49 V com  $R_1 = 20 \text{ k}\Omega$  e  $R_2 = 4,7 \text{ k}\Omega$ , valor levemente inferior ao máximo permitido (29,6 V).

Por outro lado, para a deteção de sobrecorrentes tirou-se partido do facto de a saída dos sensores ser em tensão e apenas positiva ligando-se diretamente a saída do sensor à entrada do comparador em janela. De modo a facilitar o dimensionamento das resistências, bem como proporcionar uma maior sensibilidade, utilizou-se  $V_{up}$  e  $V_{down}$  iguais a 5 V. Uma vez que a saída do sensor é centrada em 2,5 V, para estabelecer UTPs e LTPs correspondentes a correntes simétricas entre si basta fazer  $R_1 = R_4$  e  $R_2 = R_3$ . Assim sendo, para a corrente a jusante do FAP foi definido um valor absoluto máximo de 30 A, resultando numa relação  $R_2/R_1 = 7$  satisfeita por  $R_1 = 13 \text{ k}\Omega$  e  $R_2 = 91 \text{ k}\Omega$ . Para a corrente do FAP definiu-se um valor limite de  $\pm 20 \text{ A}$ , sendo que para tal deve verificar-se

$R_2/R_1 = 4$ . Os valores utilizados foram  $R_1 = 30 \text{ k}\Omega$  e  $R_2 = 120 \text{ k}\Omega$ . Por fim, a corrente das baterias, apesar de ser uma grandeza CC, é tratada como uma grandeza CA devido à bidirecionalidade do conversor CC-CC, pelo que o sensor de corrente respetivo medirá valores positivos durante o carregamento das baterias e valores negativos quando o sistema se encontra a operar em modo UPS. Assim, definiu-se um limite de corrente tanto para a carga como para a descarga, nomeadamente de 40 A. A relação entre resistências necessária é a mesma para o caso anterior, pelo que se utilizou os mesmos valores de resistência.

Com os procedimentos levados a cabo, torna-se possível a deteção de sobretensões e sobrecorrentes de modo a cessar o funcionamento dos conversores de potência. No entanto, não se garante que o sistema seja reativado apenas com ordem prévia do utilizador, uma vez que as saídas dos comparadores voltarão ao nível lógico alto assim que a anomalia verificada se extinga. É, por isso, necessário adicionar memória ao sistema analógico a fim de se guardar o sinal de erro.

Um circuito integrado que apresenta um vasto campo de aplicações é o *LM555* da *Texas Instruments*, tratando-se de um temporizador que permite gerar tempos de atraso, sinais de PWM, ondas triangulares e dente de serra, bem como funcionar como divisor de frequência ou como um interruptor monoestável [116]. Para além disso, este circuito integrado pode operar como célula de memória. Assim, é possível este receber o sinal de erro e alterar o nível lógico à sua saída, mantendo-a inalterada independentemente de o sinal de erro se modificar. Para além disso, é possível aplicar um sinal a este componente de modo a restabelecer o seu estado prévio, o que na prática corresponde à ordem do utilizador em reiniciar a operação dos conversores. Deste modo, operando à base de eventos de *set* e *reset* é possível efetuar o pretendido com apenas um circuito integrado.

Posto isto, para além de enviado para o DSC por intermédio de um optoacoplador, o sinal de erro memorizado passa por um circuito combinacional de modo a habilitar ou desabilitar as comutações dos conversores. O circuito lógico é bastante simplificado devido ao facto de os *drivers* implementados possuírem uma entrada de habilitação, como será analisado na próxima secção.

Assim sendo, e uma vez que o sinal de habilitação do *driver* é ativo a nível lógico baixo, o circuito combinacional resume-se a uma porta OR cujas entradas são a saída do *LM555* e um sinal de ativação das comutações proveniente de um interruptor biestável ao dispor do utilizador, sendo a saída ligada ao sinal de habilitação de cada *driver*. Deste modo, a saída do *LM555* deverá apresentar um nível baixo quando não há erros no sistema e um nível alto quando a sua entrada de erro transitar para o nível baixo. De modo

a satisfazer a lógica OR, o sinal de ativação do interruptor deve possuir lógica negativa, isto é, fazer a ativação a nível baixo e a desativação a nível alto. Com esta abordagem, a saída da porta OR tomará um valor alto assim que uma das suas entradas ficar a nível alto, apenas permitindo a operação dos conversores quando ambos os sinais possuírem nível lógico baixo. Adicionalmente, na PCB foi acrescentado um LED verde para simbolizar a habilitação dos conversores.

De referir que, caso os *drivers* não possuíssem uma entrada de habilitação, seria necessário trocar a lógica OR por AND e acrescentar ao circuito lógico uma porta AND por cada semiconductor de potência utilizado, efetuando a habilitação das comutações através do AND lógico entre o sinal de habilitação e o sinal de PWM correspondente, pelo que no sistema em questão seriam necessárias doze portas lógicas adicionais.

#### 4.6. Placas de *Driver*

Como se sabe, um sistema de eletrónica de potência é constituído por duas vertentes distintas: a parte de controlo e o andar de potência. Na primeira encontram-se elementos como microcontroladores, circuitos de condicionamento de sinal e circuitos lógicos. Estes elementos têm em comum o facto de operarem com tensões baixas e consumirem correntes de reduzido valor, pelo que os níveis de potência envolvidos não são de todo significativos. Por outro lado, no andar de potência encontram-se componentes como semicondutores de potência, condensadores de barramento CC, baterias, bobinas e transformadores. Nesta parte do sistema, as tensões e correntes em jogo podem ser bastante elevadas, fazendo com que os níveis de potência em questão sejam abismalmente superiores àqueles experienciados pela parte de controlo. No entanto, ambas as partes do sistema necessitam de ser interligadas, pelo que o isolamento galvânico se torna, uma vez mais, crucial para a integridade do sistema e do utilizador.

A fronteira entre a parte de controlo e o andar de potência é obtida nos circuitos de *driver* dos semicondutores de potência. Apesar de um MOSFET ou um IGBT ser um dispositivo controlado por tensão, o seu terminal de *gate* possui uma capacitância que necessita de ser carregada ou descarregada consoante se pretenda colocar o dispositivo na saturação ou ao corte, respetivamente. Perante um degrau de tensão, esta capacidade responderá com um pico de corrente, pico este que poderá ser bastante superior aos níveis de corrente com que a parte de controlo tipicamente opera.

Para além disso, o facto de se utilizar dois semicondutores da mesma dopagem ligados em série (constituindo um braço de um conversor em ponte) exige o estabelecimento de referências de potencial adicionais. Enquanto o semiconductor inferior

de um braço se encontra permanentemente referenciado à massa do circuito de potência, o semiconductor superior terá o seu terminal de *source*/emissor a flutuar, pelo que a tensão neste ponto é variável ao longo das comutações, podendo ser nula ou ser sensivelmente igual à tensão do barramento CC, a qual, no sistema em questão, possui o valor de 400 V. Assim, é necessário que a tensão aplicada à *gate* em relação à *source*/emissor do semiconductor superior se mantenha em valores apropriados para o fazer comutar. Para além disso, é importante que a referência de potencial seja isolada das restantes referências, uma vez que a primeira encontrar-se-á com um valor de 400 V.

Face aos requisitos apresentados, para acionar os semicondutores de potência é necessário recorrer a um *driver* apropriado. Como tal, e após consultas e testes efetuados com diferentes *drivers*, recorreu-se a um *driver* do fabricante *Analog Devices* com a referência *ADUM3223*. Este *driver* é especialmente designado para atuar um braço de IGBTs ou MOSFETs, disponibilizando dois potenciais isolados para o efeito. Para além disso, garante isolamento galvânico entre a entrada e a saída até 3 kV durante um minuto e permite uma diferença entre as tensões do lado superior e inferior de 800 V. Pode ser alimentado com 3,3 V ou com 5 V e suporta uma corrente de pico máxima de 4 A à saída, permitindo também comutação em altas frequências (até 1 MHz). Fisicamente, trata-se de um dispositivo de montagem superficial (SMD – *Surface Mounted Device*), contribuindo para a compactação do sistema. Como referido na secção anterior, este *driver* possui uma entrada de *disable*, desabilitando as comutações e mantendo as saídas em nível baixo quando o referido sinal adquire um nível lógico alto, independentemente dos sinais de *gate* enviados para o *driver* [117].

Para a alimentação das saídas do *driver* é necessário recorrer a fontes de alimentação externas, pelo que foram utilizados conversores CC-CC isolados do fabricante *Traco Power* com a referência *TMA0515S*. Na referência estão explícitas a tensão de entrada (5 V), a tensão de saída (15 V) e o tipo de saída, podendo ser simples (*S*) ou dual (*D*). Toda a gama destes conversores apresenta uma potência nominal de 1 W, pelo que a corrente máxima de saída para o modelo indicado é de 65 mA, com um máximo de 260 mA para a corrente de entrada. Para além disso, proporciona isolamento galvânico para uma tensão contínua de 1 kV. Apesar de ser utilizado como fonte de alimentação do *driver*, a sua saída não é regulada, o que não é relevante de todo para a aplicação em questão [118].

Convencionalmente, seriam necessárias duas fontes isoladas para cada *driver*, ou seja, uma fonte isolada por cada semiconductor de potência. No entanto, de forma a reduzir o número de fontes necessárias para metade utilizou-se uma configuração *bootstrap*.

Esta montagem permite a utilização de apenas uma fonte de alimentação por cada braço de semicondutores, mantendo os potenciais de massa independentes e envolvendo pouca eletrónica adicional. De facto, apenas é necessário utilizar um díodo, uma resistência (que em alguns casos pode ser desprezada) e um condensador, pelo que este já se encontra no circuito se se tiver em conta a supressão de ruído na alimentação. Esta configuração encontra-se esquematizada na Figura 4.8. De referir que os caminhos para as *gates* dos semicondutores de potência se encontram interrompidos por reticências devido ao facto de este aspeto não ser considerado neste capítulo mas sim posteriormente.

A operação da configuração *bootstrap* consiste, de forma sucinta, em deslocar alternadamente o potencial de massa entre os dois semicondutores de potência. Quando o semiconductor inferior ( $S_2$ ) se encontra em condução, o díodo de *bootstrap* ( $D_{BOOT}$ ) fica diretamente polarizado, uma vez que o seu ânodo se encontra à mesma tensão da fonte de alimentação externa ( $V_{AUX}$ ) e o seu cátodo ligado ao condensador superior ( $C_{OA}$ ) por intermédio da resistência de *bootstrap* ( $R_{BOOT}$ ), sendo que o condensador se encontra referenciado ao ponto médio dos semicondutores de potência. Nesta situação, a massa do semiconductor superior ( $GND_A$ ) encontra-se ao mesmo potencial da massa inferior do circuito e da fonte de alimentação externa ( $GND_B$ ). Assim, é estabelecido um caminho de corrente por  $D_{BOOT}$  e  $S_2$ , carregando o condensador  $C_{OA}$ . Por outro lado, quando o semiconductor  $S_2$  é desligado e  $S_1$  é ativado, o díodo  $D_{BOOT}$  passa a estar inversamente polarizado, sendo que  $GND_A$  se encontra à tensão do barramento CC ( $V_{CC}$ ). Deste modo,  $GND_A$  e  $GND_B$  encontram-se independentes, tornando possível o acionamento do semiconductor  $S_1$  devido à tensão previamente armazenada em  $C_{OA}$ , pelo que este condensador funciona como fonte de alimentação da parte superior do *driver*. Este processo é repetido ao longo da operação do respetivo conversor de potência.

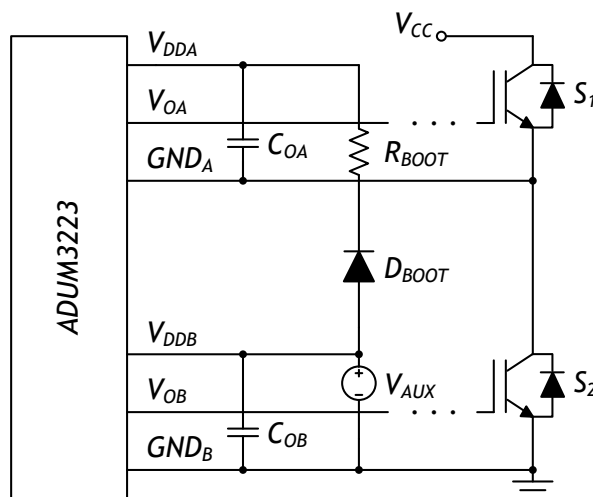


Figura 4.8 – Configuração *bootstrap* utilizada no *driver* dos semicondutores de potência.

Dependendo da aplicação, é necessário ter em conta determinadas especificações do díodo  $D_{BOOT}$  a ser implementado, nomeadamente a tensão inversa máxima, o tempo de recuperação inversa e a corrente máxima que o mesmo suporta. Em relação à tensão inversa, o díodo necessita de suportar tensões superiores à do barramento CC, uma vez que, quando não se encontra em condução, o seu cátodo se encontra ao potencial do barramento CC do conversor de potência. Para além disso, se a aplicação operar com uma frequência de comutação alta, o tempo de recuperação inversa do díodo não deve ser demasiado grande. Por último, em relação à sua corrente máxima, a mesma pode ser limitada através da resistência  $R_{BOOT}$ .

Para a aplicação em questão, deve ter-se em conta que a frequência de comutação a utilizar é de 50 kHz para o conversor CC-CA e 100 kHz para o conversor CC-CC, sendo que a tensão nominal do barramento CC partilhado pelos conversores é de 400 V. Como tal, foram utilizados díodos com a referência *BY229*, capazes de suportar, de forma repetitiva, uma tensão inversa de pico máxima de 600 V, além de proporcionarem um tempo de recuperação inversa máximo de 145 ns. A queda de tensão em condução deste díodo pode tomar o valor máximo de 1,85 V, podendo ser atravessado por uma corrente máxima de 8 A contínuos [119].

Relativamente ao dimensionamento do condensador de *bootstrap*, foi consultada uma *application note* incidente sobre a temática [120]. O primeiro passo consiste em calcular a carga que o condensador deve fornecer durante o tempo ativo do semicondutor superior para o *duty-cycle* máximo. A carga total apresenta duas componentes principais, nomeadamente a alimentação da parte superior do *driver* e a carga requerida pela *gate* do semicondutor de potência. A equação (4.8) permite determinar o valor da carga total.

$$Q_{total} = Q_G + D T_S I_{DD} \quad (4.8)$$

Consultando o *datasheet* do *driver ADUM3223*, verifica-se que a corrente máxima consumida por cada um dos terminais de alimentação do lado de potência ( $I_{DD}$ ) é de 8 mA. Considerando um *duty-cycle* máximo ( $D$ ) de 90% e um período de comutação ( $T_S$ ) de 20  $\mu$ s (correspondente a uma frequência de comutação de 50 kHz, pelo que foi considerada a frequência de operação mais baixa por se tratar do pior caso), constata-se que a carga requerida pela parte superior do *driver* em cada intervalo de comutação é de 144 nC. Em relação à carga da *gate* dos semicondutores de potência ( $Q_G$ ), e como os mesmos apenas se encontram apresentados no capítulo seguinte, foi considerado um valor inflacionado do semicondutor com maior carga, nomeadamente 100 nC. Assim sendo, a carga total fornecida pelo condensador superior em cada ciclo ( $Q_{total}$ ) é de 244 nC.

Para além da carga fornecida, a escolha da capacidade do condensador é também dependente do *ripple* de tensão admissível. Como tal, a equação (4.9) exprime o valor mínimo de capacidade em função destas duas grandezas.

$$C_{min} = \frac{Q_{total}}{\Delta V_C} \quad (4.9)$$

Sendo a tensão de saída das fontes de alimentação isoladas de 15 V e admitindo um *ripple* de 1%, tem-se  $\Delta V_C = 0,15$  V. Assim sendo, a capacidade mínima ( $C_{min}$ ) para a aplicação em questão é de 1,63  $\mu$ F. No entanto, uma vez que para o *driver* utilizado é aconselhável a ligação de um condensador eletrolítico de 10  $\mu$ F aos terminais de cada alimentação, complementado por um condensador cerâmico de 100 nF para supressão de ruído, pode utilizar-se o par de condensadores formado para a operação do *bootstrap*. Verifica-se, portanto, que a configuração *bootstrap* é favorável para a operação em altas frequências, obtendo-se um *ripple* extremamente reduzido utilizando apenas condensadores de supressão de ruído (cerca de 20 mV para o pior dos casos em questão).

Em relação à resistência de *bootstrap*, a sua função primordial consiste em limitar a corrente absorvida pelo condensador previamente dimensionado e o seu uso encontra-se associado à operação em baixas frequências, sendo que a mesma pode ser desprezada para o presente caso. No entanto, uma vez que o andar de potência totaliza seis braços de semicondutores e, conseqüentemente, seis montagens *bootstrap*, para além dos restantes elementos capacitivos presentes no hardware desenvolvido, a resistência não foi desprezada de modo a atenuar o pico de corrente inicial absorvido pelo sistema. Assim sendo, em cada *bootstrap* foi utilizada uma resistência de 6,8  $\Omega$ .

Uma vez dimensionados os constituintes do circuito de *bootstrap*, procedeu-se à validação do mesmo. Na Figura 4.9 encontram-se representadas as formas de onda das tensões *gate-emissor* ( $v_{GE}$ ) aplicadas a um braço do conversor CC-CA desenvolvido, estando explícito na designação das tensões que os semicondutores em questão se tratam de IGBTs. A frequência de comutação utilizada é de 50 kHz e o *duty-cycle* é de 90%. A amarelo encontra-se representada a tensão *gate-emissor* do IGBT superior ( $v_{GE1}$ ), ao passo que o traçado azul representa a tensão análoga para o IGBT inferior ( $v_{GE2}$ ). Constata-se que a tensão  $v_{GE1}$ , obtida através do *bootstrap*, apresenta um valor médio correspondente ao nível lógico alto inferior ao da tensão  $v_{GE2}$ . Para além das quedas de tensão no diodo e na resistência de *bootstrap*, este fenómeno deve-se à carga incompleta do condensador superior. Este valor de tensão, no entanto, tende a alterar-se ao longo das comutações, sendo que a figura reflete o pior caso possível, tratando-se da situação em que o semicondutor inferior permanece menos tempo ligado e, conseqüentemente,

fornecendo menos carga ao condensador de *bootstrap*. Na verdade, a situação não só ilustra o pior caso como também designa uma situação impraticável, uma vez que um *duty-cycle* de 90% aplicado repetitivamente pelo conversor CC-CA à bobina de acoplamento à sua saída traduzir-se-ia num aumento desmedido da corrente de saída do conversor. Não obstante, a diferença de tensão verificada não é impeditiva ao correto acionamento dos semicondutores. Apesar disso, não é visível qualquer declive na tensão  $V_{GE1}$ , tal como esperado nos cálculos previamente efetuados para o *ripple* de tensão no condensador de *bootstrap*.

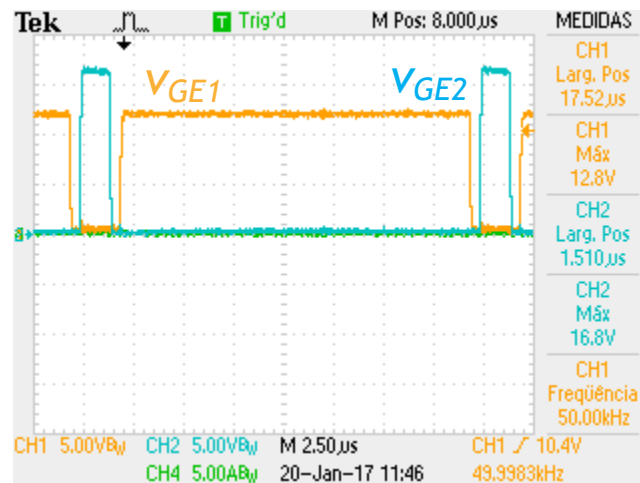


Figura 4.9 – Tensões *gate-emissor* resultantes do circuito de *bootstrap* aplicadas a um braço do conversor CC-CA (CH1: 5 V/div; CH2: 5 V/div).

Posto isto, foram desenvolvidas duas PCBs de *driver* para os semicondutores, cada uma sendo destinada a um conversor de potência. Deste modo, a placa de *driver* do conversor CC-CA possui dois *drivers ADUM3223*, juntamente com duas fontes isoladas *TMA0515S* e os respetivos díodos e resistências de *bootstrap*. Possui um conector para alimentação e sinal de *disable* das comutações e também um terminal *DB9* onde são transmitidos os sinais lógicos de PWM provenientes do DSC, bem como a referência de potencial do andar de controlo. Esta placa possui oito saídas, tratando-se dos sinais de *gate* e *source/emissor* dos quatro semicondutores a controlar pertencentes ao conversor CC-CA. Por outro lado, a placa de *driver* do conversor CC-CC é uma espécie de duplicado da placa anterior, uma vez que necessita de atuar oito semicondutores de potência. Assim sendo, esta possui quatro *drivers ADUM3223*, quatro fontes isoladas *TMA0515S*, quatro díodos, quatro resistências de *bootstrap* e dezasseis saídas, tendo apenas um terminal *DB9* proveniente da placa de condicionamento de sinal e comando contendo os oito sinais lógicos de PWM e a referência de potencial do andar de controlo. Na Figura 4.10 (a) encontra-se uma fotografia da placa de *driver* desenvolvida para o



conversor CC-CA, estando na Figura 4.10 (b) ilustrada a placa análoga destinada ao conversor CC-CC. De referir que os *drivers ADUM3223* não se encontram visíveis devido ao facto de estarem soldados na parte de baixo das PCBs, uma vez que estas foram desenhadas em face simples e os *drivers* se tratam de componentes SMD.

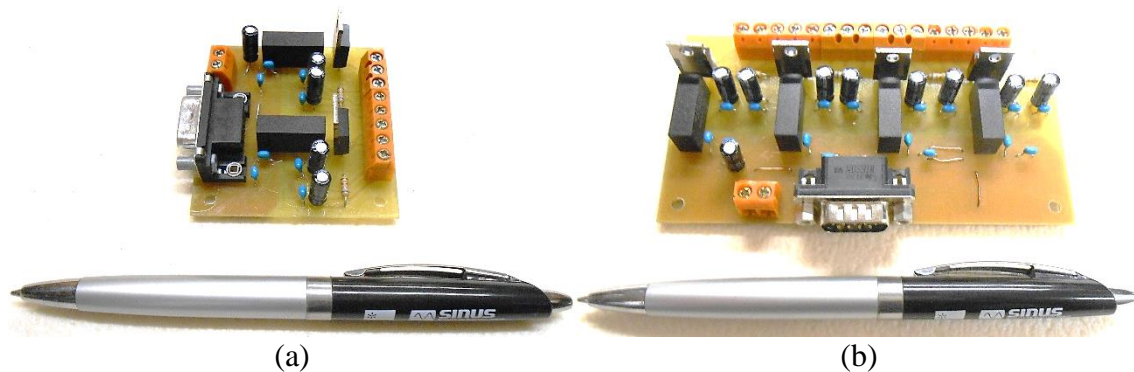


Figura 4.10 – Placas de *driver* desenvolvidas: (a) Placa de *driver* do conversor CC-CA; (b) Placa de *driver* do conversor CC-CC.

#### 4.7. Conclusão

Neste capítulo foi descrito o desenvolvimento do sistema de controlo do FAP com conversor CC-CC para operação como UPS, sendo apresentados o DSC utilizado, sensores de tensão e corrente, circuitos de condicionamento de sinal, circuitos de proteção e comando e circuitos de *driver*. Foram descritos detalhadamente os cálculos necessários ao dimensionamento dos sensores de tensão e corrente, bem como dos circuitos de condicionamento de sinal, nomeadamente a montagem não-inversora e o filtro RC. Foram igualmente dimensionados circuitos de proteção contra sobretensões e sobrecorrentes que eventualmente poderão surgir durante a implementação do sistema, salvaguardando a integridade do equipamento desenvolvido perante condições imprevistas de operação através do cessar das comutações de todos os semicondutores de potência. Aliado à proteção desenvolveu-se um circuito capaz de memorizar o estado de erro e permitir que os conversores apenas se reativem após ordem do utilizador.

A opção pela plataforma de desenvolvimento baseada no microcontrolador *TMS320F28377S* da *Texas Instruments* constitui um passo inovador em relação aos sistemas de controlo tradicionalmente usados no laboratório do GEPE, tratando-se no entanto de um DSC proveniente da mesma família de processadores. Contudo, o DSC utilizado apresenta funcionalidades e performance acrescidas, como por exemplo o facto de dispensar a utilização de DACs externos para visualização de variáveis obtidas no sistema de controlo, algo bastante relevante aquando dos primeiros testes experimentais realizados ao sistema. Todavia, o DSC possui ainda muitas funcionalidades por explorar.

Em relação aos *drivers* utilizados para os semicondutores de potência, foi utilizada uma solução que possibilita a compactação do sistema, bem como o seu custo. Cada um dos *drivers ADUM3223* utilizados permite atuar um braço de IGBTs ou MOSFETs, ao contrário de vários *drivers* existentes no mercado que apenas conseguem atuar um dispositivo. A sua corrente de saída máxima é também superior aos valores usuais, permitindo uma frequência de comutação máxima bastante acima daquelas que se pretende utilizar, as quais já são consideravelmente elevadas. Para além destas vantagens, do isolamento galvânico e do facto de se tratar de um componente SMD, o *driver* selecionado possibilita também uma implementação mais compacta graças à sua entrada de *disable*, simplificando bastante o circuito de comando posterior ao circuito de proteção. O custo de implementação consegue ainda ser reduzido com a adição de um circuito de *bootstrap* em cada *driver*, reduzindo o número de fontes isoladas de alimentação dos *drivers* para metade.

Como nota final, refira-se que apenas as PCBs dos sensores se encontravam previamente desenhadas e impressas (embora não montadas), sendo que as restantes PCBs foram desenvolvidas de raiz no âmbito desta dissertação.

# CAPÍTULO 5

## Desenvolvimento do Andar de Potência

### 5.1. Introdução

Neste capítulo é apresentado o andar de potência do sistema desenvolvido, nomeadamente o conversor CC-CA, com as funções de FAP e UPS, e o conversor CC-CC bidirecional isolado, responsável pela injeção de energia proveniente das baterias no barramento CC do conversor CC-CA no modo de funcionamento como UPS, e pelo carregamento das baterias através do barramento CC após a rede elétrica se encontrar restabelecida. São, por isso, descritos os constituintes dos conversores desenvolvidos, bem como o dimensionamento das resistências de *gate* dos semicondutores. São também apresentados os elementos passivos necessários ao correto funcionamento do conversor CC-CA, nomeadamente os condensadores do barramento CC e o filtro passivo RLC. Relativamente ao conversor CC-CC, são apresentadas as características do banco de baterias utilizado, e é descrito detalhadamente o projeto do transformador de alta frequência, sendo também dimensionados circuitos de *snubber*.

### 5.2. Conversor CC-CA em Ponte Completa

Nesta secção é descrito o dimensionamento dos elementos constituintes do conversor CC-CA, nomeadamente os semicondutores de potência empregues, as resistências de *gate* e as proteções de *gate*, sendo também apresentados os elementos passivos ligados a este conversor, designadamente os condensadores do barramento CC, a bobina de acoplamento à rede e o filtro passivo RC.

#### 5.2.1. Semicondutores de Potência

A escolha dos semicondutores de potência utilizados no conversor CC-CA foi alvo de vasta procura e análise tanto de MOSFETs como de IGBTs devido aos requisitos impostos ao conversor. Como referido, pretende-se que o conversor opere com uma frequência de comutação relativamente elevada, sendo estabelecido o valor de 50 kHz. Para além disso, tendo as funções de FAP e UPS, o conversor CC-CA estará conectado à rede elétrica e a um barramento CC com uma tensão superior à tensão de pico da rede,

sendo definido para este um valor nominal de 400 V, pelo que os semicondutores terão de suportar aos seus terminais tensões razoavelmente superiores a esta. É também necessário ter em conta a corrente máxima suportável pelos semicondutores, uma vez que uma rede monofásica pode encontrar-se a alimentar várias cargas não-lineares em simultâneo, podendo implicar uma corrente de valor considerável a ser sintetizada pelo FAP. Assim sendo, definiu-se um valor mínimo de 20 A para a corrente máxima admissível dos semicondutores, permitindo assim a instalação segura do equipamento em sistemas elétricos de pelo menos 3,45 kVA.

Apesar de no senso comum da área da Eletrónica existir a ideia de os MOSFETs serem dispositivos mais rápidos que os IGBTs, transcorrida a análise de mercado pôde verificar-se que tal facto não é sempre verdade, principalmente quando se procura semicondutores de potência para aplicações de conexão à rede elétrica, como é caso dos FAPs e das UPSs. Uma característica típica acerca tanto dos MOSFETs como dos IGBTs reside no facto destes apresentarem capacidades de *gate* elevadas à medida que a corrente de dreno/emissor e a tensão de dreno-*source*/coletor-emissor máximas aumentam, existindo dispositivos com capacidades de *gate* na ordem das dezenas de nF, o que torna impraticável a comutação em tempo útil.

Assim sendo, como semicondutores de potência do conversor CC-CA foram utilizados IGBTs do fabricante *Infineon Technologies* com a referência *IKW40N65F5*, tratando-se de IGBTs rápidos de 5ª geração e com frequências de comutação possíveis até 120 kHz. A sua tensão coletor-emissor máxima é de 650 V e suporta uma corrente máxima de coletor de 40 A a 175 °C. Em relação à capacidade de *gate*, o valor indicado no *datasheet* é de 2500 pF, revelando-se um valor bastante baixo tendo em conta as tensões e correntes máximas com que o IGBT pode operar. Os tempos de comutação típicos para este dispositivo são inferiores a 300 ns. Também o diódo em antiparalelo embutido no IGBT é consideravelmente rápido, apresentando tempos de recuperação inversa usuais de dezenas de nanossegundos. Fisicamente apresenta um encapsulamento TO-247, permitindo uma dissipação de potência de 255 W a 25 °C [121].

### 5.2.2. Proteções de *Gate*

Para além das proteções contra sobretensões e sobrecorrentes apresentadas no capítulo anterior, também os semicondutores de potência necessitam de proteções de *gate* de modo a impedir que esta seja danificada com valores excessivos de tensão. O valor máximo aconselhado no *datasheet* dos IGBTs expostos na secção anterior para a tensão *gate*-emissor, à semelhança da maioria dos semicondutores de potência, é de  $\pm 20$  V.

Como tal, para proteger a *gate* de tensões excessivas foram utilizados dois díodos de *zener* com ligação em ânodo comum com uma tensão de *zener* de 16 V, protegendo por isso a *gate* de tensões superiores a 16 V ou inferiores a -16 V.

Para além da proteção contra tensões superiores às admissíveis na *gate*, é necessário evitar a possibilidade de comutações indesejadas, algo que pode ser causado por ruído presente na *gate* dos semicondutores. Tal pode ser alcançado com uma simples resistência de *pull-down* entre a *gate* e o emissor/*source* de cada IGBT ou MOSFET, garantindo que a tensão aplicada à *gate* é nula durante os níveis lógicos baixos de PWM. Caso sejam utilizadas resistências em série entre o *driver* e a *gate*, como será referido de seguida, a resistência de *pull-down* utilizada deverá possuir um valor elevado em relação à resistência série de modo a evitar que se estabeleça um divisor resistivo significativo, resultando numa tensão aplicada à *gate* inferior àquela que se pretende. Como tal, para as resistências de *pull-down* utilizou-se o valor de 1 k $\Omega$ .

### 5.2.3. Resistência de *Gate*

Como referido no capítulo anterior, concretamente na secção relativa aos *drivers* dos semicondutores de potência, o terminal de *gate* de um MOSFET ou de um IGBT possui uma capacidade que é carregada quando se envia ao semicondutor um comando para conduzir e descarregada quando se envia um comando para desligar. Apesar de possuir valores relativamente baixos, tipicamente entre as centenas de pF e as dezenas de nF, a aplicação de um pulso de tensão de 15 V (como é utilizado no presente caso) pode provocar picos de corrente de alguns Amperes, os quais podem não ser suportados pelos *drivers* e levar os mesmos a sucumbir. Como tal, a inserção de uma resistência em série com a *gate* permite a redução dos picos de corrente fornecidos ou absorvidos pelo *driver*.

Para além disso, o acionamento de um semicondutor de potência sem resistência de *gate* pode provocar *ringing* na tensão aplicada, bem como na corrente de dreno/emissor e na tensão dreno-*source*/coletor-emissor do semicondutor. Tal é devido à indutância parasita e inevitável existente nas pistas das PCBs e nas patas dos semicondutores discretos, formando um circuito ressonante com a capacidade de *gate*. Este fenómeno contribui para a emissão de ruído eletromagnético (*Electromagnetic Interference* – EMI), adulterando o funcionamento de dispositivos eletrónicos próximos.

Como tal, a escolha da resistência de *gate* é algo a ter em conta. Tipicamente efetua-se um cálculo simples, onde se considera apenas a tensão que é aplicada na *gate* e o pico máximo de corrente suportável pelo *driver*. No entanto, este cálculo despreza a indutância parasita, não dando qualquer informação sobre o *ringing* provocado. Para além

disso, se se pretende utilizar uma frequência de comutação alta, a resistência de *gate* possui um papel preponderante quando se pretende comutar em tempo útil.

De maneira a aferir a influência da resistência de *gate* no acionamento de um semiconductor de potência, foram efetuadas simulações computacionais recorrendo ao software *Multisim 11.0* da *National Instruments*. O motivo pelo qual se utilizou este software ao invés do *PSIM* reside no facto de o primeiro permitir a inclusão de modelos *PSPICE* (*Personal Simulation Program with Integrated Circuit Emphasis*) de semicondutores disponibilizados pelos respetivos fabricantes. Assim sendo, foi simulado um circuito de teste constituído por um braço de MOSFETs em que apenas o de baixo é comutado, estando o MOSFET superior em paralelo com uma carga resistiva. Para manter o MOSFET superior ao corte efetuou-se um curto-circuito aos seus terminais de *gate* e *source*. Na Figura 5.1 encontra-se o circuito de teste simulado em *Multisim*.

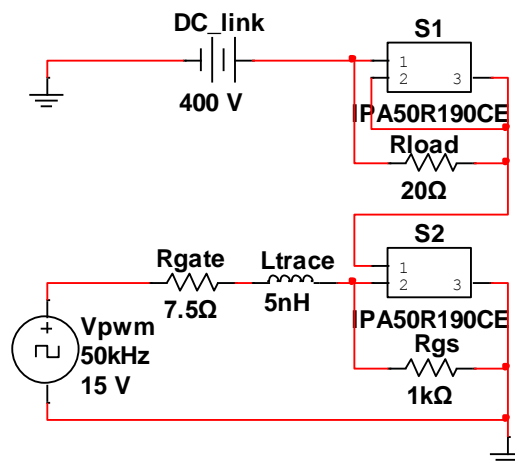


Figura 5.1 – Circuito de teste de comutação de semicondutores utilizado em *Multisim*.

Uma vez que o sistema constituído pelo FAP e UPS com conversor CC-CC bidirecional possui três referências diferentes de semicondutores de potência, e como apenas se pretende fazer uma breve análise sobre a influência da resistência de *gate* nas comutações, de modo a simplificar as simulações computacionais utilizou-se apenas uma referência de MOSFETs, nomeadamente *IPP50R190CE/IPA50R190CE*, também do fabricante *Infineon Technologies*. Após as simulações, este modelo de MOSFET foi utilizado em testes práticos, chegando mesmo a ser parte integrante da primeira implementação do conversor CC-CA. Algumas características deste MOSFET passam por uma tensão máxima dreno-*source* de 500 V, corrente de dreno máxima de 24,8 A a 25 °C (mas apenas 15,7 A a 100 °C), capacidade de *gate* de 1137 pF e tempos de comutação inferiores a 100 ns, no entanto com o diodo em antiparalelo apresentando tempos de recuperação inversa próximos de 300 ns [122].

A tensão de barramento CC utilizada na simulação é de 400 V, sendo a resistência de carga igual a 20  $\Omega$ , o que resulta numa corrente de dreno de 20 A. De referir que em série com a resistência de *gate* foi colocada uma indutância ( $L_{trace}$ ) de modo a emular a indutância parasita introduzida pelas pistas das PCBs, sendo definido um valor de 5 nH. Na figura são também visíveis uma fonte de tensão de onda quadrada para simular a tensão de saída dos *drivers* e uma resistência de 1 k $\Omega$  colocada entre a *gate* e a *source* do MOSFET inferior, tal como mencionado anteriormente acerca das proteções de *gate*.

Apresentado o modelo de simulação, de forma a averiguar a influência da resistência de *gate* em parâmetros como a corrente de *gate*, corrente de dreno e tensão dreno-*source* foram efetuados varrimentos do valor da resistência de *gate*, sendo traçado um gráfico para cada grandeza em função de cada valor de resistência. Na Figura 5.2 (a) e na Figura 5.2 (b) pode ver-se a corrente de *gate*, ou seja, a corrente consumida ou fornecida ao *driver* em função do tempo e de cinco valores de resistência diferentes, sendo que na Figura 5.2 (a) encontra-se ilustrada a situação de *turn-on* e na Figura 5.2 (b) o *turn-off* do MOSFET. Os valores utilizados foram de 0  $\Omega$  (vermelho), 2,7  $\Omega$  (verde), 4,7  $\Omega$  (azul), 7,5  $\Omega$  (roxo) e 12  $\Omega$  (preto). De referir que as escalas de tempo são iguais, sendo visíveis 200 ns, pelo que na figura referente ao *turn-off* o instante inicial corresponde a 10  $\mu$ s, visto tratar-se de meio período de um sinal de 50 kHz.

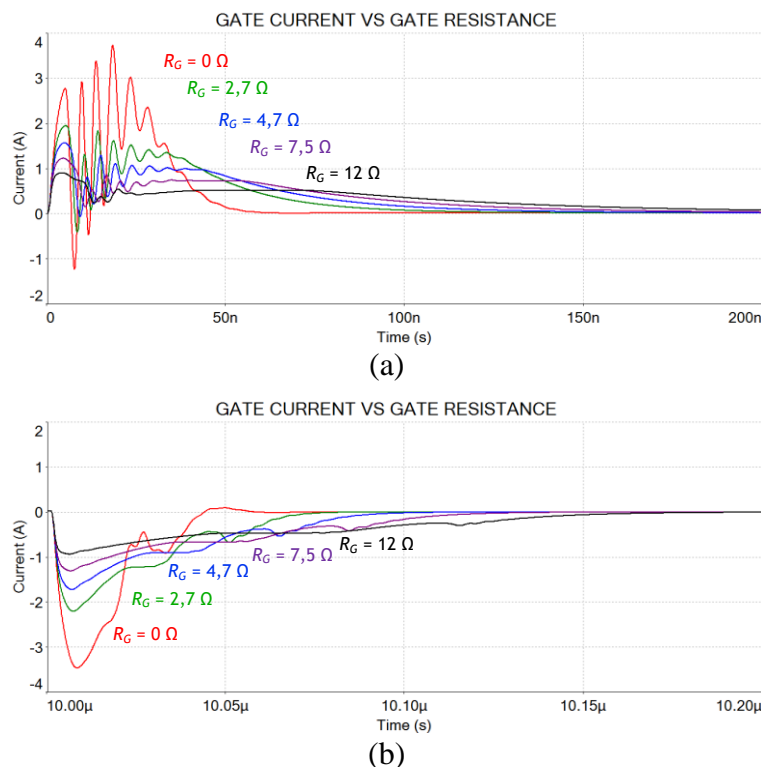


Figura 5.2 – Influência da resistência de *gate* na corrente de *gate*: (a) *Turn-on*; (b) *Turn-off*.

Como referido previamente, a ausência de uma resistência de *gate* provoca *ringing* na corrente consumida pela própria principalmente durante o *turn-on* do semiconductor, sendo o *ringing* tão mais atenuado quanto maior for a resistência. De facto, a situação obtida é em parte facilitada pela resistência interna de *gate* do MOSFET utilizado, apresentando um valor de  $3\ \Omega$ , o que é um valor relativamente alto. Caso se utilizasse no modelo um MOSFET ou um IGBT de resistência interna de *gate* mais reduzida, o *ringing* obtido seria bastante mais elevado principalmente para o caso onde  $R_G = 0\ \Omega$ . Verifica-se também que quanto maior é a resistência maior o tempo necessário para ativar o MOSFET, o que a partir de um certo ponto pode ser indesejável. Verifica-se também que o processo de *turn-on* é mais rápido que o de *turn-off* para as mesmas condições de operação.

Posto isto, na Figura 5.3 encontra-se representada a mesma situação, desta feita ilustrando a corrente de dreno durante o acionamento (Figura 5.3 (a)) e na desativação (Figura 5.3 (b)) do MOSFET inferior.

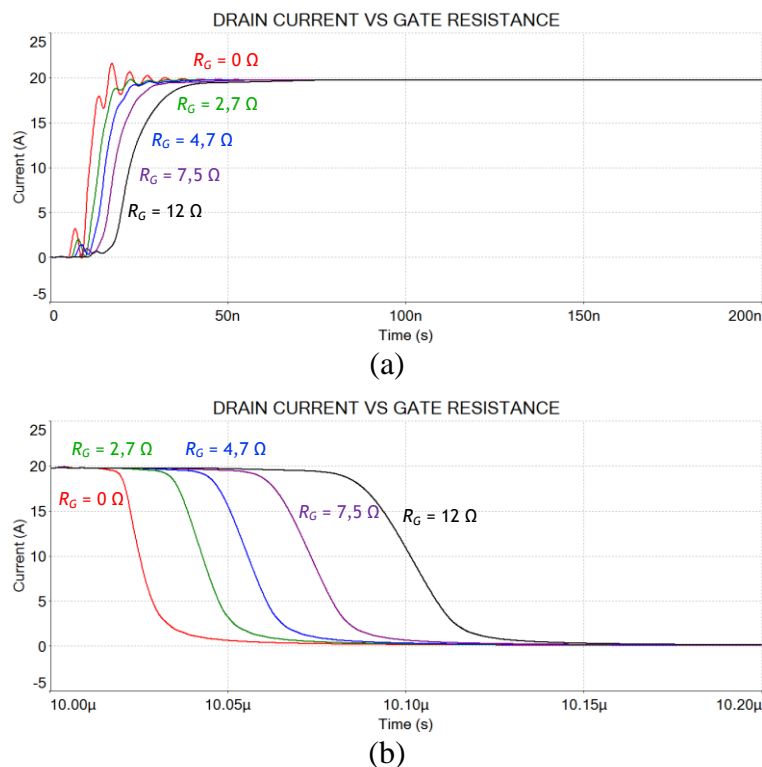


Figura 5.3 – Influência da resistência de *gate* na corrente de dreno: (a) *Turn-on*; (b) *Turn-off*.

Durante o *turn-on*, o comportamento verificado na corrente de dreno é semelhante àquele verificado na corrente de *gate*, percecionando-se um maior *ringing* para a resistência mais baixa, bem como um tempo de comutação menor. A influência provocada nos tempos de comutação é mais notória durante o *turn-off*, principalmente no



tempo de atraso (vulgarmente denominado *turn-off delay time* nos *datasheets* de semicondutores).

Analisada a corrente de dreno do MOSFET para diferentes resistências de *gate*, segue-se a análise da tensão dreno-*source* para as mesmas variáveis de entrada, estando na Figura 5.4 expostos os respectivos resultados de simulação.

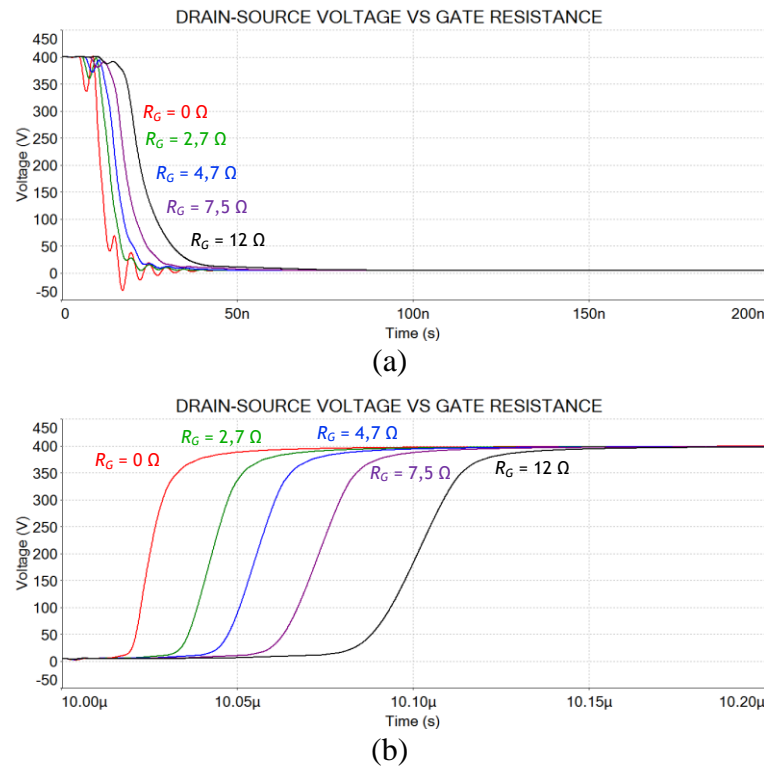


Figura 5.4 – Influência da resistência de *gate* na tensão dreno-*source*: (a) *Turn-on*; (b) *Turn-off*.

As formas de onda da tensão dreno-*source* são bastante semelhantes às formas de onda da corrente de dreno visualizadas na figura anterior, sendo notório *ringing* durante o *turn-on* e uma subida suave da tensão no *turn-off* do MOSFET. Analogamente ao caso anterior, verifica-se que os tempos de atraso precedentes da subida da tensão dreno-*source* aumentam consideravelmente com a resistência de *gate*.

Após a análise das figuras, pode concluir-se que uma resistência de *gate* de maior valor proporciona um contributo acrescido na redução tanto de  $di/dt$  como de  $dv/dt$  no MOSFET, o mesmo sendo válido para IGBTs, conseguindo assim diminuir-se a corrente fornecida e absorvida pelo *driver* e reduzir-se as emissões de EMI. No entanto, uma diminuição nos tempos de subida e descida de tensão e corrente num semiconductor traduz-se num aumento das perdas de comutação, diminuindo o rendimento do conversor e fazendo aumentar a temperatura dos semicondutores, o que pode influenciar negativamente o desempenho destes e podendo reduzir o seu tempo de vida. Deste modo,

a escolha da resistência de *gate* deve ter em consideração as duas faces da moeda, devendo manter um bom compromisso entre *ringing* gerado e perdas de comutação.

A fim de se poder analisar a influência da resistência de *gate* nas perdas de comutação, na Figura 5.5 encontra-se representada a relação desta com a potência instantânea dissipada no MOSFET durante as comutações.

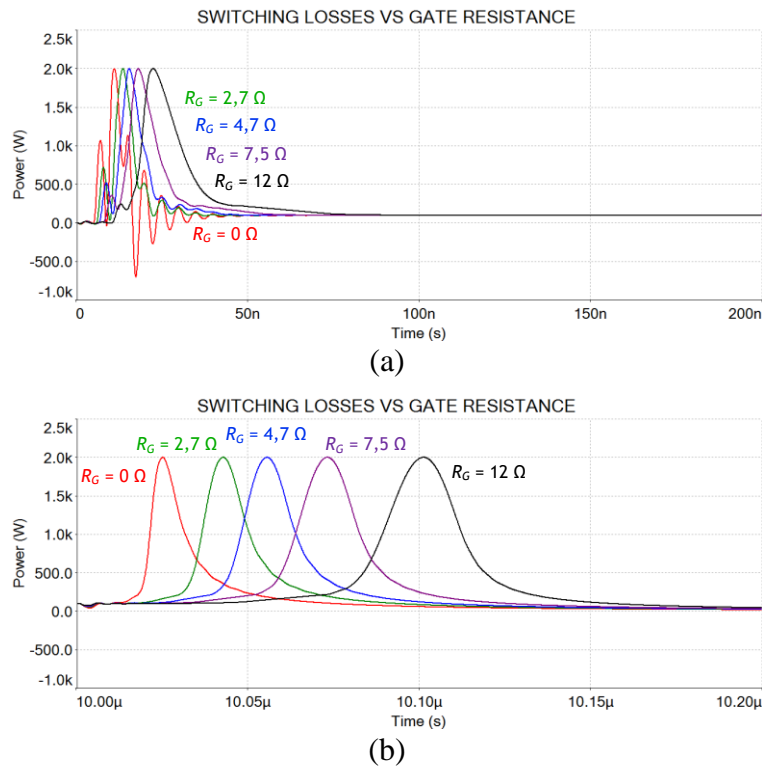


Figura 5.5 – Influência da resistência de *gate* nas perdas de comutação: (a) *Turn-on*; (b) *Turn-off*.

Com base nos gráficos obtidos, de modo a calcular-se a potência dissipada média no MOSFET exportou-se os pontos para o software *Microsoft Office Excel*, sendo calculadas as perdas de comutação para uma frequência de comutação de 50 kHz e para 100 kHz. Na Tabela 5.1 encontram-se apresentados os resultados obtidos.

Tabela 5.1 – Influência da resistência de *gate* nas perdas totais do MOSFET *IPA50R190CE*.

| Resistência de <i>gate</i> ( $\Omega$ ) | Perdas de comutação a 50 kHz (W) | Perdas de comutação a 100 kHz (W) |
|---|----------------------------------|-----------------------------------|
| 0                                       | 2,49                             | 4,98                              |
| 2,7                                     | 3,13                             | 6,25                              |
| 4,7                                     | 3,56                             | 7,09                              |
| 7,5                                     | 4,14                             | 8,25                              |
| 12                                      | 5,09                             | 10,14                             |

Como expectável, as perdas de comutação no MOSFET aumentam com o aumento da resistência de *gate*, tal sendo mais significativo para a frequência de comutação mais

elevada. Verifica-se também que as perdas de comutação variam linearmente com a frequência, apresentando um valor duas vezes maior para 100 kHz. De referir que os valores foram obtidos calculando as perdas totais e subtraindo as perdas em condução, estas tendo um valor de 93,5 W, pelo que se desprezou as perdas do MOSFET durante a situação de corte e, sendo o *duty-cycle* de 50%, considerou-se que a potência média dissipada em condução é de 46,75 W.

Apesar de o aumento das perdas de comutação não parecer muito relevante, recorde-se que os valores indicados correspondem a apenas um MOSFET, pelo que na prática vários MOSFETs são necessários para constituir um ou mais conversores, ao que as perdas de comutação do conjunto serão multiplicadas pelo número de semicondutores.

Posto isto, foram efetuados testes práticos, sendo elaborado um circuito semelhante ao da Figura 5.1 utilizado na simulação em *Multisim*. Foi averiguada a comutação de um MOSFET para diferentes resistências de *gate*, sendo analisadas as tensões dreno-*source*, a corrente de dreno e também a temperatura dos MOSFETs. De notar que foram utilizadas duas resistências em paralelo com o dobro do valor da resistência de *gate* pretendido de modo a dividir a potência dissipada por dois elementos. Pôde ser experienciada a emissão de EMI para baixos valores de resistência e um bastante maior aquecimento do MOSFET comutador para valores um pouco mais elevados de resistência de *gate*.

Na análise das figuras verificou-se que o processo de *turn-off* do MOSFET é mais lento que o de *turn-on*. Assim sendo, numa primeira abordagem, e depois de testado em simulação, utilizou-se uma resistência de *gate* de valor mais baixo para desligar o MOSFET, sendo por isso colocada em série com um diódo e o conjunto ficando em paralelo com as resistências de *gate* utilizadas para o *turn-on*. Na Figura 5.6 pode ver-se um esquemático da ligação mencionada.

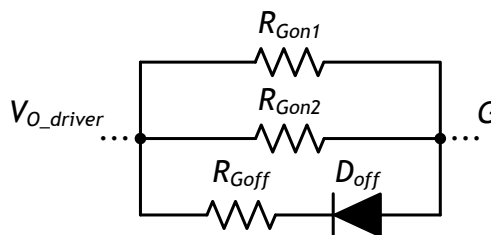


Figura 5.6 – Circuito de interface do *driver* com a *gate* dos semicondutores de potência.

Durante o *turn-on* do semicondutor, o diódo encontra-se inversamente polarizado, sendo a resistência efetiva de *gate* dada pelo paralelo de  $R_{Gon1}$  e  $R_{Gon2}$ . Por outro lado, o diódo fica diretamente polarizado durante o *turn-off* do semicondutor, pelo que a resistência de *gate* para o *turn-off* é dada pelo paralelo de  $R_{Gon1}$ ,  $R_{Gon2}$  e  $R_{Goff}$ . É necessário ter em atenção que o paralelo de duas ou mais resistências resulta sempre numa resistência

equivalente inferior à menor resistência do conjunto. Também o díodo deve ser tido em consideração, devendo possuir um tempo de recuperação inversa reduzido de modo a permitir o *turn-off* do semicondutor de potência como pretendido com a montagem.

Em termos práticos, o circuito representado na figura foi utilizado e testado. Contudo, devido a problemas de implementação e também pela geração de maior *ringing*, o que não se verificou na simulação, o circuito dedicado para o *turn-off* dos semicondutores foi posto de parte. Assim sendo, o circuito de interface entre a saída do *driver* e a *gate* do semicondutor de potência, bem como as proteções de *gate* referidas anteriormente, encontram-se representadas na Figura 5.7. O valor de resistência de *gate* selecionado é de  $7,5 \Omega$ , tal sendo obtido com duas resistências de  $15 \Omega$  em paralelo.

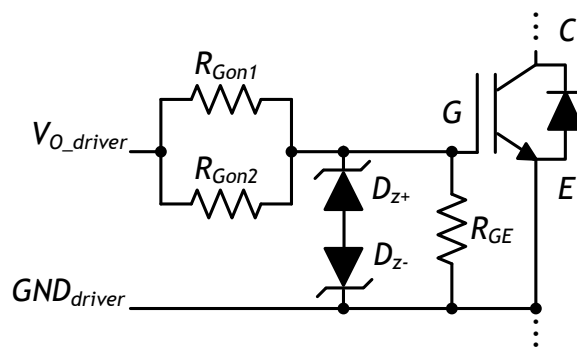


Figura 5.7 – Circuito implementado com resistência e proteção de *gate*.

Como referido, o valor da resistência de *pull-down* colocada entre a *gate* e a *source/emissor* (na figura sendo  $R_{GE}$ ) deve ser bastante maior que a resistência de *gate* total colocada em série de modo a evitar o estabelecimento de um divisor resistivo significativo. No entanto, se a resistência  $R_{GE}$  for demasiado elevada, a sua utilidade é perdida. Com os valores de  $7,5 \Omega$  e  $1 \text{ k}\Omega$ , para uma tensão de entrada de  $15 \text{ V}$  obtém-se uma tensão de  $14,89 \text{ V}$  na *gate* e uma potência dissipada de  $0,22 \text{ W}$  na resistência  $R_{GE}$  quando o semicondutor se encontra ativo, ao que se pode aproximar a uma potência dissipada média de  $0,11 \text{ W}$  e utilizar resistências de  $1/8 \text{ W}$  convencionais para o efeito.

#### 5.2.4. Elementos Passivos do Conversor CC-CA

A interface do conversor CC-CA com os seus lados CC e CA necessita de ser efetuada recorrendo a elementos passivos. Sendo que o conversor CC-CA se trata de um conversor do tipo VSI, o seu barramento CC terá de ser constituído por condensadores. Por outro lado, como a saída (lado CA) do conversor será conectada à rede elétrica, que possui uma tensão bem definida e que será imposta ao conversor, é necessário recorrer a um elemento ligado em série entre a saída do conversor e a rede para efetuar a interface entre as tensões em jogo. Como tal, é utilizada uma bobina de acoplamento, que funciona

também como filtro passa-baixo para as tensões produzidas pelo conversor, as quais terão uma frequência de 100 kHz. Para além da bobina, é também utilizado um filtro passivo RC, formando um filtro passivo RLC com a bobina de acoplamento.

### Condensadores do Barramento CC

De modo a conseguir injetar energia na rede elétrica ou numa rede isolada CA constituída apenas por cargas prioritárias, o barramento CC de um conversor CC-CA do tipo VSI deve ser capaz de armazenar uma quantidade de energia considerável. Para além disso, é necessário que o seu *ripple* de tensão não seja demasiado elevado de maneira a não afetar o correto funcionamento do conversor.

Como tal, para o barramento CC do conversor CC-CA foram utilizados condensadores eletrolíticos do fabricante *Vishay BC* com a referência *MAL209527821E3*. Estes condensadores suportam uma tensão de 450 V e possuem uma capacidade de 820  $\mu\text{F}$ , sendo utilizados quatro condensadores em paralelo de modo a perfazer 3280  $\mu\text{F}$ . Cada um apresenta uma ESR máxima de 0,123  $\Omega$  a 100 Hz [123]. Na Figura 5.8 apresenta-se uma fotografia dos condensadores mencionados soldados em PCB, sendo visíveis dois conectores de parafuso para ligação aos conversores. De referir que tanto os condensadores como a PCB e a conexão já se encontravam desenvolvidos no laboratório do GEPE no âmbito de trabalhos anteriores.



Figura 5.8 – Condensadores utilizados para o barramento CC do conversor CC-CA.

### Bobina de Acoplamento à Rede Elétrica

Como referido, a bobina de acoplamento é crucial para realizar a interface do conversor CC-CA com a rede elétrica, bem como para filtrar a alta frequência característica da modulação PWM. O seu valor de indutância tem influência direta na filtragem, pelo que quanto maior este é menor será o *ripple* de corrente obtido. No entanto, como a frequência de comutação é relativamente elevada, o valor de indutância necessário para a obtenção de uma corrente com relativa qualidade não é muito elevado.

No capítulo 3, relativo às simulações computacionais, foi dimensionado um valor de indutância de 2 mH para uma tensão de barramento CC de 400 V e um *ripple* de corrente de 0,5 A. Como tal, e utilizando os recursos disponíveis no laboratório do GEPE, foi inicialmente utilizada uma bobina de ferrite com uma indutância de 2,2 mH. Contudo, devido a problemas de ruído, esta foi trocada por uma bobina de acoplamento mútuo de grão orientado, estando representada na Figura 5.9. Sendo de acoplamento mútuo, o seu valor de indutância total corresponde à soma da indutância própria de cada enrolamento e da indutância mútua, possuindo um valor total de 1,2 mH a 100 kHz. Apesar de ter uma indutância de menor valor, esta bobina apresentou resultados mais satisfatórios que a anterior, uma vez que o acoplamento mútuo contribui para a redução de ruído de modo comum emitido. Ambas as bobinas foram disponibilizadas pelo laboratório do GEPE.

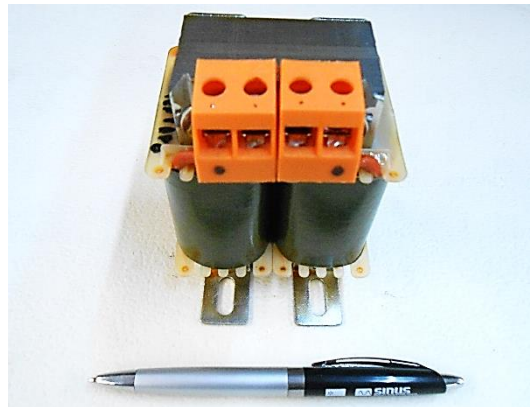


Figura 5.9 – Bobina de acoplamento mútuo utilizada para acoplamento à rede elétrica.

### Filtro Passivo RC

Para o funcionamento como FAP, a bobina de acoplamento é suficiente para a obtenção de correntes de saída com reduzido *ripple*. No entanto, para o funcionamento como UPS não se verifica a sintetização de uma tensão definida e com pouco *ripple* utilizando apenas um elemento indutivo no filtro, pelo que se torna necessária a inclusão de um condensador ligado em paralelo com a saída do conversor CC-CA. Contudo, a associação de um elemento indutivo e um elemento capacitivo deve ser complementada com um elemento resistivo de modo a amortecer o ganho existente em torno da frequência de ressonância criada pelo filtro LC. No capítulo 3 foram definidos valores de resistência e capacidade de 10  $\Omega$  e 10  $\mu\text{F}$ , respetivamente. Atendendo à disponibilidade de componentes no laboratório do GEPE, foi utilizada uma resistência total de 8  $\Omega$ , sendo utilizadas duas resistências de 4  $\Omega$  para o efeito. O valor do condensador utilizado na implementação corresponde ao valor previamente selecionado de 10  $\mu\text{F}$ . Na Figura 5.10 pode ver-se o conjunto formado pelo condensador e resistências do filtro passivo.

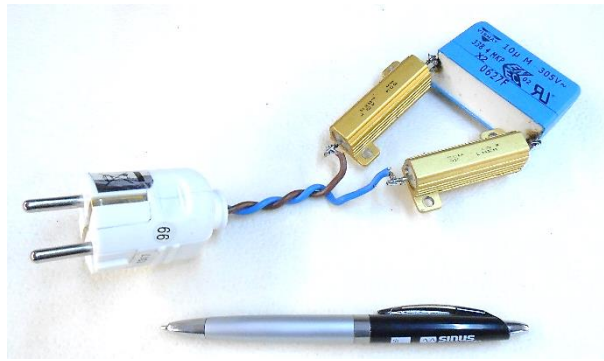


Figura 5.10 – Filtro passivo RC implementado no conversor CC-CA.

### 5.2.5. Placa do Conversor CC-CA

Apresentados os elementos constituintes do conversor CC-CA, na Figura 5.11 apresenta-se a PCB desenvolvida para o referido conversor. Nesta podem ser vistos os IGBTs aparafusados a um dissipador, bem como as resistências e proteções de *gate*. Do lado esquerdo da PCB, onde se situam os fios de ligação ao barramento CC, foi ligado um condensador de filme de 100 nF para desacoplamento devido à distância desta PCB aos condensadores do barramento CC. São também visíveis conectores de ligação à PCB de *driver*, sendo utilizados cabos com malha para uma maior imunidade a ruído.

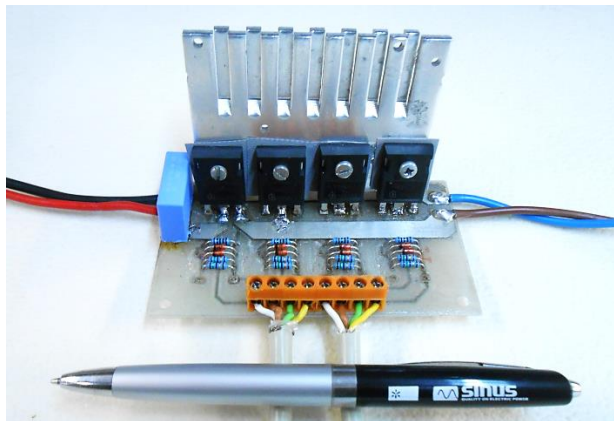


Figura 5.11 – PCB desenvolvida para o conversor CC-CA.

## 5.3. Conversor CC-CC Bidirecional Isolado em Ponte Completa

Nesta secção é descrita a implementação do conversor CC-CC bidirecional isolado em ponte completa, sendo exposto o banco de baterias projetado e descrito detalhadamente o processo de dimensionamento do transformador de alta frequência. Por fim, são apresentadas as PCBs utilizadas para o conversor CC-CC e os circuitos de *snubber* implementados. De referir que as proteções e resistências de *gate* não são mencionadas nesta secção devido a tratarem-se das mesmas previamente indicadas.

### 5.3.1. Banco de Baterias

O banco de baterias projetado para o conversor CC-CC, como referido previamente, é composto por 8 baterias ligadas em série com tensão nominal de 3,2 V, perfazendo uma tensão nominal de 25,6 V. O *pack* é composto por baterias de LiFePO<sub>4</sub> (lítio ferro fosfato) do modelo WINA WN100AH, tendo uma capacidade de 100 Ah. As tensões de operação de cada bateria situam-se na gama compreendida entre 2,8 V e 3,7 V, ao que se considerou uma tensão mínima de 22,4 V e máxima de 29,6 V para o *pack* [124]. Considerando um valor médio de tensão de 25,6 V, obtém-se uma energia armazenada de 2560 Wh. Uma vez que a potência dimensionada para a UPS é de 1 kW, negligenciando as perdas nos conversores, o seu tempo máximo de operação à potência nominal será de 2,56 horas. Na Figura 5.12 pode ver-se uma imagem de uma das baterias referidas.



Figura 5.12 – Bateria WINA WN100AH integrante do *pack* projetado [124].

De forma a reduzir o *ripple* da corrente injetada e extraída às baterias, foi utilizado um condensador em paralelo com o *pack*. Tal como utilizado nas simulações computacionais, este condensador possui uma capacidade de 4700  $\mu$ F, encontrando-se na Figura 5.13 uma fotografia do referido elemento passivo.



Figura 5.13 – Condensador utilizado para filtragem da corrente nas baterias.

### 5.3.2. Projeto e Desenvolvimento do Transformador de Alta Frequência

De modo a tirar partido do melhor desempenho do transformador de alta frequência, bem como reduzir o seu custo, é necessário ter em conta um projeto cuidadoso do mesmo. Como tal, recorreu-se a bibliografia especializada no projeto de transformadores e



indutâncias de modo a determinar parâmetros como o número de espiras utilizado e a secção dos condutores [125], [126].

Como referido na secção 3.5, foi definida uma potência de 1 kW para o conversor CC-CC. Uma vez que o sistema a ser desenvolvido deve ser compacto, foi escolhida uma frequência de comutação relativamente alta (100 kHz), o que permite reduzir o tamanho físico do transformador. Assim sendo, foi escolhido um par de núcleos de ferrite do fabricante *Epcos* com a referência *B66397G0000X187* [127], [128]. Na Figura 5.14 encontram-se representados os dois núcleos utilizados.



Figura 5.14 – Núcleos de ferrite *B66397G0000X187* do fabricante *Epcos*.

Para determinar o número de espiras a utilizar, é necessário determinar o ponto de funcionamento ótimo do transformador. Este ponto está relacionado com as perdas totais, pelo que depende de dois tipos de perdas: as perdas no ferro e as perdas no cobre. As perdas no ferro estão relacionadas com o núcleo magnético, nomeadamente por histerese e correntes parasitas, sendo tanto maiores quanto maior for a variação da densidade de fluxo magnético ( $\Delta B$ ). Por outro lado, as perdas no cobre correspondem a perdas por efeito de Joule nos condutores que constituem os enrolamentos do transformador, sendo tanto maiores quanto maior for o comprimento dos condutores. Este tipo de perdas pode ser reduzido utilizando um menor número de espiras, no entanto tal implica um aumento na variação da densidade de fluxo, o que por sua vez leva a um aumento das perdas no ferro. Deste modo, o projeto do transformador passa por determinar o ponto de funcionamento onde a soma das perdas no ferro e no cobre tomam o seu valor mínimo possível. A variação da densidade de fluxo para o qual as perdas totais são minimizadas pode ser calculada através da equação (5.1).

$$\Delta B_{\text{ótimo}} = \left[ \frac{\rho \lambda_1^2 I_{\text{total}}^2 MLT}{2 K_u W_A A_e^3 l_m \beta K_{fe}} \right]^{\left(\frac{1}{\beta+2}\right)} \quad (5.1)$$

Determinados parâmetros da equação são intrínsecos ao núcleo utilizado, nomeadamente  $MLT$ ,  $W_A$ ,  $A_e$  e  $l_m$ . O primeiro parâmetro traduz o comprimento médio de

uma volta do condutor (*Mean Length Turn*), sendo de 129 mm para o núcleo selecionado. O parâmetro  $W_A$  corresponde à área da janela do núcleo, sendo 5,186 cm<sup>2</sup>. A área efetiva do núcleo é dada por  $A_e$  e possui o valor de 368 mm<sup>2</sup>. Por fim, o parâmetro  $l_m$  traduz-se no comprimento magnético, sendo também designado por MPL (*Magnetic Path Length*) e possui o valor de 139 mm para o núcleo em questão.

Para além dos parâmetros físicos referentes ao núcleo, existem alguns parâmetros que são alvo de aproximações. É o caso dos parâmetros  $K_u$ ,  $K_{fe}$  e  $\beta$  que representam, respetivamente, o fator de preenchimento da janela, o coeficiente de perda do núcleo e o expoente de perda do núcleo. Relativamente a  $K_u$ , o autor e coronel McLyman aponta que o valor de 0,4 constitui uma boa aproximação para este parâmetro [125]. O coeficiente de perda do núcleo ( $K_{fe}$ ) possui como unidade W/m<sup>3</sup> T <sup>$\beta$</sup>  e o seu valor é geralmente apresentado nos *datasheets* com base em várias condições de teste. A uma frequência de 100 kHz, com uma densidade de fluxo de 200 mT e a uma temperatura de 100 °C, o valor típico de perdas relativas no núcleo em questão é de 375 kW/m<sup>3</sup>, pelo que dividindo este valor pela densidade de fluxo utilizada no teste (200 mT) elevada a  $\beta$  obtém-se um valor de 24 624 kW/m<sup>3</sup> T <sup>$\beta$</sup> . Por último, o expoente de perda do núcleo ( $\beta$ ) é característico do material, considerando-se os valores 2,6 ou 2,7 para a ferrite. Para o dimensionamento do transformador foi arbitrado o valor 2,6 por ser mais frequentemente adotado pelo autor em [126].

À semelhança do expoente de perda do núcleo, o parâmetro  $\rho$  é também uma característica do material, não do núcleo mas sim do condutor utilizado. Este parâmetro representa a resistividade do material e possui um valor de  $1,724 \times 10^{-8}$   $\Omega$ m para o cobre. A corrente total ( $I_{total}$ ) representa a soma das correntes de ambos os lados do transformador vista do primário, pelo que é dada pela equação (5.2).

$$I_{total} = I_1 + I_2 n \quad (5.2)$$

Uma vez que a potência nominal estipulada para o transformador é de 1 kW e o lado de maior tensão é constituído pelo barramento CC do FAP/UPS (400 V), tem-se que a corrente máxima no lado de maior tensão ( $I_2$ ) é de 2,5 A. Como  $n = 15$ , obtém-se  $I_1 = 37,5$  A. No entanto, uma vez que a tensão das baterias pode tomar valores abaixo do nominal (25,6 V), foi definida uma corrente máxima de 40 A para o lado primário, resultando em  $I_{total} = 80$  A. Assim sendo, resta apenas a incógnita  $\lambda_1$ , que representa o integral da tensão aplicada ao lado primário durante um semiciclo. Esta grandeza é medida em Volt-segundo e pode ser calculada pela equação (5.3).

$$\lambda_1 = D T_s V_1 \quad (5.3)$$

Na expressão acima  $D$  representa o *duty-cycle*, pelo que se pode considerar um valor de 0,5 tendo em conta a modulação a utilizar (*phase shift*).  $T_s$  representa o período de comutação, sendo de 10  $\mu$ s para uma frequência de 100 kHz, e  $V_I$  a tensão aplicada ao primário, pelo que para o efeito se considerou o seu valor nominal (25,6 V). Deste modo, obtém-se  $\lambda_I = 0,000128$  Vs.

Posto isto, encontram-se reunidas as condições necessárias para calcular a variação da densidade de fluxo magnético que proporciona menos perdas totais. Substituindo na equação (5.1) os valores determinados previamente, obtém-se  $\Delta B_{\acute{o}timo} = 52,25$  mT. Determinada esta grandeza, pode ser calculado o número de espiras do primário através da equação (5.4).

$$n_1 = \frac{\lambda_1}{2 \Delta B A_e} \quad (5.4)$$

Para os valores considerados, obtém-se um número de espiras para o lado primário igual a 3,33, pelo que se decidiu avaliar as perdas totais para números de espiras no primário iguais a 3 e 4. Através da equação (5.5) podem ser calculadas as perdas no ferro.

$$P_{fe} = K_{fe} (\Delta B)^\beta A_e l_m \quad (5.5)$$

Já as perdas no cobre podem ser calculadas com base na equação abaixo (5.6).

$$P_{cu} = \frac{\rho \lambda_1^2 I_{total}^2 MLT}{4 K_u W_A A_e^2 (\Delta B)^2} \quad (5.6)$$

Resolvendo a equação (5.4) em ordem a  $\Delta B$  obtêm-se os novos valores de densidade de fluxo e conseqüentemente de perdas no ferro e no cobre para os números de espiras pretendidos. Na Tabela 5.2 encontra-se um quadro comparativo das perdas obtidas em função do número de espiras em dúvida.

Tabela 5.2 – Influência do número de espiras nas perdas do transformador projetado.

| Número de espiras do primário ( $n_I$ ) | Varição da densidade de fluxo ( $\Delta B$ ) | Perdas no ferro ( $P_{fe}$ ) | Perdas no cobre ( $P_{cu}$ ) | Perdas totais ( $P_{fe} + P_{cu}$ ) |
|---|--|------------------------------|------------------------------|-------------------------------------|
| 3                                       | 57,97 mT                                     | 0,77 W                       | 0,58 W                       | 1,35 W                              |
| 4                                       | 43,48 mT                                     | 0,36 W                       | 1,04 W                       | 1,40 W                              |

Como referido anteriormente, verifica-se que um menor número de espiras implica uma maior variação da densidade de fluxo e, conseqüentemente, mais perdas no ferro. No entanto, as perdas no cobre são menores e, de facto, as perdas totais são ligeiramente inferiores para um número de espiras igual a 3, optando-se por este número de espiras para o primário. Uma vez que a razão de transformação é de 1:15 e o lado primário é o lado de menor tensão, o número de espiras para o lado secundário é de 45.

Determinado o número de espiras de ambos os lados do transformador, resta estabelecer a secção dos condutores utilizados. Uma vez que a frequência de comutação utilizada é consideravelmente elevada, é necessário ter em conta um fenómeno denominado efeito pelicular. Em CC e CA de baixa frequência, os eletrões que atravessam um condutor distribuem-se uniformemente ao longo da secção do mesmo. No entanto, à medida que a frequência aumenta, o fluxo de eletrões tende a afastar-se do centro e a concentrar-se nas bordas do condutor, pelo que a este fenómeno se dá o nome de efeito pelicular. Este efeito manifesta-se num desperdício de condutor utilizado, sendo que ao invés de apenas um condutor com secção considerável devem ser utilizados vários condutores em paralelo de secção inferior.

De modo a determinar a secção e o número de fios para os enrolamentos do transformador, foi consultada uma tabela contendo os valores *standard* de dimensões para condutores de cobre de acordo com a *American Wire Gauge* (AWG) [129]. A secção deve ser selecionada tendo em conta a frequência máxima para a qual o efeito pelicular não se manifesta. Uma vez que se pretende utilizar uma frequência de comutação de 100 kHz para o conversor CC-CC, foi escolhida a secção AWG 26 devido a permitir uma frequência máxima de 107 kHz com total aproveitamento da secção do condutor. Em relação ao número de fios necessário, o fator a ter em conta é o valor máximo de corrente que se pretende transmitir. Na Tabela 5.3 encontram-se representadas as correntes máximas de cada um dos lados do transformador, bem como os números de fios necessários para satisfazer as mesmas. De referir que um condutor do tipo AWG 26 possui capacidade para uma corrente máxima de 2,2 A.

Tabela 5.3 – Características dos fios constituintes dos enrolamentos do transformador.

|                                | <b>Primário</b> | <b>Secundário</b> |
|--------------------------------|-----------------|-------------------|
| <b>Corrente máxima</b>         | 40 A            | 2,667 A           |
| <b>Número de fios (AWG 26)</b> | 19              | 2                 |

No entanto, atendendo à disponibilidade de material no laboratório do GEPE, bem como para evitar atrasos no desenvolvimento do transformador, foram utilizados fios de secção um pouco superior, nomeadamente AWG 25 para o enrolamento primário e AWG 23 para o enrolamento secundário. Uma vez que o efeito pelicular se manifesta mais intensamente para estas secções, tendo em conta a frequência desejada, foi utilizado um maior número de fios em paralelo para ambos os enrolamentos, nomeadamente 59 para o primário e 3 para o secundário, diminuindo assim a resistência dos condutores.

O número de fios utilizados para o primário deve-se à existência prévia deste conjunto no laboratório.

Assim sendo, os enrolamentos primário e secundário foram enrolados nos núcleos de forma sobreposta, intermediados por fita isoladora própria para o reforço de isolamento de elementos magnéticos. Também o enrolamento exterior foi envolto por fita isoladora de modo a evitar a ocorrência de arcos elétricos entre o cobre e o ferro. Para manter os núcleos próximos e assegurar a sua fixação foi utilizada uma forma indicada para o tipo de núcleos em questão. Uma vez que esta forma contém pinos na sua parte inferior, os enrolamentos foram soldados nestes e a mesma foi soldada a uma *veroboard*, pelo que o aspeto final do transformador de alta frequência pode ser visto na Figura 5.15.

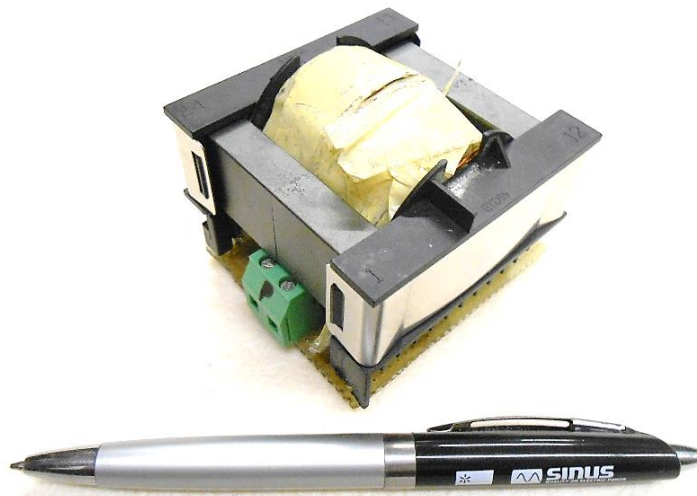


Figura 5.15 – Aspeto final do transformador de alta frequência desenvolvido.

Desenvolvido o transformador, foram realizados breves testes de modo a averiguar a polaridade e a razão de transformação do mesmo. Como tal, recorrendo a um gerador de sinais foram aplicadas tensões sinusoidais com frequência de 100 kHz ao lado de baixa tensão (primário) do transformador, sendo visualizadas as tensões nos dois terminais. Na Tabela 5.4 podem ser vistos os resultados de alguns ensaios efetuados, estando representadas na Figura 5.16 as formas de onda da tensão no primário ( $v_1$ ) e da tensão no secundário ( $v_2$ ). De referir que os valores de tensão representados na tabela correspondem a valores de pico medidos pelo osciloscópio. Como tal, é de notar que existe um maior erro na medição para maiores escalas de tensão. Apesar de os ensaios terem sido efetuados para valores de tensão consideravelmente inferiores aos valores nominais, pôde ser comprovada experimentalmente a razão de transformação desejada de 1:15 e confirmada a polaridade do transformador.

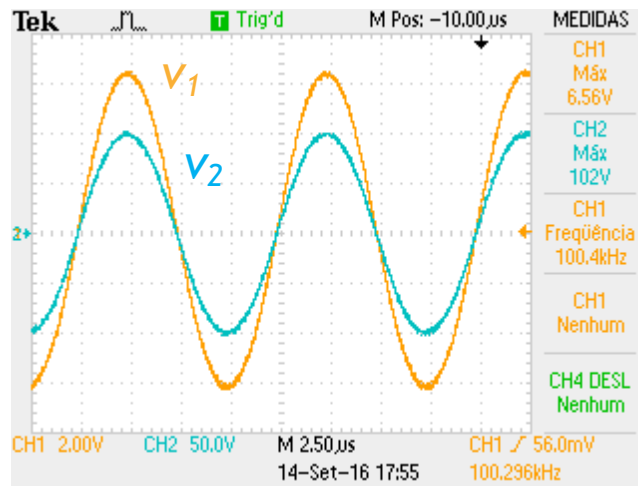


Figura 5.16 – Tensões no primário e secundário do transformador (CH1: 2 V/div; CH2: 50 V/div).

Tabela 5.4 – Tensões no primário e secundário do transformador e razões de transformação obtidas.

| Tensão aplicada ao primário (V) | Tensão obtida no secundário (V) | Razão de transformação obtida |
|---------------------------------|---------------------------------|-------------------------------|
| 1,00                            | 14,8                            | 1:14,8                        |
| 2,00                            | 30,0                            | 1:15                          |
| 4,00                            | 60,8                            | 1:15,2                        |
| 6,56                            | 102                             | 1:15,55                       |

De modo a ter conhecimento de parâmetros do transformador como a reatância de dispersão e a resistência dos enrolamentos foi utilizada uma ponte RLC, sendo medidos os parâmetros série e paralelo de um dos lados e curto-circuitando e deixando em aberto, respetivamente, o outro lado do transformador. Na Tabela 5.5 encontram-se os valores devolvidos pela ponte RLC acerca dos parâmetros do transformador de alta frequência desenvolvido depois de efetuadas várias medições.

Tabela 5.5 – Parâmetros do transformador obtidos com ponte RLC.

|                            | Valores totais vistos do primário | Valores totais vistos do secundário |
|----------------------------|-----------------------------------|-------------------------------------|
| Resistência do cobre       | 15 mΩ                             | 4,5 Ω                               |
| Indutância de dispersão    | 280 nH                            | 56 µH                               |
| Resistência do ferro       | 2 kΩ                              | 970 kΩ                              |
| Indutância de magnetização | 55 µH                             | 12 mH                               |

No entanto, a ponte RLC opera com pequenos sinais, pelo que os valores retornados por esta poderão ser bastante diferentes dos valores existentes aquando da operação do transformador no conversor CC-CC. De modo a aferir a veracidade dos valores da tabela, após a medição os parâmetros obtidos para o transformador foram inseridos no modelo das simulações computacionais previamente efetuadas em *PSIM*, onde se verificou que a

resistência dos enrolamentos era demasiado elevada para permitir o funcionamento do conversor. De facto, após efetuados testes práticos ao conversor, pôde concluir-se que a impedância oferecida pelos enrolamentos é na verdade inferior aos valores residuais inicialmente colocados no modelo de simulação, uma vez que, para as mesmas tensões de operação, a corrente obtida nos testes práticos é superior à corrente obtida na simulação. Calculando a resistência dos enrolamentos com base no número, espessura, comprimento e resistência dos condutores, consultando a tabela de valores *standard* AWG, são obtidos valores de cerca de  $0,5\text{ m}\Omega$  para o primário e  $111\text{ m}\Omega$  para o secundário, o que fortuitamente corresponde a valores espelhados pela razão de transformação ao quadrado (225).

### 5.3.3. Semicondutores de Potência

À semelhança do conversor CC-CA, também para o conversor CC-CC se efetuou uma procura para a seleção dos semicondutores de potência mais indicados. Uma vez que o conversor CC-CC possui um lado de alta tensão e baixa corrente e um lado com as características inversas, é conveniente a utilização de semicondutores distintos. Ambos necessitam, contudo, de possuir tempos de atraso relativamente curtos, uma vez que a frequência de comutação definida é de  $100\text{ kHz}$ .

Assim sendo, para o lado primário, ou seja, o lado das baterias, que possui valores nominais de  $25,6\text{ V}$ ,  $40\text{ A}$ , foram utilizados MOSFETs do fabricante *NXP Semiconductor* com a referência *PSMN015-60PS*. Estes MOSFETs suportam uma tensão dreno-*source* máxima de  $60\text{ V}$  e uma corrente contínua de  $50\text{ A}$  a  $25\text{ }^\circ\text{C}$ , admitindo um valor de pico máximo de  $201\text{ A}$  para pulsos inferiores a  $10\text{ }\mu\text{s}$  (de referir que os pulsos mais longos a aplicar aos MOSFETs não poderão ultrapassar  $5\text{ }\mu\text{s}$ ). A sua resistência dreno-*source* é de  $14,8\text{ m}\Omega$  a  $25\text{ }^\circ\text{C}$ , tratando-se de um valor baixo e favorável para a obtenção de correntes elevadas. A capacidade de *gate* indicada no *datasheet* é de  $1220\text{ pF}$ , permitindo tempos de comutação inferiores a  $100\text{ ns}$ . O seu diodo em antiparalelo é também rápido, com tempos de recuperação inversa inferiores a  $40\text{ ns}$ . Fisicamente, possui encapsulamento TO-220 [130].

Em relação ao secundário do conversor, ou seja, o lado de maior tensão, com valores nominais de  $400\text{ V}$  e  $2,67\text{ A}$ , poderiam ser utilizados os MOSFETs inicialmente implementados no conversor CC-CA, ou seja, o modelo *IPP50R190CE/IPA50R190CE*. No entanto, como o valor máximo de corrente é de apenas  $2,67\text{ A}$  com um *duty-cycle* máximo de  $50\%$ , o modelo referido torna-se um pouco sobredimensionado para a aplicação, pelo que se procurou utilizar MOSFETs com uma corrente máxima mais baixa.

Como tal, optou-se pelo modelo *IPP50R500CE*, um MOSFET também desenvolvido pela *Infineon Technologies*. De facto, este modelo é bastante semelhante ao *IPP50R190CE*, diferindo essencialmente na resistência dreno-*source* nominal (explícita na referência, sendo de 190 m $\Omega$  para o primeiro modelo e 500 m $\Omega$  para o selecionado) e na corrente máxima admissível, esta tendo o valor de 11 A contínuos e 24 A pulsados para uma temperatura de 25° C. A opção por este modelo é vantajosa na medida em que a sua capacidade de *gate* é de apenas 433 pF, proporcionando tempos de comutação inferiores a 60 ns sob as condições de teste referidas no *datasheet*. O seu diodo, porém, apresenta tempos de recuperação inversa na ordem dos 200 ns. Tal como os MOSFETs utilizados no lado de baixa tensão, o seu encapsulamento é TO-220 [131].

#### 5.3.4. Circuitos de *Snubber*

Um circuito de *snubber* pode ser utilizado para diminuir a dissipação de energia nos semicondutores de um conversor eletrónico de potência. No entanto, pode ser também utilizado para diminuir  $dv/dt$  ou  $di/dt$  resultante das comutações, bem como picos de tensão ou corrente ou *ringing* provocados. Existem vários tipos de circuitos de *snubber*, podendo conter condensadores, bobinas, resistências e até mesmo semicondutores.

A implementação de circuitos de *snubber* no conversor CC-CC deve-se à presença de picos nas transições das tensões aplicadas ao transformador aquando dos testes práticos. Como tal, recorreu-se a um *snubber* do tipo RC, ou seja, formado por uma resistência em série com um condensador, sendo cada *snubber* colocado em paralelo com um semiconductor de potência. Este tipo de *snubber* é utilizado para reduzir o pico de tensão durante o *turn-off*, contribuindo para amortecer o *ringing* gerado.

Para o dimensionamento dos circuitos de *snubber* é necessário ter em conta que os MOSFETs de uma ponte lidam com valores de tensão e corrente diferentes dos MOSFETs da outra ponte, pelo que se torna necessário o dimensionamento de dois circuitos de *snubber* distintos. O facto de os semicondutores serem diferentes contribui também para este procedimento, como será visto de seguida.

A capacidade do condensador ( $C_s$ ) deve ser selecionada de modo a possuir um valor mais elevado que a capacidade de saída do semiconductor de potência adicionada à capacidade parasita introduzida pelo *layout* da PCB. Como tal, para os MOSFETs utilizados no lado primário (modelo *PSMN015-60PS*), que possuem uma capacidade de saída de 169 pF, foram utilizados condensadores de 680 pF. A resistência de *snubber* ( $R_s$ ) foi selecionada de acordo com a equação (5.7), onde  $V_{MAX}$  e  $I_{MAX}$  correspondem aos valores máximos de tensão e corrente, respetivamente, em cada semiconductor.



$$R_s = \frac{V_{MAX}}{I_{MAX}} \quad (5.7)$$

Sendo a tensão máxima nas baterias de 29,6 V e a corrente máxima de 40 A, o valor de  $R_s$  calculado é de 0,74  $\Omega$ . No entanto, atendendo aos valores de resistência disponíveis no laboratório do GEPE, foram utilizadas resistências de 1,2  $\Omega$ .

De modo a averiguar a potência média dissipada por  $R_s$  recorreu-se à equação (5.8), onde se pode constatar que esta depende da tensão das baterias, da frequência de comutação ( $f_s$ ) e da capacidade do condensador de *snubber* [132].

$$P_{R_s MAX} = C_s f_s V_{MAX}^2 \quad (5.8)$$

Para uma frequência de comutação de 100 kHz e um condensador de *snubber* de 680 pF, a potência média dissipada pela resistência  $R_s$  é de 0,06 W, pelo que se pode utilizar uma resistência convencional de 1/8 W. No entanto, de modo a obter uma performance melhorada para o circuito de *snubber*, deveria utilizar-se resistências de baixa indutância devido à relativa alta frequência de comutação.

Em relação ao lado secundário do conversor CC-CC, cujos MOSFETs possuem uma capacidade dreno-*source* de 100 pF, foram utilizados condensadores de 330 pF. Uma vez que a tensão máxima no secundário foi estabelecida como sendo 400 V e a corrente máxima 2,67 A, o valor correspondente de  $R_s$  é de 150  $\Omega$ . No entanto, por questões de segurança e como primeira implementação estabeleceu-se uma tensão máxima de 80 V, até porque a PCB desenvolvida não possui espaço para resistências de maior calibre para *snubber*. Com este valor máximo de tensão, o valor de  $R_s$  recai sobre 30  $\Omega$ , sendo a potência média dissipada por  $R_s$  de 0,21 W. Mais uma vez, deveriam ser utilizadas resistências de baixa indutância, pelo que o *layout* desenvolvido não se encontra preparado para tal.

### 5.3.5. Placas do Conversor CC-CC

Uma vez que a topologia escolhida para o conversor CC-CC bidirecional isolado se trata da topologia em ponte completa (*Dual Active Bridge*), foram desenvolvidas duas PCBs distintas e baseadas na PCB do conversor CC-CA. O *layout* desta, previamente desenvolvido, foi adaptado para cada lado do conversor CC-CC, tendo sido aumentada a espessura das pistas para o lado primário devido a ser o lado do conversor com maior valor de corrente nominal. Já do lado secundário foi reduzida a espessura das pistas mas aumentado o espaçamento entre as mesmas devido a tratar-se do lado do conversor que opera com valores mais elevados de tensão. Para além disso, são visíveis os *snubbers* RC dimensionados na secção anterior, pelo que a sua incorporação nas PCBs foi um tanto ou

quanto improvisada, visto estas não estarem preparadas para a inclusão destes componentes. Na Figura 5.17 (a) Figura 5.17 (b) podem ser vistas as PCBs desenvolvidas para o lado primário e secundário do conversor CC-CC, respetivamente.

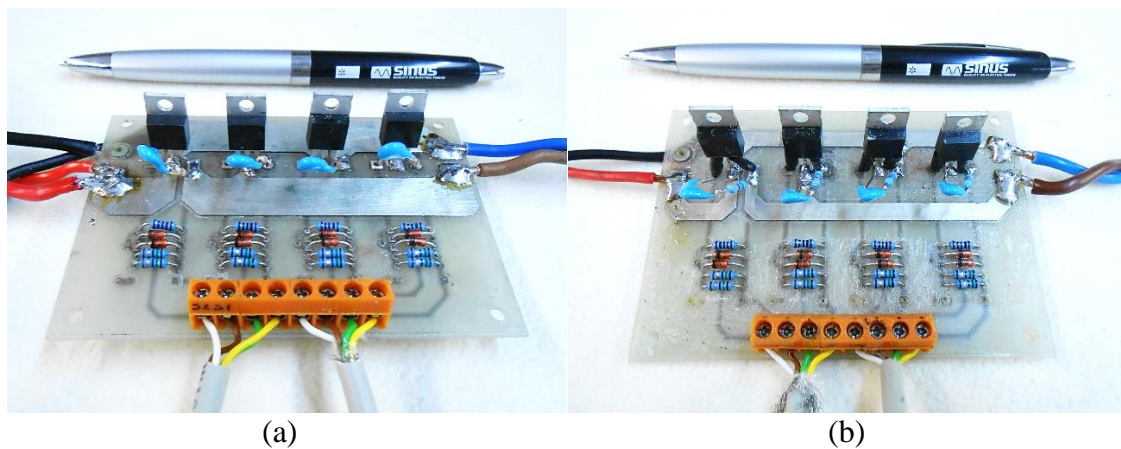


Figura 5.17 – PCBs desenvolvidas para o conversor CC-CC bidirecional isolado: (a) Lado primário; (b) Lado secundário.

#### 5.4. Integração do Sistema

Depois de apresentados os elementos constituintes do andar de potência do sistema composto pelo FAP e com conversor CC-CC bidirecional para operação como UPS, e também depois de apresentados os elementos presentes no sistema de controlo no capítulo anterior, na Figura 5.18 é mostrada uma fotografia ilustrando a integração do sistema de controlo e do andar de potência na bancada de trabalho do laboratório do GEPE. As PCBs desenvolvidas foram aparafusadas a uma superfície de madeira de modo a facilitar a sua fixação e organização. Do lado direito da maquete é possível visualizar os sensores de tensão, estando de seguida colocada a placa de condicionamento de sinal e comando e albergado o DSC. Próximo desta PCB e dos sensores de tensão encontra-se uma *veroboard* contendo os terminais de alimentação destes sensores, nomeadamente -15 V, massa e 15 V. As placas de *driver* encontram-se à esquerda da placa de condicionamento de sinal, estando colocado no lado esquerdo da maquete o andar de potência. As três PCBs desenvolvidas para os conversores de potência encontram-se fixadas num dissipador. Em relação aos elementos passivos, devido a questões de espaço foram colocados fora da maquete, podendo ver-se em baixo os condensadores do barramento CC, à esquerda o transformador de alta frequência e no canto superior esquerdo a bobina de acoplamento à rede. À direita da bobina são também visíveis o filtro RC, o sensor da corrente de saída do conversor CC-CA e o ponto de ligação deste conversor à rede elétrica e às cargas. Adicionalmente, pode ver-se no canto inferior direito uma caixa desenvolvida para efetuar o *enable* da operação dos conversores.

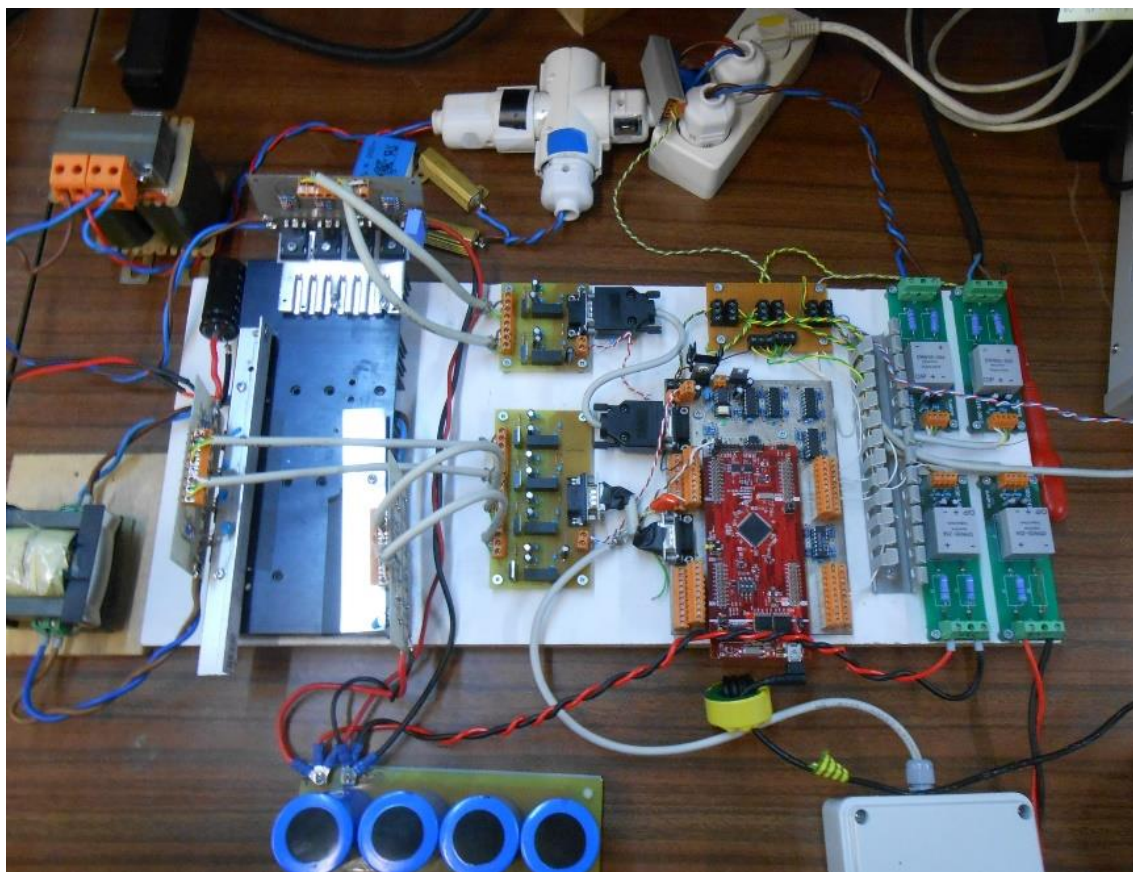


Figura 5.18 – Vista geral da integração do sistema na bancada de trabalho.

## 5.5. Conclusão

Neste capítulo foi apresentado o andar de potência do sistema composto pelo FAP com conversor CC-CC bidirecional para operação como UPS. Foram expostas as PCBs desenvolvidas para o efeito, bem como os semicondutores de potência selecionados para cada conversor. Foi também efetuado um breve estudo acerca da influência da resistência de *gate* dos MOSFETs e IGBTs nos tempos de comutação, *ringing* gerado e nas perdas de comutação, sendo também apresentadas as proteções de *gate* implementadas. Descreveu-se também os elementos passivos necessários ao funcionamento do conversor CC-CA, ou seja, os condensadores do barramento CC, a bobina de acoplamento à rede e o filtro RC.

Relativamente aos elementos que fazem interface com o conversor CC-CC, foi inicialmente descrito o banco de baterias projetado e o respetivo condensador de filtragem. De seguida foi explicitado em detalhe o dimensionamento do transformador de alta frequência, dimensionamento este que foi efetuado de forma a reduzir as suas perdas totais. Foram também mostrados os cálculos necessários ao dimensionamento da secção a utilizar nos enrolamentos, sendo de seguida expostos resultados de testes efetuados ao transformador para comprovar a sua razão de transformação. Com o intuito de obter os

parâmetros não-ideais do transformador, tais como a resistência e a indutância dos enrolamentos, foram efetuadas medições recorrendo a uma ponte RLC, no entanto não sendo comprovada a veracidade dos valores obtidos devido ao facto de este aparelho executar as medições com pequenos sinais.

De seguida foram apresentados os MOSFETs selecionados para ambos os lados do conversor CC-CC, sendo que a seleção visou tempos de comutação baixos e níveis máximos suportáveis de tensão e corrente não muito superiores aos valores máximos teóricos estabelecidos. Foram descritos os cálculos necessários ao dimensionamento dos circuitos de *snubber* para o conversor CC-CC, sendo implementados *snubbers* RC devido à presença de *overshoot* nas tensões aplicadas a ambos os enrolamentos do transformador de alta frequência. Posto isto, foram expostas as placas desenvolvidas para o conversor CC-CC bidirecional em ponte completa, sendo desenvolvida uma placa para cada ponte.

Por fim, foi mostrado o aspeto final do sistema desenvolvido, sendo exibida a integração de todos os constituintes necessários ao funcionamento do sistema total, quer os elementos pertencentes ao sistema de controlo quer os elementos relativos ao andar de potência. À semelhança do que foi mencionado na conclusão do capítulo anterior, as PCBs utilizadas foram desenhadas e impressas no âmbito desta dissertação, sendo a única exceção a placa de suporte aos condensadores do barramento CC, como referido.

# CAPÍTULO 6

## Resultados Experimentais

### 6.1. Introdução

No presente capítulo são expostos e analisados os resultados experimentais obtidos do sistema constituído pelo FAP com conversor CC-CC bidirecional para operação como UPS. Como tal, são analisados resultados de forma fragmentada, nomeadamente os blocos necessários ao funcionamento do sistema, tais como o mecanismo de sincronização com a rede elétrica, as técnicas de controlo de corrente e tensão, entre outros. De referir que os modos de operação como FAP, UPS e carregador de baterias se encontram divididos para uma mais clara compreensão.

De referir que, como princípio de segurança e para ajudar a garantir a integridade do hardware desenvolvido, os valores de tensão e corrente utilizados nos testes foram aumentados gradualmente até se atingir valores razoáveis, podendo assim obter-se resultados envolvendo níveis de potência consideráveis, ainda que se encontrem significativamente abaixo dos valores nominais. Como tal, os resultados finais foram obtidos para uma tensão da rede elétrica de 50 V de pico, sendo esta obtida por intermédio de um autotransformador variável e de um transformador.

### 6.2. Resultados do Sistema de Sincronização com a Rede Elétrica

Para aferir a performance da PLL, em termos de hardware de potência foi necessário recorrer apenas a um sensor de tensão, pelo que este teste pôde ser efetuado com a tensão nominal da rede sem que fossem acarretados prejuízos para o hardware desenvolvido. A fim de se poder visualizar o sinal de saída da PLL recorreu-se ao DAC interno do DSC. O resultado transitório obtido pode ser visto na Figura 6.1, verificando-se que a PLL ( $v_{PLL}$ ) sincroniza em menos de um ciclo da tensão da rede ( $v_s$ ). Refira-se que a tensão de referência do DAC é de 3 V, o que, para o caso em questão, corresponde a uma tensão de 350 V. O valor máximo de 2,86 V registado no osciloscópio corresponde a uma amplitude da fundamental da tensão de aproximadamente 334 V e é obtido ao fim de cerca de quatro ciclos.

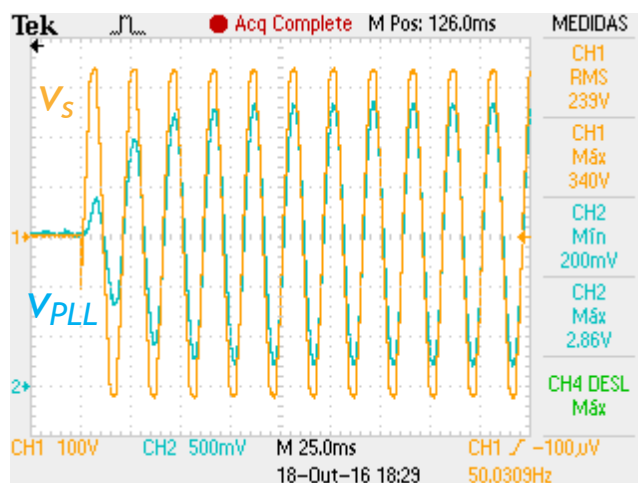


Figura 6.1 – Regime transitório da sincronização da PLL (CH2: 500 mV/div) com a tensão da rede elétrica (CH1: 100 V/div).

Uma vez que a escala de tempo do osciloscópio não permite discriminar corretamente a forma de onda das grandezas medidas, na Figura 6.2 (a) encontra-se representada, numa escala mais pequena, a saída da PLL e a tensão da rede já depois de estabelecido o sincronismo. Consta-se que o sistema de controlo sintetiza corretamente um sinal sinusoidal a partir de uma tensão da rede distorcida, tal como pretendido. Em relação ao desvio de fase, pode verificar-se que é muito reduzido, estando representado na Figura 6.2 (b) o pormenor da passagem pelo zero da tensão da rede e a respetiva saída da PLL. Verifica-se que os dois sinais passam por zero num tempo inferior à menor divisão da escala do osciloscópio, ou seja, o erro é inferior a 20  $\mu$ s, o que corresponde a um desfasamento inferior a 0,36°.

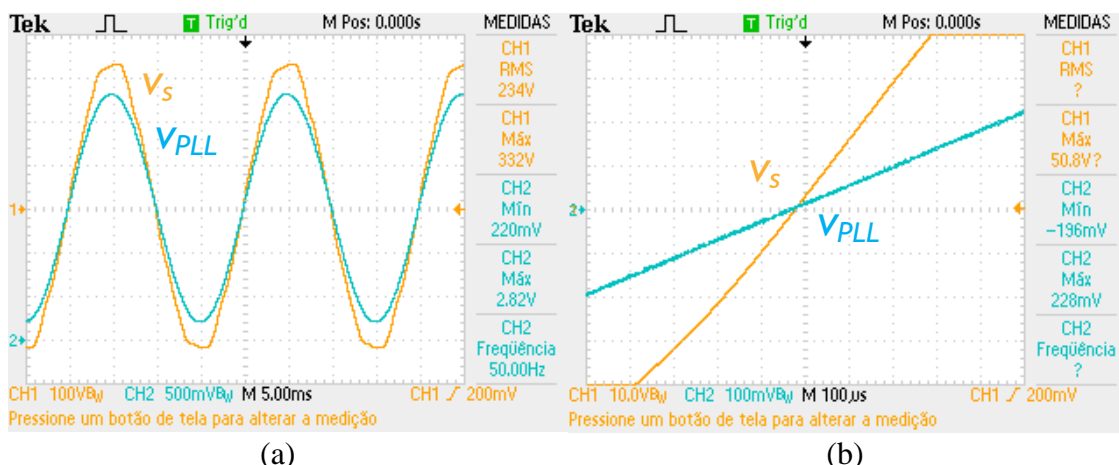


Figura 6.2 – Regime permanente da sincronização da PLL com a tensão da rede elétrica:  
 (a) Vista alargada (CH1: 100 V/div; CH2: 500 mV/div);  
 (b) Pormenor da passagem por zero da tensão (CH1: 10 V/div; CH2: 100 mV/div).

### 6.3. Operação como Filtro Ativo Paralelo

À semelhança dos resultados de simulação expostos no capítulo 3 desta dissertação, os três modos de operação (FAP; UPS e carregador de baterias) são analisados em separado, pelo que nesta secção são mostrados os resultados do sistema a operar como FAP.

#### 6.3.1. Controlo de Corrente

Tratando-se de um aspeto crucial de um equipamento como um FAP, o controlo de corrente foi previamente testado em cargas resistivas sem qualquer conexão à rede elétrica. Apesar de na fase de simulações computacionais se ter referido que a técnica de controlo de corrente optada se tratava do controlo preditivo, na prática foi utilizado o controlo PI para o FAP. Esta alteração deveu-se ao facto de o controlo preditivo não conseguir acompanhar a referência de corrente, estando o FAP ligado à rede, devido a um problema de ruído excessivo existente no momento. Desta forma, o controlo PI revelou-se uma boa alternativa, possuindo uma maior imunidade a ruído. De referir que, nos testes efetuados sem ligação à rede, ambas as técnicas de controlo mostraram resultados satisfatórios.

Na Figura 6.3 encontra-se o resultado obtido do controlo de corrente PI perante uma referência sinusoidal de 50 Hz e 1 A de pico. A corrente de referência ( $i_{ref}$ ) é proveniente do DAC do DSC, pelo que, com a resolução em questão, 1 V corresponde a 2 A.

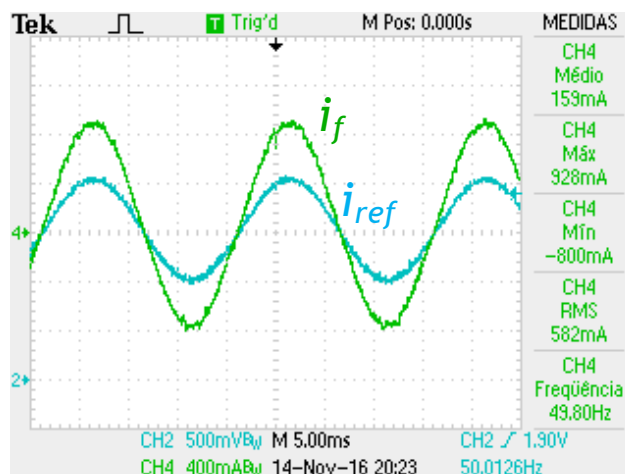


Figura 6.3 – Referência (CH2: 1 A/div) e corrente sintetizada (CH4: 400 mA/div) através do controlo de corrente PI.

Em relação à corrente sintetizada ( $i_f$ ), verifica-se que acompanha a referência eficazmente, no entanto não atingindo os seus valores máximo e mínimo. Para além disso, é visível algum valor médio, tal devendo-se muito provavelmente a *offset* tanto do sensor de corrente como do circuito de condicionamento de sinal que precede a saída deste.

Não obstante, o valor médio é inferior a 200 mA, pelo que não é muito notório em correntes de valor mais significativo.

### 6.3.2. Resultados do Filtro Ativo Paralelo

Nesta secção são apresentados os resultados do FAP a operar com cargas distintas. É também mostrado o resultado do cálculo da corrente de compensação para os casos apresentados, motivo pelo qual este aspeto não possui uma secção própria. Como referido no início do presente capítulo, os resultados foram obtidos para uma tensão da rede de 50 V de pico, sendo definida uma tensão de 80 V para o barramento CC do FAP.

#### Carga RL

Como primeiro teste, foi aferido o comportamento do FAP perante uma carga linear, nomeadamente uma carga RL. Este tipo de carga caracteriza-se por consumir potência ativa e reativa na fundamental, pelo que o FAP terá de compensar o DPF. Contudo, se a tensão da rede possuir harmónicos, tal como se verifica num sistema elétrico real, uma carga RL consumirá também correntes harmónicas, ao que o FAP deverá compensar adicionalmente o DF.

Assim sendo, foi ligada à rede uma carga RL com  $R = 9 \Omega$  e  $L = 30 \text{ mH}$ , consumindo uma corrente com cerca de 3 A de pico. Na Figura 6.4 podem ser vistas a tensão da rede ( $v_s$ ) e a corrente consumida pela carga ( $i_L$ ).

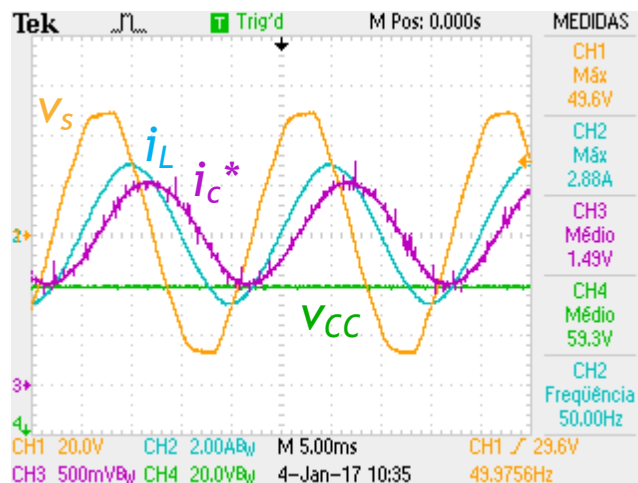


Figura 6.4 – Tensão da rede (CH1: 20 V/div), corrente a jusante (CH2: 2 A/div), corrente de referência (CH3: 2 A/div) e tensão no barramento CC (CH4: 20 V/div) do FAP com carga RL sem compensação.

Verifica-se que o valor de indutância é suficientemente alto para atenuar as componentes harmónicas presentes na tensão. Na figura é também visível a tensão no barramento CC ( $v_{cc}$ ) do FAP sem qualquer regulação, permanecendo com um valor um pouco superior ao valor de pico da tensão da rede (60 V). Esta figura ilustra também o



resultado do cálculo da corrente de compensação do FAP ( $i_c^*$ ) obtido através da teoria FBD, estando impressa no DAC com uma sensibilidade correspondente a 4 A/V. De referir que o sentido positivo arbitrado para a corrente do FAP foi convencionado entrando na rede elétrica, pelo que se verifica que o FAP deverá consumir uma corrente sinusoidal adiantada em relação à tensão da rede, ou seja, deverá consumir potência reativa capacitiva na fundamental, tal como expectável para uma carga RL.

Analisada a corrente a jusante do FAP e a respetiva corrente de compensação, na Figura 6.5 é possível visualizar os resultados de operação do FAP, estando representadas a tensão e a corrente na rede e a tensão no barramento CC. Na Figura 6.5 (a) são mostrados os instantes iniciais da operação do FAP, constatando-se que a corrente a montante do FAP ( $i_s$ ) permanece sinusoidal e fica em fase com a tensão da rede sem qualquer transitório aparente. Como tal, a tensão no barramento CC aumenta gradualmente até à referência de 80 V, sem *overshoot*, fazendo com que a corrente na rede aumente um pouco em amplitude de modo a providenciar a parcela de potência necessária à sua regulação. Na Figura 6.5 (b) pode ser vista a situação de regime permanente, verificando-se que a corrente na rede passa a ter um valor de pico de 2 A, inferior ao valor de cerca de 3 A consumido pela carga.

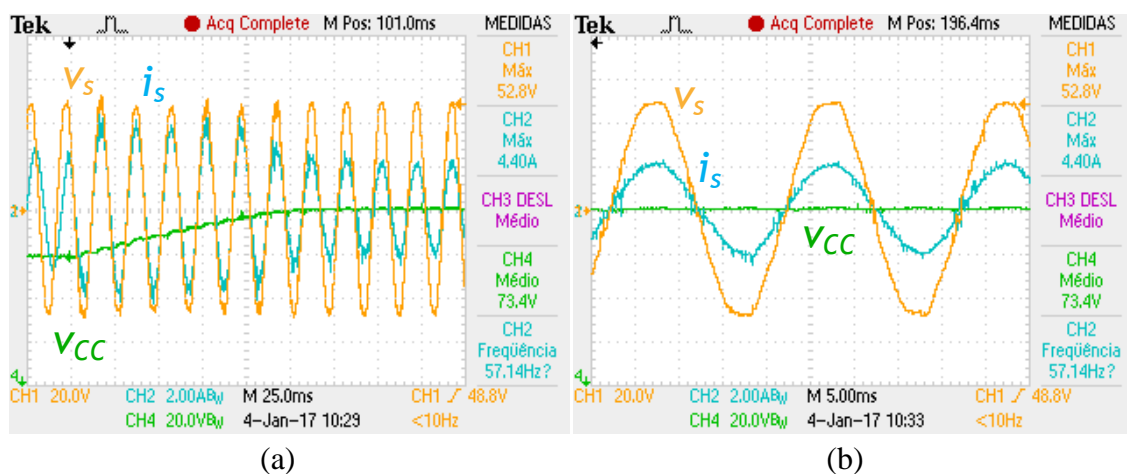


Figura 6.5 – Tensão da rede elétrica (CH1: 20 V/div), corrente a montante (CH2: 2 A/div) e tensão no barramento CC (CH4: 20 V/div) do FAP com carga RL com compensação: (a) Regime transitório; (b) Regime permanente.

### Retificador com Carga RC e Indutância Série

Analisada a performance do FAP na presença de uma carga linear, segue-se a validação do equipamento perante uma carga não-linear, nomeadamente um retificador em ponte completa a díodos com filtro capacitivo em paralelo com uma resistência e indutância série à entrada. Na Figura 6.6 encontram-se representadas as formas de onda da tensão da rede, corrente consumida pela carga, corrente de referência do FAP e tensão

no barramento CC antes de iniciada a compensação. Os parâmetros utilizados para a carga são de  $R = 13 \Omega$ ,  $C = 470 \mu\text{F}$  e  $L = 8 \text{ mH}$ . Neste caso, a corrente de compensação calculada encontra-se representada com uma sensibilidade de 8 A/V.

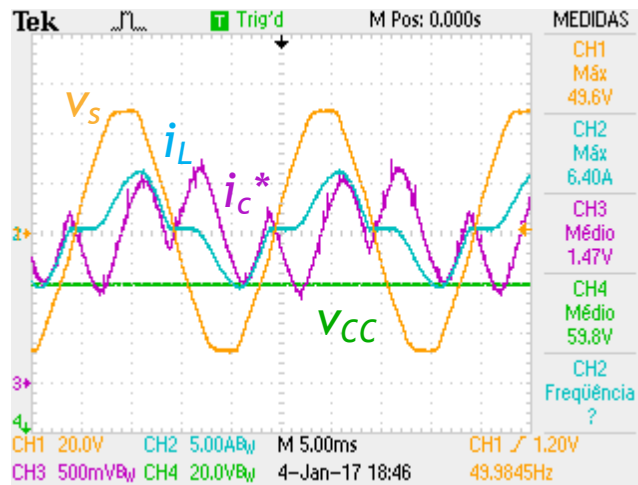


Figura 6.6 – Tensão da rede elétrica (CH1: 20 V/div), corrente a jusante (CH2: 5 A/div), corrente de referência (CH3: 4 A/div) e tensão no barramento CC (CH4: 20 V/div) do FAP com retificador com carga RC e indutância série sem compensação.

Na Figura 6.7 são exibidas as formas de onda da tensão e corrente na rede e da tensão no barramento CC após compensação do FAP, sendo novamente visível o instante em que a operação do FAP se inicia (Figura 6.7 (a)). Na Figura 6.7 (b) pode visualizar-se as mesmas formas de onda após atingida a situação de regime permanente.

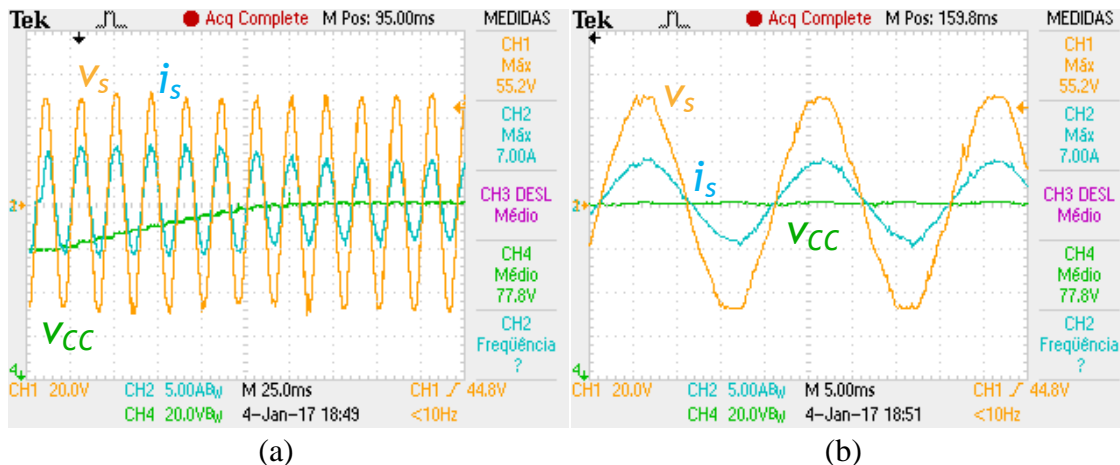


Figura 6.7 – Tensão da rede elétrica (CH1: 20 V/div), corrente a montante (CH2: 5 A/div) e tensão no barramento CC (CH4: 20 V/div) do FAP com retificador com carga RC e indutância série com compensação: (a) Regime transitório; (b) Regime permanente.

Mais uma vez, verifica-se que o funcionamento do FAP não introduz qualquer transitório prejudicial à rede ou ao próprio equipamento, pelo que a corrente na rede adquire rapidamente a forma sinusoidal e fica em fase com a tensão respetiva. A regulação do barramento CC dá-se novamente de forma progressiva, evitando que o FAP opere com

correntes demasiado elevadas. Comprova-se, então, a correta operação do FAP na presença de cargas não-lineares.

## 6.4. Operação como UPS

Nesta secção são mostrados e analisados os resultados da operação do sistema como UPS. Deste modo, são analisados aspetos como a deteção de falha de rede, a regulação do barramento CC e o controlo de tensão separadamente.

### 6.4.1. Sistema de Deteção de Falha de Rede

Para o correto funcionamento de uma UPS, é necessário que o seu sistema de controlo detete a ocorrência de falhas de energia na rede elétrica. Deste modo, e como referido anteriormente, o valor eficaz da tensão da rede deve ser constantemente monitorizado, sendo para tal utilizada uma média quadrática deslizante (equação (3.6)).

Na Figura 6.8 encontra-se representada a resposta do sistema de controlo a uma falha de rede, estando ilustradas a tensão da rede ( $v_s$ ), o valor eficaz da mesma calculado pelo sistema de controlo ( $v_{s\_rms}$ ) e uma *flag* indicativa da deteção de uma falha de energia (*falha*). O valor desta *flag* é escrito num dos pinos digitais do DSC, sendo o valor eficaz da tensão da rede mostrado no DAC. É de notar que o valor calculado apresenta uma flutuação de cerca de 2 V. Apesar disso, o sistema de controlo consegue detetar a falha de rede em menos de 3 ms após a sua ocorrência, correspondendo a um tempo satisfatório e semelhante aos tempos obtidos nas simulações computacionais. De referir que é considerada falha o registo de um valor eficaz da tensão de rede inferior a 10% ou superior a 6% de 35 V (50 V de pico), tal como indicado na legislação.

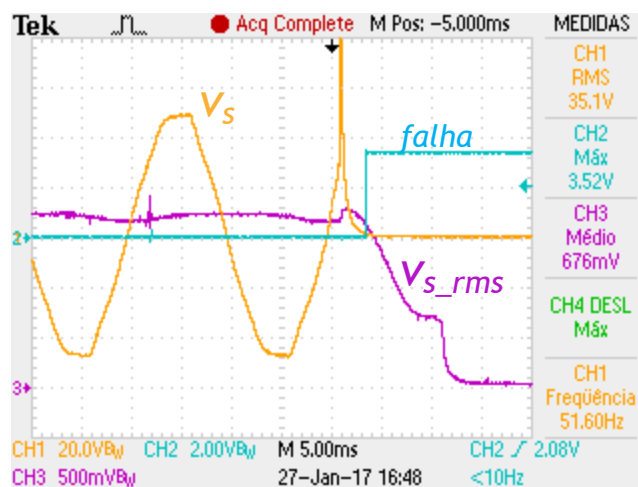


Figura 6.8 – Tensão da rede elétrica (CH1: 20 V/div), valor eficaz calculado (CH3: 10 V/div) e *flag* indicativa de deteção de falha de rede (CH2: 2 V/div).

### 6.4.2. Regulação da Tensão do Barramento CC

De modo a testar a regulação do barramento CC, para além do conversor CC-CC foi ativado o conversor CC-CA para produzir uma tensão sinusoidal para alimentar uma carga resistiva. Uma vez que são analisados os dois blocos funcionais separadamente, não será analisada em detalhe a tensão produzida pelo conversor CC-CA nesta secção, sendo que o objetivo deste teste visa a validação do algoritmo de regulação do barramento CC do FAP em modo de operação como UPS.

Nas simulações foi referido que a regulação era efetuada recorrendo à técnica de modulação *phase shift* com controlador PI. No entanto, para a execução prática deste teste, as tensões nos lados CC do conversor CC-CC possuem valores cuja relação entre si não corresponde à razão de transformação do transformador de alta frequência. Este fenómeno leva a que o conversor opere com correntes de valor demasiado elevado e superior aos nominais. Assim sendo, como forma de atenuar o problema e permitir a operação do conversor com relações entre as tensões distantes da razão de transformação sem a produção de correntes demasiado elevadas foi acrescentada à modulação *phase shift* uma modulação de *duty-cycle*. Como tal, foi desenvolvido um algoritmo com a função de gerar valores altos de *duty-cycle* quando as tensões entre os lados CC possuem uma relação próxima da razão de transformação e valores baixos quando as tensões apresentam relações entre si distantes da relação pretendida. A existência de correntes de elevado valor no conversor CC-CC causadas por relações díspares entre as tensões não foi considerada no capítulo das simulações, uma vez que o modo UPS apenas entra em funcionamento após ter ocorrido uma falha de rede e considerar-se que o barramento CC do conversor CC-CA se encontra com um valor de tensão aproximadamente igual ao nominal. Em [97] é investigada a modulação simultânea de *phase shift* e *duty-cycle* na topologia de conversor *Dual Active Bridge*, sendo apurado que o *duty-cycle* pode ser alterado com o intuito de diminuir as correntes nos enrolamentos do transformador.

A combinação de ambos os tipos de modulação no conversor CC-CC faz com que a modulação *phase shift* deixe de se apresentar na sua forma mais simplista, passando a operar de forma semelhante à técnica *dual phase shift*. Nesta variante da modulação são aplicados dois ângulos de desfasamento distintos, sendo que para além do típico desfasamento entre as tensões das pontes é adicionado um desfasamento entre os sinais de *gate* dos semicondutores de braços diferentes pertencentes à mesma ponte. Apesar de a modulação de *duty-cycle* não introduzir qualquer desfasamento entre os braços de uma mesma ponte, a tensão de saída resultante da técnica *dual phase shift* aplicada em cada ponte adquire três níveis de tensão, fazendo com que ambas as técnicas de modulação

apresentem um comportamento semelhante. A aplicação de tensões com *duty-cycle* inferior a 50% aos terminais do transformador é necessária quando se pretende diminuir os valores de corrente nos seus enrolamentos, diminuindo a potência reativa que tende a ser considerável principalmente sob condições de *light-load*. A potência reativa em jogo no conversor pode ser calculada e eliminada totalmente com a técnica *dual phase shift*, no entanto trata-se de um cálculo relativamente complexo [133].

Para além disso, a inclusão da modulação de *duty-cycle* no conversor CC-CC facilita também a comutação no zero da tensão (*Zero Voltage Switching – ZVS*). Considera-se que existe ZVS quando a tensão dreno-*source*/coletor-emissor de um semiconductor de potência é zero no momento em que a tensão *gate-source*/emissor do mesmo semiconductor é aplicada, fazendo com que este seja ativado com tensão nula aos seus terminais. Este fenómeno contribui para a redução das perdas de comutação, nomeadamente durante o *turn-on*, porém nem sempre pode ser aplicável. O zero de tensão é obtido quando a corrente armazenada nas indutâncias (neste caso parasitas) é suficiente para descarregar as capacidades parasitas existentes entre dreno e *source*/coletor e emissor dos semicondutores, pelo que é comum a inexistência de ZVS em *light-load*. Também o *deadtime* influencia a obtenção de ZVS, não podendo ser demasiado curto de modo a permitir a descarga total das capacidades parasitas referidas antes do *turn-on* do semiconductor complementar. A operação de um conversor com ZVS possui etapas distintas, sendo que quando um semiconductor é ativado o seu diodo em antiparalelo deve encontrar-se previamente em condução. Tal é possível modificando a sequência com a qual os semicondutores são ativados [134], [135].

Introduzida a conjugação das modulações de *phase shift* e *duty-cycle*, foi testada a regulação do barramento CC por parte do conversor CC-CC. Como fonte de alimentação do lado primário foi utilizada uma fonte CC disponibilizada pelo laboratório do GEPE, sendo utilizada uma tensão de 5 V. O valor de referência da tensão no barramento CC foi definido como sendo de 30 V. Tal como referido, este teste foi efetuado com a alimentação de uma carga resistiva por parte do conversor CC-CA, sendo utilizado  $R = 26 \Omega$  e uma referência para a tensão de saída de 20 V de pico. Na Figura 6.9 pode ver-se o resultado da regulação do barramento CC da UPS enquanto esta se encontra a alimentar a carga mencionada, sendo visíveis a tensão e a corrente de saída da UPS e a tensão no barramento CC durante um determinado momento da regulação. De referir que, devido ao circuito de *bootstrap* utilizado para os *drivers* dos semicondutores de potência, os condensadores do barramento CC ficam inicialmente carregados com a tensão das fontes de alimentação externas dos *drivers* (15 V) sem que haja qualquer ativação dos

conversores. Tal deve-se à polarização direta do diodo de *bootstrap* no caso de o barramento CC possuir uma tensão inferior a 15 V, fechando o caminho de corrente pelo diodo em antiparalelo do semiconductor superior e carregando lentamente os condensadores do barramento CC até uma tensão um pouco inferior a 15 V. A mesma situação acontece para o condensador de filtragem do conversor CC-CC do lado das baterias.

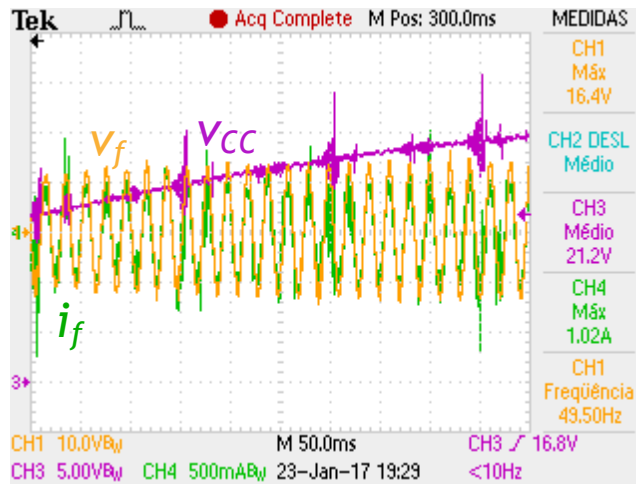


Figura 6.9 – Tensão sintetizada (CH1: 10 V/div), corrente de saída (CH2: 500 mA/div) e tensão no barramento CC (CH3: 5 V/div) do FAP em modo de operação como UPS a alimentar uma carga resistiva.

A escala de tempo da figura permite concluir que a regulação do barramento CC, tal como referido nas simulações computacionais, é efetuada de forma progressiva por ação de um controlador PI com modulação *phase shift* e, adicionalmente, com controlo de *duty-cycle*, verificando-se que o declive da tensão no barramento CC é menor quando esta atinge valores próximos de 25 V. Apesar de não ser analisada em detalhe a tensão sintetizada pelo FAP nesta secção, verifica-se que o valor de pico desta é maior quando a tensão no barramento CC é superior, como expectável, no entanto ainda um pouco abaixo da referência definida, tal devendo-se aos ganhos do controlador da tensão de saída da do FAP a operar como UPS, pelo que este fator é negligenciado para a presente análise.

O resultado apresentado permite aferir a regulação do barramento CC do ponto de vista da baixa frequência, sendo perceptíveis a tensão sintetizada pelo FAP a operar como UPS e o aumento do valor médio da tensão no barramento. No entanto, a escala de tempo utilizada não permite visualizar corretamente as tensões e correntes envolvidas no transformador de alta frequência do conversor CC-CC, uma vez que a sua frequência de operação é de 100 kHz. Assim sendo, na Figura 6.10 encontram-se representadas as formas de onda das tensões aplicadas ao primário ( $v_1$ ) e ao secundário ( $v_2$ ) do transformador, sendo também visíveis a corrente no primário ( $i_1$ ) e, mais uma vez, a tensão no barramento CC.

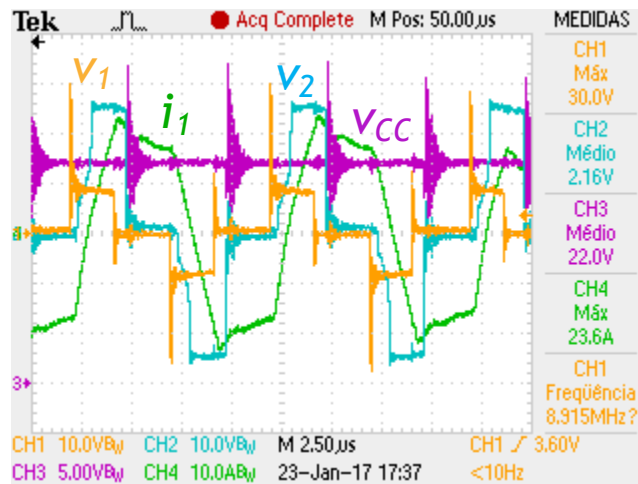


Figura 6.10 – Tensão no primário (CH1: 10 V/div), tensão no secundário (CH2: 10 V/div), tensão no barramento CC (CH3: 5 V/div) e corrente no primário (CH4: 10 A/div) do transformador durante regulação do barramento CC do FAP em modo de operação como UPS a alimentar uma carga resistiva.

Através da forma de onda das tensões  $v_1$  e  $v_2$  é possível visualizar a modulação combinada de *phase shift* e *duty-cycle*. Verifica-se que  $v_1$  se encontra adiantada em relação a  $v_2$ , sendo concordante com o sentido do fluxo de energia das baterias (neste caso uma fonte CC) para o barramento CC da UPS. Em relação a  $i_1$ , constata-se que o seu valor é relativamente elevado, no entanto é inferior ao nominal e bastante menor que os valores de corrente obtidos com a modulação *phase shift* sem controlo de *duty-cycle*. De referir que a pinça de corrente utilizada para a medição possui uma largura de banda de CC a 100 kHz e um valor mensurável máximo de 30 A, pelo que existe a possibilidade de a forma de onda de  $i_1$  visível na figura se encontrar adulterada [136].

Para além disso, são visíveis picos elevados nas transições da tensão  $v_1$ . A inclusão de *snubbers* no conversor CC-CC teve como intuito a redução dos picos nas transições das tensões aplicadas ao transformador, contudo continua a ser visível um pico bastante elevado em  $v_1$ . Para além dos picos de tensão, apesar de a tensão utilizada na fonte CC ser de 5 V, o valor da tensão  $v_1$  durante o período positivo é próximo de 10 V, pelo que tal é devido à tensão inicial de cerca de 10 V no condensador de filtragem resultante do *bootstrap*. De referir que os valores elevados de corrente no lado primário são possíveis de obter não devido à fonte CC mas sim ao condensador de 4700  $\mu\text{F}$  à sua saída.

### 6.4.3. Controlo de Tensão

Apesar de nas simulações computacionais ter sido utilizado um simples controlo PI para sintetizar corretamente uma tensão sinusoidal de 230 V, 50 Hz, verificou-se que na prática, para valores de tensão mais baixos, o controlo utilizado apresentava uma performance não tão desejável perante cargas não-lineares. Deste modo, e aproveitando os recursos disponíveis, utilizou-se a corrente de saída do FAP (que corresponde à

corrente consumida pelas cargas prioritárias em modo UPS, visto estabelecer-se uma rede isolada) como realimentação do controlador. Para além do próprio valor de corrente, foi utilizada também a sua derivada de forma a compensar a distorção na tensão causada por elevado  $di/dt$ . Assim sendo, na equação (6.1) encontra-se representada a expressão do controlo de tensão empregue.

$$v_{fref}[k] = k_{pv}v_{erro}[k] + k_{iv}v_{sumerro}[k] + k_{pi}i_f[k] + k_{di}\Delta i_f[k] \quad (6.1)$$

onde:

$$\Delta i_f[k] = \frac{i_f[k] - i_f[k - 1]}{T_s} \quad (6.2)$$

sendo  $T_s$  o período de amostragem utilizado. De referir que o ganho da componente derivativa da corrente ( $k_{di}$ ) deve ser mantido baixo devido à alta sensibilidade que uma derivada introduz no controlador, sensibilidade esta que pode ser acrescida se a corrente adquirida possuir ruído considerável.

Como referido anteriormente, a potência nominal para a qual foi projetado o conversor CC-CC é de 1 kW, o que corresponde a valores nominais de tensão e corrente no lado secundário de 400 V e 2,5 A, respetivamente. Deste modo, o valor máximo eficaz de corrente capaz de ser fornecido pelo FAP em modo de operação como UPS é de 2,5 A. Contudo, nos testes efetuados foi utilizada uma das fontes de alimentação CC disponíveis no laboratório do GEPE conectada ao barramento CC da UPS, permitindo a obtenção de correntes significativas na carga e evitando que o conversor CC-CC opere com correntes superiores à nominal. Com este procedimento torna-se também possível aferir a performance do controlo de tensão separadamente da regulação do barramento CC, ajudando a identificar eventuais anomalias no controlador. Os valores de tensão utilizados nos testes são de 80 V no barramento CC e 50 V de pico na tensão sintetizada pelo FAP.

### **Carga Puramente Resistiva**

Na Figura 6.11 encontra-se o resultado obtido do controlo de tensão do FAP em modo de operação como UPS a alimentar uma carga linear, puramente resistiva, sendo  $R = 9 \Omega$ . O valor de pico de 50 V pretendido para a tensão sintetizada ( $v_f$ ) resulta numa corrente ( $i_f$ ) de cerca de 5 A de pico (3,58 A RMS). Este valor é superior ao valor nominal de corrente do FAP quando a operar como UPS, no entanto a tensão encontra-se bastante abaixo do valor nominal, pelo que a potência envolvida é também abaixo da projetada. Tratando-se de uma carga linear, a corrente por esta consumida apresenta uma forma de onda igual e em fase com a tensão produzida, pelo que a tensão não apresenta qualquer distorção provocada pela carga mesmo que seja utilizado o controlo PI clássico.



Verifica-se, todavia, que a amplitude da tensão obtida é ligeiramente inferior à amplitude da referência (um pouco superior a 40 V em vez de 50 V), tendo tal facto sido constatado previamente nas simulações computacionais.

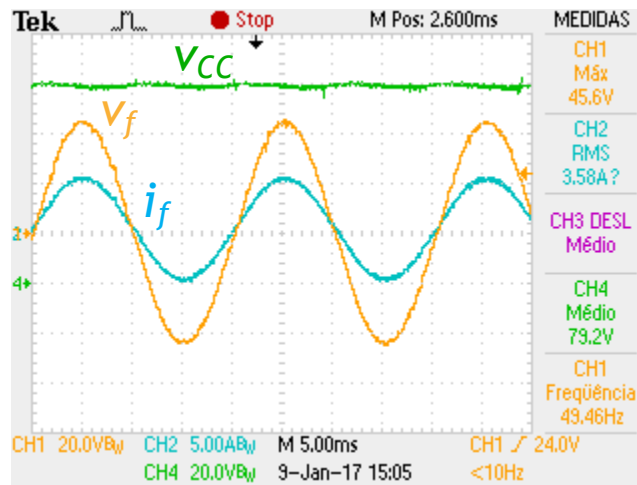


Figura 6.11 – Tensão (CH1: 20 V/div), corrente de saída (CH2: 5 A/div) e tensão no barramento CC do FAP a operar como UPS (CH3: 20 V/div) a alimentar uma carga puramente resistiva.

### Retificador com Carga RC e Indutância Série

De modo a averiguar a correta operação do FAP em modo UPS, foi testado o controlo de tensão com este a alimentar um retificador com carga RC e indutância série à entrada, uma das cargas mais comuns nos sistemas elétricos atuais. A tensão sintetizada, corrente consumida pela carga e tensão no barramento CC podem ser visualizadas na Figura 6.12, tendo-se  $R = 50 \Omega$ ,  $C = 470 \mu\text{F}$  e  $L = 250 \mu\text{H}$  para os parâmetros da carga.

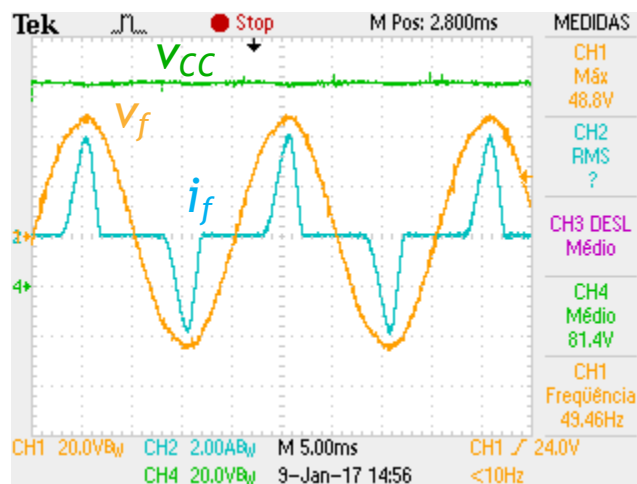


Figura 6.12 – Tensão (CH1: 20 V/div), corrente de saída (CH2: 2 A/div) e tensão no barramento CC do FAP a operar como UPS (CH3: 20 V/div) a alimentar um retificador com carga RC e indutância série.

É possível visualizar a correta operação do FAP em modo UPS perante cargas não-lineares, sendo que a sua tensão de saída apresenta uma forma de onda com distorção harmónica reduzida. Uma vez que o controlador possui quatro ganhos distintos, se se

pretender uma performance minuciosamente superior seria possível prosseguir com a sintonização dos mesmos de modo a tornar impercetível a leve distorção sofrida pela tensão nos instantes de  $di/dt$  mais elevado, que já se encontra praticamente inexistente.

## 6.5. Operação como Carregador de Baterias

Nesta secção é analisada a operação do sistema como carregador de baterias, a terceira e última funcionalidade possível do sistema desenvolvido. Infelizmente, este modo de operação não foi testado com baterias devido aos valores de tensão requeridos para o barramento CC. Uma vez que as baterias disponíveis no laboratório do GEPE têm uma tensão nominal de 12 V, depois de efetuadas simulações computacionais verificou-se que para efetuar o carregamento de uma destas baterias seria necessária uma tensão de cerca de 200 V para o barramento CC devido à elevada razão de transformação do transformador de alta frequência do conversor CC-CC. Tratando-se de uma tensão relativamente elevada, e tendo em conta os picos presentes nas transições das tensões aplicadas ao transformador, o modo de carregamento de baterias não foi testado como previsto a fim de evitar a danificação dos componentes dos conversores.

Como tal, em vez de baterias foram utilizadas resistências no lado CC primário do conversor CC-CC, ligando-se o barramento CC a uma fonte CC com tensão de 60 V. O valor selecionado para a resistência de carga é de  $2 \Omega$ , tratando-se de um valor relativamente baixo de modo a permitir valores significativos tanto de tensão como de corrente. Tendo em conta a razão de transformação (1:15), o valor de tensão na carga terá de ser bastante baixo. Aplicando a razão de transformação à tensão utilizada no barramento CC, obtém-se uma tensão de 4 V no lado das baterias, pelo que a referência deverá ser próxima deste valor. Assim, foi definida uma referência de 3 V para a tensão das resistências.

Uma vez que o algoritmo selecionado para o carregamento das baterias consiste no método de corrente constante – tensão constante, para testar o funcionamento deste modo de operação com uma carga resistiva foi utilizada apenas a parte do algoritmo de tensão constante. Assim sendo, a modulação *phase shift* com controlo de *duty-cycle* foi novamente aplicada, estando representado na Figura 6.13 o resultado obtido, onde são visíveis as tensões no primário ( $v_1$ ) e no secundário ( $v_2$ ) e a corrente no primário ( $i_1$ ) do transformador, sendo também visível a tensão de saída aplicada às resistências ( $v_L$ ). Pode ver-se que a tensão  $v_1$  se encontra atrasada em relação a  $v_2$ , simbolizando a direção do fluxo de energia do secundário para o primário, ou seja, do barramento CC do FAP para as baterias ou, neste caso, as resistências de carga. Em relação ao resultado apresentado

para a regulação do barramento CC em modo UPS, verifica-se que existe um maior valor de *duty-cycle*, estando as tensões do barramento CC e do lado da carga relacionadas de forma bastante próxima da razão de transformação. Desta vez, são visíveis picos elevados nas transições da tensão  $v_2$  em vez da tensão  $v_1$ , tendo esta última apenas algum *ringing* que surge devido às transições de  $v_2$ . A tensão  $v_L$  apresenta também picos decorrentes das transições das tensões aplicadas ao transformador, no entanto pode tratar-se de ruído, visto a carga estar ligada em paralelo com um condensador de 4700  $\mu\text{F}$ , ao que variações de tensão em intervalos de tempo curtos como os da figura não são permitidas por este. Constata-se também que as correntes envolvidas no transformador são bastante menores apesar de a tensão no barramento CC ser maior, confirmando um menor valor de potência reativa envolvida.

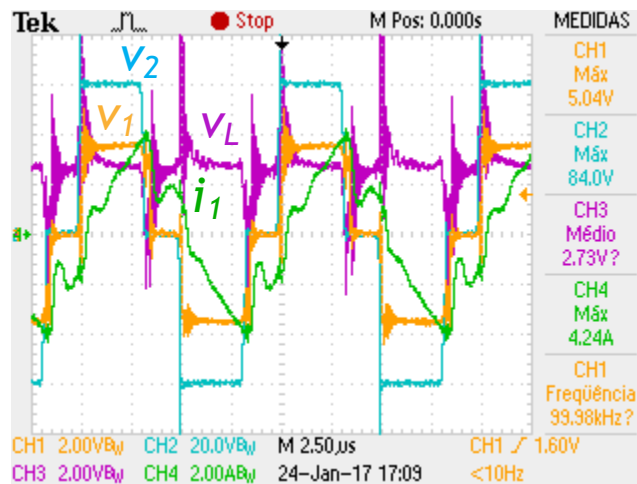


Figura 6.13 – Tensão no primário (CH1: 2 V/div), tensão no secundário (CH2: 20 V/div), tensão na carga (CH3: 2 V/div) e corrente no primário (CH4: 2 A/div) do transformador durante o modo de operação como carregador de baterias a alimentar uma carga resistiva.

## 6.6. Conclusão

Neste capítulo foram apresentados os resultados experimentais obtidos do sistema desenvolvido constituído pelo FAP com conversor CC-CC bidirecional para operação como UPS. Foram divididos os modos de operação de FAP, UPS e carregador de baterias, sendo inicialmente mostrados os resultados do sistema de sincronização com a rede elétrica devido a tratar-se de um aspeto comum aos modos de operação como FAP e UPS. De seguida foi analisada a operação do sistema como FAP, sendo previamente exibido o resultado do controlo de corrente utilizado. Apesar de se ter previsto utilizar o controlo preditivo, devido a problemas de ruído excessivo aquando da ligação do sistema à rede elétrica foi utilizado o controlo PI para o funcionamento do FAP. De seguida foram apresentados os resultados de compensação do FAP para dois tipos de cargas,

nomeadamente uma linear (carga RL), onde o FAP apenas tinha de compensar o DPF, e uma carga não-linear (retificador com carga RC e indutância série), onde o FAP tinha de compensar também o DF. Foi analisada a operação do FAP em regime permanente e em regime transitório, comprovando-se o seu correto funcionamento em ambas as situações.

Uma vez validada a operação do sistema como FAP, seguiu-se a análise do mesmo a operar como UPS. Portanto, foi inicialmente mostrado o resultado da deteção de falha de rede, verificando-se uma resposta satisfatória e bastante semelhante àquela obtida em simulação. De seguida foi analisada a regulação do barramento CC do FAP a operar como UPS, sendo apresentada a modulação efetivamente utilizada na prática. À modulação *phase shift* utilizada nas simulações foi acrescentado um controlo de *duty-cycle* devido à operação do conversor com razões entre as tensões distantes da razão de transformação definida. Esta abordagem permite diminuir as correntes com que o transformador e os MOSFETs do conversor operam, diminuindo também a potência reativa envolvida, potência esta que pode possuir valores elevados no tipo de conversor utilizado ao operar em condições de *light-load*. Verificada a correta regulação do barramento CC pelo conversor CC-CC com o conversor CC-CA a alimentar uma carga resistiva, seguiu-se a análise do controlo da tensão sintetizada às cargas. Também este controlo sofreu uma alteração, desta feita devido à distorção na tensão provocada pelas variações bruscas na corrente consumida por uma carga não-linear. Assim sendo, e aproveitando o sensor da corrente de saída do conversor CC-CA utilizado no controlo de corrente do FAP, efetuou-se a realimentação da corrente, bem como da sua derivada, na equação do controlo PI da tensão sintetizada. Com esta modificação no sistema de controlo pôde verificar-se a boa performance do FAP a operar como UPS em termos de qualidade da tensão produzida, independentemente da presença de cargas lineares ou não-lineares.

Por fim, foi apresentada a operação do sistema como carregador de baterias. Todavia, uma vez que para carregar uma bateria de 12 V seria necessária uma tensão de cerca de 200 V no barramento CC, este modo funcionamento não foi testado com uma bateria mas sim com uma carga resistiva por motivos de segurança. Verificou-se novamente o funcionamento conjunto das modulações *phase shift* e de *duty-cycle*, desta vez com o fluxo de energia a dar-se no sentido oposto, sendo efetuado um controlo de tensão constante na carga.

# CAPÍTULO 7

## Conclusão

### 7.1. Conclusões

Neste trabalho de dissertação foi desenvolvido e apresentado um sistema capaz de operar como FAP em condições normais de funcionamento da rede elétrica, alterando o seu funcionamento para UPS em caso de falha desta. Tanto um FAP como uma UPS são equipamentos constituídos por um conversor CC-CA, pelo que é possível agrupar as duas funcionalidades num só conversor. No entanto, para utilizar a energia armazenada num banco de baterias, uma UPS necessita de um conversor CC-CC. Este conversor pode ser também utilizado para carregar as baterias com energia proveniente da rede elétrica, tornando-se vantajosa a opção por um conversor CC-CC bidirecional. Para além disso, se os níveis de tensão nas baterias e no barramento CC forem bastante diferentes, torna-se crucial a existência de isolamento galvânico.

No capítulo 1 foi introduzido o conceito de QEE, sendo identificados os problemas associados a este capazes de ser compensados pelo sistema desenvolvido, nomeadamente harmónicos de corrente, fator de potência e interrupções de energia. Foram apresentados diferentes tipos de harmónicos e exemplos de cargas capazes de os produzir, tais como harmónicos ímpares, harmónicos pares, interharmónicos e subharmónicos. De seguida, foi explicado o conceito de fator de potência, que primitivamente apenas dizia respeito ao desfasamento entre a tensão e a corrente, mas que com a proliferação de cargas não-lineares adquiriu uma dimensão mais alargada, podendo dividir-se o fator de potência total (TPF) em fator de deslocamento (DPF) e em fator de distorção (DF). Após expostos os problemas de QEE, foram apresentadas soluções possíveis para os mesmos.

No capítulo 2 foi efetuada uma revisão bibliográfica acerca do sistema a desenvolver, nomeadamente sobre FAPs monofásicos, UPSs e conversores CC-CC bidirecionais isolados. Depois de apresentados conversores CC-CA do tipo VSI e CSI, foram abordadas topologias de conversores CC-CA do tipo VSI, nomeadamente a topologia em meia ponte, ponte completa e algumas topologias multinível. Foram apresentadas as técnicas de modulação SPWM bipolar e unipolar aplicáveis a

conversores CC-CA, sendo também descritas técnicas de modulação utilizadas em conversores CC-CA multinível. De seguida, foram abordadas técnicas de controlo de corrente com frequência variável, nomeadamente o controlo de corrente por histerese e o *Periodic Sampling*, e com frequência fixa, designadamente o controlo PI e o controlo preditivo. Foram apresentadas teorias de controlo no domínio do tempo para FAPs monofásicos, tais como a FBD, a teoria  $p-q$  e a teoria  $d-q$ , sendo apresentada uma versão desta com controlo harmónico seletivo. Foi também apresentada uma teoria de controlo no domínio da frequência, recorrendo à DFT para discriminar as frequências presentes numa dada corrente ou apenas para detetar a fundamental desta. Analisadas as possíveis topologias e técnicas de controlo para o funcionamento de um FAP monofásico, seguiu-se uma secção dedicada às fontes de alimentação sem interrupção (UPSs). Nesta foram divididos os tipos de UPSs quanto ao tipo de elementos que as constituem, nomeadamente o tipo rotativo, estático e híbrido. Em relação ao tipo estático, constituído por conversores eletrónicos de potência, foram abordadas as UPSs do tipo *off-line*, *line-interactive* e *on-line*. O capítulo finda com um estudo bibliográfico sobre conversores CC-CC bidirecionais isolados, sendo apresentadas as topologias *flyback*, meia ponte (*Dual Half Bridge*), ponte completa (*Dual Active Bridge*) e *push-pull*, fazendo alusão à comum combinação destas topologias entre ambos os lados do conversor. Ao longo da apresentação dos conversores foram também descritas técnicas de modulação aplicáveis aos mesmos de modo a estabelecer as trocas de energia pretendidas.

O capítulo 3 é dedicado à simulação computacional em *PSIM* do sistema desenvolvido. Este procedimento é essencial na medida em que permite a validação das técnicas de controlo e de modulação a implementar sem correr o risco de danificar componentes ou até mesmo colocar em perigo a saúde humana. Como tal, são descritas e fundamentadas as topologias selecionadas para os conversores CC-CA e CC-CC, bem como as técnicas de controlo e de modulação empregues. Posto isto, são exibidos os resultados de simulação do modelo a operar como FAP, UPS e carregador de baterias, sendo previamente analisada a performance de cada bloco funcional do sistema de controlo, tais como a regulação do barramento CC, a teoria de controlo do FAP, o controlo de corrente, o controlo de tensão, entre outros. São também analisadas as transições entre os modos de funcionamento, visando a obtenção de uma performance aceitável tanto em regime permanente como em regime transitório.

Uma vez validado em simulação o sistema a implementar, no capítulo 4 foi descrito o processo de implementação do seu sistema de controlo. Como tal, foram apresentados os sensores de tensão e corrente utilizados e as PCBs desenvolvidas com as funções de

condicionamento de sinal e comando e de *driver* dos semicondutores de potência. Foi também apresentado o DSC utilizado, tratando-se de uma plataforma de desenvolvimento com o microcontrolador *TMS320F28377S*, pertencente à mesma família de processadores na qual são baseados os DSCs utilizados no laboratório do GEPE mas apresentado maior performance e funcionalidades acrescidas. De referir que, à exceção das PCBs modulares disponibilizadas para os sensores, todas as PCBs foram desenhadas de raiz, apesar de existirem desenhos prévios de PCBs com as funções de condicionamento de sinal, proteção, comando e *driver* de semicondutores de potência. Para além disso, a opção pelos *drivers* utilizados permitiu a elaboração de PCBs de *driver* de face simples e mais compactas que as PCBs de *driver* de acoplamento ótico utilizadas no laboratório do GEPE. Uma vez que o driver *ADUM3223* permite atuar um braço de IGBTs ou MOSFETs, a PCB desenvolvida para atuar o conversor CC-CA, ou seja, quatro semicondutores de potência é fisicamente menor que as PCBs modulares existentes para atuar um braço. Para além disso, a utilização de uma montagem *bootstrap* permitiu uma redução no custo de implementação, uma vez que foram necessárias apenas seis fontes de alimentação isoladas ao invés de doze, não se utilizando uma para cada semicondutor mas sim uma para cada braço.

Prosseguindo com a implementação prática do sistema, no capítulo 5 foi apresentado o andar de potência do FAP com conversor CC-CC bidirecional para operação como UPS. Inicialmente foram separados os dois conversores, principiando a descrição pelo conversor CC-CA. Foram indicados os semicondutores de potência selecionados, cuja escolha foi efetuada após uma vasta análise de IGBTs e MOSFETs onde foram procuradas características como a baixa capacidade de *gate*, baixos tempos de comutação e simultaneamente tensões e correntes minimamente suportáveis para a operação do conversor CC-CA ligado à rede elétrica. Foram também apresentadas as proteções de *gate* utilizadas para os semicondutores e foi efetuada uma breve análise da influência da resistência de *gate* na comutação de um semicondutor, sendo para tal utilizado o software *Multisim* de modo a permitir a utilização de modelos PSPICE de semicondutores de potência. Pôde verificar-se que uma resistência de *gate* menor introduz *ringing* na tensão e na corrente, favorecendo a emissão de EMI, e que uma resistência de *gate* maior se reflete num aumento das perdas de comutação, ao que foi apresentada uma tabela com as perdas de comutação em função de alguns valores de resistência de *gate* e de dois valores de frequência de comutação, nomeadamente as frequências de 50 kHz e 100 kHz utilizadas no conversor CC-CA e no conversor CC-CC, respetivamente. De seguida, foram exibidos os elementos passivos utilizados no conversor CC-CA,

designadamente os condensadores do barramento CC, a bobina de acoplamento à rede e o filtro RC, que complementa esta última formando um filtro passivo RLC. De referir que, para a operação como FAP, a utilização de apenas um elemento indutivo no filtro passivo revelou-se suficiente, sendo necessário acrescentar um elemento capacitivo de forma a tornar possível a operação correta do conversor CC-CA como UPS. Por outro lado, o estabelecimento de um circuito LC pode dar origem a ressonâncias, com a agravante de a frequência de ressonância do conjunto se tratar de um valor baixo, pelo que a inserção de um elemento resistivo contribui para a atenuação de ressonâncias que possam surgir. Finalizando a descrição da implementação do conversor CC-CA, é mostrada a PCB desenvolvida para o efeito. A descrição da implementação do conversor CC-CC é iniciada com o projeto do banco de baterias, sendo que os valores de tensão já haviam sido mencionados no capítulo 3 de modo a poder dimensionar-se parâmetros como a razão de transformação do transformador de alta frequência. Este foi desenvolvido de raiz, sendo apresentados todos os cálculos necessários ao seu projeto, visando a redução das perdas totais do mesmo de modo a assegurar o seu maior rendimento possível. Foram também referidos os semicondutores de potência selecionados para o conversor CC-CC, tendo sido novamente efetuada uma análise de mercado de modo a escolher os semicondutores mais indicados em termos de tensão aos terminais e corrente máximas para os dois lados do conversor, tendo sempre em consideração tempos de comutação baixos de modo a permitir a correta operação com uma frequência de 100 kHz sem o envolvimento de perdas de comutação consideráveis. Para o conversor CC-CC foram dimensionados circuitos de *snubber* RC devido aos elevados picos presentes nas transições das tensões aplicadas aos enrolamentos do transformador, sendo para tal apresentados cálculos justificativos. Posto isto, foram mostradas as PCBs do conversor CC-CC. Uma vez que a topologia em ponte completa (*Dual Active Bridge*) é constituída por dois conversores CC-CA interligados por um transformador, o *layout* da PCB desenvolvida para o conversor CC-CA foi reaproveitado para estas PCBs, sofrendo algumas adaptações como o aumento da espessura das pistas para a PCB do primário, já que esta opera com maiores valores de corrente. Por fim, foi apresentada a integração de tanto o sistema de controlo como o andar de potência, sendo mostrada a maquete montada na bancada de trabalho.

Por fim, no capítulo 6 foram mostrados e analisados os resultados experimentais obtidos com o sistema desenvolvido. Foi mostrada a resposta do sistema de sincronização com a rede elétrica em regime transitório e em regime permanente, verificando-se um correto sincronismo com um desvio de fase negligenciável e a obtenção de um sinal



sinusoidal a partir de uma tensão da rede distorcida. De seguida, foram mostrados os resultados do sistema a operar como FAP, sendo previamente analisado o desempenho do controlo de corrente. Na aferição da performance do FAP foram tidos em conta, mais uma vez, o regime transitório e o regime permanente, verificando-se uma resposta transitória satisfatória, sem a introdução significativa de ruído ou de transitórios na tensão ou na corrente a montante. Foi analisado o desempenho do FAP com uma carga linear e com uma carga não-linear, verificando-se uma correta compensação para os dois casos. Após validado o sistema a funcionar como FAP, seguiu-se a análise do sistema a operar como UPS, sendo mostrados os resultados da deteção da falha de rede, da regulação do barramento CC e do controlo da tensão de saída do FAP a operar como UPS. Neste modo de funcionamento foi necessário efetuar alterações nas técnicas de controlo e de modulação, sendo utilizada uma modulação *phase shift* com controlo de *duty-cycle* de modo a reduzir as elevadas correntes nos enrolamentos do transformador em situações de *light-load*, evitando a danificação dos MOSFETs utilizados no conversor CC-CC e diminuindo a potência reativa envolvida. Por outro lado, o controlo da tensão de saída sofreu o acréscimo de duas parcelas, sendo utilizada a corrente consumida pelas cargas e a sua derivada na equação do controlo PI que rege a tensão de saída do conversor CC-CA. Com o controlo aplicado pôde verificar-se uma boa performance do sistema a operar como UPS na presença de cargas lineares e não-lineares. Contudo, o terceiro e último modo de operação do sistema, isto é, o carregamento de baterias, não pôde ser testado efetivamente com baterias devido ao valor de tensão necessário para o barramento CC (cerca de 200 V). Como tal, como princípio de segurança foi utilizada uma tensão mais baixa (60 V) e efetuou-se a transferência de energia do secundário para o primário com resistências como carga ao invés de baterias. Verificou-se também que os circuitos de *snubber* não se revelaram totalmente eficazes na redução dos picos das tensões no transformador.

Como balanço final do trabalho desenvolvido, pode afirmar-se que esta dissertação de Mestrado acarretou uma quantidade considerável de trabalho, quer a nível de revisão bibliográfica, onde foram estudadas topologias de conversores CC-CA e CC-CC bidirecionais isolados, bem como técnicas de controlo de corrente e teorias de controlo para FAPs monofásicos, sem esquecer as topologias de UPSs, quer a nível de trabalho prático. Tendo em conta que o sistema foi desenvolvido de raiz praticamente por completo, inicialmente foi despendida uma porção considerável de tempo na procura de componentes, tais como semicondutores de potência e *drivers* para os mesmos, e no estudo de circuitos de instrumentação para implementação das proteções por hardware.

Após esta etapa, foram desenhadas as PCBs necessárias ao funcionamento do sistema, visando uma aproximação modular de modo a permitir a validação independente dos vários blocos utilizados. Durante esta fase, tanto a experiência no desenho de PCBs como a experiência em soldadura puderam deixar de ser praticamente nulas, tendo sido desenvolvidas várias PCBs (algumas não constando na implementação do projeto final) e soldados todos os componentes nas mesmas, adquirindo-se razoável experiência nos dois âmbitos. O facto de o sistema de controlo ser efetuado em DSC, particularmente um modelo até então não utilizado no laboratório do GEPE, também fez despende uma porção de tempo na aprendizagem do mesmo e no funcionamento dos seus periféricos. De referir que o *driver ADUM3223* não consistiu na primeira opção para *driver* dos semicondutores, tendo-se inicialmente optado por um outro produto do mesmo fabricante (*ADUM5230*). Foram efetuados vários testes com este *driver*, incluindo a utilização de uma montagem *push-pull* com BJTs complementares devido ao valor máximo de corrente de saída insuficiente para ativar os semicondutores de potência. Este *driver* consistiu na primeira opção devido a possuir uma alimentação interna para o semicondutor superior, no entanto foi abandonado devido ao tempo de propagação introduzido (a comutação do semicondutor de potência era precedida da comutação dos BJTs), maior consumo e também pelo facto de necessitar de uma fonte de alimentação para acionar o semicondutor inferior, pelo que se sabia em antemão que era possível utilizar o *driver ADUM3223* com apenas uma fonte de alimentação, utilizando para isso uma montagem *bootstrap*. Como tal, algumas semanas foram consumidas com uma implementação que acabou por ser descartada.

O desenvolvimento deste trabalho permitiu a aquisição de conhecimentos não obtidos ao longo do curso, como expectável num trabalho de investigação. Foram adquiridos conhecimentos sobre o acionamento de MOSFETs ou IGBTs, não se tratando simplesmente de dispositivos controlados por tensão, concluindo-se que a resistência de *gate* possui um papel crucial na comutação de um dispositivo deste tipo e nas perdas a si associadas. Estes conhecimentos puderam ser complementados com testes práticos, podendo aferir-se a influência da resistência de *gate* na comutação em relativamente altas frequências. Foram também adquiridos conhecimentos acerca do comportamento não-ideal de elementos como bobinas, condensadores e também acerca dos elementos parasitas presentes nos semicondutores de potência. O projeto e conceção de um transformador de alta frequência foi também uma experiência interessante e bastante enriquecedora.

Apesar de a escolha das técnicas de controlo a utilizar se encontrar efetuada aquando dos testes práticos aos conversores, com o decorrer destes foram feitas alterações relativas a técnicas de controlo e de modulação. Como referido, foi inserido um controlo de *duty-cycle* na modulação *phase shift* e acrescentadas duas parcelas na equação do controlo PI para a tensão de saída do FAP em modo de operação como UPS. Estas alterações foram previamente simuladas até se atingir, iterativamente, resultados desejáveis. Posto isto, os resultados experimentais obtidos validaram as alterações efetuadas em ambos os controlos, tendo-se conseguido ultrapassar as dificuldades inicialmente surgidas não só após alguma investigação como também raciocínio livre.

No seguimento das alterações efetuadas às técnicas de controlo, foi considerada para o conversor CC-CC a operação com ZVS, sendo alterada a ordem das comutações em conformidade. No entanto, esta operação não se verificou, visualizando-se em osciloscópio que a tensão dreno-*source* dos MOSFETs não diminuía o suficiente antes de a tensão *gate-source* aumentar durante o *turn-on*. Não obstante, este tipo de comutação consistiu em mais um alvo de aprendizagem, tratando-se de uma característica interessante para aplicar ao conversor em questão, diminuindo as perdas durante o *turn-on* com ZVS e durante o *turn-off* com os circuitos de *snubber*.

## 7.2. Sugestões para Trabalho Futuro

O trabalho de dissertação desenvolvido e presentemente documentado permitiu a validação do sistema composto pelo FAP com conversor CC-CC bidirecional para operação como UPS. Todavia, existem aspetos que devem ser melhorados de modo a aumentar o desempenho do sistema, bem como torná-lo mais fiável e compacto.

Apesar de o sistema desenvolvido apresentar um bom desempenho para uma tensão da rede com valor de pico de 50 V, seria interessante aferir a sua performance para tensões progressivamente mais elevadas até 230 V RMS, o valor nominal da tensão da rede, ligando o equipamento diretamente à rede sem utilizar transformador. Nestas condições terão de ser tomados cuidados principalmente a nível térmico, evitando que o sistema fique danificado por excesso de temperatura.

Apesar do correto funcionamento e integração das PCBs desenvolvidas, seria vantajoso refazer algumas das mesmas. Como referido aquando da descrição do andar de potência, as PCBs dos conversores não se encontravam preparadas para *snubbers*, pelo que seria conveniente refazer estas PCBs com espaços disponíveis para tal. Para além disso, o *layout* corrigido deveria facilitar o posicionamento dos semicondutores de potência num dissipador. Também este é alvo de sugestão de trabalho futuro, devendo ser

utilizado um dissipador mais robusto, já que serve de base a três placas de potência constituídas por doze semicondutores a operar com frequência alta. Em relação à parte de controlo, a placa de condicionamento de sinal deveria ser revista, deixando terminais disponíveis para a alimentação dos sensores próximos das entradas respetivas de ADC. Na atual montagem, os terminais de alimentação dos sensores de tensão e de corrente encontram-se numa *veroboard* algo improvisada para o efeito, estando relativamente afastados do circuito de condicionamento de sinal. Tal abordagem facilita o aparecimento de ruído nos sinais de saída dos sensores, o que é indesejável. Assim, sem a utilização da *veroboard* referida, seria possível refazer o *layout* das placas de controlo com a ligação à massa num único ponto. Após as referidas correções, o sistema deveria ser compactado e montado num quadro elétrico.

Outra alteração conveniente passaria pela utilização de reguladores de tensão comutados ao invés dos reguladores lineares empregues. A eletrónica comutada apresenta uma eficiência significativamente mais elevada que a linear, e pôde verificar-se que, na prática, o regulador *LM7805*, com tensão de saída de 5 V, atingia temperaturas superiores a 100 °C mesmo quando o sistema se encontrava em *standby*. Neste sentido, seria vantajosa a utilização de um regulador de tensão comutado, consumindo assim menos energia e evitando o seu sobreaquecimento, bem como da zona em seu redor.

Tendo em conta a obtenção de um protótipo compacto, deveria ser projetada uma bobina de acoplamento para substituir a bobina de grão-orientado utilizada. Apesar da boa performance demonstrada, esta encontra-se um pouco sobredimensionada para a aplicação em questão, sendo possível construir uma mais indicada para o sistema desenvolvido e, como tal, de tamanho mais reduzido.

Como referido aquando do desenvolvimento do sistema, o condensador do filtro passivo apenas é necessário para a operação como UPS, obtendo-se uma boa performance para o FAP utilizando apenas um elemento indutivo à saída do conversor CC-CA. Apesar de contribuir para a redução do *ripple* na corrente sintetizada pelo FAP, o valor relativamente elevado do condensador faz com que a frequência de corte do filtro formado seja de cerca de 1 kHz, o que corresponde ao harmónico de ordem 20. Como tal, harmónicos de ordem superior não serão possíveis de mitigar, pelo que um possível melhoramento do trabalho desenvolvido passa por utilizar um relé capaz de manter desconectado o condensador e a resistência do filtro passivo durante o funcionamento do sistema como FAP, sendo apenas utilizada a indutância, e conectando o condensador e a resistência quando o sistema se encontra a operar como UPS.

Apesar de o sistema não ter sido testado com baterias, seria proveitoso para as mesmas que o lado primário do conversor CC-CC fosse do tipo fonte de corrente em vez de fonte de tensão, ou seja, em vez do condensador de filtragem seria utilizada uma bobina. Esta abordagem permite a obtenção de um *ripple* de corrente menor nas baterias, o que ajuda a evitar a deterioração precoce destas.

Para além de permitir os modos de operação de FAP, UPS e carregador de baterias, o sistema desenvolvido reúne as condições necessárias para a operação como *load-shift*. Um sistema deste tipo permite reduzir os picos de consumo energético existentes nas horas de ponta (*peak shaving*) ou contribuir para nivelar o consumo de energia ao longo do dia (*load levelling*), armazenando energia nas baterias nos períodos de menor demanda energética e alimentando as cargas nos períodos de maior consumo. Neste sentido, como sugestão de trabalho futuro propõe-se a validação do sistema a operar como *load-shift*.

De modo a garantir uma boa performance do FAP perante condições de ressonância na rede elétrica, seria interessante utilizar uma teoria de controlo no domínio da frequência. Esta teoria de controlo seria capaz de, inicialmente, gerar uma corrente de compensação com a totalidade do espectro detetado, verificando de seguida se uma ou mais frequências na corrente a montante teriam ficado amplificadas em vez de atenuadas. Nesse caso, a teoria de controlo deixaria de compensar as frequências em questão, mantendo as restantes na corrente de compensação calculada. Com esta abordagem seria possível obter um bom desempenho para o FAP em condições de ressonância.

Apesar de o sistema de deteção de falha de rede não ser propriamente lento, um método alternativo a implementar consiste na deteção baseada num filtro de Kalman. Para uma aplicação como uma UPS, este método é capaz de detetar falhas de rede em tempos extremamente curtos, tornando praticamente impercetível, do ponto de vista da carga, a transição do fornecimento de energia da rede elétrica para a UPS.

Por fim, seria interessante desenvolver uma interface gráfica para o protótipo desenvolvido. Esta interface permitiria visualizar o funcionamento do FAP e conceder informações sobre o estado de carga das baterias, por exemplo. Aliada à montagem do sistema num quadro elétrico, a interface gráfica seria constituída por um ecrã de cristais líquidos (*Liquid Crystal Display – LCD*) embutido na porta deste mesmo quadro, permitindo comandar ou desativar a operação de todo o sistema.



## Referências

- [1] J. L. Afonso, R. Pregitzer, J. G. Pinto, L. Monteiro, P. Neves, R. Alves, and D. Gonçalves, “SINUS - Tecnologia para Monitorização da Qualidade de Energia , Compensação Dinâmica de Harmónicos , Factor de Potência e Desequilíbrios e para Interface de Fontes Renováveis,” *Proceedings of XCLEEE - 10th Portuguese-Spanish Congress in Electrical Engineering*, pp. 2–7, 2007.
- [2] J. L. Afonso and J. S. Martins, “Qualidade da Energia Elétrica,” *Revista Robótica*, pp. 28–33, 2005.
- [3] M. M. Morcos and J. C. Gomez, “Electric power quality - the strong connection with power electronics,” *IEEE Power and Energy Magazine*, vol. 1, no. 5, pp. 18–25, 2003.
- [4] “IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems,” *IEEE Std. 519-1992*, pp. 1–112, 1993. doi: 10.1109/IEEESTD.1993.114370.
- [5] R. D. Henderson and P. J. Rose, “HARMONICS : THE EFFECTS ON POWER QUALITY AND TRANSFORMERS,” *IEEE Transactions on Industry Applications*, vol. 30, no. 3, pp. 528–532, 1994. doi: 10.1109/28.293695.
- [6] R. Christiansen, “Effects of High Levels of Harmonics from Lighting Equipment and Systems,” *Conference Record of the IEEE Industry Applications Society Annual Meeting*, pp. 1859–1862, 1991. doi: 10.1109/IAS.1991.178114.
- [7] J. G. O. Pinto, “Nova Topologia de UPQC sem Transformadores para Compensação de Problemas de Qualidade de Energia Elétrica,” Universidade do Minho, 2011.
- [8] G. E. Mog and E. P. Ribeiro, “Total Harmonic Distortion Calculation by Filtering for Power Quality Monitoring,” *IEEE/PES Transmission and Distribution Conference and Exposition: Latin America*, pp. 629–632, 2004. doi: 10.1109/TDC.2004.1432452.
- [9] W. C. Stemmet and G. Atkinson-Hope, “Simulation Method for Identifying A Harmonic Offender in a Power System Containing Multiple Six-Pulse Drives,” *Proceedings of the 41st International Universities Power Engineering Conference (UPEC)*, vol. 3, pp. 1061–1066, 2006. doi: 10.1109/UPEC.2006.367640.
- [10] C.-Y. Lee, Y.-J. Lin, and C.-R. Chen, “The Effect of Harmonic Phase Angle on the Operation Performance of a Three-phase Induction Motor,” *IEEE Power Engineering Society Summer Meeting*, vol. 4, pp. 2499–2505, 2000. doi: 10.1109/PESS.2000.867384.
- [11] A. Tokic, A. Jukan, and J. Smajic, “Parameter Estimation of Single-Phase Rectifier Based Loads: Analytical Approach,” *IEEE Transactions on Power Delivery*, 2015. doi: 10.1109/TPWRD.2015.2424914.
- [12] R. B. Timens, F. J. K. Buesink, V. Čuk, J. F. G. Cobben, W. L. Kling, and F. B. J. Leferink, “High Harmonic Distortion in a New Building due to a Multitude of Electronic Equipment,” *IEEE International Symposium on Electromagnetic Compatibility (EMC)*, pp. 393–398, 2011. doi: 10.1109/ISEMC.2011.6038343.
- [13] A. M. Blanco, R. Stiegler, and J. Meyer, “Power Quality Disturbances Caused by Modern Lighting Equipment (CFL and LED),” *IEEE Grenoble PowerTech (POWERTECH)*, pp. 1–6, 2013. doi: 10.1109/PTC.2013.6652431.
- [14] Fluke, “Power Quality Case Study: Half Wave Rectifier,” pp. 1–2, 2003.
- [15] J. W. Tomaro, “Simplified multiple speed hair dryer,” US4327278 A1979.
- [16] M. A. Mahar, M. A. Uqaili, and A. S. Larik, “Harmonic Analysis of AC-DC Topologies and their Impacts on Power Systems,” *Mehran University Research Journal of Engineering and Technology*, vol. 30, no. 1, pp. 173–178, 2011.
- [17] G. Buticchi, L. Consolini, C. Concari, and E. Lorenzani, “Modeling and Analysis of a DC Current Compensator in Distribution Power Lines,” *IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 2015–2021, 2011. doi: 10.1109/ECCE.2011.6064034.
- [18] D. Basic, “Input Current Interharmonics of Variable-Speed Drives due to Motor Current Imbalance,” *IEEE Transactions on Power Delivery*, vol. 25, no. 4, pp. 2797–2806, 2010. doi: 10.1109/TPWRD.2010.2044811.
- [19] Y. Liu, G. T. Heydt, and R. F. Chu, “The Power Quality Impact of Cycloconverter Control Strategies,” *IEEE Transactions on Power Delivery*, vol. 20, no. 2, pp. 1711–1718, 2005. doi:

- 10.1109/TPWRD.2004.834350.
- [20] D. Chapman, "Power Quality Application Guide," *European Copper Institute*, 2001.
- [21] A. E. Emanuel and M. Humi, "Magnetizing Current Harmonics, Interharmonics and Subharmonics: An Analytical Study," *14th International Conference on Harmonics and Quality of Power (ICHQP)*, no. 7, pp. 1–7, 2010. doi: 10.1109/ICHQP.2010.5625423.
- [22] C. Chen and G. W. Chang, "Virtual Instrumentation and Educational Platform for Time-Varying Harmonic and Interharmonic Detection," *IEEE Transactions on Industrial Electronics*, vol. 57, no. 10, pp. 3334–3342, 2010. doi: 10.1109/TIE.2010.2040553.
- [23] G. W. Chang, C. I. Chen, Y. J. Liu, and M. C. Wu, "Measuring Power System Harmonics and Interharmonics by an Improved Fast Fourier Transform-Based Algorithm," *IET Generation, Transmission & Distribution*, vol. 2, no. 2, pp. 192–201, 2008. doi: 10.1049/iet-gtd:20070205.
- [24] J. E. Mitchell, "DISTORTION FACTOR: THE 'NEW' PROBLEM OF POWER FACTOR," *INTELEC, 14th International Telecommunications Energy Conference*, pp. 514–516, 1992. doi: 10.1109/INTLEC.1992.268394.
- [25] R. Arseneau, Y. Baghzouz, J. Belanger, A. Braun, M. Cox, A. Emanuel, P. Filipski, E. Gunther, A. Girgis, D. Hartmann, G. Hensley, T. McComb, A. McEachern, T. Nelson, K. Srinivasan, R. Stevens, T. Unruh, and D. Williams, "Practical Definitions for Powers in Systems with Nonsinusoidal Waveforms and Unbalanced Loads: A Discussion," *IEEE Transactions on Power Delivery*, vol. 11, no. 1, pp. 79–101, 1996. doi: 10.1109/61.484004.
- [26] L. Cividino, "Power Factor, Harmonic Distortion; Causes, Effects and Considerations," *INTELEC, 14th International Telecommunications Energy Conference*, pp. 506–513, 1992. doi: 10.1109/INTLEC.1992.268395.
- [27] "IEEE Trial-Use Standard Definitions for the Measurement of Electric Power Quantities Under Sinusoidal, Nonsinusoidal, Balanced, or Unbalanced Conditions," *IEEE Std 1459-2000*, pp. i–44, 2000. doi: 10.1109/IEEESTD.2000.93398.
- [28] *Regulamento da Qualidade de Serviço, Diário da República II-Série Nº48 de 8 de Março*. 2006.
- [29] Z. Lin, G. Li, M. Zhou, and K. L. Lo, "Economic Evaluation of Real-Time Power Quality Cost," *45th International Universities Power Engineering Conference (UPEC)*, pp. 1–5, 2010.
- [30] H. Akagi, "New Trends in Active Filters for Power Conditioning," *IEEE Transactions on Industry Applications*, vol. 32, no. 6, pp. 1312–1322, 1996. doi: 10.1109/28.556633.
- [31] J. Afonso, C. Couto, and J. Martins, "Active Filters with Control Based on the p-q Theory," *IEEE Industrial Electronics Society Newsletter*, vol. 47, no. 3, pp. 5–10, 2000.
- [32] H. Dai, Y. Wang, X. Li, H. Deng, and Z. Ming, "Characteristic Analysis of Reactive Power Compensation Device at HVDC Converter Station," *Asia-Pacific Power and Energy Engineering Conference (APPEEC)*, pp. 1–5, 2012. doi: 10.1109/APPEEC.2012.6307271.
- [33] W. K. A. Gonçalves, J. C. De Oliveira, and V. L. S. Franco, "Harmonics Produced by Advanced Static Var Compensator under Electric Power Supply Conditions with Loss of Quality," *International Conference on Electric Utility Deregulation and Restructuring and Power Technologies Proceedings*, pp. 660–665, 2000. doi: 10.1109/DRPT.2000.855744.
- [34] H. Akagi, Y. Kanazawa, and A. Nabae, "Instantaneous Reactive Power Compensators Comprising Switching Devices without Energy Storage Components," *IEEE Transactions on Industry Applications*, vol. IA-20, no. 3, pp. 625–630, 1984. doi: 10.1109/TIA.1984.4504460.
- [35] C. Cavallaro, S. Musumeci, C. Santonocito, and M. Pappalardo, "Smart Photovoltaic UPS System for Domestic Appliances," *International Conference on Clean Electrical Power*, pp. 699–704, 2009. doi: 10.1109/ICCEP.2009.5211952.
- [36] Projecto SINUS, "Filtro Activo Paralelo Monofásico." [Online]. Available: [http://www.sinus.pq.dei.uminho.pt/includes/fap\\_mono.html](http://www.sinus.pq.dei.uminho.pt/includes/fap_mono.html). [Accessed: 28-Nov-2015].
- [37] S. A. O. Da Silva, R. A. Modesto, R. Barriviera, and M. Kaster, "A line-interactive UPS system operating with sinusoidal voltage and current references obtained from a self-tuning filter," in *IECON Proceedings (Industrial Electronics Conference)*, 2012, pp. 74–79. doi: 10.1109/IECON.2012.6388827.
- [38] J. Kindmark and F. Rosén, "Powder Materials for Inductor Cores – Evaluation of MPP, Sendust and High Flux core characteristics," Chalmers University of Technology, Goteborg, 2013.



- [39] K. R. Chaudhari and T. A. Trivedi, "Analysis on Control Strategy of Shunt Active Power Filter for Three-phase Three-wire System," in *Transmission & Distribution Conference and Exposition – Latin America, IEEE PES*, 2014, pp. 1–6.
- [40] P. Neves, D. Gonçalves, J. G. Pinto, R. Alves, and J. L. Afonso, "Single-Phase Shunt Active Filter Interfacing Renewable Energy Sources with the Power Grid," *IECON – 35th Annual Conference of IEEE Industrial Electronics*, pp. 3264–3269, 2009.
- [41] J. G. Pinto, H. Carneiro, B. Exposto, C. Couto, and J. L. Afonso, "Transformerless Series Active Power Filter to Compensate Voltage Disturbances," *Proceedings of the 14th European Conference on Power Electronics and Applications (EPE)*, pp. 1–6, 2011.
- [42] L. Yin, X. Zhao, Z. Xin, and H. Luo, "A Novel Control Method for Single-phase Shunt Active Power Filter," *11th World Congress on Intelligent Control and Automation (WCICA)*, pp. 4111–4116, 2014.
- [43] C.-C. Hou and Y.-F. Huang, "Design of Single-Phase Shunt Active Filter for Three-Phase Four-Wire Distribution Systems," *IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 1525–1528, 2010.
- [44] R. Costa-Castelló, R.-Griñó, R. Cardoner, and E. Fossas, "High Performance Control of a Single-Phase Shunt Active Filter," *IEEE International Symposium on Industrial Electronics (ISIE)*, pp. 3350–3355, 2007.
- [45] V. V. N. Obreja, C. Codreanu, K. I. Nuttall, and I. Codreanu, "Peaks in Temperature Distribution over the Area of Operating Power Semiconductor Junctions Related to the Surface Leakage Current," *Proceedings of the 6th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Micro-Electronics and Micro-Systems, EuroSimE*, pp. 584–589, 2005.
- [46] S.-R. Jang, H.-J. Ryoo, G. Goussev, and G. H. Rim, "Comparative Study of MOSFET and IGBT for High Repetitive Pulsed Power Modulators," *IEEE Transactions on Plasma Science*, pp. 2561–2568, 2012.
- [47] M. Routimo, M. Salo, and H. Tuusa, "Comparison of Voltage-Source and Current-Source Shunt Active Power Filters," *IEEE Transactions on Power Electronics*, vol. 22, no. 2, pp. 636–643, 2007.
- [48] K. Haddad and G. Joós, "Implementations Issues for Half-Bridge and Full-Bridge Active Filters in Single Phase Applications," *Engineering Innovation: Voyage of Discovery, IEEE Canadian Conference on Electrical and Computer Engineering*, vol. 2, pp. 544–547, 1997.
- [49] N. Mittal, B. Singh, S. P. Singh, R. Dixit, and D. Kumar, "Multilevel Inverters: A Literature Survey on Topologies and Control Strategies," *2nd International Conference on Power, Control and Embedded Systems (ICPCES)*, pp. 1–11, 2012.
- [50] S. Kincic, A. Chandra, and S. Babic, "Five Level Diode Clamped Voltage Source Inverter and its Application in Reactive Power Compensation," *LESCOPE, Large Engineering Systems Conference on Power Engineering*, pp. 86–92, 2002.
- [51] T. Porselvi and R. Muthu, "Comparison of Cascaded H-Bridge, Neutral Point Clamped and Flying Capacitor Multilevel Inverters using Multicarrier PWM," *Annual IEEE India Conference (INDICON)*, pp. 1–4, 2011.
- [52] A. Ruderman and S. Schlosberg, "A Hybrid Asymmetric Cascaded Multilevel Inverter Comprising High Resolution and Symmetric Low Resolution Parts," *IEEE 25th Convention of Electrical and Electronics Engineers in Israel (IEEEI)*, pp. 021–025, 2008.
- [53] C.-C. Hua, C.-W. Wu, and C.-W. Chuang, "Control of Low Distortion 27-Level Cascade Inverter with Three H-Bridge Inverter Modules," *IEEE International Conference on Industrial Technology (ICIT)*, pp. 277–282, 2006.
- [54] M. S. Aspalli and A. Wamanrao, "Sinusoidal Pulse Width Modulation (SPWM) with Variable Carrier Synchronization for Multilevel Inverter Controllers," *International Conference on Control, Automation, Communication and Energy Conservation (INCACEC)*, pp. 1–6, 2009.
- [55] V. G. Agelidis and G. S. Konstantinou, "Performance Evaluation of Half-Bridge Cascaded Multilevel Converters Operated with Multicarrier Sinusoidal PWM Techniques," *4th IEEE Conference on Industrial Electronics and Applications (ICIEA)*, pp. 3399–3404, 2009.
- [56] J. Ning and Y. He, "Phase-Shifted Suboptimal Pulse-Width Modulation Strategy for Multilevel Inverter," *1st IEEE Conference on Industrial Electronics and Applications*, pp. 1–5, 2006.

- [57] A. Araújo, J. G. Pinto, B. Exposto, C. Couto, and J. L. Afonso, "Implementation and Comparison of Different Switching Techniques for Shunt Active Power Filters," *Industrial Electronics Society, IECON – 40th Annual Conference of the IEEE*, pp. 1519–1525, 2014.
- [58] D. Kalyanraj and S. L. Prakash, "Design and Performance Analysis of Different Current Control Strategies of Voltage Source Inverter," *International Conference on Power, Energy and Control (ICPEC)*, pp. 310–315, 2013.
- [59] A. I. Maswood and E. Al-Ammar, "Analysis of a PWM Voltage Source Inverter with PI Controller under Non-ideal conditions," *Conference Proceedings IPEC*, pp. 193–198, 2010. doi: 10.1109/IPEC.2010.5697104.
- [60] M. P. Kazmierkowski and L. Malesani, "Current Control Techniques for Three-Phase Voltage-Source PWM Converters : A Survey," *IEEE Transactions on Industrial Electronics*, vol. 45, no. 5, pp. 691–703, 1998. doi: 10.1109/41.720325.
- [61] A. M. Massoud, S. J. Finney, and B. W. Williams, "Predictive current control of a shunt active power filter," *IEEE 35th Annual Power Electronics Specialists Conference (PESC)*, vol. 5, pp. 3567–3572, 2004. doi: 10.1109/PESC.2004.1355106.
- [62] S. Orts-Grau, F. J. Gimeno-Sales, A. Abellan-Garcia, S. Segui-Chilet, and J. C. Alfonso-Gil, "Improved Shunt Active Power Compensator for IEEE Standard 1459 Compliance," *IEEE Transactions on Power Delivery*, vol. 25, no. 4, pp. 2692–2701, Oct. 2010. doi: 10.1109/TPWRD.2010.2049033, ISSN: 0885-8977.
- [63] G. A. V. Caceres, J. C. G. Lizarazo, M. A. M. Villalobos, and J. F. P. Suarez, "Active power filters: A comparative analysis of current control techniques," *IEEE ANDESCON*, pp. 1–6, Sep. 2010. doi: 10.1109/ANDESCON.2010.5631646.
- [64] T. Santos, J. G. Pinto, P. Neves, D. Goncalves, and J. L. Afonso, "Comparison of three control theories for single-phase Active Power Filters," *35th Annual Conference of IEEE Industrial Electronics (IECON)*, pp. 3637–3642, Nov. 2009. doi: 10.1109/IECON.2009.5415144, ISSN: 1553-572X.
- [65] M. Depenbrock, "The FBD-method, a generally applicable tool for analyzing power relations," *IEEE Transactions on Power Systems*, vol. 8, no. 2, pp. 381–387, May 1993. doi: 10.1109/59.260849, ISSN: 08858950.
- [66] V. Staudt, "Fryze - Buchholz - Depenbrock: A time-domain power theory," in *International School on Nonsinusoidal Currents and Compensation (ISNCC)*, 2008, pp. 1–12. doi: 10.1109/ISNCC.2008.4627481.
- [67] H. Akagi, Y. Kanazawa, and A. Nabae, "Generalized Theory of the Instantaneous Reactive Power in Three-Phase Circuits," in *International Power Electronics Conference*, 1983, pp. 1375–1386.
- [68] E. H. Watanabe, R. M. Stephan, and M. Aredes, "New concepts of instantaneous active and reactive powers in electrical systems with generic loads," *IEEE Transactions on Power Delivery*, vol. 8, no. 2, pp. 697–703, Apr. 1993. doi: 10.1109/61.216877, ISSN: 08858977.
- [69] M. Aredes and E. H. Watanabe, "New control algorithms for series and shunt three-phase four-wire active power filters," *IEEE Transactions on Power Delivery*, vol. 10, no. 3, pp. 1649–1656, Jul. 1995. doi: 10.1109/61.400952, ISSN: 08858977.
- [70] Jinjun Liu, Jun Yang, and Zhaoan Wang, "A new approach for single-phase harmonic current detecting and its application in a hybrid active power filter," in *The 25th Annual Conference of the IEEE Industrial Electronics Society (IECON)*, 1999, vol. 2, pp. 849–854. doi: 10.1109/IECON.1999.816519.
- [71] M. T. Haque, "Single-Phase PQ Theory for Active Filters," in *IEEE Region 10 Conference on Computers, Communications, Control and Power Engineering (TENCON)*, 2002, no. 98, pp. 1941–1944. doi: 10.1109/TENCON.2002.1182718.
- [72] I. Colak, R. Bayindir, E. Irmak, and O. Kaplan, "A comparative study of harmonic extraction methods for single phase shunt active power filter," in *International Conference on Power Engineering, Energy and Electrical Drives (POWERENG)*, 2011, pp. 1–4. doi: 10.1109/PowerEng.2011.6036515.
- [73] V. Khadkikar, M. Singh, A. Chandra, and B. Singh, "Implementation of single-phase synchronous d-q reference frame controller for shunt active filter under distorted voltage condition," in *Joint International Conference on Power Electronics, Drives and Energy Systems (PEDES) & Power India*, 2010, pp. 1–6. doi: 10.1109/PEDES.2010.5712526.

- [74] L. Asiminoaei, S. Hansen, C. Lascu, and F. Blaabjerg, "Selective harmonic current mitigation with shunt active power filter," in *European Conference on Power Electronics and Applications*, 2007, pp. 1–10. doi: 10.1109/EPE.2007.4417361.
- [75] P. Mattavelli and P. Tenti, "High performance active filters using selective harmonic control," in *IEEE Power Engineering Society Summer Meeting*, 2000, vol. 2, pp. 977–982. doi: 10.1109/PSS.2000.867505.
- [76] S. Karvekar and A. Kumbhojkar, "Comparison of different methods of reference current generation for shunt active power filter under balanced and unbalanced load conditions," in *International Conference on Circuits, Power and Computing Technologies (ICCPCT)*, 2013, no. 1, pp. 430–434. doi: 10.1109/ICCPCT.2013.6528827.
- [77] S. W. Smith, *The Scientist and Engineer's Guide to Digital Signal Processing*, 2nd ed. San Diego, California: California Technical Publishing, 1999, ISSN: 10535888.
- [78] W. M. Grady, M. J. Samotyj, and A. H. Noyola, "Survey of active power line conditioning methodologies," *IEEE Transactions on Power Delivery*, vol. 5, no. 3, pp. 1536–1542, Jul. 1990. doi: 10.1109/61.57998, ISSN: 08858977.
- [79] K. Saches, "Dynamic or static: the role of dynamic UPS in the growing world of static systems," *Conference Proceedings, Eleventh International Telecommunications Energy Conference (INTELEC)*, vol. 2, no. 6, pp. 14.3/1–14.3/8, 1989. doi: 10.1109/INTLEC.1989.88300.
- [80] G. Zanei, E. Cevenini, H. Ruff, and O. Ulibas, "Integrated systems for UPS: New solutions in the power quality chain," *29th International Telecommunications Energy Conference (INTELEC)*, pp. 582–586, 2007. doi: 10.1109/INTLEC.2007.4448847.
- [81] A. Windhorn, "A hybrid static/rotary UPS system," *Fifth Annual Applied Power Electronics Conference and Exposition (APEC) Conference Proceedings*, vol. 28, no. 3, pp. 422–427, 1990. doi: 10.1109/APEC.1990.66444.
- [82] A. Kusko and S. Fairfax, "Survey of rotary uninterruptible power supplies," *18th International Telecommunications Energy Conference (INTELEC)*, pp. 416–419, 1996. doi: 10.1109/INTLEC.1996.573353.
- [83] A. Emadi, A. Nasiri, and S. B. Bekiarov, *Uninterruptible Power Supplies and Active Filters*. CRC Press, 2005.
- [84] J. P. Beaudet, J. N. Fiorina, and O. Pinon, "UPS topologies and standards," *MGE-UPS Systems*, 1999.
- [85] W. Solter, "A new international UPS classification by IEC 62040-3," *24th Annual International Telecommunications Energy Conference (INTELEC)*, pp. 541–545, 2002. doi: 10.1109/INTLEC.2002.1048709, ISSN: 02750473.
- [86] S. Karve, "Three of a kind," *IEE Review*, vol. 46, no. 2, pp. 27–31, Mar. 2000. doi: 10.1049/ir:20000204, ISSN: 0953-5683.
- [87] K. Bouwknecht, "The Line-Interactive Concept, an Optimal Approach to UPS," *The First International Telecommunications Energy Special Conference (TELESCON)*, pp. 357–359, 1994. doi: 10.1109/TELESC.1994.4794359.
- [88] R. Barriviera, S. A. O. Da Silva, M. Kaster, R. A. Modesto, and A. Goedtel, "Single-phase UPS system with series-parallel filtering capabilities," *Brazilian Power Electronics Conference (COBEP)*, pp. 844–849, 2011. doi: 10.1109/COBEP.2011.6085170.
- [89] S. Rathmann and H. A. Warner, "New generation UPS technology, the delta conversion principle," *Conference Record of the IEEE Industry Applications Conference, Thirty-First IAS Annual Meeting*, vol. 4, pp. 2389–2395, 1996. doi: 10.1109/IAS.1996.563905.
- [90] H. R. Karshenas and M. Niroomand, "Analysis and Comparison of two Control Strategies for three-phase series-parallel UPS," *International Conference Electrical Machines and Systems (ICEMS)*, pp. 1726–1731, 2008.
- [91] Xun Li, Pengcheng Zhu, Yinfu Yang, and Jian Chen, "A new control scheme for series-parallel compensated UPS system," *IEEE International Electric Machines and Drives Conference (IEMDC)*, vol. 2, no. I, pp. 1133–1136, 2003. doi: 10.1109/IEMDC.2003.1210378.
- [92] D. M. Bellur and M. K. Kazimierczuk, "DC-DC converters for electric vehicle applications," *Electrical Insulation Conference and Electrical Manufacturing Expo*, pp. 286–293, Oct. 2007. doi:

- 10.1109/EEIC.2007.4562633.
- [93] N. M. L. Tan, T. Abe, and H. Akagi, "Topology and application of bidirectional isolated dc-dc converters," *IEEE 8th International Conference on Power Electronics and ECCE Asia (ICPE & ECCE)*, pp. 1039–1046, May 2011. doi: 10.1109/ICPE.2011.5944690, ISSN: 2150-6078.
- [94] M. Kashif, "Bidirectional flyback DC-DC converter for hybrid electric vehicle: Utility, working and PSPICE computer model," *Asia Pacific Conference on Postgraduate Research in Microelectronics and Electronics (PrimeAsia)*, no. December, pp. 61–66, 2012. doi: 10.1109/PrimeAsia.2012.6458628, ISSN: 21592144.
- [95] K. Billings and T. Morey, *Switchmode Power Supply Handbook, Third Edition*. 2011.
- [96] I. Khan, B. Singh, T. Sharma, and J. Srikakolapu, "Simulation of fly back converter for continuous and discontinuous mode of operation," in *IEEE International Conference on MOOC, Innovation and Technology in Education (MITE)*, 2014, pp. 77–83. doi: 10.1109/MITE.2014.7020245.
- [97] A. K. Jain and R. Ayyanar, "Pwm control of dual active bridge: Comprehensive analysis and experimental verification," *IEEE Transactions on Power Electronics*, vol. 26, no. 4, pp. 1215–1227, Apr. 2011. doi: 10.1109/TPEL.2010.2070519, ISSN: 0885-8993.
- [98] Y. Du, S. Lukic, B. Jacobson, and A. Huang, "Review of high power isolated bi-directional DC-DC converters for PHEV/EV DC charging infrastructure," in *IEEE Energy Conversion Congress and Exposition (ECCE)*, 2011, pp. 553–560. doi: 10.1109/ECCE.2011.6063818.
- [99] H.-J. Chiu and L.-W. Lin, "A Bidirectional DC-DC Converter for Fuel Cell Electric Vehicle Driving System," *IEEE Transactions on Power Electronics*, vol. 21, no. 4, pp. 950–958, Jul. 2006. doi: 10.1109/TPEL.2006.876863, ISSN: 0885-8993.
- [100] R. W. A. A. De Doncker, D. M. Divan, and M. H. Kheraluwala, "A Three-Phase Soft-Switched High-Power-Density DC/DC Converter for High-Power Applications," *IEEE Transactions on Industry Applications*, vol. 27, no. 1, pp. 63–73, 1991. doi: 10.1109/28.67533, ISSN: 19399367.
- [101] J. G. Pinto, V. Monteiro, H. Goncalves, and J. L. Afonso, "Onboard Reconfigurable Battery Charger for Electric Vehicles With Traction-to-Auxiliary Mode," *IEEE Transactions on Vehicular Technology*, vol. 63, no. 3, pp. 1104–1116, Mar. 2014. doi: 10.1109/TVT.2013.2283531, ISSN: 0018-9545.
- [102] F. Z. Peng, H. Li, G. J. Su, and J. S. Lawler, "A new ZVS bidirectional DC-DC converter for fuel cell and battery application," *IEEE Transactions on Power Electronics*, vol. 19, no. 1, pp. 54–65, 2004. doi: 10.1109/TPEL.2003.820550, ISSN: 08858993.
- [103] K. Hirao, M. Okamoto, E. Hiraki, and T. Tanaka, "An isolated bi-directional soft switching DC-DC converter for energy storage system and its voltage stress suppression approach," in *IEEE Ninth International Conference on Power Electronics and Drive Systems (PEDS)*, 2011, pp. 555–560. doi: 10.1109/PEDS.2011.6147304.
- [104] M. Jain, M. Daniele, and P. K. Jain, "A bidirectional DC-DC converter topology for low power application," *IEEE Transactions on Power Electronics*, vol. 15, no. 4, pp. 595–606, Jul. 2000. doi: 10.1109/63.849029, ISSN: 08858993.
- [105] D. Segaran, D. G. Holmes, and B. P. McGrath, "Comparative analysis of single and three-phase dual active bridge bidirectional DC-DC converters," *Australasian Universities Power Engineering Conference (AUPEC)*, pp. 1–6, 2008, ISSN: 1448837X.
- [106] M. Karimi-Ghartemani and M. R. Iravani, "A new phase-locked loop (PLL) system," in *Proceedings of the 44th IEEE Midwest Symposium on Circuits and Systems (MWSCAS)*, 2001, vol. 1, pp. 421–424. doi: 10.1109/MWSCAS.2001.986202.
- [107] Seung-Gi Jeong and Min-Ho Park, "The analysis and compensation of dead-time effects in PWM inverters," *IEEE Transactions on Industrial Electronics*, vol. 38, no. 2, pp. 108–114, Apr. 1991. doi: 10.1109/41.88903, ISSN: 02780046.
- [108] *Regras Técnicas das Instalações Eléctricas de Baixa Tensão (RTIEBT)*. 2006.
- [109] A. Nikolian, J. De Hoog, K. Fleurbay, J. Timmermans, P. Van De Bossche, and J. Van Mierlo, "Classification of Electric modelling and Characterization methods of Lithium-ion Batteries for Vehicle Applications," in *European Electric Vehicle Congress (EEVC)*, 2014, pp. 1–15.
- [110] Weixiang Shen, Thanh Tu Vo, and A. Kapoor, "Charging algorithms of lithium-ion batteries: An overview," in *7th IEEE Conference on Industrial Electronics and Applications (ICIEA)*, 2012, pp.

- 1567–1572. doi: 10.1109/ICIEA.2012.6360973, ISSN: 2156-2318.
- [111] Texas Instruments, “TMS320F2837xS Delfino™ Microcontrollers,” 2014. [Online]. Available: <http://www.ti.com/lit/ds/symlink/tms320f28377s.pdf>. [Accessed: 16-Oct-2016].
- [112] C. Technologies, “Hall Effect Voltage Sensor CYHVS5-25A,” 2016. [Online]. Available: <http://www.cy-sensors.com/CYHVS5-25A.pdf>. [Accessed: 16-Oct-2016].
- [113] LEM, “Current Transducer HAIS 50 .. 400-P and HAIS 50 .. 150-TP,” 2014. [Online]. Available: [http://www.lem.com/docs/products/hais\\_50\\_400-p\\_and\\_50\\_150-tp.pdf](http://www.lem.com/docs/products/hais_50_400-p_and_50_150-tp.pdf). [Accessed: 16-Oct-2016].
- [114] Texas Instruments, “2.5-V INTEGRATED REFERENCE CIRCUIT,” 2009. [Online]. Available: <http://www.ti.com/lit/ds/symlink/lt1009.pdf>. [Accessed: 16-Oct-2016].
- [115] Texas Instruments, “LMx39x , LM2901xx Quad Differential Comparators,” 2015. [Online]. Available: <http://www.ti.com/lit/ds/symlink/lm2901.pdf>. [Accessed: 16-Oct-2016].
- [116] Texas Instruments, “LM555 Timer,” 2015. [Online]. Available: <http://www.ti.com/lit/ds/symlink/lm555.pdf>.
- [117] A. Devices, “ADUM3223/ADUM4223 Isolated Precision Half-Bridge Driver, 4 A Output,” 2015. [Online]. Available: [http://www.analog.com/media/en/technical-documentation/data-sheets/ADuM3223\\_4223.pdf](http://www.analog.com/media/en/technical-documentation/data-sheets/ADuM3223_4223.pdf). [Accessed: 16-Oct-2016].
- [118] T. Power, “DC/DC Converters TMA Series, 1 Watt,” 2014. [Online]. Available: <http://assets.tracopower.com/20161014130929/TMA/documents/tma-datasheet.pdf>. [Accessed: 16-Oct-2016].
- [119] V. G. Semiconductor, “BY229 (X,B)-200 thru BY229 (X,B)-800,” 2012. [Online]. Available: <http://www.alliedelec.com/m/d/27b1fe0bb94645906da4f39242f7b34f.pdf>. [Accessed: 18-Oct-2016].
- [120] S. Labs, “AN486 : High-Side Bootstrap Design Using ISODrivers in Power Delivery Systems.”
- [121] Infineon Technologies, “IKP40N65F5 , IKW40N65F5 Data sheet,” 2013. [Online]. Available: [http://www.infineon.com/dgdl/Infineon-IKW40N65F5-DS-v01\\_02-EN.pdf?fileId=db3a30433af5291e013afa60c5395f31](http://www.infineon.com/dgdl/Infineon-IKW40N65F5-DS-v01_02-EN.pdf?fileId=db3a30433af5291e013afa60c5395f31).
- [122] Infineon Technologies, “IPW50R190CE,IPP50R190CE - MOSFET,” 2016. [Online]. Available: [http://www.infineon.com/dgdl/Infineon-IPP50R190CE-DS-v02\\_02-EN.pdf?fileId=5546d4624f205c9a014f5fd4fb6b7b68](http://www.infineon.com/dgdl/Infineon-IPP50R190CE-DS-v02_02-EN.pdf?fileId=5546d4624f205c9a014f5fd4fb6b7b68).
- [123] V. BCcomponents, “Aluminum Electrolytic Capacitors Power Long Life 4-Terminal Snap-In.”
- [124] G. / P. G. T. Solutions, “The summary of the technical specification for WN-models of LiFePO4 cells,” 2012.
- [125] C. W. T. McLyman, *Transformer and Inductor Design Handbook*, Third Edit. CRC Press, 2004, ISSN: 0033-8362.
- [126] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, Second Edi. Kluwer Academic Publishers, 2004.
- [127] Epcos, “Ferrites and accessories - ETD 59/31/22 Core and accessories,” 2013.
- [128] Epcos, “Ferrites and accessories - SIFERRIT material N87,” 2006.
- [129] P. Technology, “American Wire Gauge table and AWG Electrical Current Load Limits with skin depth frequencies and wire breaking strength.” [Online]. Available: [http://www.powerstream.com/Wire\\_Size.htm](http://www.powerstream.com/Wire_Size.htm). [Accessed: 13-Sep-2016].
- [130] N. Semiconductors, “PSMN015-60PS: N-channel 60 V 14.8 mΩ standard level MOSFET,” 2011. [Online]. Available: [http://cache.nxp.com/documents/data\\_sheet/PSMN015-60PS.pdf?pspll=1](http://cache.nxp.com/documents/data_sheet/PSMN015-60PS.pdf?pspll=1).
- [131] Infineon Technologies, “IPP50R500CE - MOSFET,” 2016. [Online]. Available: [http://www.infineon.com/dgdl/Infineon-IPP50R500CE-DS-v02\\_03-EN.pdf?fileId=5546d4624cb7f111014d429958596d9f](http://www.infineon.com/dgdl/Infineon-IPP50R500CE-DS-v02_03-EN.pdf?fileId=5546d4624cb7f111014d429958596d9f).
- [132] R. Severns, “Design of Snubbers for Power Circuits,” *Cornell Dubilier Application Note*.
- [133] H. Bai and C. Mi, “Eliminate Reactive Power and Increase System Efficiency of Isolated Bidirectional Dual-Active-Bridge DC – DC Converters Using Novel Dual-Phase-Shift Control,” *IEEE Transactions on Power Electronics*, vol. 23, no. 6, pp. 2905–2914, 2008. doi: 10.1109/TPEL.2008.2005103.

- [134] S. Havanur, “Optimum Dead Time Selection in ZVS Topologies,” *Power Electronics Technology*, pp. 22–25, 2012.
- [135] D. D. Francesco and M. René, “Application Note: ZVS Phase Shift Full Bridge CFD2 Optimized Design,” *Infineon Technologies*, 2013.
- [136] PROSyS, “AC / DC Current Probes – CP3 - SERIES.” [Online]. Available: [http://www.i-prosys.com/images/documents/datasheets/dCP3\\_SERIES\\_110930\\_09.pdf](http://www.i-prosys.com/images/documents/datasheets/dCP3_SERIES_110930_09.pdf).