



**Universidade de
Aveiro
2008**

Departamento de Electrónica,
Telecomunicações e Informática

**Milton Armando
Cunguara**

**Desenho de amplificadores com erro de ganho nulo
em tecnologia CMOS**



**Universidade de
Aveiro
2008**

Departamento de Electrónica,
Telecomunicações e Informática

**Milton Armando
Cunguara**

**Desenho de amplificadores com erro de ganho nulo
em tecnologia CMOS**

Dissertação apresentada à Universidade de Aveiro para cumprimento dos requisitos necessários à obtenção do grau de Mestre em Engenharia Electrónica e Telecomunicações, realizada sob a orientação científica do Doutor José Luís Vieira Cura, Professor Auxiliar do Departamento de Electrónica, Telecomunicações e Informática; e do Mestre Luís Filipe Mesquita Nero Moreira Alves, Assistente Convidado do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro.

Dedicatória

Dedico este trabalho à minha mãe Laurinda Maria Fuhuro Cunguara, aos meus irmãos: Elísio Armando Luís Cunguara, Benedicto Armando Cunguara, César Armando Cunguara e Armando Luís Cunguara.

Dedico também aos meus sobrinhos Elísio de Elisete João Cunguara e Ayana Niquice Cunguara, e às suas mães Elisete António Cunguara e Celma Niquice Cunguara esposas dos meus irmãos Benedicto Armando Cunguara e César Armando Cunguara, respectivamente.

Aos meus primos, tios, e amigos também dirijo uma palavra de dedicação.

o júri

Presidente:

Prof. Doutor Dinis Gomes de Magalhães dos Santos
Professor Catedrático do Departamento de Electrónica, Telecomunicações e Informática da
Universidade de Aveiro

Vogais:

Prof. Doutor João Carlos da Palma Goes
Professor Auxiliar da Faculdade de Ciências e Tecnologia da Universidade Nova de Lisboa

Prof. Doutor José Luís Vieira Cura
Professor Auxiliar do Departamento de Electrónica, Telecomunicações e Informática da
Universidade de Aveiro

agradecimentos

Agradeço acima de tudo ao meu Senhor por ter permitido que eu pudesse completar esta tarefa e por todas as outras coisas que por ele me foram permitidas.

Agradeço aos meus pais, irmãos e demais familiares e amigos pela força que por eles me foi dada durante o caminho para a conclusão dos meus estudos. Aos professores que tiveram paciência e dedicação para ensinar a mais um aluno que simplesmente quis “ir aprendendo”.

palavras-chave

CMOS, analógico, 130nm, *opamp*, baixa tensão, amplificador, erro, ganho, nulo, comum

resumo

A evolução da tecnologia CMOS mostra uma tendência dos amplificadores operacionais feitos nesta tecnologia de terem um ganho diferencial cada vez menor, o que faz com que o erro de ganho de circuitos que utilizam esta tecnologia comece a tomar valores significativos.

Nesta dissertação debate-se o tema de erro de ganho que surge em malha fechada em sistemas que empreguem amplificadores operacionais. São apresentadas várias formas de melhoria de ganho, mas é dado um especial enfoque ao cancelamento de erro de ganho baseado em ganho de modo comum dos amplificadores operacionais.

keywords

CMOS, analog, 130nm, *opamp*, low-voltage, amplifier, error, gain, null, common

abstract

Current CMOS evolution trends show a tendency of CMOS operational amplifiers for having lower differential gain thus making the gain error of circuits that employ such amplifiers no longer negligible. In this dissertation is discussed the subject of gain error that emerges in closed-loop systems that employ operational amplifiers. Various strategies to cope with such non-ideality are presented, but is given a special focus on the gain error nullifying technique based on common mode gain of operational amplifiers.

*“If we are to become a space faring civilization
we must pursue and master every aspect
of technique and of knowledge”.*

Robert Zubrin

Índice

1	Introdução	
1.1	Objectivos	1
1.2	Motivação	1
1.3	Metodologia de trabalho	2
1.4	Estrutura da dissertação	2
2	O amplificador operacional	5
2.1	Introdução	5
2.2	Amplificador operacional ideal ou <i>Nullor</i>	5
2.2.1	O <i>Nullator</i>	5
2.2.2	O <i>Norator</i>	6
2.2.3	O <i>Nullor</i>	8
2.3	Amplificador operacional real	9
2.3.1	Resistência de entrada (R_{in})	9
2.3.2	Resistência de saída (R_o)	10
2.3.3	Ganho de modo comum (A_C) e ganho diferencial (A_d)	10
2.3.3.1	Factor de rejeição de ganho de modo comum ($CMRR$)	11
2.3.4	Ganho em tensão (A_v)	12
2.3.5	Frequência de ganho unitário	13
2.3.6	Largura de banda a -3db	13
2.3.7	Tensões e correntes de <i>offset</i>	14
2.3.7.1	Tensão de <i>offset</i> à entrada ($V_{i,OS}$)	14
2.3.7.2	Corrente de polarização à entrada ($I_{i,B}$) e Corrente de <i>offset</i> à entrada ($I_{i,OS}$)	14
2.3.7.3	Tensão de <i>offset</i> à saída ($V_{o,OS}$)	15
2.3.8	Modelo equivalente de ruído	15
2.3.8.1	Tensão equivalente de ruído	15
2.3.8.2	Corrente equivalente de ruído	16
2.3.9	<i>Slew-Rate</i>	17
2.3.10	<i>PSRR</i>	17
2.3.11	Gamas dinâmicas de entrada/saída	17
2.4	Análise de circuitos com retroacção	18

2.4.1	Método de Rosenstark	19
2.4.2	Fórmula de impedância de Blackman	21
2.4.3	Alguns exemplos de aplicação	23
2.4.3.1	Configuração inversora	23
2.4.3.2	Configuração não inversora	26
2.5	Resumo do capítulo	27
2.6	Bibliografia	27
3	Técnicas para melhoria de características de circuitos baseados em amplificadores operacionais	29
3.1	Motivações para o cancelamento de erro de ganho	29
3.2	Técnicas de cancelamento de erro de ganho baseadas Amplificadores Compostos	30
3.2.1	A família <i>CNOA</i>	31
3.2.2	Bloco de ganho activo inversor/não inversor de alta impedância	33
3.3	Técnicas de cancelamento de erro de ganho em malha fechada baseadas em estruturas com retroacção activa	35
3.4	Cancelamento de erro de ganho em malha fechada usando ganho de modo comum	36
3.5	Técnicas de melhoria da resistência de entrada baseadas em ganho de modo comum	39
3.6	Resumo do Capítulo	40
3.7	Bibliografia	40
4	Projecto do sistema de erro de ganho em malha fechada nulo	41
4.1	A Topologia base	41
4.1.1	Valores de ganho diferencial e de modo comum	43
4.2	Estratégias de variação de ganho de modo	45
4.2.1	Desequilíbrio do par diferencial	45
4.2.2	Desequilíbrio das cargas do andar diferencial	47
4.2.3	Variação da resistência da fonte de corrente do par diferencial	49
4.2.4	Variação da resistência de fonte do par diferencial	50
4.2.5	Introdução de um transistor de passagem	51
4.2.6	Escolha da estratégia de variação do ganho de modo comum	55
4.3	Resistência controlada por tensão	56
4.4	Resumo do capítulo	60
4.5	Bibliografia	60

5	Resultados	61
5.1	Amplificador operacional – projecto e implementação	61
5.1.1	Circuito experimental	61
5.1.2	Desenho de layout	63
5.1.3	Características do amplificador operacional	64
5.1.3.1	Ganho diferencial e de modo comum	64
5.1.3.2	Característica DC	66
5.1.3.3	Impedância de entrada	66
5.1.3.4	Resistência de saída	68
5.1.3.5	Potência dissipada	69
5.1.4	Robustez das características do amplificador operacional a variação de parâmetros de fabrico	70
5.2	Resultados da aplicação da técnica de cancelamento de erro de ganho	72
5.3	Resumo do capítulo	75
6	Conclusões	77
6.1	Conclusões e considerações finais	77
6.2	Possíveis linhas de continuação do trabalho desenvolvido	77

Índice de Tabelas

Tabela 3.1	– características das topologias de ganho finito que empreguem $C2OA$'s	32
Tabela 4.1	– Dimensões dos transístores da topologia base	42
Tabela 4.2	– Dimensões dos transístores da resistência controlada por tensão	57
Tabela 5.1	– Dimensões dos transístores utilizados	62
Tabela 5.2	– Valores da tensão de controlo que produziram erro de ganho nulo	74

Índice de Figuras

Fig. 2.1	– O <i>Nullator</i>	6
Fig. 2.2	– O <i>Norator</i>	7
Fig. 2.3	– Fontes controladas	7
Fig. 2.4	– O <i>Nullor</i>	8
Fig. 2.5	– Configuração inversora usando <i>Nullor</i>	8

Fig. 2.6 – Configuração não inversora usando <i>Nullor</i>	9
Fig. 2.7 – Modelo de opamp real com ganho diferencial e de modo comum	11
Fig. 2.8 – Amplificador operacional real e as suas principais características	12
Fig. 2.9 – Modelo equivalente de corrente e tensões de offset	15
Fig. 2.10 – Modelo equivalente de ruído	16
Fig. 2.11 – Conceito de retroacção por quadripólos (β - A)	18
Fig. 2.12 – Sistema com retroacção para análise pelo Método de Rosenstark	19
Fig. 2.13 – Modelo para demonstração da fórmula de Blackman	22
Fig. 2.14 – Configuração inversora	23
Fig. 2.15 – Configuração não inversora	26
Fig. 3.1 – Exemplo de um amplificador composto - Amplificador de instrumentação	30
Fig. 3.2 – Exemplos de <i>C2OA</i> 's	31
Fig. 3.3 – Bloco de ganho activo de alta impedância de entrada, inversor/não inversor	33
Fig. 3.4 – Configuração inversora de baixo erro de ganho e elevada impedância de Entrada	35
Fig. 3.5 – Configuração inversora de características melhoradas redesenhado	37
Fig. 3.6 – Configuração não inversora	37
Fig. 4.1 – Topologia do amplificador operacional usada neste trabalho	42
Fig. 4.2 – Modelo do amplificador para o cálculo do ganho diferencial	43
Fig. 4.3 – Modelo do andar diferencial para o cálculo do ganho de modo comum	44
Fig. 4.4 – Par diferencial desequilibrado	46
Fig. 4.5 – Variação de A_d , A_c e $CMRR$ em função do W de MN1	46
Fig. 4.6 – Andar diferencial com cargas desequilibradas	47
Fig. 4.7 – A_d , A_c e $CMRR$ em função do W de MP1	48
Fig. 4.8 – Modelo do andar diferencial com resistência da fonte de corrente variável	49
Fig. 4.9 – Variação de A_d , A_c e $CMRR$ com a largura do transístor MN3	52
Fig. 4.10 – A_d , A_c e $CMRR$ em função da resistência de fonte do par diferencial	50
Fig. 4.11 – Andar diferencial com um transístor de passagem entre os drenos do par Diferencial	51
Fig. 4.12 – Modelo de pequeno sinal do andar diferencial com transístor de passagem	51
Fig. 4.13 a) Ganho diferencial e de modo comum em função da tensão de controlo para vários valores de W do transístor de passagem	54
Fig. 4.14 – Resistência controlada por tensão	56
Fig. 4.15 – Variação do valor da resistência com a tensão de controlo	59

Fig. 4.16 – Variação da corrente em função da tensão nos terminais da resistência para vários valores da tensão de controlo	60
Fig. 5.1 – Topologia do amplificador operacional	62
Fig. 5.2 – <i>Layout</i> do amplificador projectado	63
Fig. 5.3 – $CMRR$, A_c e A_d em função da tensão de controlo, simulação baseada no <i>layout</i> .	64
Fig. 5.4 – Resposta em frequência de A_c e A_d	65
Fig. 5.5 – <i>VTC</i> para vários valores da tensão de controlo e da entrada negativa	66
Fig. 5.6 – <i>Set-up</i> utilizado para determinação da capacidade de entrada do amplificador	67
Fig. 5.7 – Resposta em frequência da entrada	67
Fig. 5.8 – Resistência de saída em função da tensão de saída	68
Fig. 5.9 – Potência dissipada em função da tensão de controlo	69
Fig. 5.10 – Resposta em frequência para diferentes situações extremas	71
Fig. 5.11 – Circuito de teste	72
Fig. 5.12 – Resposta em frequência do amplificador em malha fechada	73
Fig. 5.13 – Erro de ganho em função da frequência	73
Fig. 5.14 – Resposta em frequência do erro de ganho	74

1 Introdução

1.1 Objectivos

O presente trabalho tem como objectivo principal o desenvolvimento de um amplificador com erro de ganho em malha fechada nulo, em tecnologia CMOS de 130 nm.

A redução das dimensões dos transístores e a conseqüente redução das tensões de alimentação obrigam à utilização de novas abordagens no desenho de circuitos de forma a manter o bom desempenho dos mesmos.

Constitui também objectivo deste trabalho a aprendizagem das técnicas de desenho de circuitos integrados e a familiarização aos mais avançados ambientes de desenho dos mesmos.

1.2 Motivação

Os circuitos electrónicos, que actualmente são de baixa tensão e elevado índice de integração, têm vindo a ganhar uma enorme importância a nível socioeconómico tendo praticamente redefinido a sociedade actual tanto dos países desenvolvidos como dos países em vias de desenvolvimento. É graças a estes circuitos electrónicos que podemos encontrar telefones celulares, máquinas fotográficas, etiquetas de identificação por rádio frequência, novas aplicações médicas, e muitas outras sem as quais a sociedade actual não seria como a conhecemos.

Tal deve-se à evolução verificada na tecnologia de circuitos integrados, nomeadamente na redução do tamanho dos transístores, que faz com que os circuitos operem cada vez mais rápido e a tensões cada vez menores.

Esta redução do tamanho dos transístores torna cada vez mais complicada a obtenção de circuitos de elevado desempenho. No entanto, a utilização de novas técnicas de desenho de circuitos analógicos de baixas tensões ou circuitos que permitam trabalhar às altas frequências e ainda a concorrência que se estabeleceu nesta área tem permitido ultrapassar as limitações associadas à evolução da tecnologia.

1.3 Metodologia de trabalho

Em termos gerais, este trabalho consiste no desenho de um amplificador com erro de ganho nulo em malha fechada utilizando tecnologia de circuitos integrados. O suporte utilizado foi a tecnologia CMOS de 130nm da UMC (United Microelectronics Corporation – www.umc.com).

O desenho dos circuitos foi executado dentro do ambiente integrado do Cadence, que é uma aplicação informática que permite, quando conhecidas as características electrónicas do processo de fabrico, o desenho de circuitos integrados e a posterior geração de um ficheiro para uma subsequente simulação/fabricação dos circuitos desenhados.

Como simulador para os circuitos implementados foi utilizado SpectreS, que permite avaliar o desempenho dos circuitos desenhados.

1.4 Estrutura da dissertação

A dissertação foi dividida em seis capítulos. No primeiro capítulo abordam-se os objectivos da dissertação, a motivação para a sua realização e a metodologia usada na execução da mesma.

O segundo capítulo é dedicado à apresentação do amplificador operacional, e nele começa-se por fazer a apresentação do conceito de amplificador operacional ideal, seguida de uma apresentação das características do amplificador operacional real fazendo sempre uma comparação entre as características de um e de outro. Prossegue-se com a apresentação de dois métodos para a análise de sistemas com retroacção, um para o cálculo de ganho em malha fechada e outro para o cálculo de impedâncias.

O terceiro capítulo é dedicado à apresentação dos fundamentos teóricos que regeram a execução desta dissertação, nomeadamente a técnica de cancelamento de erro de ganho em malha fechada. Nele se apresentam: o conceito de erro de ganho em malha fechada, as possíveis melhorias das características de sistemas que empregam amplificadores operacionais através do uso de amplificadores compostos, a técnica de cancelamento de erro de ganho em malha fechada baseado no ganho de modo comum, e por fim apresenta-se uma técnica de melhoria da resistência de entrada também baseada no ganho de modo comum.

O quarto capítulo assenta sobre a discussão das opções tomadas durante a realização experimental do trabalho. No princípio do mesmo capítulo descreve-se a topologia de amplificador operacional usada na execução deste trabalho, seguida de uma discussão

aprofundada de possíveis estratégias de variação do ganho de modo comum. Termina-se com uma implementação de tal solução.

No quinto capítulo é feita uma apresentação dos resultados obtidos em simulações com o amplificador que foi desenhado no decurso deste trabalho, incluindo os resultados da aplicação da técnica de cancelamento de erro de ganho em malha fechada.

No sexto e último capítulo são traçadas as conclusões gerais da dissertação. São ainda apresentadas possíveis linhas de continuação do trabalho que foi iniciado nesta dissertação.

2 O amplificador operacional

2.1 Introdução

Neste capítulo é feita uma apresentação de um bloco importante para a realização deste trabalho – o amplificador operacional.

Em primeiro lugar é feita uma descrição dos elementos de análise de circuito que conduzem às características ideais do amplificador operacional, de seguida são apresentadas as não idealidades relacionadas com este circuito.

Por fim são apresentadas duas técnicas gerais de análise de circuitos envolvendo retroacção. É de vital importância que se apresente estas técnicas de análise visto que em electrónica analógica os amplificadores operacionais raramente são utilizados em malha aberta (sem retroacção).

2.2 Amplificador operacional Ideal ou *Nullor*

O conceito de amplificador operacional ideal ou *nullor* é de vital importância para análise e desenho de circuitos que empreguem amplificadores operacionais, apesar do facto de não poderem ser realizados fisicamente.

Nesta secção é feita a introdução ao conceito de *nullor*, começando-se por apresentar dois elementos ideais de análise de circuitos que são indispensáveis para a compreensão do conceito de *nullor*, nomeadamente o *nullator* e o *norator*.

2.2.1 O *Nullator*

Em meados da década de 50 a comunidade científico-tecnológica foi-se apercebendo por meio do trabalho de notáveis engenheiros, que os elementos até então utilizados para a análise de circuitos não eram suficientes para descrever o comportamento de todos os circuitos possíveis [1]. É o caso de Tellegen [2] que ao introduzir o conceito de *nullor*, indirectamente introduziu o conceito de *nullator* pois na altura não havia nenhum elemento que pudesse modelizar a entrada de um amplificador operacional ideal. Desde então o *Nullator* tem sido

usado como bloco básico para a modelação e análise de circuitos analógicos lineares e não lineares.

O *nullator* é um dispositivo electrónico ideal de dois terminais, no qual se verificam duas condições:

1. A diferença de potencial aos seus extremos é sempre nula;
2. A corrente que o atravessa é sempre nula.

Um *nullator* tanto apresenta as características de um curto-circuito (condição 1), como apresenta as características de um circuito aberto (condição 2).

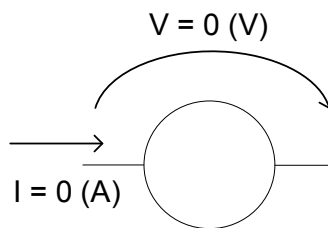


Fig. 2.1 – O *Nullator*.

O seu principal uso, em modelação de circuitos, consiste em forçar um potencial único entre pontos que se pretende que estejam ao mesmo potencial sem que haja fluxo de corrente entre eles como, por exemplo: nas entradas de amplificadores operacionais ideais; em fontes de corrente controladas por tensão onde a tensão da entrada é copiada para um estágio intermédio (ver Fig. 2.3 a) ou fontes de tensão controladas por corrente onde a tensão de um estágio intermédio é copiada para a saída (ver Fig. 2.3 b). Neste exemplo vê-se claramente o uso do *nullator* como elemento com $v=0$ e $i=0$, pois nos dois casos ele é utilizado para fixar a tensão (curto-circuito) sem deixar passar corrente (circuito aberto).

2.2.2 O *Norator*

O *norator* é um dispositivo electrónico ideal que foi introduzido na mesma altura e nas mesmas circunstâncias que o *nullator*.

O *norator* é um dispositivo electrónico ideal, também com dois terminais no qual se verificam duas condições:

1. A diferença de potencial aos seus extremos é indefinida sendo que só pode ser determinada no contexto do circuito onde está inserido;

2. A corrente que o atravessa é indefinida sendo que só pode ser determinada à luz do circuito no qual se encontra.

Assim sendo, na ausência de um circuito que fixe os valores de tensão aos extremos de um *norator* e a corrente que o atravessa os valores dessas grandezas são indeterminadas podendo tanto ser uma fonte de corrente, ou uma fonte de tensão ou as duas.

É de notar que as mesmas grandezas (tensão e corrente) associadas a um *norator* não têm qualquer relação inerente entre si, i.e. são variáveis que tomam um valor qualquer, não estando correlacionadas através de uma função do tipo $v=f(i)$, mas que tal relação é imposta pelo circuito aonde o *norator* se encontre. Elas simplesmente não dependem uma da outra. Ao contrário, por exemplo, de uma resistência em que a tensão aos seus extremos e a corrente que a atravessa obedecem à lei de Ohm.

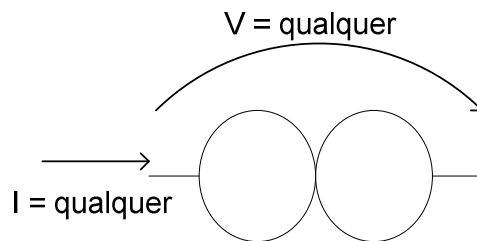


Fig. 2.2 – O Norator.

O *norator* é utilizado em parte significativa dos circuitos que modela para fixar a corrente sem fixar a tensão, como no caso das fontes controladas da Fig. 2.3, em que a corrente que passa por g_m e R é igual à que passa pelos *Norators*, ou então em circuitos em que não se pretende ter nenhuma relação especial entre a tensão e a corrente como é o caso da saída de um amplificador operacional ideal.

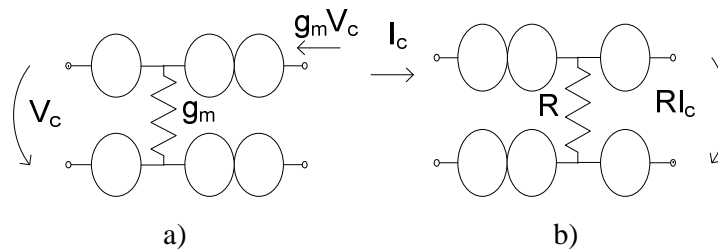


Fig. 3 – a) Fonte de corrente controlada por tensão; b) Fonte de tensão controlada por corrente.

2.2.3 O Nullor

O *nullor* (*nullator* + *norator*) é um dispositivo formado por um *nullator* à entrada e um *norator* à saída.

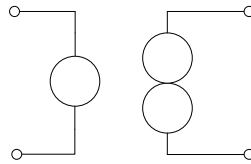


Fig. 2.4 – O Nullor.

O *nullor* é um circuito ideal, visto que deriva directamente de dois elementos ideais. É extremamente útil pois permite descrever dispositivos como amplificadores operacionais ideais. As suas principais características foram herdadas directamente pelos seus elementos constituintes, embora existam características específicas da topologia de ligação *nullator-norator*. Tal como se representa na Fig. 2.4, o *nullor* é um quadripolo constituído por um *nullator* no porto de entrada e um *norator* no porto de saída.

Porque a sua entrada é um *nullator*, um *nullor* tem uma impedância de entrada infinita, pois nunca há corrente a circular nas suas entradas e as mesmas estão sempre ao mesmo potencial, ou seja as entradas formam um curto-circuito virtual, apesar de ter resistência infinita. E porque a sua saída é um *norator* tanto a tensão como a corrente à saída do *nullor* são independentes entre si. Assim, o porto de saída não restringe as variáveis de tensão ou corrente do circuito onde está inserido, sendo que as mesmas são condicionadas pelos elementos externos ao circuito.

Os *nullors* têm ganho infinito porque a sua saída não é necessariamente nula enquanto a sua entrada é sempre nula.

Como exemplo de aplicação dos *nullors* seguem-se duas topologias: a inversora e a não inversora, nas quais se pode ver que um *nullor* tem as características de um amplificador operacional ideal.

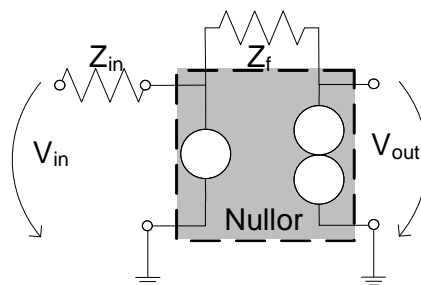


Fig. 2.5 – Configuração inversora usando *Nullor*.

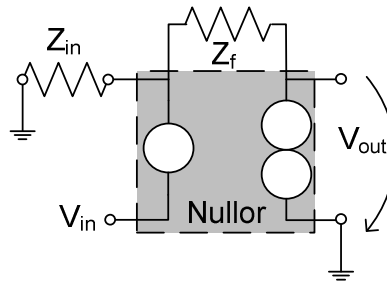


Fig. 2.6 – Configuração não inversora usando *Nullor*.

Por curiosidade, os amplificadores operacionais estavam em desenvolvimento, (como muitas outras áreas de ciência e tecnologia durante e após a segunda grande guerra) em projectos financiados pelos países envolvidos numa tentativa de ganhar alguma vantagem tecnológica que, de certa forma, se pudesse converter em alguma vantagem no campo de batalha. Nos Laboratórios da Universidade de Columbia tal não era excepção, onde um grupo de investigadores financiados pelo governo Norte-Americano se dedicava ao estudo de amplificadores e às suas possíveis aplicações. As descobertas foram documentados pelo responsável pelo programa de investigação John Ragazzini em 1947 [3]. Neste documento encontra-se o que viria a ser a primeira referência ao termo amplificador operacional que mais tarde ficou conhecido apenas como *opamp*. Nele pode ler-se:

“As an amplifier so connected can perform the mathematical operations of arithmetic and calculus on the voltages applied to its inputs, it is hereafter termed an ‘operation amplifier’.”

2.3. O Amplificador operacional real

Nesta secção são apresentadas as principais características de um amplificador operacional real, dando especial atenção aos amplificadores operacionais feitos em tecnologia CMOS, dado que será com esta tecnologia que será desenvolvida a parte experimental deste trabalho.

2.3.1 Resistência de entrada (R_{in})

A resistência de entrada de um amplificador operacional (R_{in}) é idealmente infinita, no entanto para *opamps* reais R_{in} é finito, mesmos nos amplificadores operacionais CMOS em que nas entradas existem transístores de porta isolada. Esta não idealidade é das que menos deterioram o desempenho do amplificador operacional CMOS, pois R_{in} apresenta valores

típicos de várias ordens de grandeza superiores às resistências dos componentes normalmente colocados à sua entrada.

A impedância de entrada depende da frequência pois num transistor de porta isolada, o efeito capacitivo pode ser considerável.

2.3.2 Resistência de saída (R_o)

A saída de um amplificador operacional ideal é uma fonte de tensão que tem resistência nula. No entanto, em *opamps* reais tal facto não se verifica e a resistência de saída de um amplificador operacional é altamente não linear pois ela depende fortemente do ponto de funcionamento dos transístores de saída. Contudo a resistência de saída de um amplificador operacional pode ser (e normalmente é) modelada como sendo o valor mais elevado que a resistência de saída realmente atinge.

2.3.3 Ganho de modo comum (A_c) e Ganho diferencial (A_d)

A tensão de saída do amplificador operacional é dada por:

$$v_o = A_1 * v_+ - A_2 * v_- = A_d * v_d + A_c * v_c \quad (2.1)$$

Onde $A_d = \frac{A_1 + A_2}{2}$ é o ganho diferencial, $v_d = v_+ - v_-$ é a tensão diferencial de entrada,

$A_c = A_1 - A_2$ é o ganho de modo comum, $v_c = \frac{v_+ + v_-}{2}$ é a tensão de modo comum à entrada, v_+ é a tensão na entrada não inversora do amplificador operacional, v_- é a tensão na entrada inversora do amplificador operacional, A_1 é o ganho em tensão da entrada não inversora para a saída e A_2 é o ganho em tensão da entrada inversora para a saída.

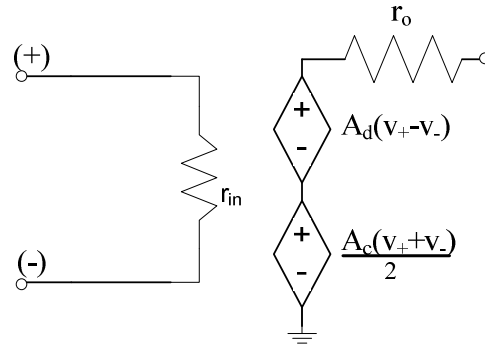


Fig. 2.7 – Modelo de *opamp* real com ganho diferencial e de modo comum.

Como já foi visto, num amplificador operacional ideal ou *nullor* o valor de A_d é infinito e não depende da frequência assim, para um amplificador operacional ideal sempre se verifica $v_d = 0$, i.e. existe um curto-circuito virtual entre as entradas do amplificador operacional. Por outro lado, a saída de um amplificador operacional ideal não é “imposta” pelas suas entradas mas sim por uma unidade de retroacção.

Contudo, nos *opamps* reais, a condição $A_d = \infty$ não se verifica em certos casos, quando o ganho diferencial é baixo. O desenho de circuitos com base nesses *opamps* tem de ser feito com recurso a técnicas que permitam minimizar o impacto dessa não idealidade. Este é em particular o objecto de estudo dos capítulos que se seguem.

O ganho de modo comum de um amplificador operacional é idealmente nulo, ou seja um *opamp* ideal só amplifica a componente diferencial do sinal de entrada. Em amplificadores operacionais reais tal não se verifica devido maioritariamente às assimetrias do circuito interno do *opamp* (visto por cada uma das entradas), que se traduz em ganhos diferentes de cada uma das entradas para a saída do amplificador operacional, como se pode ver das equações que definem a tensão de saída de um amplificador operacional.

2.3.3.1 Factor de rejeição de modo comum (CMRR)

O factor de rejeição de modo comum (CMRR) ou *common mode rejection ratio* é definido como:

$$CMRR = \frac{A_d}{A_c} \quad (2.2)$$

ou em dB :

$$CMRR = 20 \log\left(\frac{A_d}{A_c}\right) \quad (2.3)$$

O *CMRR* é uma medida de qualidade de um dado amplificador. Quanto maior for o *CMRR* de um amplificador operacional, melhor ele funciona como um amplificador diferencial, filtrando a componente de modo comum e amplificando a componente diferencial.

Como num amplificador operacional ideal $A_d = \infty$ e $A_c = 0$ vem que num amplificador operacional ideal $CMRR = \infty$. Num amplificador operacional real, o ganho diferencial é finito e o ganho de modo comum não é nulo, pelo que um amplificador real tem *CMRR* finito e para além disso, também apresenta variação com a frequência.

2.3.4 Ganho em tensão (A_v)

O ganho de um amplificador operacional ideal, como já foi referido, é idealmente infinito e igual para todas as frequências de funcionamento. Contudo, num amplificador operacional real o ganho é finito e dependente da frequência. Tipicamente num amplificador operacional real a resposta é do tipo passa-baixo.

Em amplificadores operacionais discretos, como o $\mu 741$ ou TL08x, os ganhos são suficientemente elevados para que possam ser considerados infinito. Normalmente as configurações com retroacção operam com ganho em malha fechada muito inferior ao ganho em tensão do amplificador operacional, de forma que o erro de ganho em malha fechada é negligenciável. No entanto, os amplificadores operacionais fabricados em circuito integrado têm ganhos suficientemente baixos para que a abordagem de ganho infinito tenha que ser posta de lado.

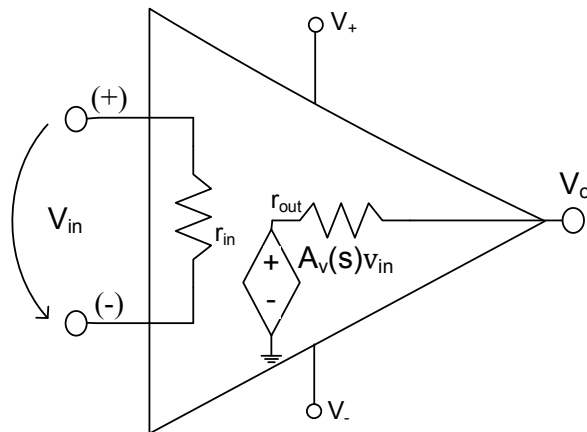


Fig. 2.8 – Amplificador operacional real e as suas principais características.

Outro factor importante é a largura de banda dos amplificadores operacionais. No caso de amplificadores operacionais de ganho elevado, devido a considerações de estabilidade, a largura de banda é necessariamente baixa. Inversamente, em amplificadores operacionais de ganho baixo, é normal obterem-se larguras de banda maiores. Aliás, é prática comum trocar-se ganho por largura de banda e vice-versa, em circuitos amplificadores de sinal.

2.3.5 Frequência de ganho unitário

A frequência de ganho unitário é a frequência à qual o ganho diferencial do *opamp* é unitário.

A frequência é numericamente igual ao produto ganho*largura de banda (assumindo que o ganho do amplificador operacional seja maior que um). É também um dos parâmetros mais importantes no estudo da estabilidade do amplificador operacional e da compensação interna da resposta em frequência feita no amplificador operacional.

A frequência de ganho unitário é na maioria dos amplificadores operacionais limitada por questões de estabilidade como já foi discutido no tópico anterior.

2.3.6 Largura de banda a -3 dB

Largura de banda a -3 dB é a frequência para qual o ganho diferencial do amplificador operacional é 3db inferior ao ganho diferencial em baixas frequências.

Tal como a frequência de ganho unitário, a largura de banda a -3 dB é maioritariamente limitada por questões de estabilidade.

A largura de banda a -3 db apresenta um valor típico que é significativamente baixo (especialmente em amplificadores operacionais com compensação na frequência), mas como o amplificador operacional praticamente não é utilizado em malha aberta e o produto ganho*largura de banda é constante e igual a frequência de ganho unitário, o uso de retroacção faz com que o ganho diminua e que a largura de banda aumente, ou seja o uso de retroacção “aumenta” a largura de banda do sistema. Sendo portanto que a noção de largura de banda a -3db de um amplificador operacional não se pode dissociar completamente da noção do ganho às baixas frequências do amplificador operacional.

2.3.7 Tensões e correntes de *offset*

2.3.7.1 Tensão de *offset* à entrada ($V_{i,os}$)

A tensão de *offset* à entrada (*Input Offset Voltage* em inglês), de um amplificador operacional define-se como sendo a tensão diferencial que quando aplicada entre as entradas do mesmo faz com que a saída fique com a tensão de $0V$. É de notar contudo, que as entradas e a saída do amplificador operacional, não têm forçosamente que ter a mesma massa ou tensão de referência, e que os $0V$ à saída têm de ser medidos usando a referência da saída.

Associado à tensão de *offset* de entrada está o parâmetro “deriva da tensão de *offset* à entrada” (*Input Offset Voltage Drift*), que não é mais do que a variação da tensão de *offset* à entrada com a temperatura.

Nos *opamps* CMOS é frequente encontrarem-se tensões de *offset* à entrada da ordem dos mV e deriva tensão de *offset* à entrada da ordem dos $\mu V/^{\circ}C$ que são superiores aos encontrados na tecnologia bipolar, sendo esta uma das maiores desvantagens dos *opamps* CMOS em relação aos amplificadores operacionais bipolares.

2.3.7.2 Corrente de polarização à entrada ($I_{i,B}$) e Corrente de *offset* à entrada ($I_{i,os}$)

A corrente de polarização de entrada (*Input Bias Current*) é a corrente que flui para cada uma das entradas de um amplificador operacional. A corrente de *offset* de entrada (*Input Offset Current*) é a diferença entre as correntes de polarização de entrada.

Um amplificador operacional ideal tem corrente de polarização de entrada nula. Felizmente em CMOS as portas dos transístores têm resistências elevadas o suficiente para que a corrente de polarização de entrada seja desprezável, e como a corrente de *offset* de entrada é a diferença entre as correntes de polarização de entrada, em CMOS a corrente de *offset* de entrada também é desprezável.

2.3.7.3 Tensão de *offset* à saída ($V_{o,os}$)

A tensão de *offset* à saída (*Output offset Voltage*) é a tensão que se tem à saída de um amplificador operacional quando as entradas do mesmo estão curto-circuitadas. No entanto, como os amplificadores operacionais reais normalmente têm ganho de modo comum não nulo, a tensão de *offset* à saída varia com a tensão de modo comum. Contudo, é usual medir-se a tensão de *offset* à saída com a tensão de modo comum fixada no ponto de funcionamento do amplificador operacional.

Há todo um conjunto de outros factores que influenciam a tensão de *offset* à saída dentre os quais merecem destaque o *PSRR* (ver página 17), a temperatura e o ruído existente nas diferentes partes do circuito.

A variação da tensão de *offset* à saída com a temperatura designa-se deriva da tensão de *offset* à saída (*Output offset Voltage Drift*).

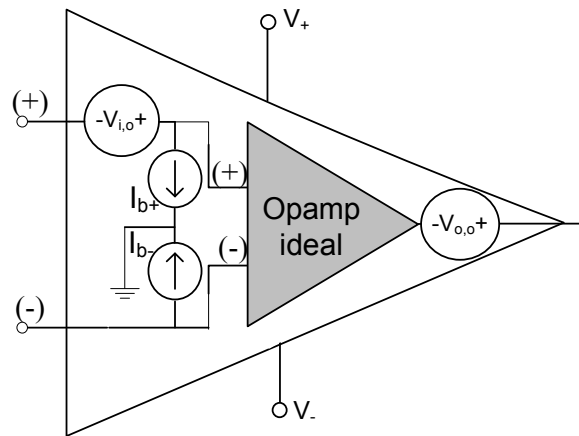


Fig. 2.9 – Modelo equivalente de corrente e tensões de *offset*.

2.3.8 Modelo equivalente de ruído

2.3.8.1 Tensão equivalente de ruído

A tensão equivalente de ruído à entrada (*Input Noise Voltage*) é uma tensão fictícia que provocaria no circuito as mesmas consequências que o ruído. A modelação usando a tensão equivalente de ruído tem várias vantagens sobre a utilização de um modelo que inclua um sinal aleatório com as características do ruído, pois o ruído, sendo uma variável aleatória, carece de

um tratamento consideravelmente mais complexo que uma simples fonte de tensão sinusoidal à entrada.

A tensão equivalente de ruído é numericamente dada por:

$$V_{noise}^2 = e_N^2 * BW \quad (2.4)$$

onde BW é a largura de banda do *opamp* e e_N é a densidade espectral do ruído à entrada, que normalmente se assume como uma variável aleatória gaussiana de média nula, pois a componente DC já foi tomada em conta na tensão de *offset* à entrada.

e_N tipicamente apresenta um valor da ordem de nV/\sqrt{Hz} .

Para elucidar o conceito é apresentada a Fig. 2.10 onde a fonte e_N aparece representada.

2.3.8.2 Corrente equivalente de ruído

A corrente equivalente de ruído à entrada (*Input Noise Voltage*) é uma corrente imaginária que causaria no circuito os mesmos efeitos que a corrente de ruído que lá exista. Esta abordagem tem as mesmas vantagens que a abordagem da tensão equivalente do ruído.

A corrente equivalente de ruído em amplificadores operacionais CMOS tem valores extremamente baixos, dado o facto de a impedância de entrada dos amplificadores operacionais CMOS ser elevada.

Na Fig. 2.10 estão representadas duas fontes corrente equivalentes de ruído, I_{n+} e I_{n-} respectivamente que ajudam a compreender o conceito de corrente equivalente de ruído.

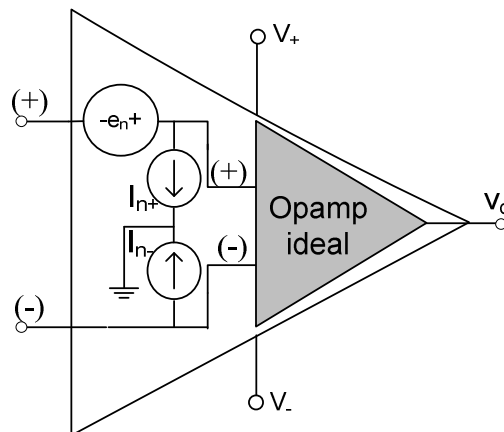


Fig. 2.10 – Modelo equivalente de ruído.

2.3.9 Slew Rate

O *slew rate* é definido como sendo o valor mais elevado, que a derivada da tensão de saída em ordem ao tempo pode ter. É normal encontrarem-se amplificadores operacionais que apresentem um valor de *slew rate* ao subir (ou positivo) e outro valor de *slew rate* ao descer (negativo) diferentes, contudo os dois geralmente têm a mesma ordem de grandeza.

Apesar do *slew rate* ser uma medida da rapidez do *driver* (no sentido lato), não há uma correlação imediata entre a mesma e a largura de banda do mesmo. Pode-se dizer, no entanto, que “ maior largura de banda tende a ter maior *slew rate*” sem se poder quantificar a correlação.

No amplificador operacional ideal ou *nullor* não se pode falar em *slew rate* pois sendo a sua saída um *norator* onde a tensão pode variar bruscamente não faz sentido falar-se sobre a mais rápida possível variação que ela pode ter, contudo é usual dizer-se que um *slew rate* é infinito.

O *slew rate* é na maioria dos amplificadores operacionais da ordem dos $V/\mu s$.

2.3.10 PSRR

O PSRR ou factor de rejeição de fonte de alimentação (*power supply rejection ratio*) é uma medida de como a saída de um *opamp* varia quando se variam as tensões de alimentação consideradas. O PSRR é matematicamente dado por:

$$PSRR = \frac{\Delta V_{SUPPLY}}{\Delta V_{os}} \quad (2.5)$$

ou em dB:

$$PSRR = 20 \log\left(\frac{\Delta V_{SUPPLY}}{\Delta V_{os}}\right) \quad (2.6)$$

2.3.11 Gamas dinâmicas de entrada/saída

Um amplificador operacional diz-se *rail-to-rail* se o mesmo tiver uma excursão de sinal até às tensões de alimentação. Se a excursão for total apenas em relação a uma das alimentações é costume designar-se *positive rail*, ou *negative rail*, se a alimentação para qual a excursão de sinal do *opamp* atinge a alimentação for positiva ou negativa, respectivamente. Um dispositivo pode ser *rail-to-rail* só a entrada, só a saída ou em ambas.

O ser *rail-to-rail* nos últimos tempos tornou-se uma característica da qual os circuitos de electrónica de baixa tensão não podem prescindir, pois, tendo tensões de alimentação baixas, tem que se utilizar as mesmas de maneira tão eficiente quanto possível para a excursão do sinal. No entanto, apesar deste trabalho ter como base a tecnologia UMC 130nm a 1.2V não se irá empregar topologias *rail-to-rail* pois o conceito que se pretende demonstrar neste trabalho é independente do facto do amplificador operacional a considerar ser ou não *rail-to-rail*.

2.4 Análise de circuitos com retroacção

Uma das técnicas mais utilizadas para o cálculo do ganho de uma unidade com retroacção é a análise que geralmente se designa por análise por quadripolos ou mais informalmente por análise β -A.

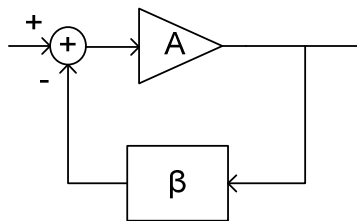


Fig. 2.11 – Conceito de retroacção por quadripólos (A - β).

Esta técnica é composta por três fases:

- Identificação de um bloco que transmite sinal da entrada para a saída, transmissão essa que se assume unilateral, e que se designa bloco A. Identificação de um bloco que mede o sinal à saída e compara uma versão do mesmo com o sinal de entrada. Este bloco também se assume unilateral e designa-se por β .
- Identificação da topologia de ligação dos blocos A e β , e respectivo cálculo das matrizes correspondentes à topologia identificada, podendo ela ser de quadripolos y, z, h ou g.
- Aplicação de um conjunto de directivas que permitem a partir dos dados obtidos nos primeiros passos, obter toda a informação relativa ao sistema, por exemplo: as relações de ganho, as impedâncias terminais pretendidas, a sensibilidade à variação dos parâmetros do sistema e a largura de banda.

Esta técnica, apesar de estar muito divulgada, apresenta inúmeros inconvenientes que fazem com que só seja útil em certas circunstâncias. Estes inconvenientes são:

1. Considerar que os blocos sejam unilaterais conduz a aproximações que podem ser grosseiras. Embora o bloco A tenha normalmente um ganho para trás negligenciável, o bloco β apresenta um ganho para frente que em certas circunstâncias pode levar a erros significativos.
2. O método não é geral sendo aplicável apenas a um conjunto de topologias, restringindo a análise e o projecto de circuitos analógicos às mesmas. No entanto, é comum verem-se casos de circuitos que não se podem reduzir a nenhuma topologia tratável segundo este método.
3. Mesmo para os circuitos que se encontram entre as topologias acima referidas, o método ao identificar os blocos “parte o circuito” de tal maneira que faz com que ele perca algumas das características que possuía quando os blocos estavam ligados, o que também é uma fonte de erro.
4. O método é relativamente complexo, e a complexidade global aumenta de forma significativa com o número de elementos do circuito, o que faz com o que o mesmo perca interesse prático nestas situações.

2.4.1 Método de Rosenstark

Um dos métodos alternativos usados em análise de circuitos com retroacção e que não apresenta nenhuma das desvantagens do método anterior é o chamado método de Rosenstark [4] ou “Método de ganho assintótico” que foi desenvolvido por Solomon Rosenstark [4].

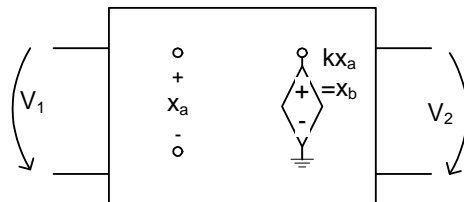


Fig. 2.12 – Sistema com retroacção para análise pelo Método de Rosenstark.

Para se ilustrar o funcionamento de tal método, considere-se a figura acima onde: V_1 é a variável de entrada do sistema, x_a é a variável controladora e normalmente escolhida como

sendo a entrada de um circuito de ganho elevado, x_b é a variável controlada normalmente escolhida como a saída de uma fonte controlada e V_2 é a variável de saída do sistema.

Num sistema assumido linear, as variáveis (V_1, V_2, x_a, x_b) relacionam-se entre si da seguinte forma (tomando como ponto de partida a figura acima)

$$\begin{cases} V_2 = AV_1 + Bx_b \\ x_a = CV_1 + Dx_b \\ x_b = kx_a \end{cases} \quad (2.7)$$

onde A é o ganho da entrada para a saída quando se anula a fonte controlada, B é ganho da fonte controlada para a saída quando se anula a entrada, C é o ganho da entrada para a variável controladora quando se anula o efeito de carga, D é a transmissão através do circuito de retroacção quando se anula a entrada e k é o ganho da fonte controlada.

A equação chave do método sendo referida como fórmula de ganho assíntótico é a seguinte:

$$G_f \equiv \frac{V_2}{V_1} = \frac{-kD(A - BC/D) + A}{1 - kD} \quad (2.8)$$

Define-se ainda:

1. *Razão de retorno (T):* Define-se T como sendo o simétrico de x_a , quando a fonte dependente kx_a é trocada por uma fonte constante de valor k e todas as fontes independentes são fixadas a zero; ou seja, T é definida como sendo a quantidade de sinal que será colocado na variável controladora pela malha de retroacção.

$$\begin{cases} V_2 = Bx_b \\ x_a = Dx_b \Rightarrow x_a = kD \Rightarrow T = -kD \\ x_b = kx_a \end{cases} \quad (2.9)$$

2. *Ganho assíntótico (G_∞):* G_∞ é o valor de ganho que o amplificador com retroacção teria se o ganho da unidade de amplificação (k) fosse infinito. Para o seu cálculo faz-se $T \rightarrow \infty$ o que equivale a $k \rightarrow \infty$, mas como no circuito não podem haver sinais de amplitude infinita, isto equivale a fazer $x_a=0$.

$$\begin{cases} V_2 = AV_1 + Bx_b \\ 0 = CV_1 + Dx_b \end{cases} \Rightarrow G_\infty = \frac{V_2}{V_1} = A - \frac{BC}{D} \quad (2.10)$$

3. *Transmissão directa* (G_0): Define-se G_0 como sendo o ganho que o sistema teria se $T=0$ (o que equivale a anular o parâmetro de controlo, $k=0$). Portanto G_0 é uma medida de quantidade de sinal que vai da entrada para a saída sem passar pela unidade de ganho controlado.

$$\begin{cases} V_2 = AV_1 + Bx_b \\ x_a = CV_1 + Dx_b \Rightarrow G_0 = A \\ x_b = 0 \end{cases} \quad (2.11)$$

Definidas estas variáveis, o G_f ou ganho do circuito com retroacção pode ser reescrito da seguinte maneira:

$$G_f = G_\infty \frac{T}{1+T} + \frac{G_0}{1+T} \quad (2.12)$$

A equação (2.12) é forma usual de apresentação da fórmula do ganho assintótico.

É de notar que tipicamente G_0 é várias ordens de grandeza inferior a $G_\infty T$, o que é mais notório em circuitos em que a fonte controlada tenha um ganho elevado. Quando o ganho da fonte controlada não é elevado o valor de G_0 pode não ser negligenciável.

2.4.2 Fórmula da impedância de Blackman

No ponto anterior mostrou-se uma forma de cálculo de ganho em malha fechada em circuitos com retroacção que não contém as imperfeições que se encontram no método convencional. É conveniente que também se empregue uma técnica diferente de cálculo de impedâncias entre dois pontos de interesse do circuito, visto que a maneira convencional de cálculo de impedâncias herda todas as imperfeições da técnica convencional.

Uma forma adequada de investigar o efeito da retroacção nas impedâncias terminais é usar a fórmula de Blackman. O teorema de Blackman [5] é absolutamente geral (independente da topologia) e simples de descrever.

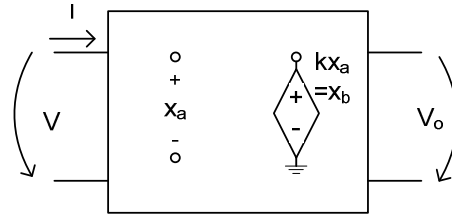


Fig. 2.13 – Modelo para demonstração da fórmula de Blackman.

Tal como se viu as variáveis utilizadas no método de Rosenstark, escolhendo I como variável de entrada, V como variável de saída, x_a como variável de controlo da fonte controlada, e x_b como variável de saída da fonte controlada, pode escrever-se:

$$\begin{cases} V = AI + Bx_b \\ x_a = CI + Dx_b \\ x_b = kx_a \end{cases} \quad (2.13)$$

Note-se que os valores de A, B, C e D são diferentes dos obtidos na equação (2.7).

Rearranjado tem-se:

$$Z_{ab} = A \frac{1 - k(AD - BC) / A}{1 - kD} \quad (2.14)$$

Mas entretanto note-se que:

- $A = \frac{V}{I}$ se $x_b = 0$, portanto doravante designar-se-á A por Z_{ab}^0 (impedância entre a e b quando se anula a retroacção).
- Se $V = 0$ e $x_b = k$ então resulta que:

$$x_a = k \frac{AD - BC}{A} \quad (2.15)$$

que coincide com a definição de $-T$, quando se curto-circuita os pontos em que se pretende determinar a impedância, ou seja:

$$T_{sc} = -k \frac{AD - BC}{A} \quad (2.16)$$

- Se $I = 0$ e $x_b = k$ vem que:

$$x_a = kD \quad (2.17)$$

que coincide com a definição de $-T$, quando se impõem alta impedância entre os pontos em que se pretende determinar a impedância, ou seja:

$$T_{oc} = -kD \quad (2.18)$$

Portanto Z_{ab} pode ser reescrita como sendo:

$$Z_{ab} = Z_{ab}^0 \frac{1+T_{sc}}{1+T_{oc}} \quad (2.19)$$

onde Z_{ab} é a impedância a ser determinada, Z_{ab}^0 a impedância com a fonte controlada $x_b=0$, T_{sc} é a razão de retorno quando se curto-circuita o ponto onde se irá determinar a impedância, e T_{oc} é a razão de retorno quando se deixa em aberto o ponto onde se determinará a impedância.

A equação (2.19) é a forma usual de apresentação da fórmula de Blackman.

É de notar que se a topologia for série no ponto onde se pretende determinar a impedância então $T_{sc}=T^0$, porque na cálculo de T anulam-se todas as fontes independentes e como neste caso as fontes são de tensão, anulá-las significará trocá-las por um curto-circuito, ou seja, ao calcular T_{sc} estar-se-á nas mesmas condições que ao calcular o T^0 . E seguindo o mesmo raciocínio pode-se dizer que se a topologia for paralelo no ponto onde se pretende medir a impedância então $T_{oc}=T^0$.

Em geral, podem ocorrer situações em que a topologia não seja nem série, nem paralelo. E a fórmula de Blackman dá uma resposta correcta mesmo em tais situações.

2.4.3 Alguns exemplos de aplicação

2.4.3.1 Configuração inversora

Tomemos por exemplo a já muito conhecida topologia inversora;

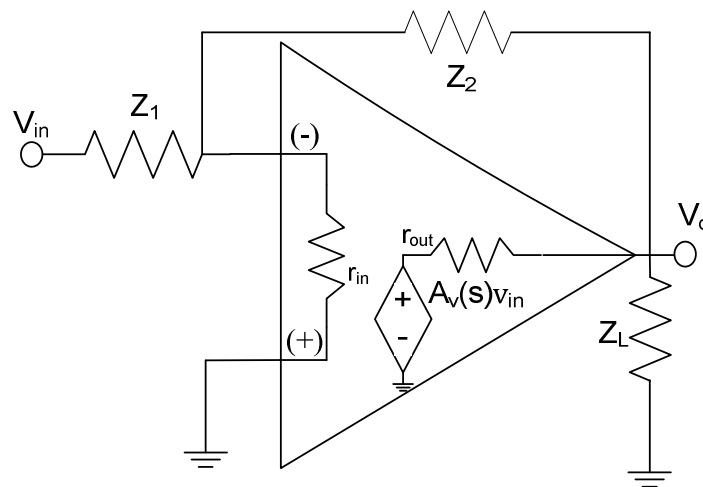


Fig. 2.14 – a) Configuração inversora.

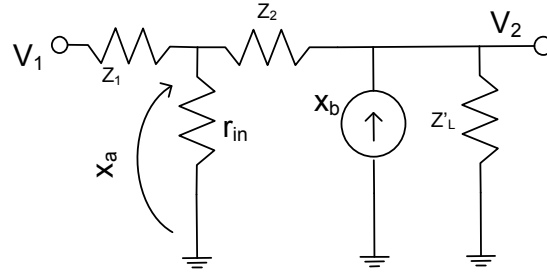


Fig. 2.14 – b) Modelo equivalente.

Para determinar o valor de T , tal como foi explicado em pontos anteriores, faz-se $x_b=k$ e $V_{in}=0$. Nestas circunstâncias $T=-x_a$, ou seja:

$$T = Z'_{in} \frac{kZ'_L}{Z'_{in} + Z_2 + Z'_L} \quad (2.20)$$

onde

$$Z'_{in} = Z_1 // r_{in} \quad (2.21)$$

e

$$Z'_L = Z_L // r_{out} \quad (2.22)$$

O ganho assintótico é dado pelo valor do ganho da entrada para a saída, quando $k \rightarrow \infty$ que, como já foi explicado, equivale a fazer $x_a=0$. Assim:

$$G_\infty = -\frac{Z_2}{Z_1} \quad (2.23)$$

o que é o mesmo resultado que se obteria para esta configuração, se calculado com a técnica β -A, num amplificador operacional ideal, ou seja, é o ganho da configuração inversora quando o amplificador tem um ganho infinito.

Para o cálculo de G_0 anula-se k , sendo então que G_0 é o ganho da entrada para a saída, que para o caso presente, será:

$$G_0 = -\frac{G_\infty T}{kZ_2} \quad (2.25)$$

Aplicando a fórmula de Blackman têm-se que:

$$Z_{i,f}^0 = Z_1 + r_{in} // (Z_2 + Z_L') \quad (2.26)$$

$$Z_{o,f}^0 = Z_L' // (Z_2 + Z_{in}') \quad (2.27)$$

$$T_{i,SC} = T_{o,OC} = T \quad (2.28)$$

$$T_{i,OC} = r_{in} \frac{kZ_L'}{r_{in} + Z_2 + Z_L'} \quad (2.29)$$

$$T_{o,SC} = 0 \quad (2.30)$$

Algumas considerações sobre este resultado:

- O T mostra claramente uma deficiência do método β -A que fora mencionada na apresentação deste método, nomeadamente, ao partir o sistema em quadripolos A e β o efeito de carga de β não é convenientemente atribuído aos locais de A onde se rompe a malha. Por exemplo, vê-se em T que a entrada exerce uma carga na saída através de Z_2 .
- O método do ganho assintótico permite em simultâneo ver como seria a resposta do amplificador caso o mesmo fosse ideal e ver o efeito das não idealidades sob o mesmo. Entretanto o método β -A não possui tal flexibilidade, sendo que os resultados obtidos por este método já incluem “misturados” nele os efeitos das não idealidades, não permitindo uma distinção clara das demais contribuições.
- Por último, é de notar que há um erro de ganho entre o ganho que se pretende obter com um amplificador desta natureza, ou seja G_∞ , e o ganho que se obtém realmente, e que é numericamente igual a:

$$\delta G_f = |G_f - G_\infty| = \left| G_\infty \frac{T}{1+T} + G_0 \frac{1}{1+T} - G_\infty \right| = \left| \frac{G_0 - G_\infty}{1+T} \right| \quad (2.31)$$

Este é um resultado geral para todas as configurações.

Ao primeiro olhar, esta expressão aparenta só se anular quando $T \rightarrow \infty$ (ou quando G_0 e G_∞ têm módulo e sinais iguais, o que não é o caso desta configuração), mas isso deve-se ao facto da análise se basear na hipótese que $A_c = 0$. Como se verá mais à frente neste trabalho é possível anular o erro de ganho se o A_c for convenientemente controlado.

2.4.3.2 Configuração não inversora

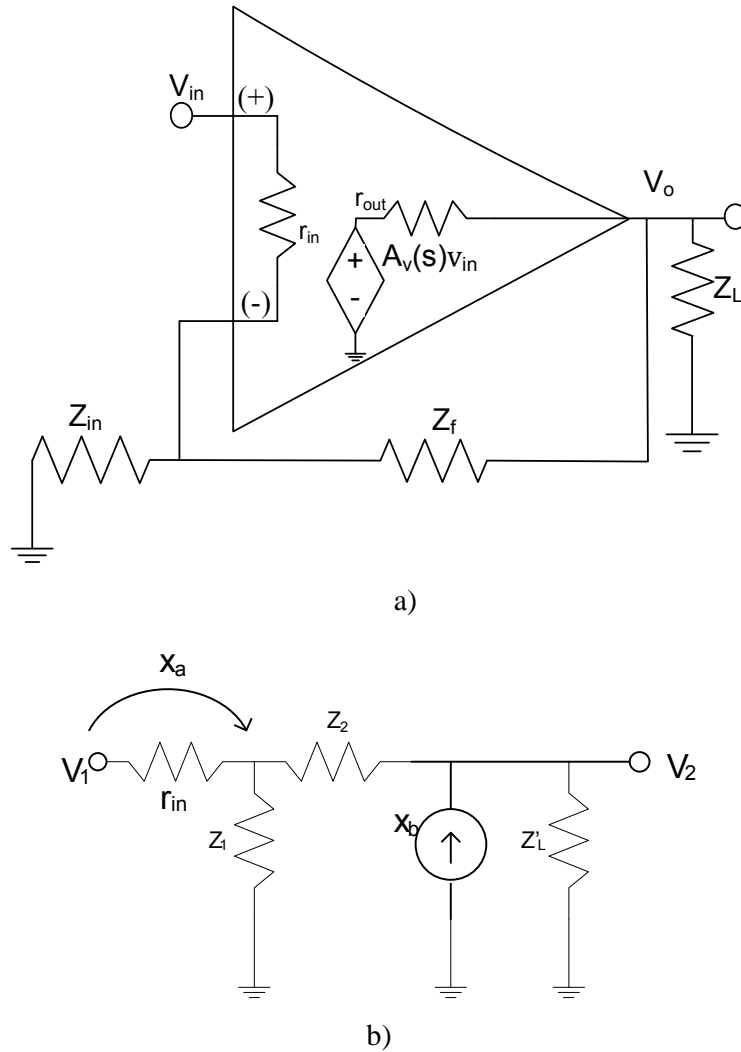


Fig. 2.15 – a) Configuração não inversora; b) Modelo equivalente.

Considere-se agora a configuração não inversora que se apresenta na figura acima, e que permite escrever:

$$Z'_{in} = Z_1 // r_{in} \quad (2.32)$$

$$Z'_L = Z_L // r_{out} \quad (2.33)$$

$$G_{\infty} = 1 + \frac{Z_2}{Z_1} \quad (2.34)$$

$$T = Z'_{in} \frac{kZ'_L}{Z'_{in} + Z_2 + Z'_L} \quad (2.35)$$

$$G_0 = \frac{T}{kr_{in}} \quad (2.36)$$

$$Z^0_{i,f} = r_{in} + Z_1 // (Z_2 + Z'_L) \quad (2.37)$$

$$Z^0_{o,f} = Z'_L // (Z_2 + Z'_{in}) \quad (2.38)$$

$$T_{i,SC} = T_{o,OC} = T \quad (2.39)$$

$$T_{i,OC} = T_{o,SC} = 0 \quad (2.40)$$

2.5 Resumo do Capítulo

Neste capítulo fez-se a introdução do amplificador operacional, começando por abordar o conceito de amplificador operacional ideal, onde se deu a conhecer o *nullator* e o *norator* que juntos abrem o caminho para o entendimento do conceito de *nullor* que é uma família da qual o amplificador operacional faz parte.

Depois foram apresentadas as características que separam os amplificadores operacionais reais dos ideais, tendo-se focado nas resistências de entrada e saída, no ganho em tensão do *opamp*, na sua frequência de ganho unitário e na sua largura de banda a -3db. Também foram apresentados os conceitos de ganho diferencial e de modo comum, sendo feita uma consequente abordagem ao CMRR como quantidade de amplificação diferencial. Para completar a descrição do *opamp* foram também abordados os conceitos relacionados com o *offset*, o modelo equivalente de ruído, o PSRR e o *slew rate*.

A terminar o capítulo, fez-se uma abordagem ao método de Rosenstark e à fórmula da impedância de Blackman que são duas técnicas de análise de circuitos com retroacção, tendo em mente que os amplificadores operacionais são utilizados predominantemente em circuitos com retroacção.

2.6 Bibliografia

- [1] Cabeza R. Carlosena A., “Analog Universal Active Device: Theory, Design and Applications”, Analog integrated Circuits and Signal Processing, Kluwer Academic Publishers, 12, 1997, pp. 153-168.
- [2] Tellegen B.D.H., “La recherché pour una série complète d’éléments de circuit ideaux non-lineaires”, Rend. Del Seminario Matematico e Fisico di Milano. 25, 1954, pp. 134-144.

- [3] John R. Ragazzini , Robert H. Randall and Frederick A. Russel, “Analysis of Problems in Dynamics by Electronic Circuits,” Proceedings of the IRE, vol. 35, May 1947, pp. 444-452.
- [4] Solomon Rosenstark, “A Simplified Method of Feedback Amplifier Analysis”, IEEE Transactions on Education, vol. 17, nº 4, Nov. 1974.
- [5] R. B. Blackman, “Effect of feedback on impedance”, Bell System Technical Journal, vol. 22, nº 3, October 1943.

3 Técnicas para melhoria de características de circuitos baseados em amplificadores operacionais

Neste capítulo é feita uma abordagem às técnicas de desenho otimizado de amplificadores operacionais. Começa-se por abordar as técnicas de melhoramento das características destes amplificadores, baseadas em topologias de amplificadores compostos, de seguida, é feita uma abordagem às técnicas de cancelamento de erro de ganho em malha fechada baseadas no ganho de modo comum. Por fim apresenta-se uma técnica de melhoria da resistência de entrada.

O erro de ganho em malha fechada é o valor absoluto da diferença entre o ganho em malha fechada pretendido A_f e o ganho que realmente se obtém G_f . Ou seja:

$$\delta A_f = |A_f - G_f| \quad (3.1)$$

3.1 Motivações para o cancelamento de erro de ganho

A constante redução das dimensões mínimas dos transístores e consequente aumento de integração dos componentes electrónicos conduz a uma constante redução do ganho diferencial nos amplificadores operacionais. De facto, a redução das dimensões implica, geralmente, uma diminuição dos valores das correntes o que, aliado à redução das dimensões dos transístores necessárias a uma maior integração, fazem com que os ganhos de transcondutância sejam menores.

Se nos recordarmos que nas técnicas tradicionais de desenho de circuitos que empregam amplificadores operacionais o erro de ganho em malha fechada é negligenciável porque o ganho diferencial dos amplificadores operacionais utilizados é relativamente elevado, então rapidamente se conclui que se as tendências relativas à redução das dimensões mínimas dos transístores se mantiverem por mais algumas gerações, o erro de ganho em malha fechada tenderá a aumentar. Assim sendo, torna-se imprescindível que se estudem técnicas de cancelamento de erro de ganho em malha fechada para que, mesmo desenhando os circuitos empregando transístores muito menores e com características que muito se afastam do ideal, ainda se possam ter circuitos cujo funcionamento apresente o desempenho desejado.

3.2 Técnicas de cancelamento de erro de ganho baseadas em Amplificadores Compostos

O uso de amplificadores compostos permite a melhoria de várias características dos amplificadores operacionais desde a impedância de entrada, a impedância de saída, o aumento do ganho diferencial, diminuição do ganho de modo comum (melhoria do *CMRR*), a diminuição da corrente de polarização de entrada, o aumento da capacidade de corrente, entre outras.

Se tomarmos como exemplo o amplificador de instrumentação (que relativamente ao amplificador de diferenças, apresenta maior resistência de entrada, menor corrente de *offset* à entrada, menor tensão de *offset* à entrada e menor sensibilidade do sistema ao valor das resistências), rapidamente se conclui que o uso de amplificadores compostos é uma alternativa viável para obter melhorias das características de uma dada configuração base.

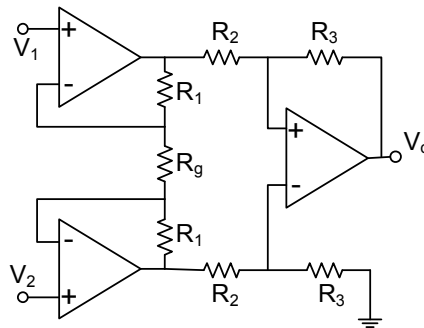


Fig. 3.1 – Exemplo de um amplificador composto (amplificador de instrumentação).

Contudo, o preço a pagar por tais melhorias traduz-se num aumento da área em circuito integrado necessário à inclusão de amplificadores adicionais, logo uma maior dissipação de potência e um aumento de complexidade do sistema em geral. Estas desvantagens vão em sentido contrário às actuais tendências de miniaturização/integração e redução da potência consumida pelos circuitos.

Assim, torna-se evidente que idealmente a técnica de cancelamento de erro de ganho em malha fechada utilize apenas um amplificador operacional (o mesmo que já era empregue na topologia base) sem necessitar de um acréscimo significativo de componentes relativamente à configuração inicial. Entretanto, apesar dos amplificadores compostos serem inerentemente mais complexos, apresenta-se na secção seguinte uma breve descrição de certos casos concretos.

3.2.1 A família CNOA

Os CNOA's ("composite N Operational Amplifier") ou amplificadores operacionais N-compostos, são amplificadores operacionais compostos que contêm N amplificadores operacionais individuais, e foram sugeridos por Michael e Cristi [5].

Os CNOA's tal como um amplificador operacional, possuem uma entrada inversora, uma entrada não inversora e uma saída. Eles permitem que tanto a amplitude como a fase sejam compensados activamente, usando como parâmetro controlador uma razão de resistências (α).

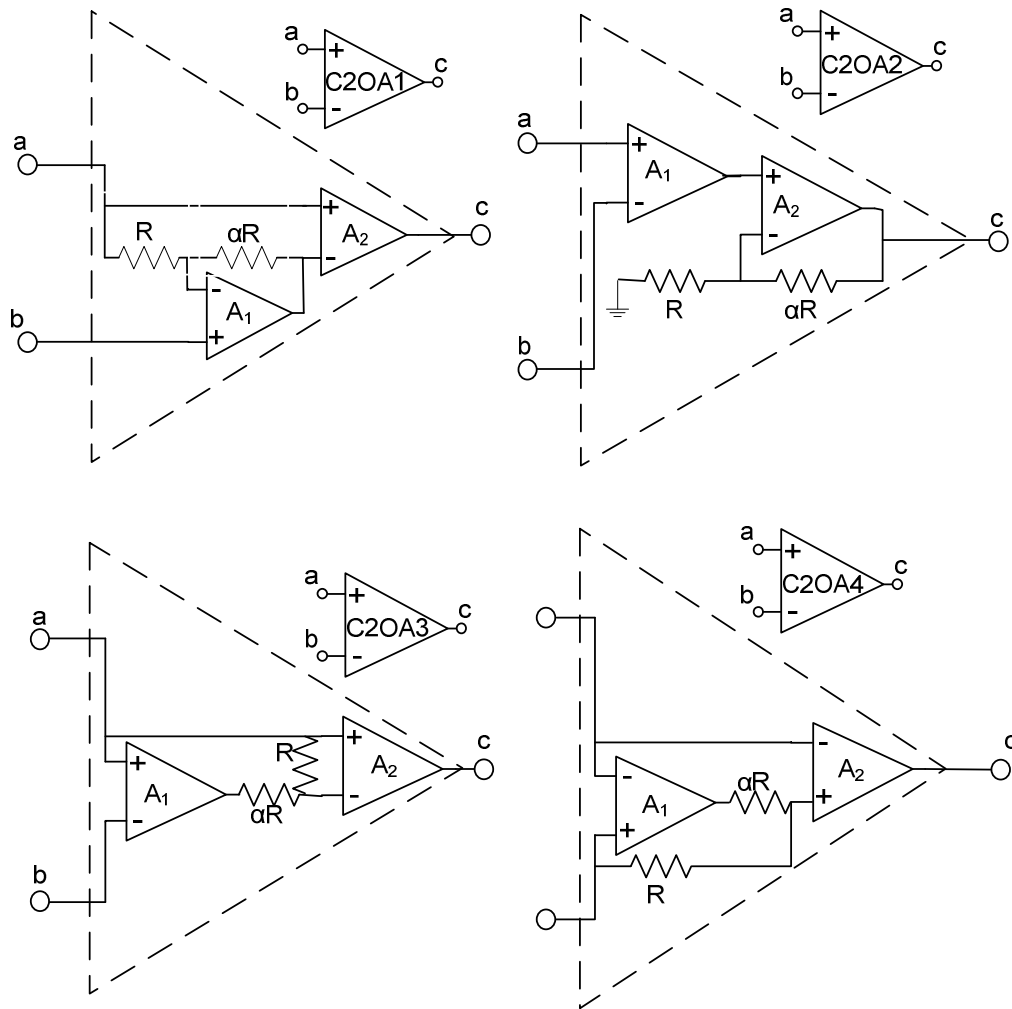


Fig. 3.2 – Exemplos de C2OA's.

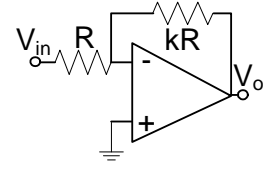
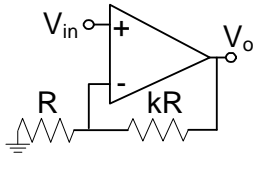
Topologia				
	$\frac{V_o}{V_f} = -k = T_f$	$\frac{V_o}{V_f} = 1 + k = T_f$	T_f - Função de transferência ideal	
C2OA	Função de transferência da configuração inversora	Função de transferência da configuração não inversora	ω_p	Q_p
C2OA – 1	$T_f \frac{1}{1 + \frac{s}{\omega_p Q_p} + \frac{s^2}{\omega_p^2}}$	$T_f \frac{1 + s/\omega_1}{1 + \frac{s}{\omega_p Q_p} + \frac{s^2}{\omega_p^2}}$	$\sqrt{\frac{\omega_1 \omega_2}{1+k}}$	$\frac{1+\alpha}{1+k} \sqrt{\frac{\omega_2}{\omega_1}}$
C2OA – 2	$T_f \frac{1}{1 + \frac{s}{\omega_p Q_p} + \frac{s^2}{\omega_p^2}}$	$T_f \frac{1}{1 + \frac{s}{\omega_p Q_p} + \frac{s^2}{\omega_p^2}}$	$\sqrt{\frac{\omega_1 \omega_2}{1+k}}$	$\frac{1+\alpha}{1+k} \sqrt{\frac{\omega_1}{\omega_2}}$
C2OA – 3	$T_f \frac{1 + s/\omega_1}{1 + \frac{s}{\omega_p Q_p} + \frac{s^2}{\omega_p^2}}$	$T_f \frac{1}{1 + \frac{s}{\omega_p Q_p} + \frac{s^2}{\omega_p^2}}$	$\sqrt{\frac{\omega_1 \omega_2}{(1+k)(1+\alpha)}}$	$\sqrt{\frac{(1+k)(1+\alpha)\omega_1}{\omega_2}}$
C2OA – 4	$T_f \frac{1 + (1+\alpha)s/\omega_1}{1 + \frac{s}{\omega_p Q_p} + \frac{s^2}{\omega_p^2}}$	$T_f \frac{1 + \alpha s/\omega_1}{1 + \frac{s}{\omega_p Q_p} + \frac{s^2}{\omega_p^2}}$	$\sqrt{\frac{\omega_1 \omega_2}{(1+k)(1+\alpha)}}$	$\sqrt{\frac{1+k}{1+\alpha} \cdot \frac{\omega_1}{\omega_2}}$

Tabela 3.1 – Características das topologias de ganho finito que empreguem C2OA's.

Na tabela anterior apresentam-se as funções de transferência da configuração inversora e não inversora quando se emprega cada um dos $C2OA$'s previamente apresentados. O ganho ideal que é apresentado na mesma tabela é o ganho que cada configuração teria se nas mesmas fossem empregues amplificadores operacionais ideais. Os parâmetros ω_p e Q_p , dos quais as funções de transferência das duas configurações dependem, aparecem definidos nas colunas mais à direita da Tabela 3.1. Note-se que na mesma tabela ω_1 e ω_2 são os pólos dominantes do $CNOA$, k é o ganho em malha aberta do mesmo e α é a razão de resistências interna do $CNOA$.

Os $CNOA$'s geralmente apresentam uma melhoria significativa da largura de banda e do ganho, quando comparados com outras técnicas de amplificadores compostos. Os $CNOA$'s são desenhados a partir de um método que é referido na literatura inglesa como “*nullator-norator pairing*” [1], ou seja, emparelhamento de *nullator-norator*, sendo posteriormente escolhidas as topologias que tiverem as melhores características.

3.2.2 Bloco de ganho activo inversor/não inversor de alta impedância

As bem conhecidas topologias inversora (tensão/paralelo) e a não inversora (tensão/serie) são exemplos bem conhecidos de blocos activos. Enquanto a configuração não inversora apresenta uma impedância de entrada virtualmente infinita, o mesmo não se pode dizer da topologia inversora cuja impedância de entrada é limitada pela resistência de entrada usada para converter tensão em corrente. Nesta configuração a escolha do valor desta resistência de entrada interfere no valor do ganho e no valor da impedância de entrada. Em realizações da configuração inversora em que se pretende uma elevada impedância de entrada é usual utilizar-se um “*buffer*” para obviar esta “limitação” da configuração inversora pelo que o número de amplificadores operacionais sobe para dois.

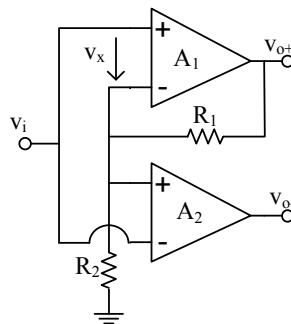


Fig. 3.3 – Bloco de ganho activo de alta impedância de entrada, inversor/não inversor.

Na figura Fig. 3.3 está representada uma configuração proposta por Nandi e Bandyopadhyay [6], que emprega dois amplificadores operacionais e duas resistências, capaz de implementar tanto uma configuração inversora como uma configuração não inversora. A impedância de entrada do sistema é virtualmente infinita e o ganho para cada uma das entradas pode ser controlado variando o valor de uma só resistência.

Da análise à figura pode-se concluir que:

$$\beta = \frac{R_2}{R_1 + R_2} \quad (3.2)$$

$$\frac{v_x}{v_i} = \frac{1}{1 + \beta A_1} \quad (3.3)$$

$$\frac{v_{o+}}{v_i} = A_1 \cdot \frac{v_x}{v_i} = \frac{A_1}{1 + \beta A_1} \quad (3.4)$$

$$\frac{v_{o-}}{v_i} = A_2 \cdot \frac{-v_x}{v_i} = -\frac{A_2}{1 + \beta A_1} \quad (3.5)$$

Pelas equações que descrevem o sistema pode ver-se que o funcionamento é bastante simples, sendo que o amplificador A_1 funciona como qualquer outro amplificador em configuração não inversora. Contudo a sua entrada diferencial fica precisamente à tensão que é necessário que esteja na entrada diferencial do amplificador A_2 para que o último produza à sua saída, a função inversora desejada sem necessitar da conversão tensão-corrente da topologia tradicional. Ou seja, v_x é copiado com sinal contrário para a entrada diferencial do amplificador A_1 e depois amplificado.

Admitindo que os amplificadores são idênticos, e de ganho consideravelmente superior à unidade então, pode-se escrever:

$$\frac{v_{o+}}{v_i} = -\frac{v_{o-}}{v_i} = G_\infty = 1 + \frac{R_1}{R_2} \quad (3.6)$$

o que significa que se for fixado o valor de uma das resistências pode-se controlar o ganho variando apenas uma resistência.

Contudo, Nedungadi mostrou em [2], que esta topologia é de difícil realização prática, visto que o amplificador A_2 está em malha aberta (sem retroacção). Este amplificador sofre dos conhecidos males relacionados com a tensão de *offset* à entrada e do *drift* da mesma. Por exemplo, se admitirmos que os amplificadores A_1 e A_2 têm tensões de *offset* V_{os1} e V_{os2} respectivamente, então assumindo $v_i=0$, v_{o-} vem afectado do *offset*,

$$v_{o-} = -A_2(V_{os1} + V_{os2}) \quad (3.7)$$

Analisando a eq. 3.7 conclui-se que a topologia tem um efeito aditivo sobre as tensões de *offset* e para valores típicos das grandezas envolvidas, a excursão à saída de A_2 fica desta forma comprometida. No entanto foram propostas formas de se obviar este problema em [2] e [3].

3.3 Técnicas de cancelamento de erro de ganho em malha fechada baseadas em estruturas com retroacção activa

Esta técnica de cancelamento de erro de ganho em malha fechada foi proposta por Pietro Monsurrò *et al* em [4]. O princípio fundamental subjacente a esta técnica baseia-se numa configuração composta empregando retroacção activa. Os principais benefícios desta técnica são: anular o erro de ganho em malha fechada, elevar a resistência de entrada e aumentar a largura de banda.

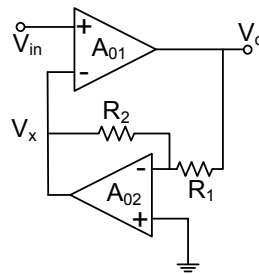


Fig. 3.4 - Configuração inversora de baixo erro de ganho e elevada impedância de entrada.

Analisando o circuito da Fig. 3.4 conclui-se que, se ambos amplificadores forem ideais $V_x = V_{in}$ e como o amplificador operacional de baixo está montado numa configuração inversora, então:

$$\frac{V_x}{V_o} = -\frac{R_2}{R_1} \quad (3.8)$$

ou seja,

$$G_\infty = \frac{V_o}{V_{in}} = -\frac{R_1}{R_2} \quad (3.9)$$

Contudo se considerarmos o caso em que os amplificadores operacionais têm ganhos finitos, e assumindo que os mesmos se relacionem por: $A_{02} = kA_{01} = kA_0$, a função de transferência da entrada para a saída pode ser escrita como:

$$\frac{V_o}{V_{in}} = -\frac{A_0 + (R_2/R_1)A_0 + kA_0^2}{1 + (R_1/R_2) + kA_0 + (R_2/R_1)kA_0^2} \approx G_\infty \quad (3.10)$$

Portanto, o erro de ganho em malha fechada é igual a:

$$\frac{V_E}{V_{in}} = \left| \frac{V_o - G_\infty \cdot V_i}{V_i} \right| = \left| \frac{1 + \frac{R_2}{R_1} + A_0 \left[k - \frac{R_2}{R_1} - \left(\frac{R_2}{R_1} \right)^2 \right]}{\frac{R_2}{R_1} \left(1 + \frac{R_2}{R_1} + kA_0 + \frac{R_2}{R_1} kA_0^2 \right)} \right| \quad (3.11)$$

Mais uma vez, se os ganhos dos amplificadores operacionais fossem ideais, já estaríamos diante de um sistema com erro de ganho em malha fechada nulo, pois o erro de ganho deste sistema tende para zero quando A_0 tende para infinito. Porém, é possível anular o erro de ganho anulando o numerador da equação (3.11), ou seja, se

$$A_{02} = kA_0 = \left(1 + \frac{R_2}{R_1} \right) \left(\frac{R_2}{R_1} A_0 - 1 \right) \quad (3.12)$$

Conclui-se portanto que utilizando esta topologia é possível anular o erro de ganho em malha fechada da configuração inversora controlando a razão entre o ganho do amplificador para frente e o ganho do amplificador para trás.

3.4 Cancelamento de erro de ganho em malha fechada usando o ganho de modo comum

Dadas as desvantagens óbvias apresentadas pelas técnicas de cancelamento de erro de ganho em malha fechada que empregam amplificadores compostos torna-se imperativa a procura de novas alternativas. Uma possibilidade consiste na exploração do ganho de modo comum.

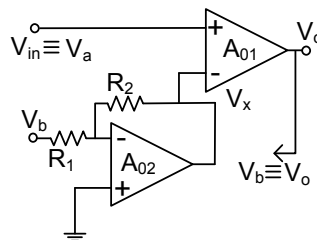


Fig. 3.5 - Configuração inversora de características melhoradas redesenhado.

Voltando ao circuito da Fig. 3.4 e redesenhando de forma como se mostra na Fig. 3.5, é possível mostrar que v_o depende de v_a e v_b , (mas será apresentada a respectiva dependência em ordem a tensão de modo comum e diferencial, que se relacionam com v_a e v_b através da semi-soma e diferença respectivamente) da seguinte forma,

$$v_o = A_d v_d + A_c v_c \quad (3.13)$$

onde:

$$A_d \approx \frac{A_{01}}{2} \left(1 - \frac{R_2}{R_1}\right) \quad (3.14)$$

$$A_c \approx A_{01} \left(1 + \frac{R_2}{R_1}\right) \quad (3.15)$$

quando A_{02} tende para infinito.

Esta observação sugere que a razão do anulamento do erro de ganho em malha fechada surja em virtude da existência de ganho de modo comum na estrutura composta apresentada na Fig. 3.3. Assim, foi natural a investigação desta relação no âmbito deste trabalho.

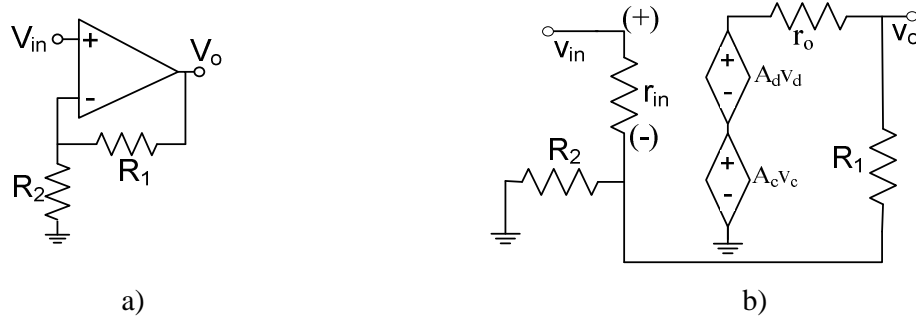


Fig. 3.6 – Configuração não inversora: a) Esquemático; b) Modelo equivalente.

Considere-se o circuito da Fig. 3.6. Admitindo que o amplificador contém um termo de ganho comum além do ganho diferencial, verifica-se que:

$$\begin{cases} v_o = A_p v_+ - A_n v_- \\ v_- = \alpha' v_+ + \beta' v_o \end{cases} \quad (3.16)$$

sendo:

$$\alpha' = \frac{R_1 // R_2}{R_1 // R_2 + r_i} \quad (3.17)$$

e

$$\beta' = \frac{R_2 // r_i}{R_2 // r_i + R_1} = \frac{R_2}{R_1 + R_2} \cdot \frac{r_i}{r_i + R_1 // R_2} \quad (3.18)$$

As equações (3.17) e (3.18) representam, respectivamente, o factor de acoplamento da entrada positiva para a entrada negativa quando a fonte controlada por tensão no interior do amplificador operacional é substituída por um curto-circuito à massa e o factor de retroacção levando em consideração o efeito de carga. Note-se que $\alpha' = \frac{R_1}{r_i} \beta'$, e que A_p, A_n são o ganho da entrada positiva e negativa respectivamente.

Aplicando o método de Rosenstark usando como fonte controlada o ganho da entrada negativa tem-se que:

- A razão de retorno T , definida como sendo o simétrico do valor da entrada da fonte controlada (neste caso v_+) quando a entrada é anulada e a fonte controlada é substituída por uma fonte constante de valor igual ao ganho A_n , isto é:

$$T = -\beta' A_n \quad (3.19)$$

- O ganho assintótico G_∞ é definido como sendo o ganho que o sistema teria se a sua fonte controlada (neste caso A_n) tivesse ganho infinito, ou seja:

$$G_\infty = -\frac{\alpha'}{\beta'} \quad (3.20)$$

- A transmissão directa G_0 , definida como sendo o ganho que o sistema teria se a sua fonte controlada (A_n) tivesse ganho nulo, ou seja:

$$G_0 = A_p \quad (3.21)$$

Reescrevendo a fórmula de Rosenstark:

$$G_f = \frac{G_\infty \cdot T + G_0}{1 + T} \quad (3.22)$$

Então vem que:

$$G_f = \frac{-\alpha' A_n + A_p}{1 - \beta' A_n} \quad (3.23)$$

Depois de rescrito A_p e A_n por meio de A_d e A_c , e de se ter rescrito α' por meio de β' , a equação (3.23) pode ser rescrita como:

$$G_f = \frac{A_d + \frac{A_c}{2}}{1 + \beta' \left(A_d - \frac{A_c}{2} \right)} - \frac{R_1}{r_i} \frac{\beta' \left(A_d - \frac{A_c}{2} \right)}{1 + \beta' \left(A_d - \frac{A_c}{2} \right)} \quad (3.24)$$

Note-se que na análise que se segue poder-se-ia desprezar a segunda parcela do segundo membro da equação anterior, visto que a resistência de entrada é, em geral, significativamente superior a resistência R_1 . O parâmetro β' representa a quantidade de retroacção levando em consideração o efeito de carga à entrada (lembrar que a resistência de saída supõe-se nula, caso não fosse β' seria a quantidade de retroacção levando em conta a carga à entrada e à saída).

Nestas condições, e com algumas manipulações pode escrever-se que:

$$G_f = \frac{\frac{A_d + A_c/2}{1 - \beta' A_c}}{1 + \frac{\beta'(A_d + A_c/2)}{1 - \beta' A_c}} - \frac{R_1}{r_i} \frac{\beta' A_d - A_c/2}{1 - \beta' A_c} \frac{1}{1 + \frac{\beta'(A_d + A_c/2)}{1 - \beta' A_c}} \quad (3.25)$$

Portanto, o erro de ganho em malha fechada de uma configuração que o ganho em malha fechada seja G_f e o ganho ideal seja $1/\beta'$, tem um numerador numericamente igual a:

$$Num(G_f - \frac{1}{\beta'}) = \frac{R_1}{r_i} (A_d - A_c/2)(\beta')^2 - A_c \beta' + 1 \quad (3.26)$$

Isto implica que se anularmos o numerador do erro de ganho em malha fechada, o ganho do sistema será igual ao ganho pretendido $1/\beta'$, ou seja o ganho efectivo do amplificador operacional será igual ao que ganho obteria se o amplificador operacional fosse ideal. Também é de notar que para valores típicos das grandezas envolvidas na equação (3.22), anular a mesma significa fazer $A_c \beta' = 1$, visto que $R_1 \ll r_i$.

3.5 Técnicas de melhoria da resistência de entrada baseadas em ganho de modo comum

Embora em CMOS não seja usual falar-se em melhoria de resistência de entrada visto a mesma ser virtualmente infinita é possível explorar a presença de ganho de modo comum como forma de melhorar a resistência de entrada do amplificador.

Voltando à Fig. 3.6 e aplicando a fórmula de Blackman pode mostrar-se que a resistência de entrada pode ser escrita como:

$$R_{if} = r_i \frac{1 + \beta'(A_d - A_c/2)}{1 - \beta'(A_c - R_1/r_i)} \quad (3.23)$$

A equação (3.23) torna-se infinita quando o seu denominador se anula, ou seja quando:

$$\beta'(A_c - R_1/r_i) = 1 \quad (3.24)$$

A equação (3.24) é a condição de resistência de entrada efectiva ideal.

Tal como para o caso do cancelamento de erro de ganho em malha fechada, é de notar que se $R_1 \ll r_i$ (condição que se verifica na maioria dos circuitos práticos) então a equação (3.24) degenera em $A_c \beta' = 1$. Logo, em circuitos em que se verifique $R_1 \ll r_i$, quando se tem resistência de entrada infinita tem-se também erro de ganho em malha fechada nulo.

3.6 Resumo do Capítulo

Neste capítulo foi introduzido formalmente o conceito de erro de ganho em malha fechada. Debateram-se algumas possíveis soluções para esse problema emergente, soluções essas que são: o uso de topologias de amplificadores compostos e o uso do ganho de modo comum para anular o erro de ganho.

Apresentaram-se algumas topologias de amplificadores compostos que melhoram certas características dos amplificadores operacionais.

Conceptualmente falando, foi apresentado o modelo teórico de uma topologia de amplificadores compostos, e uma topologia que faz o uso do ganho de modo comum, ambas corrigindo o erro de ganho. Demonstrou-se que ambas se sustentam no mesmo princípio base, a existência de ganho de modo comum. Foi ainda apresentada uma técnica que melhora a resistência de entrada do sistema.

3.7 Bibliografia

- [1] W.B.Mikhael and S.Michael, "Composite operational amplifiers: Generation and finite-gain applications" IEEE Trans. Circuits Syst., vol CAS-34,pp.449-460,May 1987.
- [2] Ashok Nedungadi, "A Simple Inverting/Noninverting Voltage Amplifier", IEEE proceedings, Vol 68, No 3, March 1980.
- [3] Robert A. Pease, "Comments on "High-Input Impedance Inverting/Noninverting Active Gain Block"", IEEE proceedings, Vol 68, No 12, December 1980.
- [4] Pietro Monsurrò, Salvatore Pennisi, Giuseppe Scotti e Alessandro Trifiletti, "Inverting Closed-loop Amplifier Architecture with reduced Gain Error and High Input Impedance", ISCAS 2006.
- [5] Sherif Michael and Roberto Cristi, "Integrated Programmable Operational Amplifier with Improved Characteristics", EURO ASIC, IEEE, 1990.
- [6] R. Nandi and A. K. Bandyopadhyay, "A High-Input Impedance Inverting / Noninverting Active Gain Block", IEEE proceedings, Vol 67, No 4, March 1979.

4 Projecto do sistema de erro de ganho em malha fechada nulo

Neste capítulo apresentam-se os métodos de desenho empregues na execução deste trabalho. São discutidas e justificadas todas as opções de desenho feitas bem como os motivos que conduziram a tais opções.

Numa primeira fase descreve-se a topologia escolhida para o amplificador operacional, os valores do ganho diferencial e de modo comum, e outras características típicas da referida topologia. De seguida, mostram-se as possíveis formas de variação do ganho de modo comum desta configuração.

O presente trabalho foi desenvolvido inteiramente sobre a tecnologia CMOS de 130 nm da UMC (United Microelectronics Corporation – www.umc.com).

4.1 A topologia base

Atendendo que este trabalho tem como objectivo explorar um conceito novo, é apropriado que se utilize uma topologia relativamente simples, por forma a minimizar outros aspectos que possam, também eles, contribuir para a solução do problema. Por exemplo: uma topologia com um ganho diferencial elevado iria por si só reduzir o erro de ganho em malha fechada.

Assim sendo qualquer topologia que de alguma forma contribua para a redução do erro de ganho em malha fechada foi à partida descartada, fazendo com que a simplicidade fosse uma das características chave da topologia do amplificador operacional escolhido.

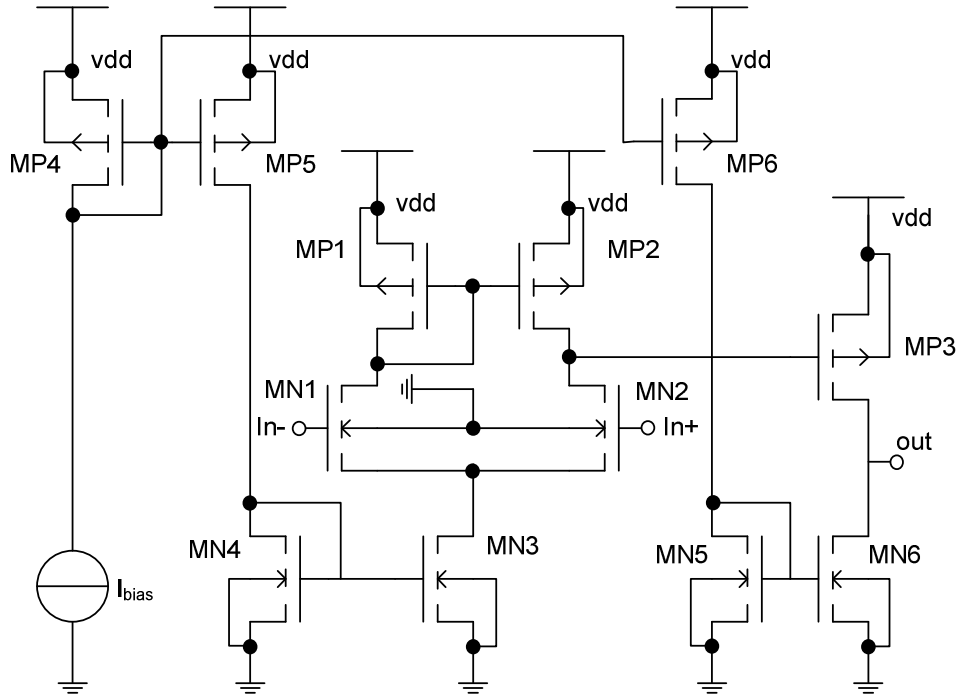


Fig. 4.1 – Topologia do amplificador operacional usada neste trabalho.

Um circuito que satisfaz estes requisitos é o representado na Fig. 4.1. A sua simplicidade faz com que a mesma seja uma das primeiras topologias ensinadas aos alunos de cursos relacionadas com a electrónica. Este amplificador operacional é composto por dois andares de ganho, sendo o de entrada um andar diferencial com um espelho de corrente na carga e o andar de saída um simples “fonte comum”, ambos polarizados com correntes obtidas através de espelhos de corrente.

Na tabela que se segue são apresentados os valores da largura (W) e comprimento (L) de cada transístor do circuito da Fig. 4.1. A fonte de corrente ideal I_{bias} usada neste trabalho tem um valor de $90 \mu A$, sendo a alimentação V_{DD} de $1.2 V$.

	MN1	MN2	MN3	MN4	MN5	MN6	MP1	MP2	MP3	MP4	MP5	MP6
W (μm)	5.2	5.2	2.6	2.6	1.3	2.6	6.5	6.5	19.5	1.3	3.9	3.9
L (nm)	260	260	260	260	260	260	260	260	260	260	260	260

Tabela 4.1 – Dimensões dos transístores da topologia base.

4.1.1 Valores do ganho diferencial e de modo comum

Neste trabalho pretende-se mostrar a possibilidade de anular o erro de ganho em malha fechada utilizando para o efeito a variação do ganho de modo comum. Sendo o valor de erro de ganho independente do ganho diferencial quando a condição de erro de ganho nulo se verificar (conforme se demonstrou no capítulo 3) e tomando em consideração que valores elevados do ganho diferencial conduzem a valores relativamente baixos de erro de ganho, optou-se por utilizar uma configuração com ganho diferencial baixo de forma a demonstrar a validade da proposta. Tal garante que o erro de ganho não será baixo (ou anulado) devido ao valor do ganho diferencial, mas sim aos efeitos da técnica de cancelamento de erro de ganho em malha fechada que neste trabalho se propõe.

Para se obter uma perspectiva de quais são os factores que influenciam o ganho de modo comum e ganho diferencial fez-se uma análise à topologia utilizada neste trabalho. A figura que se segue, serviu de suporte para a dedução da expressão do ganho diferencial. Note-se que nas análises que se seguem se assume que as resistências de saída dos transístores sejam elevadas o suficiente para que os seus inversos sejam desprezáveis quando comparados com as condutâncias dos transístores.

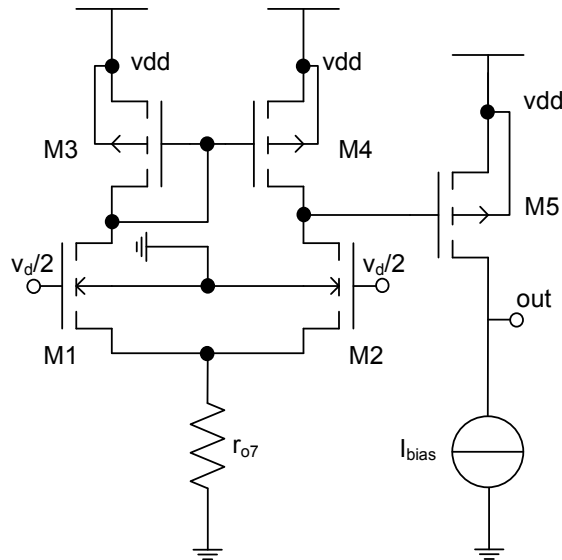


Fig. 4.2 – Modelo do amplificador para o cálculo do ganho diferencial.

Da análise do modelo de pequenos sinais do circuito da Fig. 4.2, tem-se:

$$A_d = (g_{m1} + g_{m2} \frac{g_{m3}}{g_{m4}})(r_{o2} // r_{o4}) \cdot g_{m5}(r_{o5} // r_{o6}) \quad (4.1)$$

Onde A_d é o ganho diferencial, g_{mi} é o ganho de transcondutância do transístor i e r_{oi} é a resistência de saída do transístor i , e r_{o6} é a resistência da fonte de corrente que polariza o andar de saída.

Procedendo de forma, para o cálculo do ganho de modo comum, começou-se por analisar o modelo de pequeno sinal do amplificador correspondente à figura a seguir.

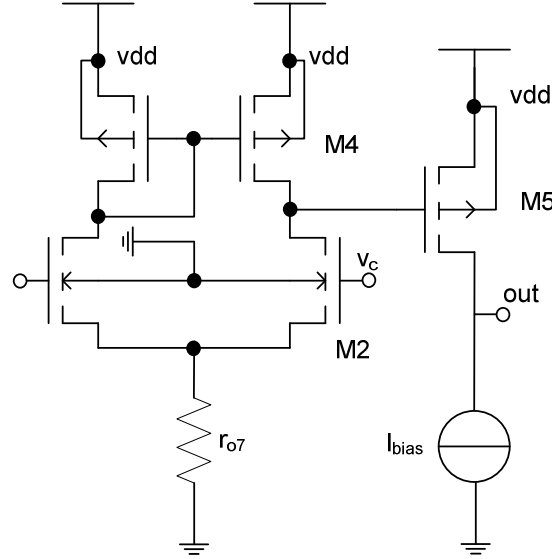


Fig. 4.3 – Modelo do andar diferencial para o cálculo do ganho de modo comum.

Analisando a figura anterior, conclui-se que:

$$A_c = A'_c g_{m5} (r_{o5} // r_{o6}) \quad (4.3a)$$

com,

$$\begin{aligned} Num(A'_c) = & \left[-g_{m2} \left(\frac{1}{r_{o1}} + \frac{1}{r_{o7}} \right) + g_{m1} \frac{1}{r_{o2}} \right] g_{m3} (g_{m1} + g_{m2}) + \\ & \left[-g_{m1} \left(\frac{1}{r_{o1}} + \frac{1}{r_{o7}} \right) + g_{m2} \frac{1}{r_{o2}} \right] \left[\frac{g_{m2}}{r_{o1}} - g_{m4} (g_{m1} + g_{m2}) \right] \end{aligned} \quad (4.2b)$$

e,

$$\begin{aligned} Den(A'_c) = & \left[(g_{m1} + g_{m2}) \left(\frac{1}{r_{o2}} + \frac{1}{r_{o4}} \right) - g_{m2} \frac{1}{r_{o2}} \right] g_{m3} (g_{m1} + g_{m2}) - \\ & \left[g_{m2} \frac{1}{r_{o1}} - g_{m4} (g_{m1} + g_{m2}) \right] g_{m1} \frac{1}{r_{o1}} \end{aligned} \quad (4.3c)$$

Onde A_c é o ganho de modo comum do amplificador, A'_c é o ganho de modo comum do andar diferencial, g_{mi} é o ganho de transcondutância do transístor i e r_{oi} é a resistência de saída do

transistor i , r_{o6} é a resistência da fonte de corrente que polariza o andar de saída e r_{o7} é a resistência da fonte de corrente polarização do andar diferencial.

Se admitirmos que os transístores do lado esquerdo do par diferencial tenham as mesmas dimensões que os transístores do lado direito então pode escrever-se:

$$A_c = \frac{1}{r_{o7}} g_{m5} (r_{o5} // r_{o6}) \left[\left(1 + \frac{2r_{o2}}{r_{o4}} \right) g_{m3} - \left(\frac{1}{r_{o2}} - 2g_{m3} \right) \right]^{-1} \quad (4.3d)$$

4.2 Estratégias de variação do ganho de modo comum

Para se atingir o objectivo deste trabalho é necessário variar o ganho de modo comum de forma contínua, para diferentes valores do ganho em malha fechada. Para tal, e com base na análise apresentada na secção anterior, foram experimentadas várias estratégias de controlo do ganho de modo comum. Tais estratégias são: i) desequilibrar o par diferencial; ii) desequilibrar as cargas do andar diferencial; iii) variar a resistência da fonte de corrente de polarização do par diferencial; iv) trocar a fonte de corrente por uma resistência variável; e v) colocação de um transistor de passagem entre os drenos dos transístores de entrada.

Nas secções que se seguem descreve-se cada uma destas possibilidades de controlo do ganho de modo comum, bem como os resultados obtidos em cada caso.

4.2.1 Desequilíbrio do par diferencial

Tendo como base os resultados apresentados na secção 4.1.1, decidiu-se estudar a influência do desequilíbrio do par diferencial no ganho de modo comum.

Quando a tensão de modo comum varia nas portas dos transístores de entrada, surge uma variação da corrente em cada ramo do andar diferencial que é proporcional ao valor dos ganhos de transcondutância. Esta variação de corrente nos dois ramos, vai induzir uma variação de tensão na fonte dos transístores de entrada, que por sua vez desequilibra a tensão v_{gs} dos transístores de entrada. Assim sendo, conclui-se que a variação do ganho de transcondutância conduz a uma variação de ganho de modo comum.

A Fig.4.4 ilustra o conceito de desequilíbrio de par diferencial.

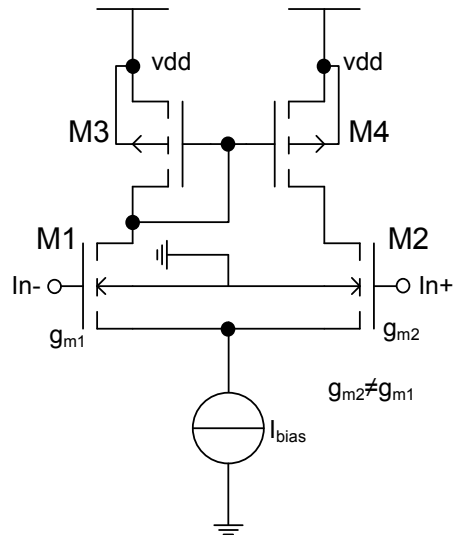


Fig. 4.4 – Par diferencial desequilibrado.

O gráfico representado na Fig. 4.5 foi obtido efectuando o referido desequilíbrio, na largura (W) do transístor da entrada negativa do amplificador operacional, ou seja no transístor MN1 da Fig. 4.1.

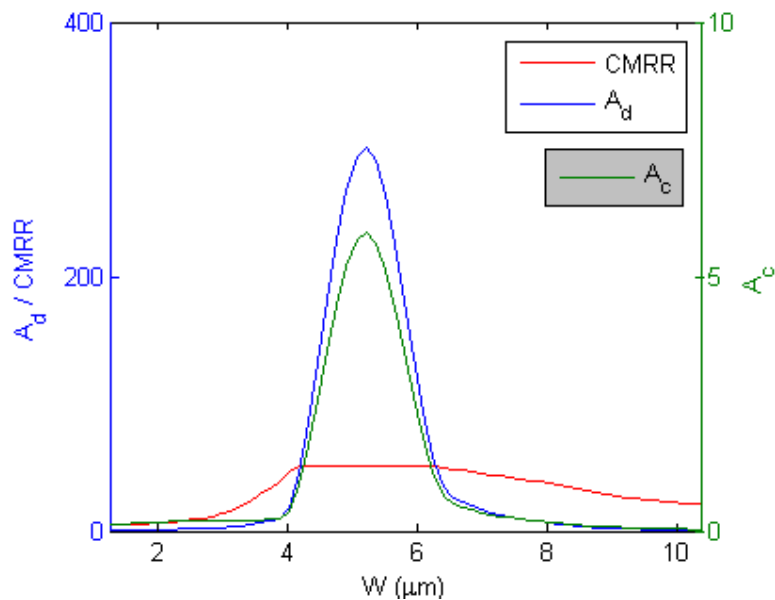


Fig. 4.5 – Variação de A_d , A_c e $CMRR$ em função do W de MN1.

Na Fig. 4.5 pode ver-se que tanto o ganho de modo comum como o ganho diferencial têm o seu máximo em torno do ponto em que as entradas estavam em equilíbrio.

Seguindo esta estratégia consegue-se atingir valores de ganho de modo comum elevados. Contudo, há dois factores que inviabilizam o seu uso no âmbito deste trabalho: Primeiro, depois de produzido o circuito integrado, é impossível variar dinamicamente as dimensões de um transístor; segundo, para uma dada aplicação o circuito poderia ser ajustado de forma a produzir erro nulo, no entanto esse ajuste só pode ser feito de forma discreta devido à resolução mínima do processo de fabrico.

4.2.2 Variação das cargas do andar diferencial

Outra possibilidade de variação do ganho de modo comum é o desequilíbrio das cargas do par diferencial. A topologia de amplificador operacional utilizada neste capítulo já apresenta um inerente desequilíbrio entre as cargas do andar diferencial devido à assimetria do espelho de corrente. Contudo, o que se pretende com esta técnica de variação é alterar a “quantidade de desequilíbrio” entre as cargas.

A figura que se segue é ilustrativa do conceito de desequilíbrio das cargas do par diferencial.

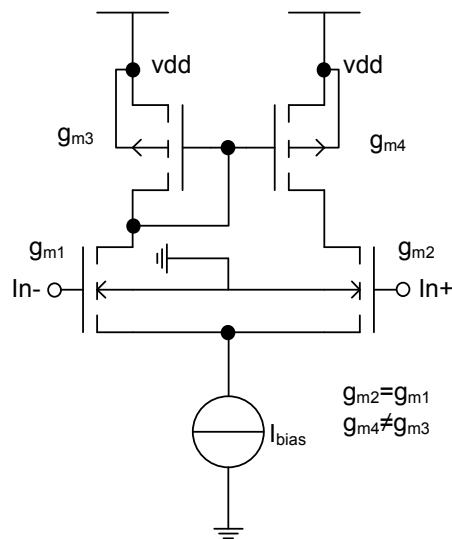


Fig. 4.6 – Andar diferencial com cargas desequilibradas.

O mecanismo de variação de modo comum, quando se varia as cargas do andar diferencial é similar ao descrito na secção anterior. Visto que o espelho de corrente funciona como um circuito de soma (conversor *differential to single-ended*), fazendo com que as variações de tensão na entrada negativa causem variações de tensão à saída do par diferencial, vem que, em modo

diferencial, o desequilíbrio das cargas traduz-se apenas num aumento da transcondutância efectiva do transistor da entrada não inversora (se a transcondutância do transistor da carga negativa for maior que o da carga positiva) do valor efectivo do ganho de transcondutância do transistor da entrada positiva. De forma análoga, o transistor da entrada não inversora vê a sua transcondutância diminuída.

Contudo, a variação do ganho de modo comum, em função dos ganhos de transcondutância dos transístores de carga é de difícil quantificação, pois qualquer variação dos ganhos de transcondutância conduz a uma variação do ponto de funcionamento que se traduz, tal como na secção anterior, numa variação do valor de outros parâmetros do modelo de pequeno sinal.

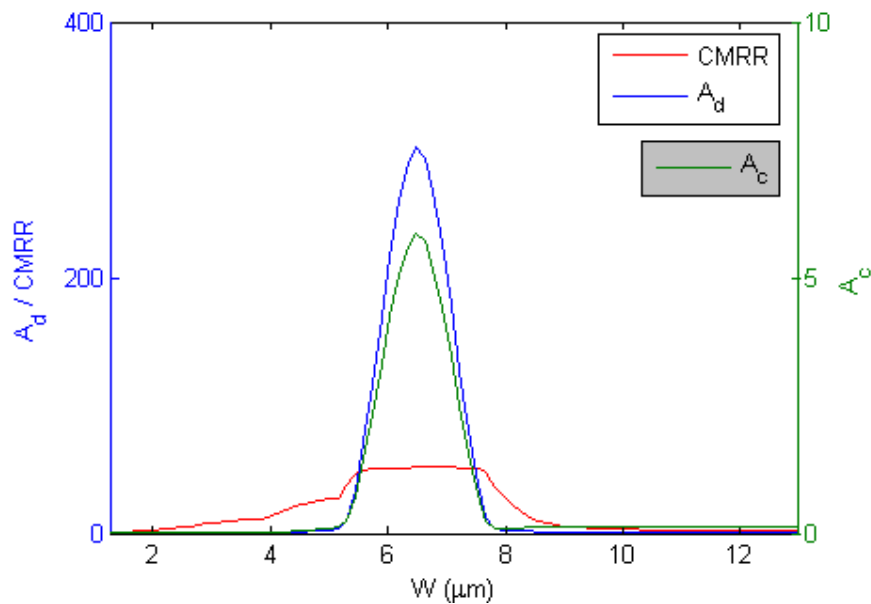


Fig. 4.7 – A_d , A_c e CMRR em função do W de MP1.

A abordagem da variação de ganho de modo comum por desequilíbrio dos transístores de carga tem como vantagem o facto de se estar a variar um transistor em torno de um ponto onde a largura do mesmo é relativamente pequena, visto que implementações de sistemas de variação de características de transístores (como a largura efectiva ou comprimento efectivo) no caso geral necessitam de mais que um transistor, isto implica que esta abordagem usa menos área em circuito integrado. Junta-se a tal vantagem o facto de a carga estar com uma das extremidades à tensão de alimentação superior o que ao contrário da variação de uma carga flutuante é de fácil implementação.

No entanto, a variação de ganho de modo comum por desequilíbrio dos transístores de carga apresenta em linhas gerais as mesmas desvantagens que a variação de ganho de modo comum por desequilíbrio dos transístores de entrada.

4.2.3 Variação da resistência da fonte de corrente do par diferencial

Analisando a expressão do ganho de modo comum introduzida na secção 4.1.1, conclui-se que é possível variar o ganho de modo comum, variando a resistência da fonte de corrente de polarização do par diferencial.

A variação da resistência da fonte de corrente do par diferencial foi conseguida através da variação da largura (W) do transístor MN3, sendo este transístor a fonte de corrente na Fig. 4.1, tendo em atenção a variação da largura do transístor MN4 que formava o espelho de corrente, para que a corrente tivesse variações negligenciáveis, pois a análise feita considera que apenas a sua resistência tem variações significativas.

Na Fig. 4.8 está representado um andar diferencial onde se destaca a resistência da fonte de corrente do para diferencial.

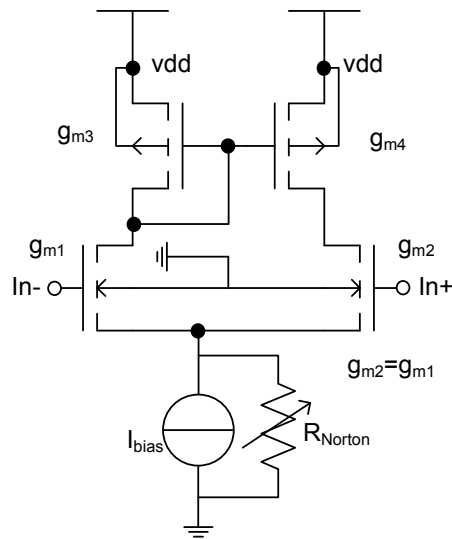


Fig. 4.8 – Modelo do andar diferencial, com resistência da fonte de corrente variável.

A variação da resistência da fonte foi atingida variando a largura do transístor MN3 de $1.3 \mu\text{m}$ a $13 \mu\text{m}$, tendo-se variado também a largura do transístor MN4 de $0.65 \mu\text{m}$ a $6.5 \mu\text{m}$ de modo a manter a razão 2:1 entre as larguras dos mesmos transístores, e portanto a corrente de

polarização do par diferencial. A figura que segue mostra as curvas obtidas por simulação do circuito da Fig. 4.1 na situação acima descrita.

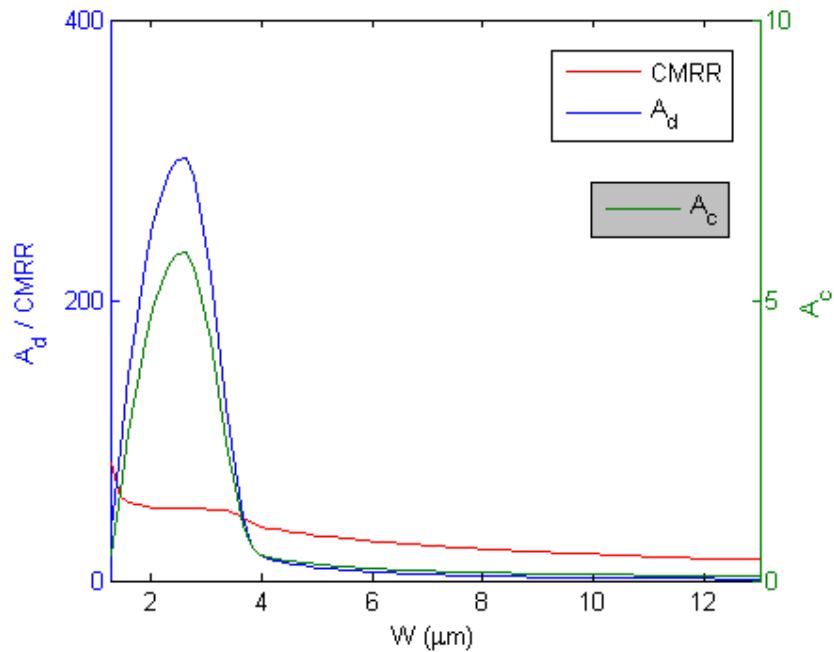


Fig. 4.9 – Variação de A_d , A_c e CMRR com a largura do transistor MN3.

Esta abordagem de variação de ganho de modo comum tem como vantagem tal como a abordagem anterior, o facto de o controlo ser implementado num elemento de circuito que tem uma das extremidades ligadas à massa, o que de certa forma simplifica a sua implementação.

4.2.4 Variação da resistência de fonte do par diferencial

Nesta estratégia de variação do ganho de modo comum, optou-se por trocar o transistor MN3 (ver Fig. 4.1), por uma resistência de valor variável. De acordo com o resultados obtidos da secção 4.1.1 relativamente à configuração base, nota-se que substituindo a polarização por fonte de corrente por uma resistência, podem-se explorar diferentes mecanismos de controlo do ganho de modo comum. Nesse sentido, estudou-se a variação do ganho de modo comum utilizando uma resistência de polarização variável.

A variação do CMRR , do ganho de modo comum e do ganho diferencial quando se varia a resistência de polarização do par diferencial está apresentada na Fig. 4.10.

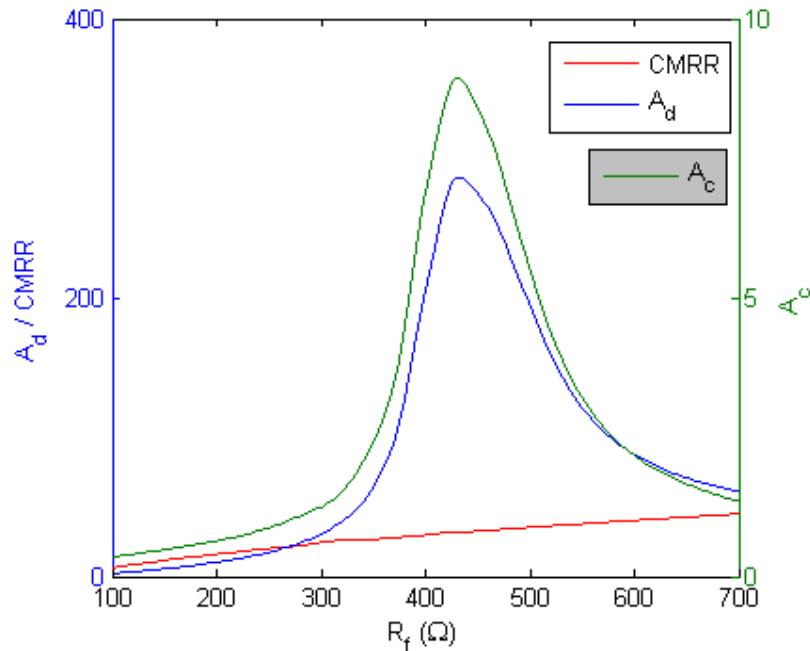


Fig. 4.10 – A_d , A_c e $CMRR$ em função da resistência de fonte do par diferencial.

A Fig. 4.10 mostra claramente o comportamento bem mais linear da variação do $CMRR$ com a resistência de fonte.

A grande vantagem desta configuração relativamente à anterior é a possibilidade de efectuar uma variação contínua dos valores da resistência controlada, com uma gama de variação muito maior, o que se traduz numa maior gama variação do ganho de modo comum. Também tem como vantagem o facto de apresentar uma variação suave do $CMRR$ nas proximidades do ponto de máximo do ganho de modo comum e de ter uma variação suave do próprio ganho de modo comum. Contudo a utilização desta técnica de variação do ganho de modo comum implica a introdução de uma resistência variável o que aumenta a área e a complexidade do circuito.

4.2.5 Introdução de um transistor de passagem

A introdução de um transistor de passagem entre os drenos dos transístores que formam o par diferencial é uma técnica de variação da resposta de pequeno sinal do par diferencial já muito conhecida, pois permite a troca de sinal entre os dois ramos do andar diferencial, alterando as suas características.

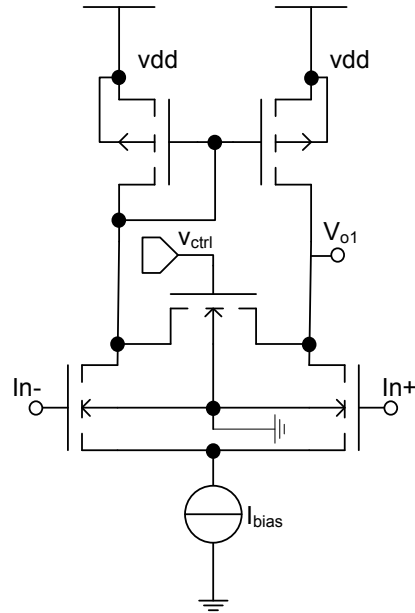


Fig. 4.11 – Andar diferencial com um transístor de passagem entre os drenos do par diferencial.

Se admitirmos que a tensão na porta do transístor de passagem é constante e que as tensões na sua fonte e no seu dreno têm variações pequenas, então o transístor de passagem pode ser considerado como sendo uma resistência (pois, o transístor encontra-se na região de tríodo) de valor:

$$R_{pass} = \frac{1}{\partial I_D / \partial V_{DS}} \quad (4.4)$$

Introduzindo esta consideração na análise, o circuito modificado torna-se como o representado na Fig.4.12.

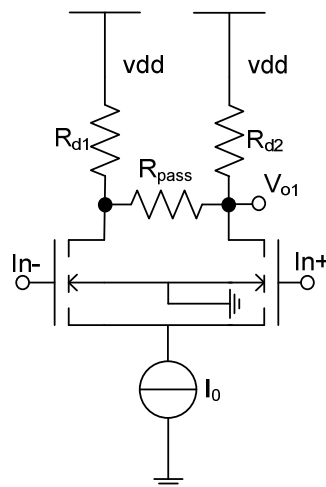


Fig. 4.12 – Modelo do andar diferencial com transístor de passagem.

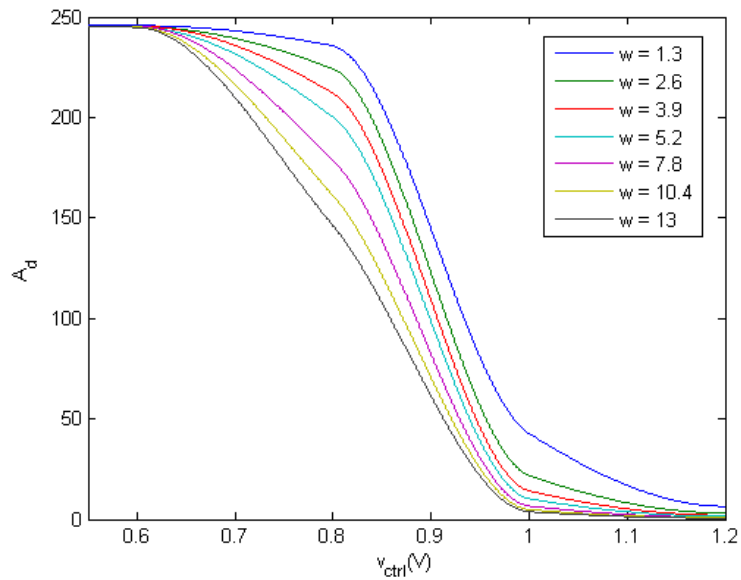
Da figura anterior pode-se escrever:

$$\frac{v_{o1}}{v_d} = -\frac{1}{2} g_{m1} \{R_{d1} // r_{o1} // (R_{pass} + R_{d2} // r_{o2})\} + \frac{1}{2} g_{m2} \{R_{d2} // r_{o2} // (R_{pass} + R_{d1} // r_{o1})\} \frac{R_{d1} // r_{o1}}{R_{pass} + R_{d1} // r_{o1}} \quad (4.5)$$

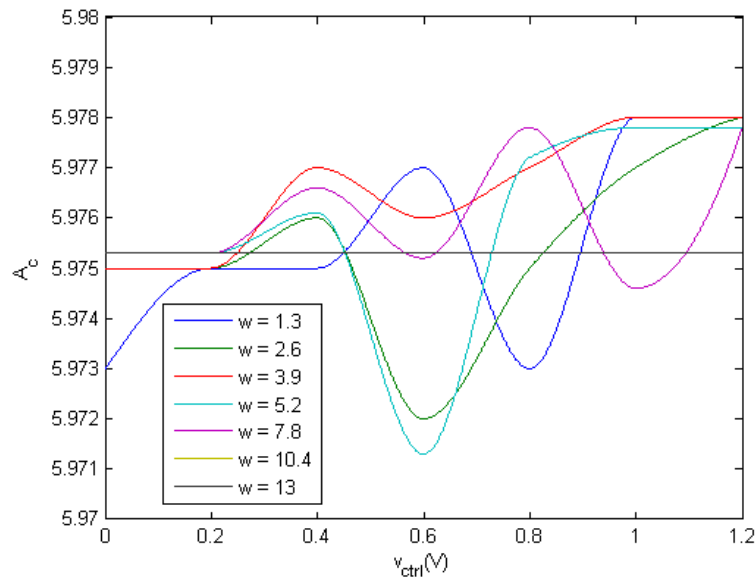
onde v_{o1} é a componente de pequeno sinal da tensão de dreno do transístor da entrada negativa do par diferencial, v_d é a tensão diferencial, R_{d1} e R_{d2} são as cargas do par diferencial, R_{pass} é a resistência de pequeno sinal do transístor de passagem e g_{m1} e g_{m2} são as transcondutâncias do transístor da entrada positiva e negativa respectivamente, e r_{o1} e r_{o2} são as resistências de saída transístor da entrada negativa e entrada positiva, respectivamente.

Quanto ao ganho de modo comum, note-se que dado o facto da fonte de corrente possuir uma resistência de saída infinita deriva que sempre que há uma variação de modo comum nas entradas do par diferencial, há uma igual variação de tensão nas fontes do par diferencial. Logo, a tensão v_{gs} dos transístores do par diferencial não varia, ou seja, a corrente em cada ramo mantém-se constante tal como a tensão de saída de cada ramo (visto que a tensão de saída é proporcional à corrente em cada ramo). Assim, a variação da tensão de modo comum à entrada não se traduz numa variação significativa da tensão à saída.

Neste trabalho o valor da resistência R_{pass} foi alterado variando tanto a tensão na porta do transístor de passagem (tensão esta a que se denominou v_{ctrl}) como a largura do mesmo. A tensão de controlo foi variada de forma contínua entre 0 e 1.2 V, contudo nos gráficos que se seguem só se mostra a variação entre 550 mV e 1.2 V, porque para baixos valores da tensão de controlo não se notam variações apreciáveis, nem do ganho de modo comum, nem do ganho diferencial. A largura do transístor de passagem foi variada de forma discreta (por razões de implementabilidade física) entre 1.3 μm e 13 μm com passos de 1.3 μm .



a)



b)

Fig. 4.13 – a) Ganho diferencial em função da tensão de controlo para vários valores de W do transistor de passagem.

b) Ganho diferencial em função com a tensão de controlo para vários valores de W do transistor de passagem.

Analisando a Fig. 4.13 a) conclui-se que para valores baixos da tensão de controlo o transistor de passagem está ao corte, e o ganho diferencial não depende da largura do mesmo

transistor sendo igual ao valor previsto na equação (4.5) quando $R_{pass} = \infty$. A partir de uma tensão de limiar, quanto maior a tensão de controlo (para uma mesma largura do transistor de passagem) menor é o ganho de modo comum, pois R_{pass} diminui com a tensão de controlo. O comportamento com a variação da largura do canal é similar, pois visto que o seu aumento também causa uma diminuição de R_{pass} isso implica que quanto maior a for largura do transistor de passagem (para um mesmo valor da tensão de controlo maior que o valor de tensão de limiar) menor será o ganho diferencial. Note-se que para valores de v_{ctrl} próximos de 1.2 V o ganho diferencial é praticamente nulo, pois a resistência dinâmica R_{pass} é praticamente nula, o que está de acordo com a equação (4.5).

A Fig. 4.13 b) está completamente de acordo com a teoria sobre o ganho de modo comum que foi apresentada nesta secção, ou seja, que o mesmo não é sensível ao valor de R_{pass} . Contudo, o ganho de modo comum não é nulo porque um par diferencial com saída *single-ended* tem implicitamente outras fontes de ganho de modo comum. Esta estratégia tem a grande deficiência de não permitir a variação de ganho de modo comum, o que inviabiliza qualquer vantagem que ela possa apresentar.

4.2.6 Escolha da estratégia de variação de ganho de modo comum

O principal critério para a escolha da estratégia a seguir foi a gama de variação do ganho de modo comum pois, para se aplicar o método proposto no capítulo 3, é necessário que se tenha um valor de ganho de modo comum igual ao inverso do factor de retroacção tendo em conta o efeito de carga. Portanto, se tivermos um amplificador com uma gama de variação de ganho de modo comum curta o sistema terá uma gama de ganhos em malha fechada, onde é possível anular o erro de ganho em malha fechada, curta.

Também se utilizou como critério a variação suave do ganho de modo comum em torno do seu ponto de máximo pois, numa realização prática de tal amplificador, ter uma variação brusca em torno do ponto de máximo iria significar que qualquer desvio causado por um defeito físico (por envelhecimento, ou por uma outra razão qualquer) se traduziria inerentemente numa perda de desempenho.

Foi também utilizada a possibilidade de se variar continuamente o ganho de modo comum em toda gama, pois para variações bruscas do ganho de modo comum o cancelamento do erro de ganho em malha fechada seria de ajuste mais difícil.

Tendo em conta estes critérios utilizados e os resultados obtidos para cada uma das estratégias, torna-se evidente que a configuração apresentada na secção 4.2.4 é a estratégia que melhor se adapta às necessidades deste trabalho. Esta estratégia: i) é a que proporciona maior gama de variação do ganho de modo comum, ii) é a que tem um máximo mais suave, e iii) é a única que permite uma variação contínua do ganho de modo comum, dado que é possível implementar resistências controladas por tensão com variação contínua.

4.3 Resistência controlada por tensão implementada em CMOS

Após conclusão de que a forma mais apropriada de se variar o ganho de modo comum do amplificador operacional consistia na implementação de um resistência variável como forma de polarizar o par diferencial, procedeu-se ao estudo da melhor forma de implementar essa resistência.

Para tal escolheu-se uma topologia de resistência flutuante (porque pode ser utilizada sem nenhum dos extremos ligado a uma tensão de alimentação) CMOS, sugerida por Banu e Tsvividis [1]. Esta topologia baseia-se na bissecção de tensão entre fonte e dreno de um transistor a funcionar na região linear para atingir o efeito desejado.

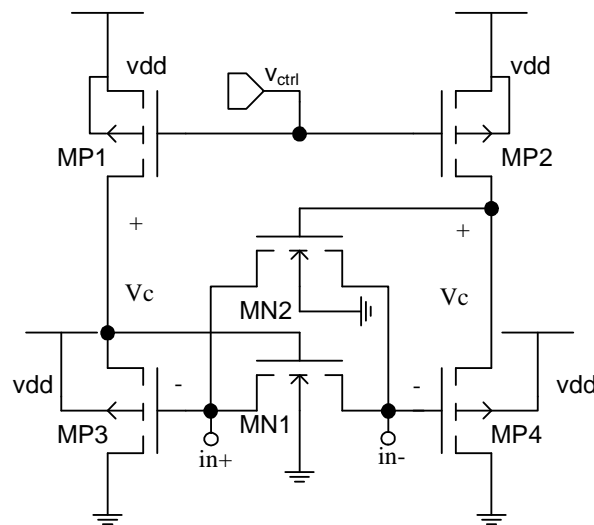


Fig. 4.14 – Resistência controlada por tensão.

Os transístores apresentados na Fig. 4.14 têm as dimensões apresentadas na Tabela 4.2, porque tais dimensões conduziam a uma gama de variação da resistência com a tensão de

controlo que está em concordância com a gama de resistências apresentadas na secção 4.2.4, como será discutido mais à frente.

	MN1	MN2	MP1	MP2	MP3	MP4
W	1.3μm	1.3μm	1.3μm	1.3μm	1.3μm	1.3μm
L	130nm	130nm	130nm	130nm	130nm	130nm

Tabela 4.2 – Dimensões dos transístores da resistência controlada por tensão.

Um transístor a funcionar na região linear (tríodo) a corrente de dreno é dada pela seguinte expressão:

$$\begin{aligned}
 I_d = C_{ox} \mu \frac{W}{L} & \{ (V_G - V_B - V_{FB} - 2\phi_F)(V_D - V_S) \\
 & - \frac{1}{2} [(V_D - V_B)^2 - (V_S - V_B)^2] \\
 & - \frac{2}{3} \gamma [(-V_D + V_B - 2\phi_F)^{3/2} - (-V_S + V_B - 2\phi_F)^{3/2}] \} \quad (4.6)
 \end{aligned}$$

onde, C_{ox} é a capacidade por unidade de área do óxido, μ é a mobilidade efectiva dos portadores de carga, W é a largura do canal do transístor, L é o comprimento do canal do transístor, V_G é a tensão na porta do transístor, V_B é a tensão no corpo (substrato) do transístor, V_{FB} é a tensão de “flat band”¹, V_D é a tensão no dreno do transístor, V_S é a tensão na fonte do transístor, ϕ_F é a tensão de Fermi do substrato e γ é o factor que quantifica o efeito de corpo.

Inspeccionando a equação (4.6) e levando em consideração os valores típicos das variáveis nela envolvidas, conclui-se que os termos que mais contribuem para a não linearidade da mesma são os seus termos quadráticos com $V_{DS}=V_D-V_S$, que por sua vez, podem ser anulados se a tensão da porta for fixada em:

$$V_G = V_C + \frac{V_D + V_S}{2} \quad (4.7)$$

com V_C uma tensão arbitrária qualquer. Como curiosidade, note-se que a tensão da porta contém uma parcela igual à média da tensão entre o dreno e a fonte, e daí o nome “bissecção da tensão dreno-fonte”.

¹ Tensão de flat band é a tensão que quando aplicada a porta do transístor produz uma banda de energia constante no semiconductor

Se a tensão na porta do transístor for definida como na equação (4.7), então a equação (4.6) pode reescrever-se como:

$$I_d = C_{ox} \mu \frac{W}{L} \left\{ (V_C - V_{FB} - 2\phi_F)(V_D - V_S) - \frac{2}{3} \mathcal{N}(-V_D + V_B - 2\phi_F)^{3/2} - (-V_S + V_B - 2\phi_F)^{3/2} \right\} \quad (4.8)$$

Para valores típicos das variáveis envolvidas, esta expressão é essencialmente linear com V_{DS} em toda a sua excursão. Em tecnologias em que o canal do transístor é dopado de forma a ter baixos valores de γ ela é significativamente mais linear.

Embora a equação (4.8) mostre uma forma de cancelar as não linearidades dominantes da corrente do dreno, fixar o valor de V_G com o valor definido pela mesma equação é uma tarefa difícil de se atingir em circuito integrado. Tal dificuldade pode ser ultrapassada se forem utilizados dois transístores idênticos, com os seus canais ligados em paralelo e as suas portas ligadas de forma que:

$$\begin{cases} V_{GA} = V_C + V_D \\ V_{GB} = V_C + V_S \end{cases} \quad (4.9)$$

Nas condições das equações (4.9) e tendo em conta a equação (4.7), chega-se à conclusão de que a corrente que atravessa os dois dispositivos é igual ao dobro do valor da corrente definida na equação (4.8). O valor da tensão nas portas pode ser implementado através de um “*level shifter*” ou dinamicamente (utilizando condensadores comutados). Neste trabalho optou-se por implementação com recurso a “*level shifter’s*”.

Uma análise de pequeno sinal da Fig. 4.14 e nas condições de equação (4.7) e equação (4.8), conduz a uma condutância de valor:

$$G_C = 2\mu C_{ox} \frac{W}{L} (V_C - V_T) \quad (4.9)$$

Em simulações efectuadas sobre o circuito da Fig. 4.14 chegou-se ao gráfico representado na figura seguinte. No eixo das abcissas está representado “ v_{ctrl} ” (tensão de controlo) que é a tensão nas portas dos transístores PMOS com as fontes ligadas à alimentação positiva. Sendo que no eixo das ordenadas está representado o valor da resistência controlada por tensão.

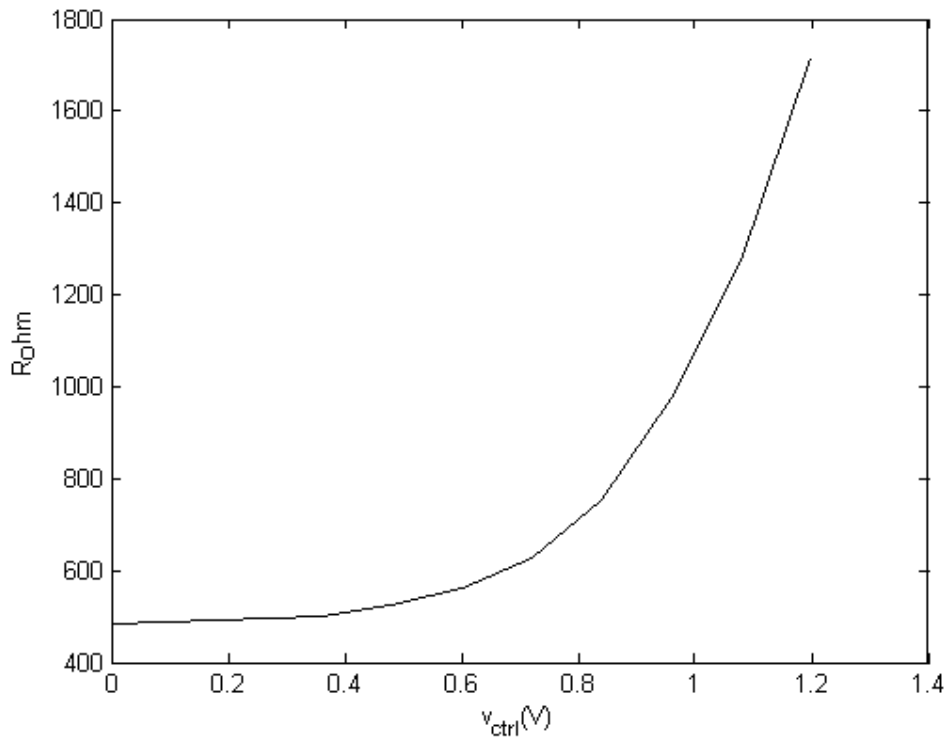


Fig. 4.15 – Variação do valor da resistência com a tensão de controlo.

Fig. 4.15 mostra a variação do valor da resistência controlada por tensão quando se varia a tensão de controlo, para uma diferença de potencial entre os extremos da resistência igual a 200 *mV*. Escolheu-se tomar os valores da resistência em torno de tal valor de diferença de potencial porque no circuito na qual ela foi empregue os valores de diferença de potencial aproximavam-se deste valor.

Uma análise à Fig. 4.15 conduz à conclusão de que a gama de variação de resistência obtida está em concordância com a gama de valores da resistência de fonte utilizados na secção 4.2.4, cujos resultados foram apresentados na Fig. 4.10.

A Fig. 4.16 mostra a variação da corrente que atravessa os terminais da resistência quando se varia a tensão nos seus extremos, para vários valores da tensão de controlo. A gama de variação da tensão aos extremos da resistência corresponde à gama onde o circuito opera.

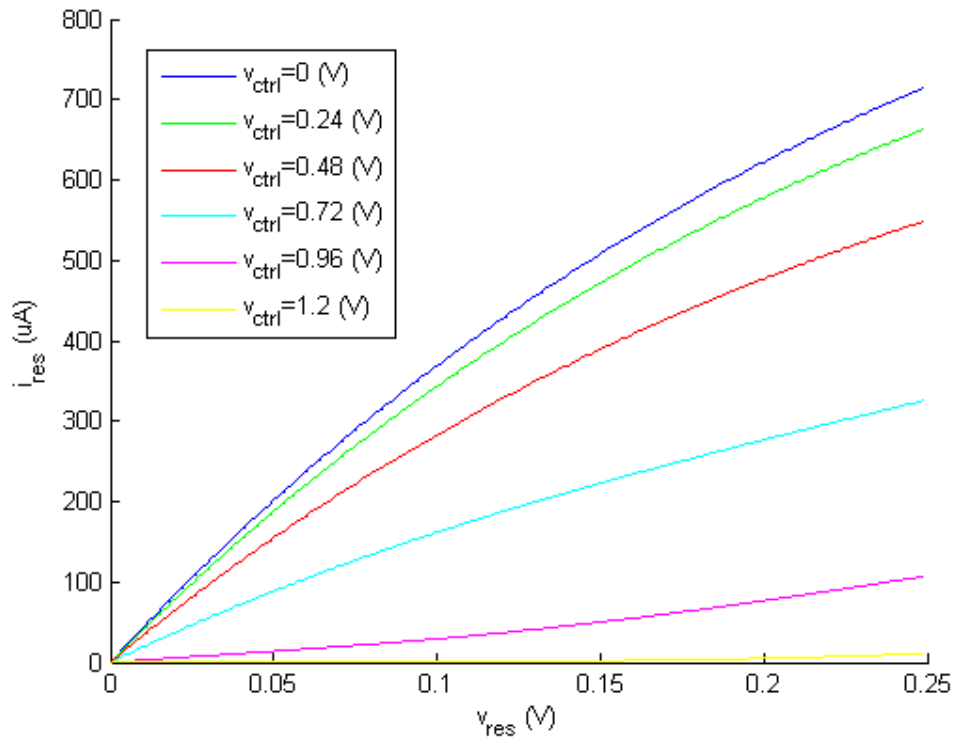


Fig. 4.16 – Variação da corrente em função da tensão nos terminais da resistência para vários valores da tensão de controlo.

4.4 Resumo do capítulo

Neste capítulo foram discutidos os procedimentos experimentais, as opções tomadas e os fundamentos teóricos por detrás de cada opção. Começou-se pela topologia, continuou-se a discussão com os valores de ganho diferencial. A seguir investigaram-se estratégias de variação de ganho de modo comum, que foram: i) desequilibrar o par diferencial, ii) desequilibrar as cargas do andar diferencial, iii) variar a resistência da fonte de polarização do andar diferencial, iv) variar a resistência de fonte do par diferencial, e v) introdução de um transistor de passagem entre os drenos dos transístores do par diferencial. Por fim estudou-se uma implementação de uma resistência controlada por tensão implementada em CMOS.

4.5 Bibliografia

[1] M. Banu e Y. Tsvividis, “Floating Voltage-Controlled Resistors In CMOS Technology”, IEEE Electronics Letters, 22 de julho de 1982, vol 2, N° 5.

5. Resultados

Este capítulo será dedicado à apresentação dos resultados obtidos com a técnica de cancelamento de erro de ganho e à apresentação das conclusões relativas à validade do mesmo método.

Começa-se por fazer uma descrição do amplificador operacional, do seu projecto e do desenho do seu *layout*. Depois são apresentadas as características do amplificador operacional projectado, obtidas por simulação.

Feita a caracterização do amplificador operacional, prossegue-se com o estudo da robustez das mesmas características à variação dos parâmetros de fabrico e finalmente, é feito um teste à técnica de cancelamento de erro de ganho em malha fechada baseada no ganho de modo comum.

5.1. Amplificador operacional – projecto e implementação

5.1.1. Circuito experimental

O amplificador apresentado no capítulo anterior, tinha todos os seus transístores com apenas um *finger* (número de transístores individuais que compõem um transístor). No entanto, do ponto de vista de desenho de *layout*, tal estratégia é normalmente desaconselhada para implementação prática. A justificação para este procedimento prende-se essencialmente com a necessidade de emparelhar os transístores no *layout*, de forma a obter um melhor desempenho global. Acessoriamente, também se pode considerar o efeito na área ocupada pelo circuito. Para evitar este problema os transístores NMOS foram “partidos” em *fingers* com $1.3\ \mu\text{m}$ de largura, e por sua vez os transístores PMOS foram partidos em *fingers* com $3.25\ \mu\text{m}$ de largura, isto é, grande parte dos transístores foram implementados com transístores individuais em paralelo.

Contudo, alguns transístores PMOS (MP3, MP4 e MP5 – da Fig. 5.1) possuíam larguras que não eram múltiplos inteiros de $3.25\ \mu\text{m}$, o que fez com que se tivesse que escolher larguras efectivas para tais transístores que fossem divisíveis por $3.25\ \mu\text{m}$, tendo causado ligeiras variações nos resultados obtidos anteriormente por simulação. Embora as variações das dimensões dos transístores do espelho de corrente não causem alterações do funcionamento do

circuito, o ajuste feito em MP3 causou algumas variações nos resultados obtidos anteriormente por simulação.

Foram também introduzidos transístores “*dummies*”, de forma a permitir um emparelhamento mais efectivo.

O amplificador projectado no capítulo anterior apresentava uma resposta em frequência oscilatória, o que levou à introdução de uma capacidade de Miller de 167.92 fF entre a porta e o dreno do transístor MP3. O valor desta capacidade foi escolhido com base no método clássico de compensação de amplificadores, que se baseia no diagrama de Bode, e nas respectivas margens de ganho e de fase.

Na Fig. 5.1 mostra-se o esquemático do amplificador operacional usado neste trabalho.

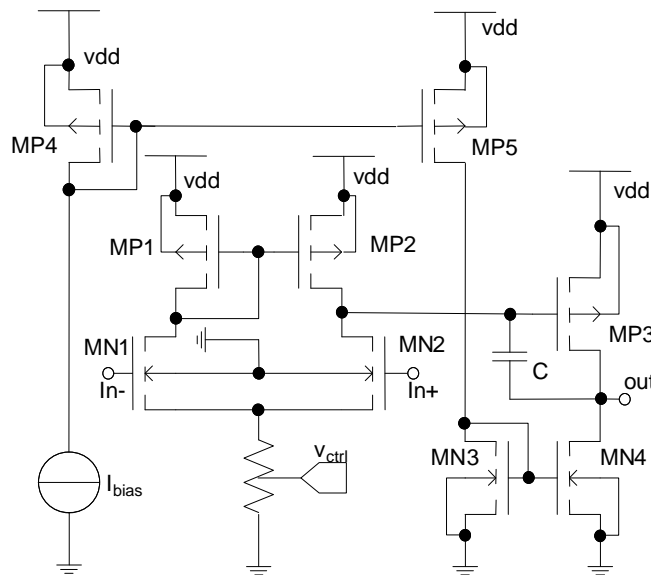


Fig. 5.1 – Topologia do amplificador operacional.

Os transístores apresentados na Fig. 5.1 têm as dimensões que a seguir se apresentam.

	MN1	MN2	MN3	MN4	
<i>W</i>	5.2 μm	5.2 μm	1.3 μm	2.6 μm	
<i>L</i>	260 nm	260 nm	260 nm	260 nm	
<i>Finger</i>	4	4	1	2	
	MP1	MP2	MP3	MP4	MP5
<i>W</i>	6.5 μm	6.5 μm	16.25 μm	3.25 μm	9.75 μm
<i>L</i>	260 nm	260 nm	260 nm	260 nm	260 nm
<i>Finger</i>	2	2	5	1	3

Tabela 5.1 – Dimensões dos transístores utilizados

5.1.2. Desenho de layout

O *layout* foi concebido com o auxílio das diversas ferramentas presentes no *software* Cadence™, dentre as quais se destacam:

- DRC (*Design Rule Check*) que procura por erros nas regras de desenho ao nível físico;
- LVS (*Layout Versus Schematic*) que compara o esquemático e o *layout*;
- RCX (*Resistor – Capacitor eXtractor*) que extraí as resistências e capacidades parasitas do *layout*.

Na figura que se segue é apresentado o *layout* do amplificador operacional que foi desenhado no decurso deste trabalho.

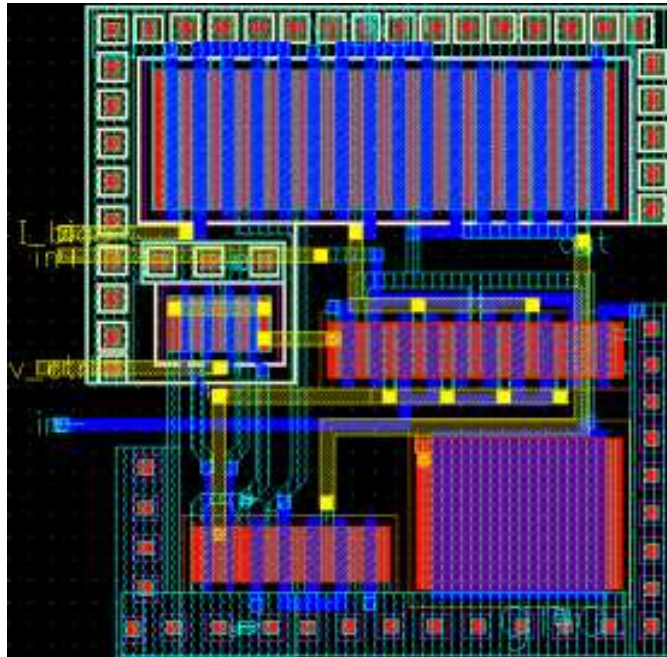


Fig. 5.2 – *Layout* do amplificador projectado.

O amplificador ocupa uma área de $13.92 \mu\text{m}$ por $15.03 \mu\text{m}$, o que equivale a $209.22 (\mu\text{m})^2$. Comparativamente à área típica de um amplificador, este valor é relativamente pequeno tendo em conta a tecnologia utilizada, isto deve-se maioritariamente ao facto de se ter empregue uma topologia de amplificador operacional simples, com um pequeno número de transístores.

5.1.3. Características do amplificador operacional

5.1.3.1. Ganho diferencial e de modo comum

O ganho de modo comum é a característica fulcral do amplificador operacional para a aplicação do método proposto neste trabalho. A condição de anulação de erro de ganho em malha fechada quando aplicada à tecnologia CMOS depende essencialmente do ganho de modo comum e da quantidade de retroacção (tomando em consideração o efeito de carga), como foi explicado no terceiro capítulo deste trabalho. Assim, se a teoria proposta neste trabalho estiver correcta, o ganho diferencial não tem qualquer efeito sob o valor de ganho em malha fechada quando o circuito respeita esta condição. No entanto, o ganho diferencial será apresentado por ser uma das características mais importantes de um amplificador operacional.

Tanto o ganho de modo comum como o diferencial do amplificador operacional sofreram uma diminuição relativamente aos resultados obtidos por simulação e apresentados no capítulo anterior (ver Fig. 4.10). O principal motivo desta variação foi o facto da resistência controlada por tensão implementada não apresentar valores tão pequenos quanto os considerados na Fig. 4.10. No entanto, esta opção garante que o ajuste do ganho de modo comum seja feito de forma monótona.

A Fig. 5.3 mostra a variação do $CMRR$, do ganho diferencial e do ganho de modo comum, em função da tensão de controlo, do amplificador diferencial obtido por simulação pós *layout*.

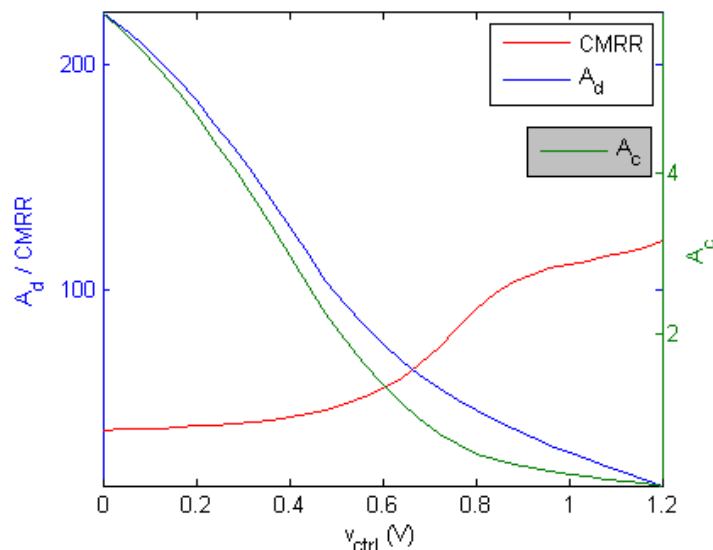


Fig. 5.3 – $CMRR$, A_c e A_d em função da tensão de controlo, simulação baseada no *layout*.

A figura que se segue mostra a resposta em frequência da amplitude e fase do ganho diferencial e de modo comum do amplificador operacional.

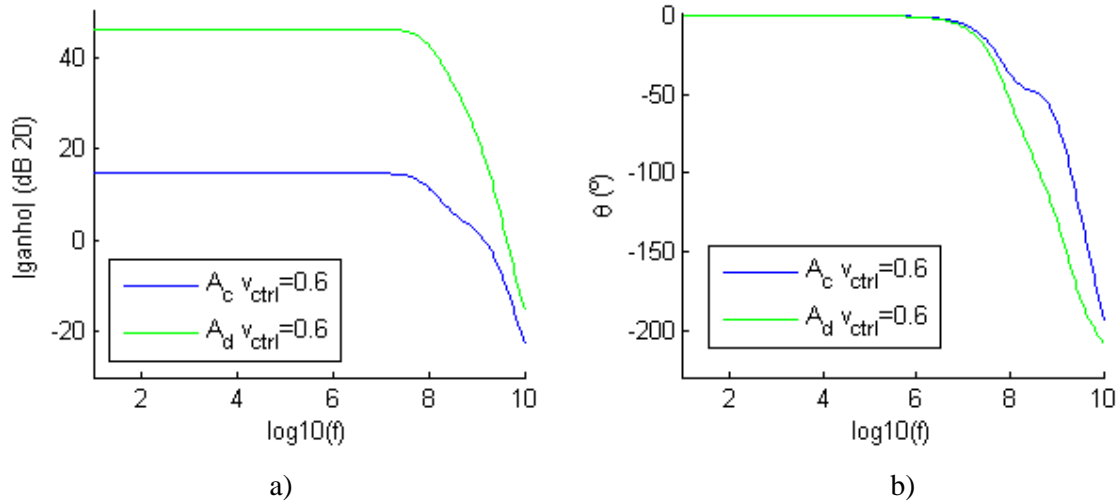


Fig. 5.4 – Resposta em frequência de A_c e A_d : a) amplitude; b) fase.

A Fig. 5.4 mostra que tanto o ganho de modo comum como o ganho diferencial apresentam valores às baixas frequências que estão de acordo com os resultados da Fig. 5.3 para uma tensão de controle de 600 mV. Da análise da Fig. 5.4 conclui-se que o ganho diferencial tem uma largura de banda de 88.5 MHz, enquanto que o ganho de modo comum apresenta uma largura de banda de 96.2 MHz.

5.1.3.2. Característica DC

A característica DC de um sistema é uma curva que descreve a relação dos valores em regime estacionário num dado ponto do sistema, com os valores de uma variável de controlo (tipicamente a entrada do sistema).

Como um amplificador operacional apresenta duas entradas, uma inversora e outra não inversora, a característica DC é obtida com uma entrada num valor fixo. De forma a caracterizar completamente o comportamento estacionário deste amplificador, traçou-se a característica DC para a entrada v_{in+} para diversas tensões de controlo e para três valores da tensão de referência (entrada v_{in-}).

A Fig. 5.5 mostra as características DC do amplificador projectado. Pode notar-se que a variação da tensão da entrada negativa causa um deslocamento da zona de transição. No entanto, note-se que se tivessem sido feitas características DC considerando como entrada a tensão da entrada não inversora, ter-se-iam chegado a conclusões similares às conclusões apresentadas, embora com a saída invertida.

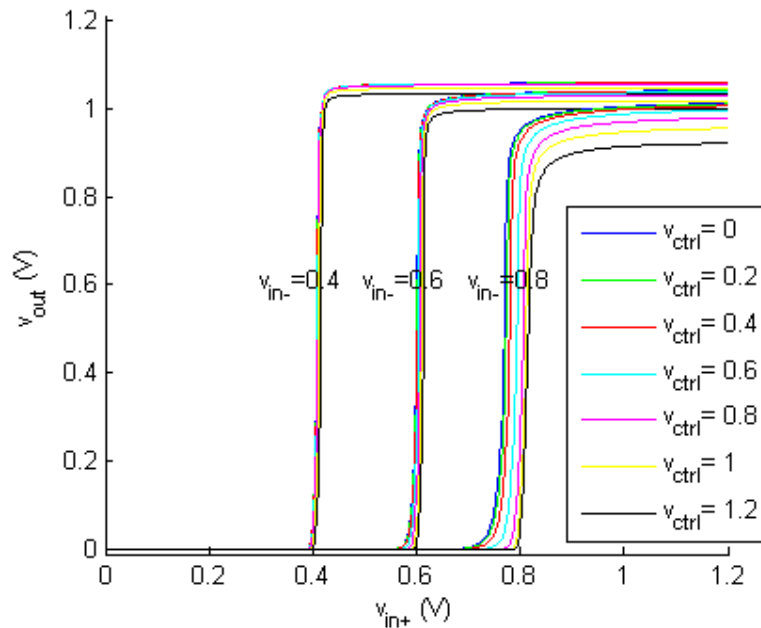


Fig. 5.5 – VTC para vários valores da tensão de controlo e da entrada negativa.

Quanto à variação com a tensão de controlo, pode dizer-se que quanto menor a tensão de controlo mais fina será a região de transição, pois nesta situação tanto o ganho de modo comum como o ganho diferencial são mais elevados.

5.1.3.3. Impedância de entrada

A resistência de entrada de um amplificador operacional desenvolvido em tecnologia CMOS, tal como referido no capítulo dois, é virtualmente infinita, devido ao facto das entradas ligarem a portas de transístores MOS. Contudo, a porta de um transístor MOS têm uma componente capacitiva de valor comparável as outras capacidades normalmente envolvidas no desenho de circuitos integrados. Por esse motivo, mediu-se a capacidade de entrada do amplificador de forma a obter valores da sua impedância de entrada.

A Fig. 5.6 mostra o *set-up* experimental empregue para a determinação da capacidade de carga.

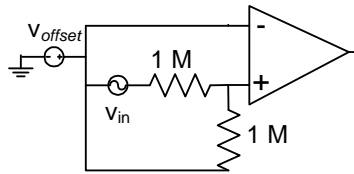


Fig. 5.6 – *Set-up* utilizado para determinação da capacidade de entrada do amplificador.

Para se determinar a capacidade em cada uma das entradas do amplificador (notar que se admitiu que estas capacidades estão referidas à massa), colocaram-se ambas entradas no seu ponto de funcionamento, com um divisor resistivo composto por duas resistências de igual valor (1 MΩ), excitadas por uma fonte de tensão AC. A análise da resposta em frequência na entrada desejada fornece todas as informações necessárias para o cálculo da capacidade de entrada.

A Fig. 5.7 mostra a resposta em frequência anteriormente descrita, e nela pode-se notar a presença de um pólo imposto pela capacidade da entrada positiva.

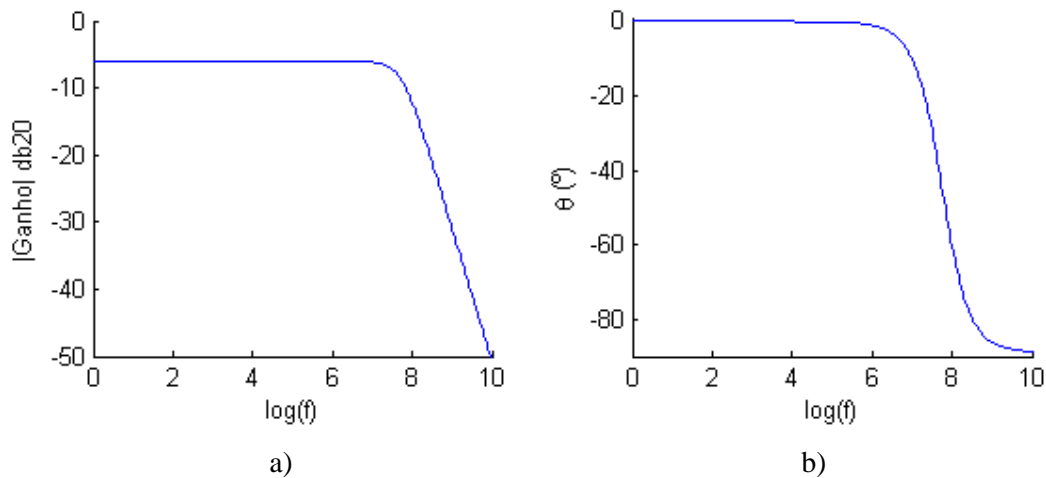


Fig. 5.7 – Resposta em frequência da entrada.

Da análise da resposta em frequência conclui-se que nestas condições a entrada é representada por um pólo único, situado a frequência $\omega = 58.43 \text{ Mrads}^{-1}$. Como as duas resistências em paralelo contribuem para o pólo, conclui-se que a resistência equivalente seja de 500 KΩ. Sabendo que a frequência de corte é dada por:

$$\omega = \frac{1}{R_{eq}C} \quad (5.1)$$

conclui-se, que a capacidade de entrada tem o valor 34.2 fF (obviamente como o amplificador não foi fabricado, não estão considerados os efeitos dos *pads* de entrada, pelo que num circuito real o valor deverá ser muito mais elevado).

5.1.3.4. Resistência de saída

A resistência de saída de um amplificador operacional é uma grandeza altamente não linear, o que dificulta a sua caracterização. Contudo, é possível medir a resistência dinâmica de saída para vários pontos de funcionamento diferentes. Para tal, com a tensão de controlo a 0 V , fixou-se a entrada inversora do amplificador e, variando a tensão da entrada não inversora, colocou-se a saída no ponto desejado. De seguida, excitando a entrada não inversora com uma fonte de tensão AC mediu-se o ganho do amplificador para duas situações, nomeadamente, a saída sem carga e a saída carregada por uma resistência de valor conhecido ($5 \text{ K}\Omega$). Nesta situação a tensão de saída do amplificador é dada por:

$$v_o = \frac{R_L}{r_o + R_L} v_o' \quad (5.2)$$

onde, v_o é a tensão à saída do amplificador quando este tem uma carga de valor R_L na sua saída, v_o' é a tensão à saída do amplificador quando a mesma não tem carga na saída e r_o é a resistência de saída do amplificador.

Tendo em conta a equação (5.2), construiu-se o gráfico da variação da resistência de saída que a seguir se apresenta.

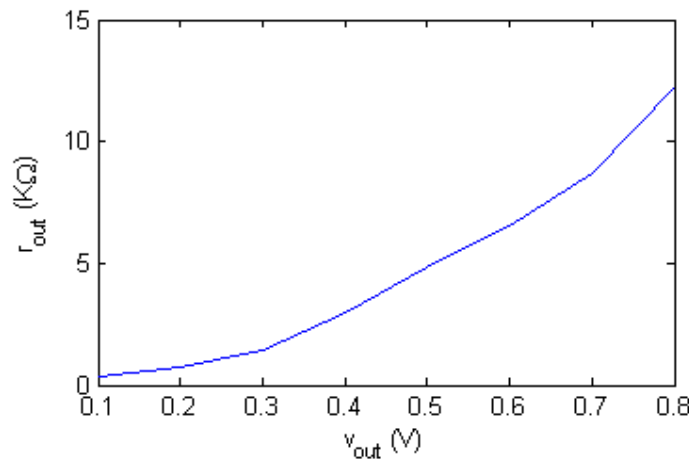


Fig. 5.8 – Resistência de saída em função da tensão de saída.

A resistência de saída apresenta valores na gama esperada, tal como discutido no capítulo dois, pois a resistência de saída de amplificadores feitos com a actual tecnologia CMOS é da ordem dos $K\Omega$. Contudo, existem topologias de andar de saída que permitem atingir valores inferiores de resistência de saída.

5.1.3.5. Potência dissipada

A potência dissipada no amplificador é dada por:

$$P_{dissipada} = V_{DD} (I_{pol}(v_{ctrl}) + I') \quad (5.3)$$

onde, $P_{dissipada}$ é a potência dissipada, V_{DD} é a tensão de alimentação, I_{pol} é a corrente de polarização do andar diferencial que depende da tensão de controlo, I' é soma de todas as correntes do circuito que não dependem da tensão de controlo.

O produto da tensão de alimentação, que é 1.2 V, pela corrente que flui na fonte, é numericamente igual à soma da potência dissipada pelo amplificador e a fonte de corrente de polarização combinados (princípio de conservação de energia). Contudo, como o amplificador seria de pouca utilidade se não estivesse polarizado, então decidiu-se que o consumo da fonte de corrente de polarização devesse ser incluído no consumo do amplificador.

A figura seguinte mostra a potência dissipada em função da tensão de controlo.

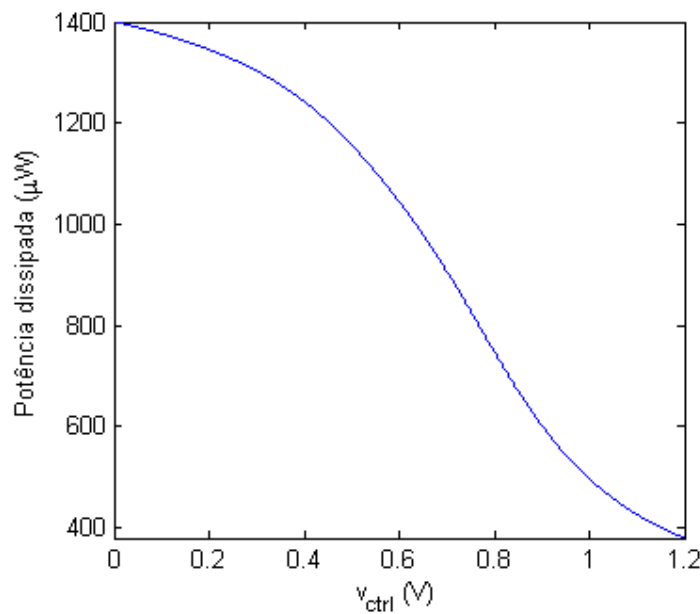


Fig. 5.9 – Potência dissipada em função da tensão de controlo.

No gráfico pode ver-se que, quanto menor é o valor da tensão de controlo, maior é a potência dissipada o que se deve maioritariamente ao facto de baixas tensões de controlo conduzirem a baixas resistências de polarização do par diferencial, logo a maiores correntes no par diferencial o que corresponde a um aumento do consumo.

5.1.4. Robustez das características do amplificador operacional a variação dos parâmetros do processo de fabrico

O estudo de robustez das características de um dado circuito às variações dos parâmetros do processo de fabrico é de vital importância, pois permite aferir a probabilidade de sucesso do mesmo. Assim sendo, o estudo de robustez das características de um dado circuito permite poupar recursos financeiros e também poupar tempo.

Para o caso do amplificador operacional, é de notar que existem características que devido à sua natureza pouco variam quando variam os parâmetros da tecnologia. Por exemplo a resistência de entrada do amplificador operacional e a característica DC, mantêm-se essencialmente invariáveis. Contudo a análise que se segue está focada no ganho de modo comum e no ganho diferencial, pois são as características do amplificador operacional que maior impacto têm na técnica de cancelamento de erro de ganho em malha fechada proposta neste trabalho.

Em linhas gerais, pode dizer-se que foram feitas quatro análises correspondentes às quatro situações extremas em que os transístores desta tecnologia foram caracterizados. Nestas análises os modelos dos transístores foram alterados de modo a reflectir as características físicas dos transístores que mais se afastam do caso típico (note-se que nas descrições que se seguem os termos “rápido” e “lento” referem-se as velocidades relativas dos transístores de maior largura e menor largura de banda).

As situações extremas em que o circuito foi estudado foram:

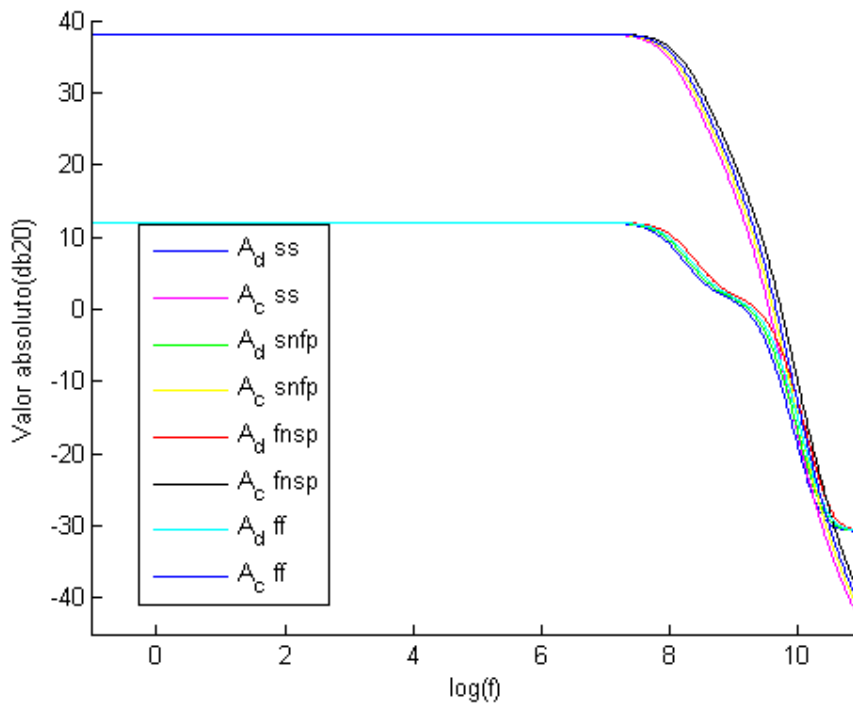
- ff – ou “*fast-fast*”, nesta situação os parâmetros do processo são alterados de maneira a descrever tanto os transístores NMOS como os transístores PMOS mais rápidos.
- ss – ou “*slow-slow*”, esta situação é a oposta da anterior sendo os parâmetros são alterados de modo a descrever a situação em que os transístores NMOS e PMOS são mais lentos.

- snfp – ou “*slow NMOS-fast PMOS*”, com esta parametrização procura-se descrever os transístores NMOS lentos e os transístores PMOS rápidos.

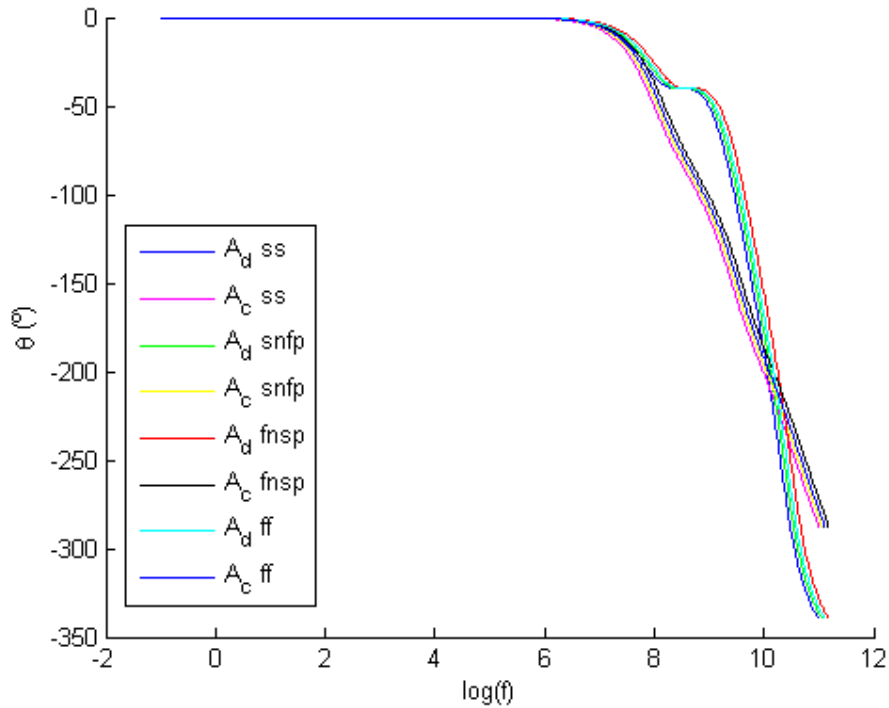
- fnsp – ou “*fast NMOS-slow PMOS*”, esta parametrização é a oposta da anterior e descreve a situação em que os transístores NMOS são rápidos e os transístores PMOS são lentos.

A Fig. 5.10 mostra os resultados da análise de robustez do amplificador operacional, no que respeita à variação do ganho de modo comum e ganho diferencial. Pode notar-se que as variações no processo de fabrico apenas causam uma variação na resposta às altas frequências, não tendo influência significativa às baixas frequências. Também se pode verificar que as diferentes respostas têm larguras de banda diferentes.

As variações observadas mostram que mesmo sobre os casos extremos o amplificador se comporta de forma similar ao caso típico e sem desvios significativos. Conclui-se, portanto que neste caso, o circuito projectado apresenta uma elevada probabilidade de funcionar de acordo com o previsto.



a)



b)

Fig. 5.10 – Resposta em frequência para diferentes situações extremas: a) amplitude; b) fase.

5.2 Resultados da aplicação da técnica de cancelamento de erro de ganho

Para se testar a condição de anulação de erro de ganho em malha fechada começou-se por colocar o amplificador na topologia seguinte:

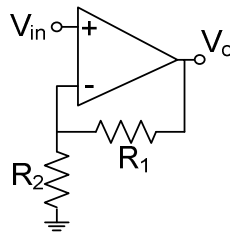


Fig. 5.11 – Circuito de teste.

A resistência R_2 foi fixada com um valor de $10\text{ K}\Omega$ e para garantir o que valor de ganho (A_f) seja o desejado, a resistência R_1 foi fixada com o valor:

$$R_1 = R_2 \cdot (A_f - 1) \quad (5.3)$$

Com o amplificador ligado como representado na Fig. 5.11, foram levadas a cabo simulações para valores distintos de ganho, nomeadamente: $A_f = 2$, $A_f = 3$ e $A_f = 4$. A Fig. 5.12 mostra a resposta em frequência para cada valor de ganho.

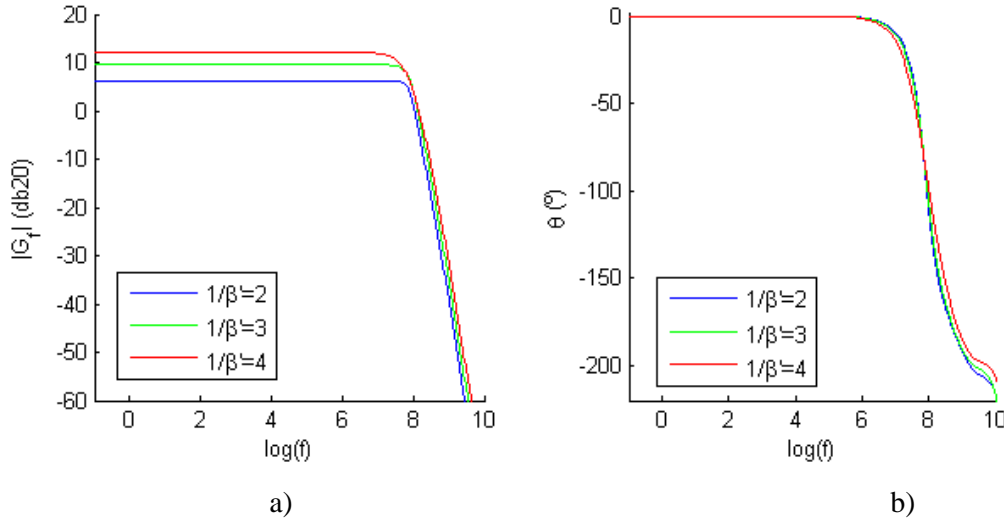


Fig. 5.12 – Resposta em frequência do amplificador em malha fechada:
a) amplitude; b) fase.

Tal como definido no capítulo três o erro de ganho em malha fechada é dado por:

$$\delta A_f = |A_f - G_f| \quad (5.4)$$

onde, δA_f é o erro de ganho em malha fechada, A_f o ganho pretendido e G_f o ganho que realmente se obtém.

A Fig. 5.13 mostra a variação do erro de ganho em malha fechada com a frequência, para as situações apresentadas na figura anterior.

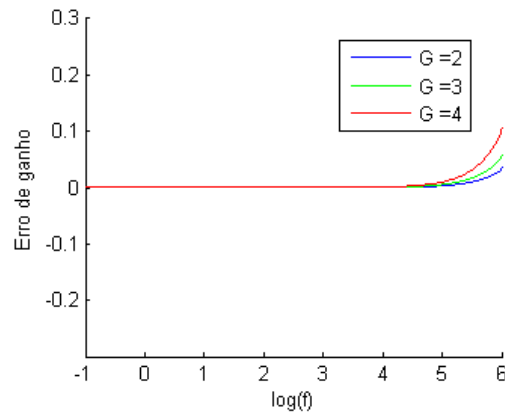


Fig. 5.13 – Erro de ganho em função da frequência.

Na Fig. 5.13 pode-se ver que o erro de ganho em DC é nulo para cada um dos valores de ganho simulado. Tal permite concluir que método proposto neste trabalho é válido.

O facto do erro de ganho não se anular para todas as frequências prende-se maioritariamente com o facto do ganho de modo comum depender da frequência, pelo que, se o valor de β for independente da frequência (o que é uma situação muito comum) então o erro será estritamente nulo numa gama estreita de frequências. Às altas frequências o erro de ganho em malha fechada é igual ao G_{∞} pois o amplificador a tais frequências tem ganho nulo. Neste trabalho escolheu-se o valor da tensão de controlo que anulava o erro de ganho em DC.

O valor da tensão de controlo utilizada em cada uma das experiências (e que causou um erro de ganho nulo para cada uma delas) é apresentado na Tabela 5.2.

Ganho	2	3	4
Tensão de controlo	791 mV	692 mV	619 mV

Tabela 5.2 – Valores da tensão de controlo que produziram erro de ganho nulo.

Por forma a verificar a influência da variação da tensão de controlo no erro de ganho, foram feitas simulações para diversas variações percentuais na tensão de controlo.

A Fig. 5.14 mostra a variação do erro de ganho para cada caso apresentado na Fig. 5.13, em função da tensão de controlo. A tensão de controlo foi variada em 50% (25% para cada lado) em relação ao valor apresentado na Tabela 5.2.

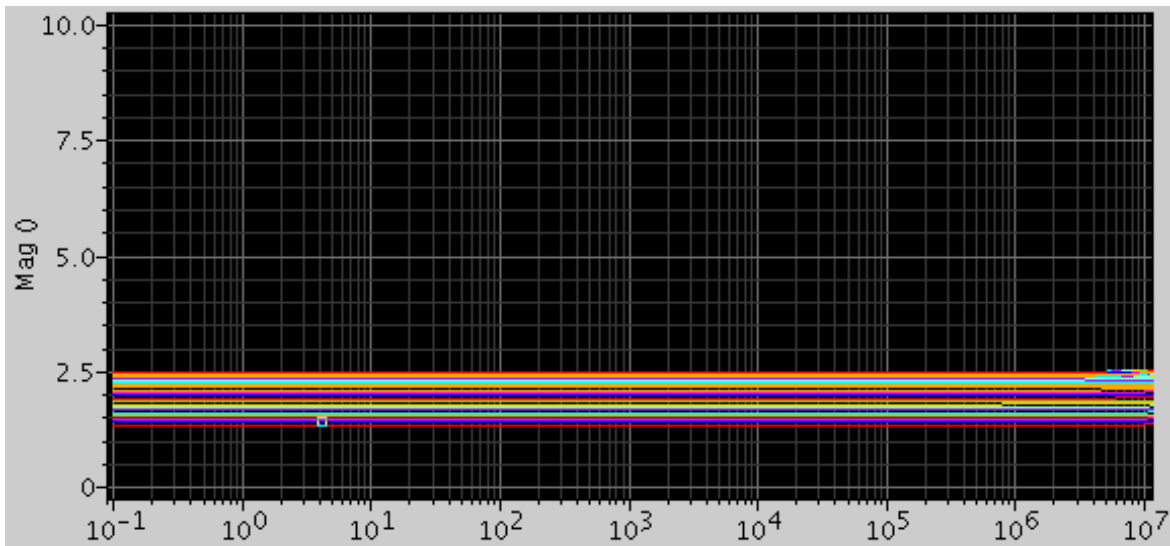


Fig. 5.14 – a) Resposta em frequência do erro de ganho, com ganho de dois (erro em %).

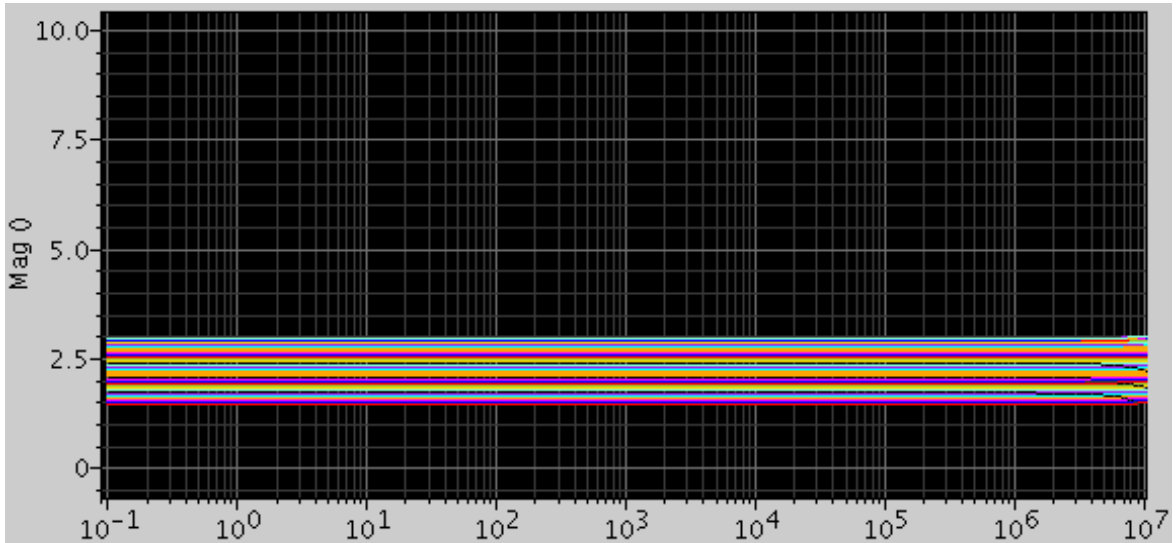


Fig. 5.14 – b) Resposta em frequência do erro de ganho, com ganho de três (erro em %).

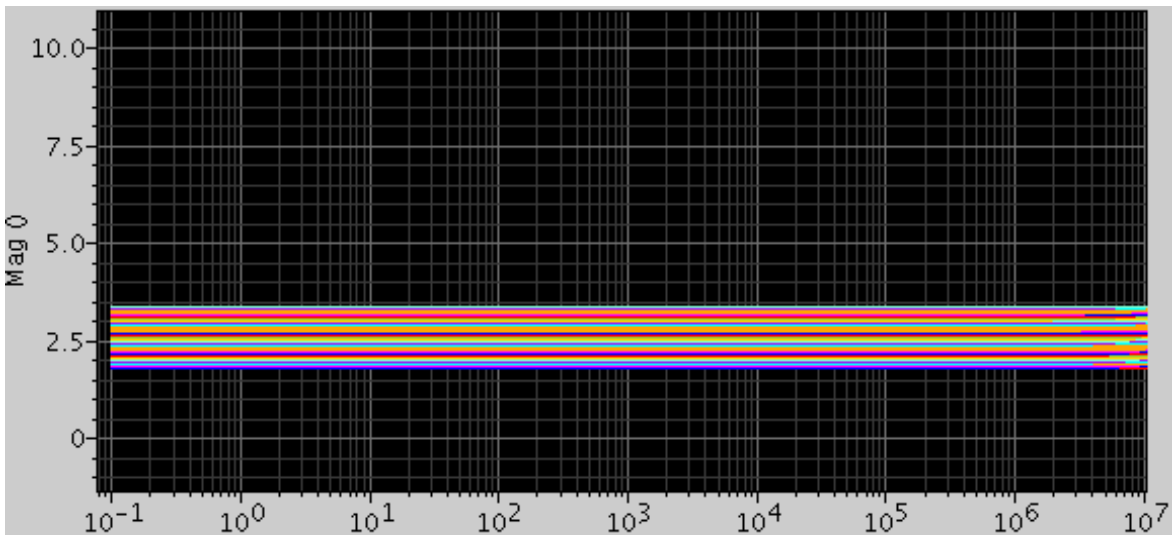


Fig. 5.14 – c) Resposta em frequência do erro de ganho, com ganho de quatro (erro em %).

Com base na Fig. 5.14 pode-se concluir que a precisão com que se obtém a tensão de controlo não limita a aplicabilidade do método pois verifica-se que o erro de ganho pouco varia quando se varia a tensão de controlo.

5.3. Resumo do capítulo

Neste capítulo foram apresentados resultados das simulações do amplificador operacional apresentado no capítulo quatro. Começou-se por descrever o amplificador operacional e o

Capítulo 5 – Resultados

desenho de seu *layout*. De seguida foram apresentadas as características do amplificador operacional projectado.

Prosseguiu-se com uma análise da robustez das características do amplificador à variação dos parâmetros do processo de fabrico.

Por último, foram apresentados resultados de aplicação da técnica de cancelamento de erro de ganho em malha fechada.

6 Conclusões

6.1 Conclusões e considerações finais

A análise dos resultados apresentados nos capítulos anteriores conduz a uma conclusão simples: a técnica de cancelamento do erro de ganho em malha fechada que foi apresentada neste trabalho é válida e pode ser implementada em circuitos electrónicos com interesse prático, pois verificou-se que o erro de ganho em malha fechada pode ser anulado. A teoria apresentada foi convenientemente suportada pelos resultados obtidos.

No entanto, a retroacção diminui a sensibilidade do sistema às variações dos seus parâmetros, e também diminui o erro de ganho em malha fechada, sendo que valores elevados do ganho diferencial conduziram a baixos valores do erro de ganho em malha fechada independentemente da aplicação do método que neste trabalho é proposto. Portanto, as aplicações práticas da técnica de cancelamento de erro de ganho em malha fechada, estão de certa forma estrangidas a amplificadores cujo ganho diferencial não seja elevado. Contudo, como foi previamente discutido no capítulo três, correntemente a evolução da tecnologia CMOS mostra uma tendência a ter-se ganhos diferenciais menores.

6.2 Possíveis linhas de continuação do trabalho desenvolvido

Ainda muito pode ser feito para se atingir um aumento de desempenho em sistemas que utilizem ganho de modo comum para melhorar as suas características.

Dentre as linhas gerais para se atingir tal aumento de desempenho, merecem destaque:

- Estudo de topologias de amplificadores operacionais de elevado ganho de modo comum. Neste trabalho utilizou-se deliberadamente uma topologia com ganhos diferencial e de modo comum baixos. Outras topologias de interesse poderiam ser estudadas na procura de soluções com elevado ganho de modo comum;

- Estudo da aplicabilidade do ganho de modo comum para melhoria de outras características do sistema com retroação. Mostrou-se neste trabalho a possibilidade de utilizar o ganho de modo comum dos amplificadores operacionais para a melhoria das características de ganho em malha fechada. No entanto, também se revelou a possibilidade de melhorar a resistência de entrada em malha fechada, utilizando o mesmo princípio. É pertinente questionar a existência de outros benefícios por explorar.

