

ALMA MATER STUDIORUM – UNIVERSITÀ DI BOLOGNA

CAMPUS DI CESENA

SCUOLA DI INGEGNERIA E ARCHITETTURA

**CORSO DI LAUREA IN INGEGNERIA ELETTRONICA PER
L'ENERGIA E L'INFORMAZIONE**

**PROGETTO PCB DI SISTEMI PER ENERGY
HARVESTING DA SORGENTI A BASSISSIME
TENSIONI**

Elaborato in

ELETTRONICA DEI SISTEMI DIGITALI

Relatore:

Prof. Aldo Romani

Correlatore:

Ing. Davide Fabbri

Presentata da:

Alessandro Giannini

Anno Accademico 2016/2017

Sessione III

Indice

Introduzione	5
1. PCB	7
1.1 Fabbricazione dei PCB	9
1.2 Tecnologie di montaggio dei componenti	10
2. Descrizione dei circuiti	12
2.1 Oscillatore Step-Up con stadio amplificatore a source comune	13
2.2 Oscillatore Step-Up con inverter CMOS in ingresso e <i>voltage monitor</i>	13
2.3 Oscillatore Step-Up con stadio amplificatore a carico induttivo	14
3. Fase di progetto.....	16
3.1 Disegno degli schematici	16
3.1.1 Schematico del circuito oscillatore con stadio amplificatore a source comune	16
3.1.2 Schematico del circuito oscillatore con inverter e <i>voltage monitor</i>	18
3.1.3 Schematico del circuito oscillatore con amplificatore a carico induttivo	20
3.2 Assegnazione impronte	22
3.3 Progetto del layout delle schede	25
3.3.1 Realizzazione layout del primo circuito stampato	27
3.3.2 Realizzazione layout del secondo circuito stampato	30
3.3.3 Realizzazione layout del terzo circuito stampato	33
Conclusioni	36
Ringraziamenti.....	38
Indice delle figure	40
Bibliografia	42

Introduzione

Da qualche anno a questa parte si è sviluppato grande interesse riguardo applicazioni autonome dal punto di vista energetico, ovvero sistemi elettronici con bassi consumi di potenza capaci di estrarre dall'ambiente circostante l'energia necessaria a compiere operazioni. Questa idea è alla base dell'*energy harvesting*, ovvero “energia recuperata”. I principali trasduttori utilizzati in questo ambito sono: trasduttori piezoelettrici, celle fotovoltaiche, generatori termoelettrici (*ThermoElectric Generators*, TEGs) e antenne rettificatrici. Purtroppo, le sorgenti d'energia legate all'ambiente forniscono tensioni estremamente basse, mentre le tensioni di alimentazione richieste dai circuiti in genere devono essere superiori alle tensioni di soglia dei transistor utilizzati. Per citare alcuni esempi, le celle fotovoltaiche in condizioni di scarsa illuminazione forniscono tensioni in uscita di circa 200 mV, oppure nell'ambito della radio frequenza, le tensioni ricevute tra antenne ad un'elevata distanza sono di poche centinaia di mV (100-200 mV). La potenza può essere anche ottenuta da una differenza di temperatura, utilizzando dei generatori termoelettrici. I TEGs sfruttano l'effetto *Seebeck*: quando due metalli differenti sono collegati elettricamente e sottoposti a temperature diverse, viene generata una tensione ai terminali. Tale tensione è, in molti casi operativi, dell'ordine della decina di mV. Nei sistemi di *energy harvesting*, poiché il convertitore principale di potenza necessita di una tensione minima, questo può essere avviato solo dopo che un elemento di accumulazione (per esempio un condensatore) sia stato caricato a questo livello di soglia. A tale scopo sono stati progettati circuiti, detti convertitori di “*kick-start*”, che lavorando a bassissime tensioni riescono a caricare una capacità di accumulazione, fino alla soglia necessaria all'avvio del convertitore principale.

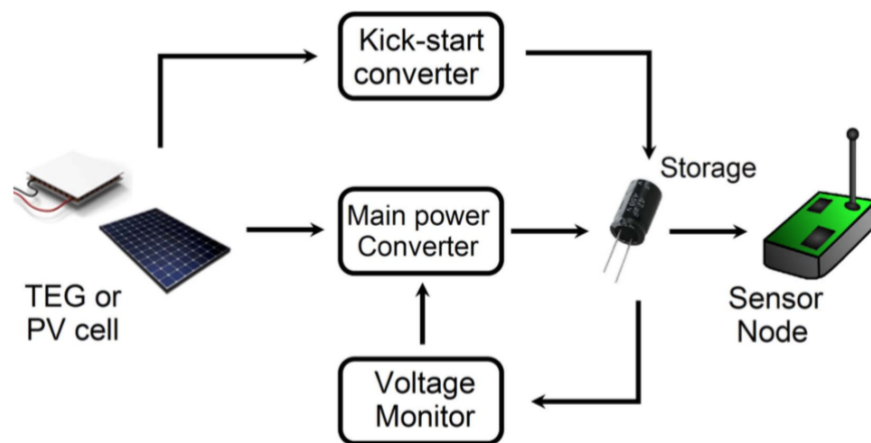


Figura 1: Schema di un sistema autonomo dal punto di vista energetico [1]

L'obiettivo del progetto è la realizzazione di tre prototipi di schede PCB che implementino differenti circuiti di kick-start per applicazioni di *energy harvesting* il cui compito, come mostrato in figura 1, sarà quello di avviare un sistema da uno stato di completa scarica e di abilitare un convertitore di potenza più efficiente quando si raggiunge una certa tensione di soglia.

1. PCB

La PCB (*Printed Circuit Board* o circuito stampato in italiano) è una struttura stratificata, costituita da una base di materiale elettricamente isolante, fori o piazzole di rame necessari al posizionamento dei componenti e sottili strisce di rame, dette piste. Le funzioni principali dei circuiti stampati sono interconnettere i vari componenti elettronici attraverso le piste, fornire un supporto meccanico, dissipare il calore generato dal circuito e dotare il sistema di connessioni con/dall'esterno. Lo strato principale, detto "core", di un PCB è formato da un materiale isolante rivestito sui lati superiore ed inferiore, da lamine di rame su cui verranno in seguito realizzate le interconnessioni. Gli isolanti utilizzati principalmente sono:

- _ Resina epossidica con fibre di vetro: è il materiale più comunemente impiegato data la sua larga disponibilità, ha dei costi relativamente bassi. È utilizzato per strutture rigide e temperature fino a 170/180 °C, questo materiale è codificato come FR4 (*flame resistant 4*);
- _ Poliammidi: questo tipo di materiali può resistere ad alte temperature e viene impiegato per strutture sia rigide che flessibili.

Una prima classificazione è data dal tipo di substrato e dal processo di fabbricazione impiegato. Il circuito può risultare rigido, flessibile o rigido-flessibile.

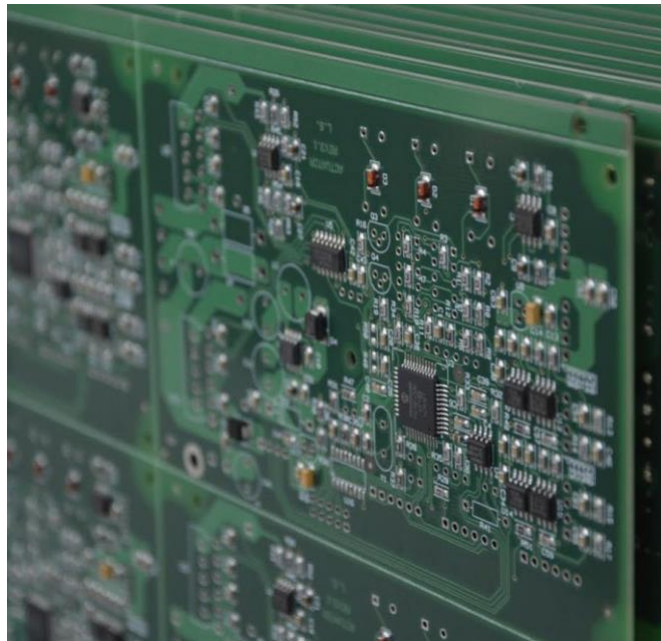


Figura 2: Circuito stampato rigido [9]

Le PCB rigide costituiscono la maggior parte dei circuiti stampati presenti sul mercato e vengono utilizzati per applicazioni di uso generale. La poca flessibilità non li rende però utilizzabili in tutte le applicazioni o in caso si presentino problemi di spazio. In questi casi è possibile utilizzare circuiti stampati flessibili.

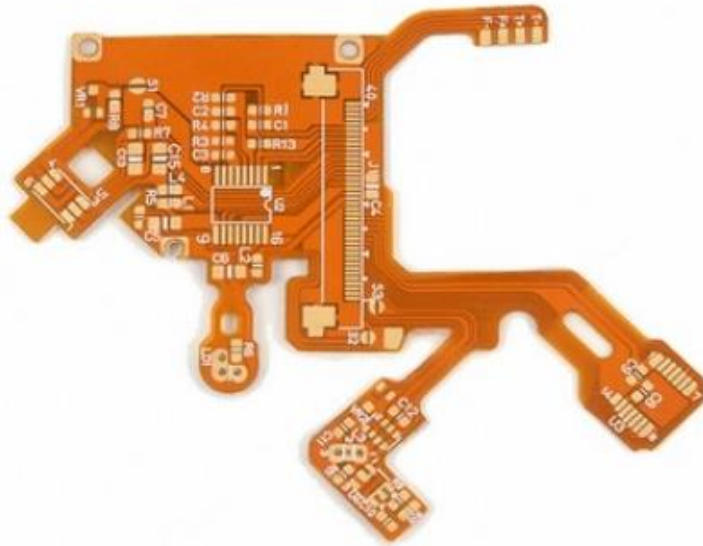


Figura 3: Circuito stampato flessibile [2]

La struttura è la stessa delle normali PCB rigide, con l'unica differenza che sono costituiti da un substrato flessibile e possono essere arrotolati anche più volte.

È possibile ottenere più livelli di interconnessioni, impilando uno sull'altro vari elementi doppia faccia e alternandoli da fogli isolanti di pre-preg. Gli strati di pre-preg sono composti dallo stesso materiale del core, ma in una forma più malleabile. Una volta riscaldato e pressato il pre-preg si indurisce e assume dimensioni standard che vanno dai 0,02" ai 0,04". A seconda del numero di strati conduttivi si possono distinguere tre diversi tipi di PCB:

- *Single-sided board (SSB, o circuiti monofaccia)*, in questa struttura la circuiteria è presente solo su di un lato della scheda, mentre i componenti possono essere presenti su entrambi i lati;
- *Double-sided board (DSB, o circuiti a doppia faccia)*, la sempre maggior complessità dei circuiti elettronici ha reso inadeguati i circuiti monofaccia, e ha spinto all'ideazione dei circuiti a doppia faccia. In questo caso circuiteria e componenti sono previsti su entrambi i lati (*top* e *bottom*) della scheda. È possibile connettere le piste di un lato con quelle del lato opposto attraverso fori metallizzati. Questi fori vengono chiamati VIAs (*Vertical Interconnect Access*);

- _ *Multilayers board* (MLB, o circuiti stampati multistrato), per definizione questa struttura è formata da più di due *layers* (sempre un numero pari), tipicamente 4 o 8 *layers*, ma è possibile realizzare PCB fino a 50 *layers* in applicazioni specifiche. In genere gli strati intermedi vengono adibiti a piani di alimentazione in modo da ridurre gli effetti induttivi parassiti, ridurre i percorsi di corrente elettrica, e facilitare l'interconnessione di tutti i componenti.

1.1 Fabbricazione dei PCB

Il processo di fabbricazione del circuito stampato incomincia con la fase di progetto della scheda. Questa fase viene effettuata al computer, attraverso software CAD (*Computer Aided Design*) grafici, con i quali è possibile definire il posizionamento dei vari elementi del PCB: componenti elettronici, interconnessioni, fori, vias e i vari piani sovrapposti. Alla fine della progettazione al computer verranno creati i cosiddetti file grafici vettoriali in formato Gerber. I file Gerber sono composti da:

- _ Un file per ogni *layer*, contenente una rappresentazione di ogni strato della scheda e quindi tutte le informazioni riguardo piste e posizionamento dei componenti elettronici;
- _ Un file per lo strato di “*top*” e uno per il “*bottom*” dove si trovano le informazioni riguardanti la serigrafia;
- _ I file necessari alla realizzazione della solder-mask;
- _ Altri file che contengono i dati riferiti a tutti i fori meccanici, vie e microvie.

I file così creati verranno inviati poi al produttore, che procederà alla realizzazione fisica del circuito stampato.

Esistono vari metodi di tracciamento delle piste, ma la tecnica più professionale e utilizzata industrialmente è quella della fotoincisione. Il primo passo sarà stampare un'esatta rappresentazione di ogni layer su un foglio trasparente. La stampa così ottenuta (o le stampe nel caso di un circuito multistrato) viene chiamata “*master*”. Successivamente viene applicato sulle lamine di rame una sostanza fotosensibile chiamata “*fotoresist*”. Dopodiché si applica il master sulla superficie ramata in modo che la stampa sia a contatto con il *fotoresist*. Il tutto viene sottoposto ad un'opportuna sorgente di luce UV, e alla fine del processo si saranno formate le piste e le piazzole per i componenti, mentre il rame in eccesso può essere rimosso chimicamente. A questo punto tutti gli strati vengono impilati. È molto importante che i *layers* siano perfettamente

allineati, in modo da far combaciare tutte le vie che collegano le piste dei vari strati, per questo motivo la pila viene bloccata da due lamine di metallo e poi posta in una pressa idraulica riscaldata per circa 2 ore. La prossima è la fase di foratura, nella quale vengono eseguiti i fori sulla scheda conformemente al progetto CAD. Le vie vengono metallizzate attraverso un processo elettrochimico, ma dato che non è detto siano perfettamente allineate con le piste, sono necessari degli anelli di rame attorno al foro metallizzato, per assicurare che il collegamento non venga rotto durante la fase di foratura. Anche le piste più esterne vengono metallizzate e una maschera molto sottile (tipicamente di materiale isolante) viene applicata per proteggere le interconnessioni, il cosiddetto solder-mask. L'ultima fase è la serigrafia, cioè la stampa di tutte le annotazioni utili per riconoscere facilmente le posizioni dei vari componenti in fase di saldatura e i riferimenti dei vari connettori presenti sulla scheda. I circuiti stampati in genere vengono fabbricati in pannelli, di dimensioni tipiche 18x24" (460x610 mm), contenenti più schede uguali, in modo da minimizzare i costi di produzione e assemblaggio. In generale, le schede hanno dimensioni molto più piccole del pannello e schede diverse possono condividere lo stesso pannello.

1.2 Tecnologie di montaggio dei componenti

Compiuta la fase di realizzazione del PCB è necessario saldare sul circuito i componenti elettronici. Spesso questo processo è automatizzato attraverso macchine "*pick and place*", ma può essere anche manuale. Dal punto di vista del montaggio dei componenti sulla scheda è possibile distinguere due differenti tecnologie:

- PTH (*Pin Through Hole*, ovvero "pin a foro passante"): questi tipi di dispositivi sono dotati di reofori (piedini metallici). I reofori devono essere inseriti attraverso fori passanti appositamente realizzati sul circuito e successivamente saldati dal lato opposto.

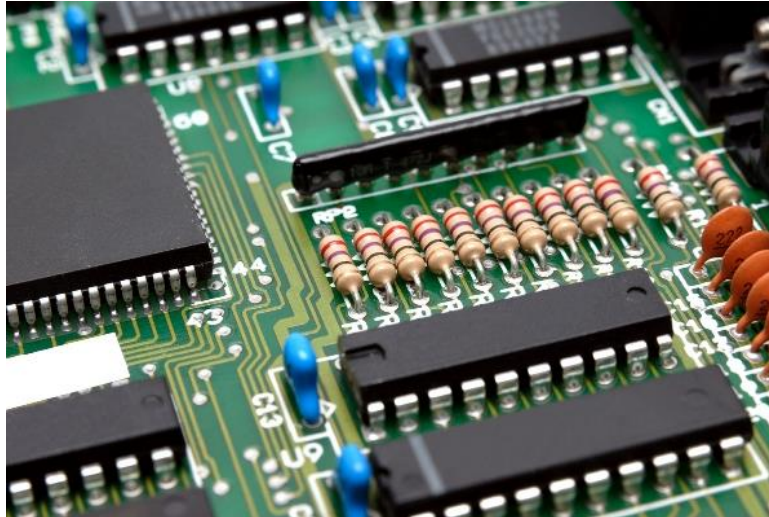


Figura 4: Esempio di tecnologia through hole [3]

- SMT (Surface Mount Technology, ossia “tecnologia a montaggio superficiale”): questo tipo di componenti hanno reofori disposti in modo tale da poter essere saldati direttamente in corrispondenza di piazzole metallizzate sulla superficie della scheda. Questa tecnologia porta notevoli vantaggi rispetto alla PTH, in quanto vengono eliminati i fori, i componenti sono molto più piccoli, possono essere posizionati su entrambi i lati del PCB e l’assemblaggio può essere automatizzato.

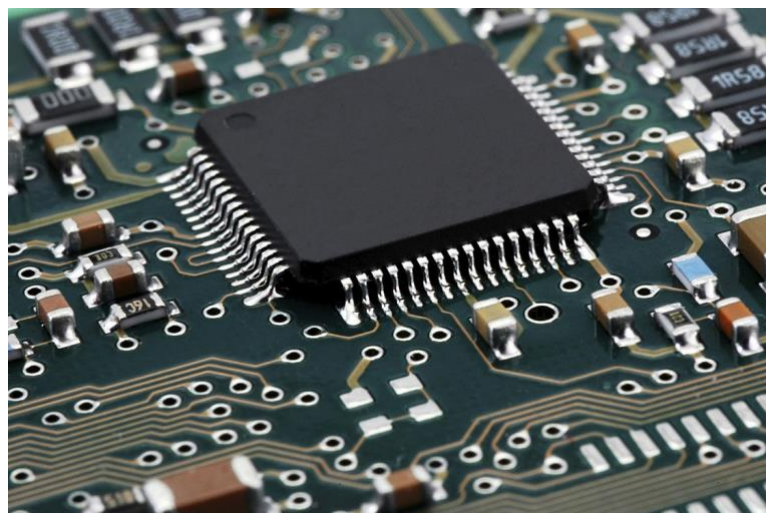


Figura 5: Esempio di tecnologia SMT [4]

2. Descrizione dei circuiti

Come già accennato nell'introduzione, il progetto ha come scopo la realizzazione di PCB, basati su circuiti integrati utilizzabili per avviare sistemi in uno stato di completa scarica, partendo da tensioni bassissime. I circuiti in questione sono stati progettati per applicazioni nell'ambito dell'*energy harvesting*, e sono adatti all'uso con generatori termoelettrici accoppiati a trasformatori piezoelettrici in catena di retroazione. I trasformatori piezoelettrici (PT) sono dispositivi per la conversione di potenza ad elevata efficienza, generalmente utilizzati per applicazioni ad alte tensioni e basso spessore di montaggio. Tuttavia, il loro utilizzo in applicazioni a bassissime tensioni è già stato dimostrato. La scelta di questo tipo di dispositivo è data da un fattore più elevato, quindi migliori prestazioni, rispetto ai trasformatori magnetici.

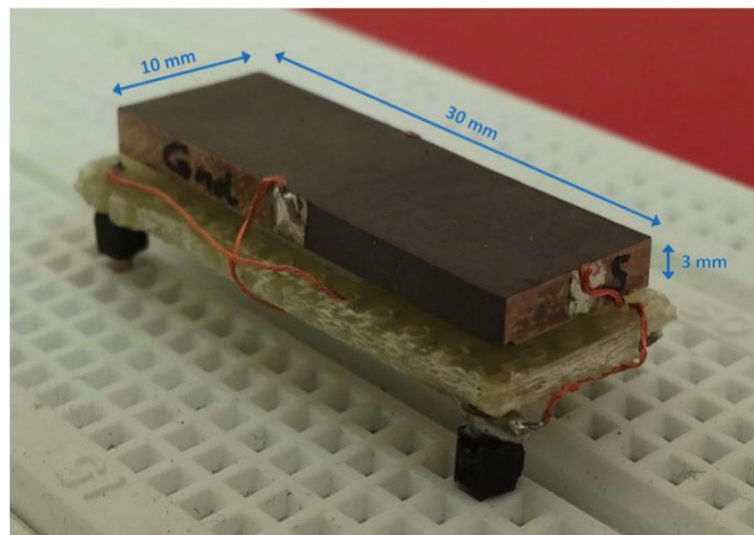


Figura 6: Trasformatore piezoelettrico utilizzato [1]

La struttura generale dei tre circuiti è praticamente la stessa, infatti sono composti da uno stadio amplificatore, un trasformatore piezoelettrico e un *voltage doubler*. Il PT accoppiato in retroazione fornisce uno sfasamento in uscita di 180° alla frequenza di antirisonanza. Se anche l'amplificatore fornisce uno sfasamento di 180° , unito ad un guadagno d'anello maggiore dell'unità, è possibile ottenere un'oscillazione crescente, che viene rettificata e amplificata dal *voltage doubler*. I circuiti proposti operano con TEG che generano una tensione di qualche decina di millivolt e attraverso un'architettura risonante a basso voltaggio di avvio, riescono a produrre in uscita una tensione fino a circa 1,5 V.

2.1 Oscillatore Step-Up con stadio amplificatore a source comune

Lo schematico del circuito proposto è rappresentato nello schematico in figura 7. L'oscillatore è composto da uno stadio amplificatore a source comune accoppiato con un trasformatore piezoelettrico in catena di retroazione e un *voltage doubler* in uscita.

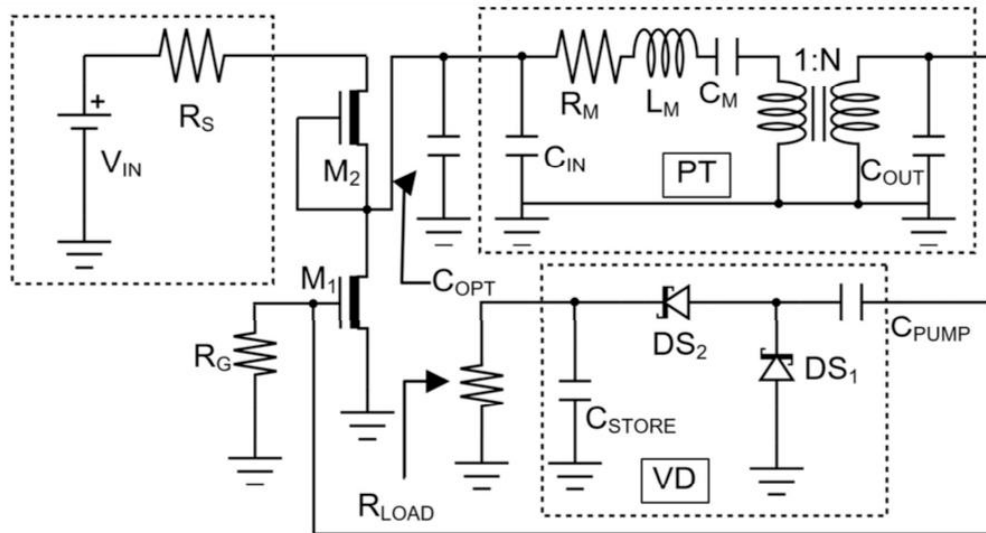


Figura 7: Schematico oscillatore Step-Up con stadio amplificatore a source comune [1]

Due transistori MOS depletion-mode (DeplMOS) costituiscono lo stadio d'ingresso amplificatore a source comune; M_1 è il transistor amplificatore, mentre M_2 è il transistor di carico. C_{OPT} è una capacità da 400nF necessaria per aumentare ulteriormente il guadagno d'anello. Il *voltage doubler* è composto da due diodi *Schottky* che rettificano e amplificano la tensione al nodo d'uscita del trasformatore piezoelettrico. La resistenza R_G ha un valore di circa 140 M Ω , ed è necessaria per fornire una tensione di polarizzazione praticamente nulla sul gate di M_1 . La capacità di accumulo, C_{STORE} , ha un valore di circa 4.7 μ F, mentre la capacità C_{PUMP} è di circa 100 nF.

2.2 Oscillatore Step-Up con inverter CMOS in ingresso e *voltage monitor*

Questo oscillatore è simile al circuito appena visto, ma in questo caso lo stadio di amplificazione a source comune è stato sostituito da un inverter a tecnologia MOS complementare, composto da transistor con basse tensioni di soglia. In questo circuito è, inoltre, presente un *voltage monitor* collegato alla capacità di accumulo C_{STORE1} da 4.7 μ F. Il *voltage monitor* è stato inserito per connettere un carico quando la tensione sull'elemento di *storage* raggiunge una certa tensione V_H (~ 1.55 V), mentre viene

Il terzo circuito è composto da uno stadio amplificatore con più dispositivi in parallelo, normalmente JFET. Il primario del trasformatore piezoelettrico è connesso all'uscita dell'amplificatore, mentre il secondario è collegato all'ingresso. Il carico Z_L , a differenza del primo circuito, è stato implementato attraverso un induttore di circa 30/40 μH . Questa scelta non produce cadute di tensione continua, così che la tensione di alimentazione viene applicata interamente sui FET. È possibile collegare una capacità C_{OPT} di circa 500 nF in parallelo all'ingresso del PT per ridurre ulteriormente la tensione minima di attivazione del circuito. Il valore scelto per la capacità C_{PUMP} in questo caso è 470 pF, mentre il valore della capacità di accumulo C_{STU} è lo stesso dei precedenti circuiti, 4.7 μF . Nell'ipotesi di utilizzare questo circuito a valle di un *boost converter*, è previsto che all'accensione di quest'ultimo si possa staccare il circuito di start-up attraverso una rete di controllo, infatti la resistenza di polarizzazione R_F ($\sim 140 \text{ M}\Omega$) dei JFET non è collegata direttamente a massa ma ad un segnale di *enable* attivo basso.

3. Fase di progetto

Il programma scelto per il progetto dei tre PCB è *Kicad*, un software open source realizzato da *Electronic Design Automation* (EDA). Il programma mette a disposizione dell'utente una serie di *tools* necessari a disegnare gli schematici dei circuiti e a progettare le schede PCB. Le principali fasi per progettare un circuito stampato sono:

- _ Scelta dei componenti e definizione dello schematico;
- _ Scelta dei parametri del PCB;
- _ Scelta del package di ogni componente ed assegnazione dell'impronta (*footprint*);
- _ Collocamento dei componenti e disposizione di piste, vie e piazzole;
- _ DRC;
- _ Generazione dei *Gerber files*.

3.1 Disegno degli schematici

La progettazione di un circuito PCB parte con il disegno dello schema elettrico, questa funzionalità è implementata dal tool "*Eeschema*". In questa fase è importante scegliere o creare i componenti facendo attenzione al numero associato ai pin, per evitare errori di collegamento.

3.1.1 Schematico del circuito oscillatore con stadio amplificatore a source comune

Per quanto riguarda il primo circuito è stato necessario creare due nuovi componenti non presenti in libreria. Il primo componente creato è il trasformatore piezoelettrico, prototipo fornito dall'azienda *Noliac*.

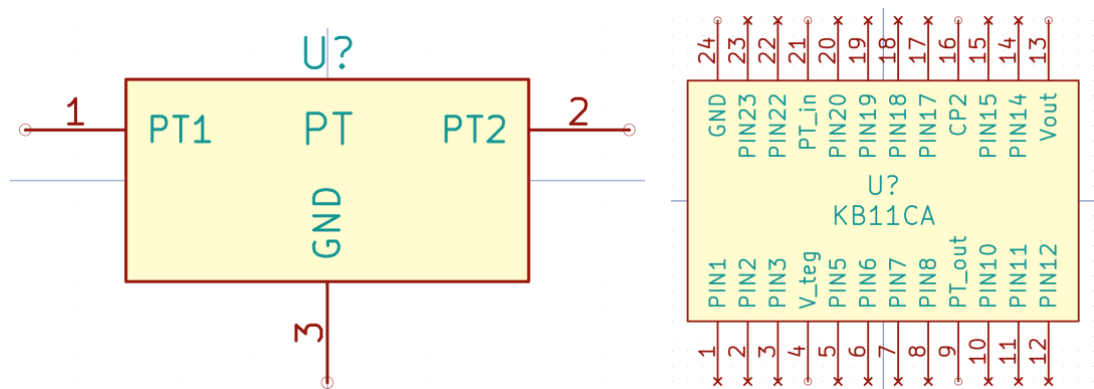


Figura 10: A sinistra: Componente creato per il trasformatore piezoelettrico; A destra componente creato per il DIP24

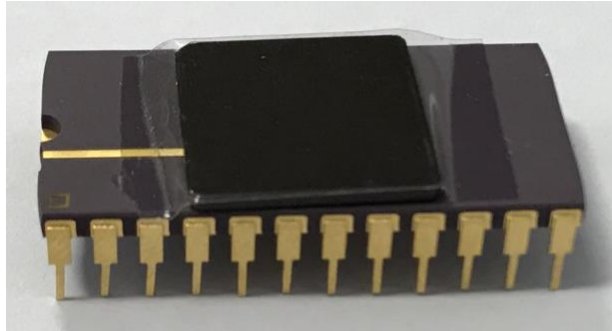


Figura 11: Chip KBA11CA che implementa il primo circuito

Il secondo componente non presente nelle librerie di *Kicad* è il chip, in quanto questo circuito è stato progettato in una versione integrata con package DIP24 dall'Università di Bologna in collaborazione con STMicroelectronics. Dopo aver aggiunto i due nuovi componenti, sono stati inseriti nello schematico i componenti passivi:

- _ Resistenza di polarizzazione R_G ;
- _ Capacità C_{OPT} ;
- _ Capacità C_{PUMP} ;
- _ Elemento di accumulo C_{STORE} .

Infine, si è pensato di inserire numerosi connettori, per facilitarne modifiche in fase di test e misurazioni. IN1 e OUT1 sono rispettivamente i connettori di alimentazione e carico. Il connettore PT1 consente l'utilizzo di trasformatori piezoelettrici diversi da quelli al momento disponibili, e di conseguenza è stato inserito un connettore per C_{OPT} , in quanto deve essere dimensionata, in base al PT utilizzato. È stato previsto anche un connettore per C_{PUMP} , mentre la capacità di accumulo C_{STORE} (che va dimensionata in base al carico che si vuole collegare al circuito) è possibile sostituirla attraverso il connettore d'uscita. Infine, è stato inserito anche un connettore singolo collegato a massa per avere un buon riferimento durante le misure. Dopo aver posizionato tutti i componenti sono stati effettuati i collegamenti.

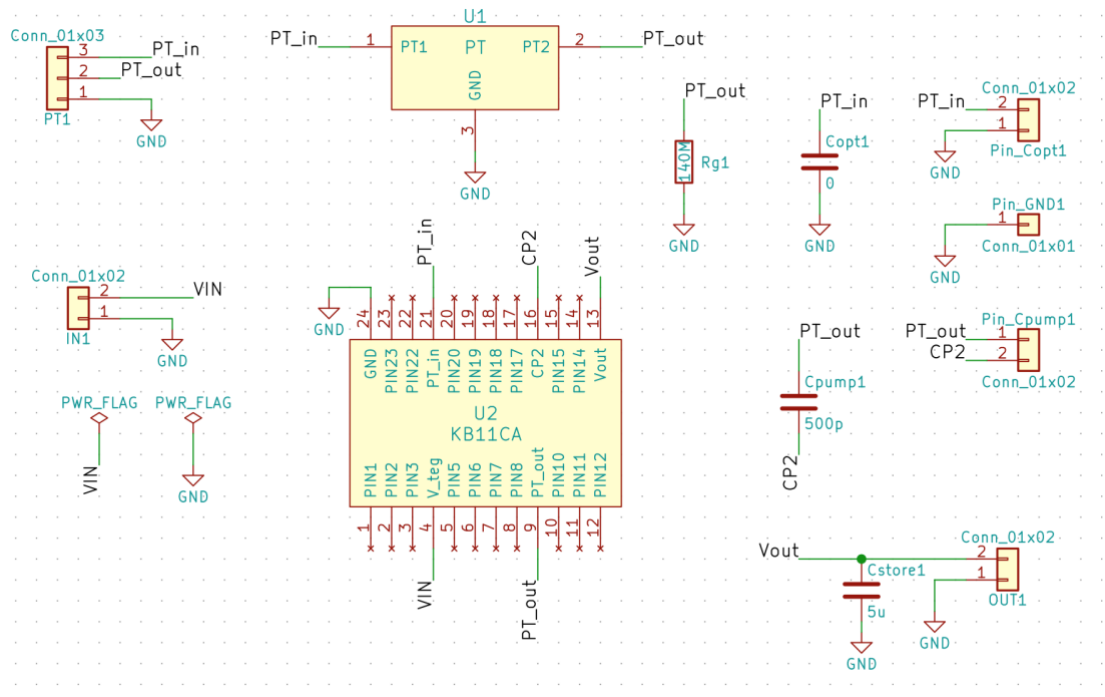


Figura 12: Schematico realizzato per il primo circuito

3.1.2 Schematico del circuito oscillatore con inverter e *voltage monitor*

In questo caso si utilizzerà un circuito integrato realizzato dall'Università di Bologna con package QFN32, e quindi anche nel disegno di questo schematico è stato necessario creare un nuovo componente. In realtà, il chip non integra solamente questo circuito e pertanto si andranno ad utilizzare solo 7 pin dei 32 presenti, mentre i restanti saranno collegati a massa. Al momento della realizzazione del progetto non è disponibile il chip da saldare, ma è disponibile il chip saldato su di un adattatore. Per questo motivo sarà inserito nello schematico un componente identico all'integrato a cui verrà assegnata un'impronta diversa da quella del QFN32, per poter provare la scheda con l'adattatore, ma lasciare comunque la possibilità di saldare il chip in futuro.

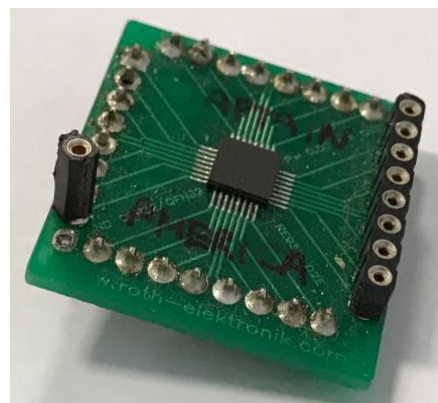
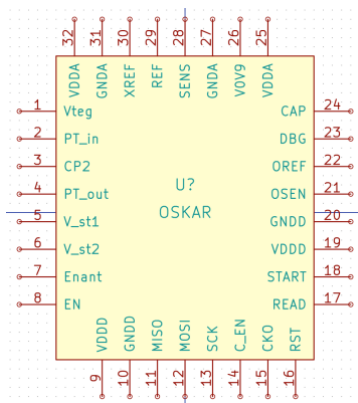


Figura 13: A sinistra: Componente creato per il QFN32; A destra: Chip saldato sull'adattatore

Per la realizzazione dello schematico sono stati quindi aggiunti i seguenti componenti:

- _ Simbolo per il chip QFN32;
- _ Simbolo per l'adattatore del chip;
- _ Simbolo per il trasformatore piezoelettrico creato precedentemente;
- _ Resistenza R_p di polarizzazione;
- _ Capacità C_{PUMP} ;
- _ Capacità di accumulo C_{STORE1} ;
- _ Capacità C_{STORE2} ;

Come nello schematico precedente sono stati previsti nella scheda dei connettori per apportare modifiche, alimentare e collegare un carico durante la fase di test.

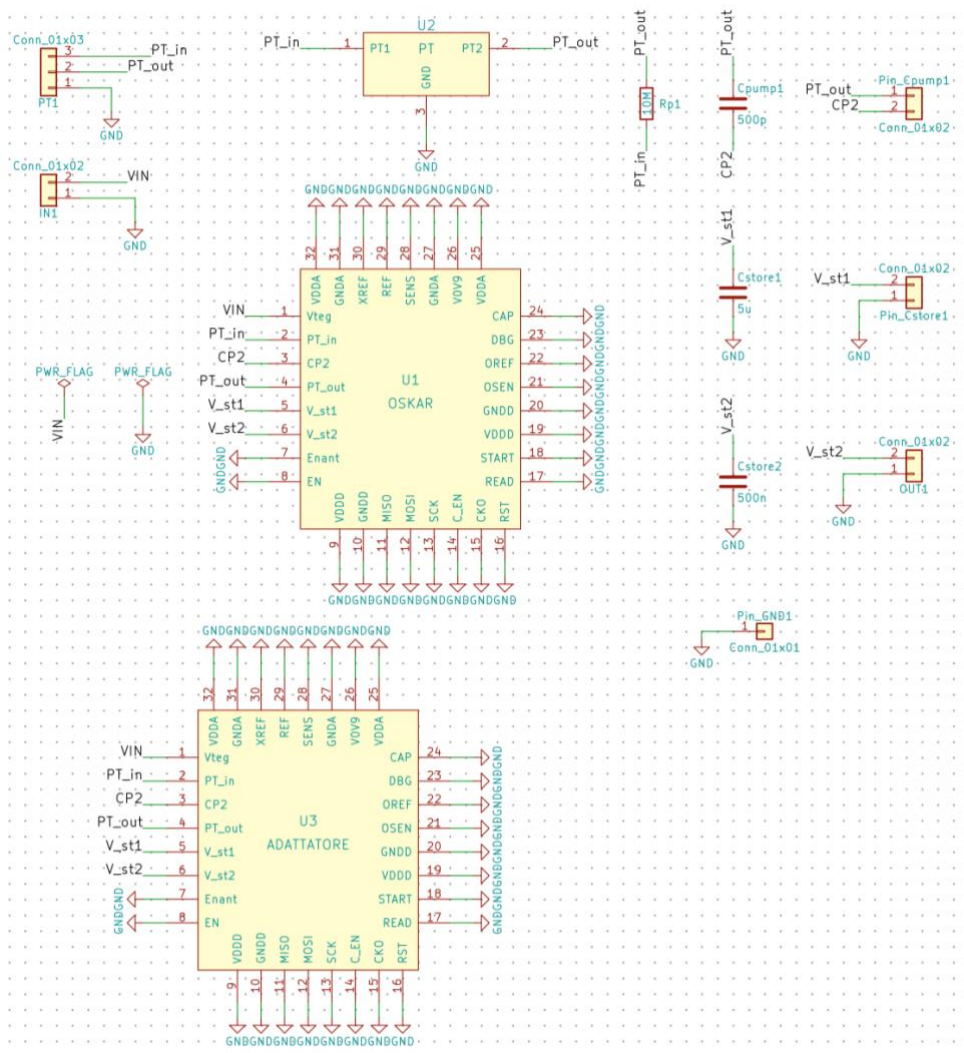


Figura 14: Schematico realizzato per il secondo circuito

3.1.3 Schematico del circuito oscillatore con amplificatore a carico induttivo

Per questa scheda non è stato progettato un chip che implementi il circuito, quindi verrà progettato il PCB utilizzando componenti discreti. Per il circuito di start-up sono stati inseriti i seguenti componenti elettronici:

- _ Induttanza L_S , ovvero il carico dell'amplificatore;
- _ Tre JFET a canale p in parallelo;
- _ Resistenza R_f di polarizzazione;
- _ Capacità C_{PUMP} ;
- _ Capacità C_{OPT} in ingresso al PT;
- _ Trasformatore piezoelettrico.

Rispetto al circuito mostrato nel capitolo 2, si è voluta apportare una modifica per poter utilizzare il PCB anche con carichi che non implementano una rete di controllo per staccare il circuito di start-up quando il convertitore principale è attivo. A questo proposito sono stati inseriti nel circuito due componenti integrati: un *voltage monitor* prodotto dalla *ON semiconductor* e uno *switch SPDT* prodotto da *STMicroelectronics*. Anche in questo caso è stato necessario creare dei simboli per i nuovi componenti.

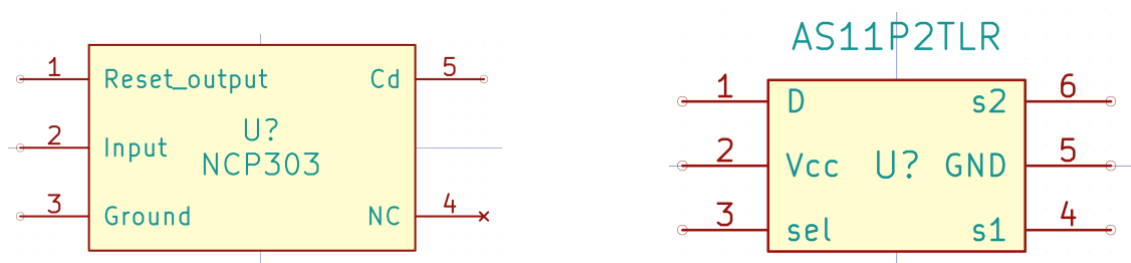


Figura 15: A sinistra: Simbolo creato per il VM (NCP303LSN11T1); A destra: Simbolo creato per lo switch SPDT

Dal *datasheet* dell'interruttore si nota che il produttore ne garantisce il funzionamento per tensioni di alimentazione nell'intervallo che va da 1.65 a 4.5 V, mentre le tensioni in gioco nel circuito proposto possono essere inferiori. Per quanto riguarda il *voltage monitor* è stato necessario dimensionare due resistenze esterne per incrementare la sua isteresi. Dopo alcuni test di laboratorio si è deciso di:

- _ Utilizzare comunque lo *switch*, in quanto non presenta comportamenti anomali anche per tensioni inferiori a quelle dichiarate dal produttore;
- _ Utilizzare una $R_L=8.2\text{ M}\Omega$ e una $R_H=680\text{ k}\Omega$, che garantiscono una soglia bassa $V_L=1.22\text{ V}$ e una soglia alta $V_H=1,49\text{ V}$.

Una volta inseriti i simboli creati per i nuovi componenti e le due resistenze, sono stati aggiunti i connettori. In questo caso, oltre a quelli presenti anche nei circuiti precedenti, sono stati necessari dei connettori per il segnale di *enable* e per le resistenze del *voltage monitor*, in modo da poter variare l'isteresi. Lo schematico finale del circuito è rappresentato in figura 16.

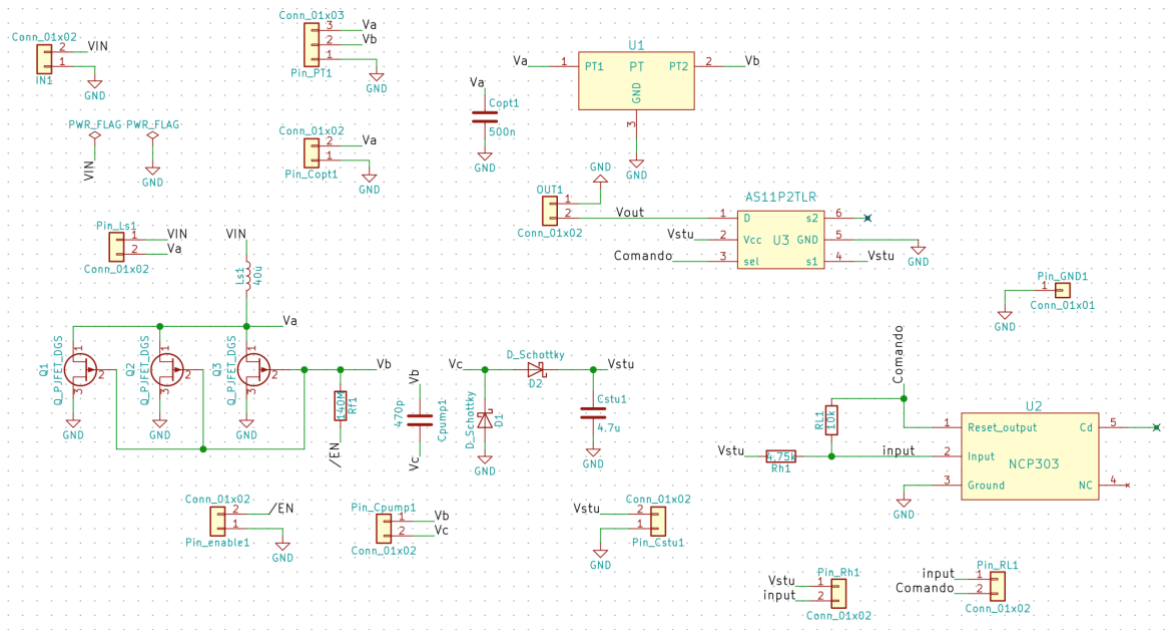


Figura 16: Schematico realizzato per il terzo circuito

3.2 Assegnazione impronte

“Cypcb” è lo strumento che permette di assegnare i *footprints* ad ogni componente dello schematico. Affinché le impronte scelte siano dotate del giusto numero di pin e della corretta geometria è necessario consultare i *datasheet* dei vari componenti utilizzati. Il programma viene in aiuto dell’utente mettendo a disposizione molte librerie e impronte standard da poter scegliere. Anche in questo caso non tutte le impronte erano presenti nelle librerie del programma, pertanto si sono realizzati i *footprints* dei trasformatori piezoelettrici, dell’adattatore QFN32 e dell’induttanza L_s . Per creare l’impronta dei PT e dell’adattatore QFN32, sono stati utilizzati dei fori passanti posizionati alla stessa distanza dei reofori dei componenti, in modo da poterli alloggiare utilizzando dei connettori di tipo femmina. Il risultato si può vedere nelle figure 17 e 18. Per i trasformatori piezoelettrici, avendone a disposizione due modelli uguali ma con una differente disposizione dei pin, si è scelto di creare un’unica impronta, ma inserendo i fori per montare uno o l’altro, dando la possibilità di scegliere in base a quello disponibile nel momento in cui verrà assemblata la scheda.

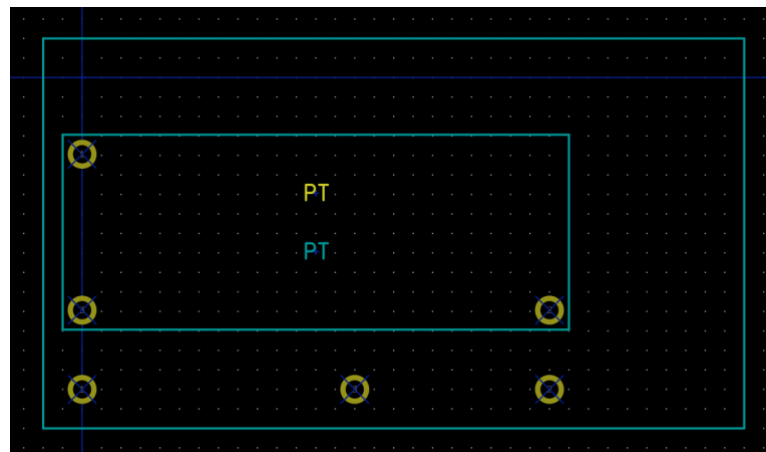


Figura 17: Impronta creata per il PT

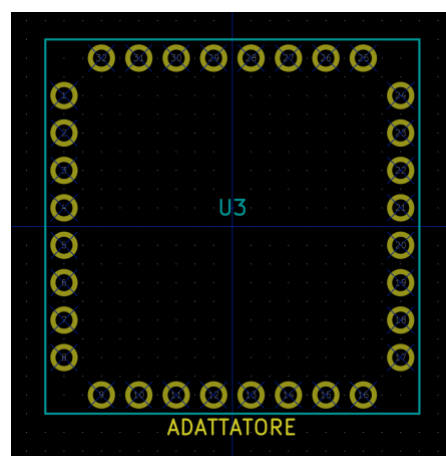


Figura 18: Adattatore QFN32

Per il terzo circuito è stato scelto di utilizzare un'induttanza dell'azienda *Coilcraft*, modello LPS4018, di cui non è disponibile il *footprint* nelle librerie di *Kicad*. Per realizzarlo è stato sufficiente consultare il *datasheet* del componente su cui sono riportate sia le dimensioni del package, sia le dimensioni di riferimento per creare il package.

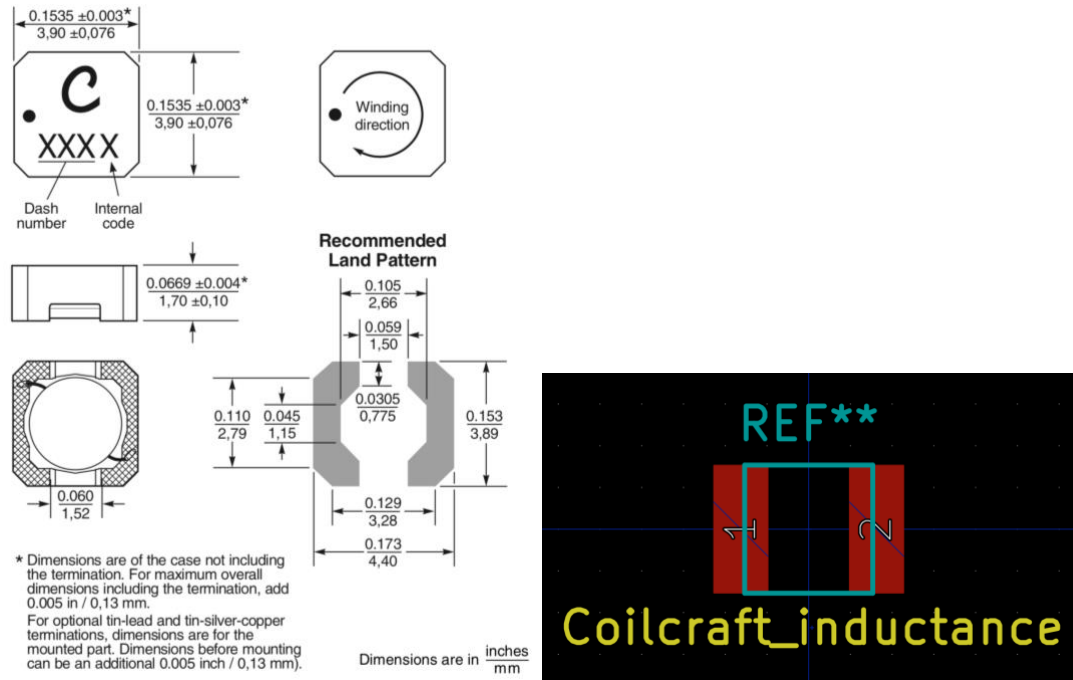


Figura 19: A sinistra: Geometrie dell'induttanza [12]; A destra: Impronta realizzata per l'induttanza L_s

Per i connettori sono state utilizzate impronte standard con un passo da pin a pin di 2.54 mm. Le altre associazioni componente – impronta sono riportate nella tabella 1.

Una volta completate le fasi di creazione dello schematico e associazione dei *footprints*, attraverso il tool *Eeschema* va esportato il file di *netlist*, che conterrà tutte le informazioni riguardanti la topologia del circuito e le impronte scelte.


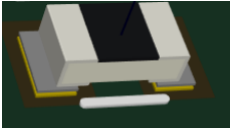

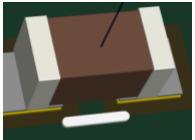
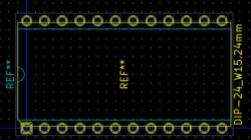
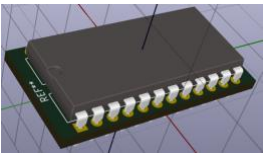
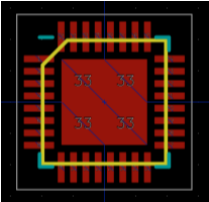
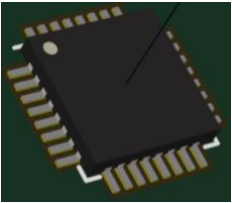
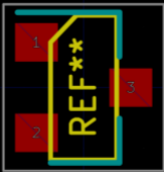
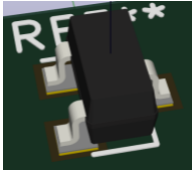
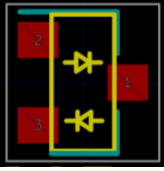

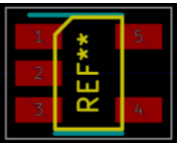
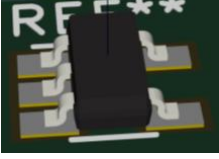


Componente	Modello	Package	Impronta	3D
R_G, R_P, R_f		SMD - 0603		
$C_{OPT}, C_{STORE}, C_{PUMP}, C_{STORE1}, C_{STORE2}$		SMD - 0603		
Chip 1	KB11CA	DIP - 24		
Chip 2	OSKAR	QFN32		
JFET (x3)	MMBFJ270 (Fairchild)	TSOP - 23		
Diodo Schottky (x2)	BAS70 - 04	TSOP - 23		
Voltage Monitor	NCP303LSN11T1G	TSOP - 5		
Switch SPDT	AS11P2TLR	DFN6L		

Tabella 1: associazioni componenti - impronte dei tre circuiti

3.3 Progetto del layout delle schede

Una volta generata la *netlist*, è possibile procedere con il disegno del circuito stampato vero e proprio, mediante l'utilizzo del tool "*Pcbnew*". I circuiti che si andranno a realizzare saranno dei PCB a doppia faccia, quindi è stato possibile realizzare le piste su entrambi i lati della scheda. Per questo progetto si sono utilizzate le regole di progetto comunemente utilizzate dalla maggior parte dei fornitori:

- _ Isolamento minimo:
 - Tutti gli spazi tra due "oggetti" in rame devono essere di ALMENO 6 mils (0,15 mm).
- _ Spessore delle piste:
 - Tutte le piste sul PCB devono essere disegnate con almeno 6 mils (0,15 mm) di larghezza;
 - Nel caso di spessori del rame pari a 70 μm lo spessore deve essere almeno 10 mils (0,25 mm);
 - Nel caso di spessori del rame pari a 90 μm lo spessore deve essere di almeno 12 mils (0,30 mm);
- _ *Anular Ring* e diametro minimo del Foro:
 - Il foro più piccolo realizzabile è di 8 mils (0,2 mm) e deve avere un *anular ring* almeno di 6 mils (0,15 mm) per i fori di diametro inferiore a 79 mils (2,0 mm) e 8/10 mils per i fori più grandi.
 - Siccome l'*anular ring* ha una grande influenza sulla saldabilità, si raccomanda di utilizzare un *anular ring* di 8/10 mils (0,20 mm) o maggiore su ogni *pad* ed utilizzare, se necessario, l'*anular ring* da 6 mils solo per i *vias*;
- _ *Anular ring* con *pad* ovali e rettangolari:
 - Nel calcolo dell'*anular ring* nei casi di PAD ovali o rettangolari vale la misura minima.
- _ Distanza *solder mask* dal Rame
 - Il *solder mask* deve essere più grande delle superfici in rame di almeno 8 mils (0,20 mm) al fine di scongiurare il pericolo che il *solder* (protettivo di colore verde) vada a coprire delle superfici sulle quali debba essere saldato un componente
- _ Distanza Serigrafia del rame:

- Deve essere di almeno 8 mils (0,20 mm).
- _ Scontornatura Meccanica:
 - Qualsiasi parte in rame dovrà essere almeno ad una distanza di 8 mils (0,20 mm) dal bordo del Circuito Stampato. Il Circuito Stampato è scontornato con una fresa del diametro di 2 mm, e, dove necessario, rifinito con una fresa del diametro di 1 mm.
- _ Distanza piani di massa – bordo:
 - Il piano di massa, in modo particolare negli strati interni dei multistrato, deve essere distante dal bordo almeno 8 mils (0,20mm).
- _ Scontornatura interna:
 - È possibile effettuare delle scontornature interne, ma sono soggette ad approvazione. L'utensile più piccolo che l'azienda può utilizzare ha il diametro di 1 mm.
- _ Scontornature interne ai *pad*:
 - Nel caso in cui vengano usate delle scontornature interne ai *pad* (1 mm min.) l'*anular ring* deve essere di almeno 0,5mm (20 mils).
- _ Dimensione tratto serigrafia:
 - Il tratto impiegato per la serigrafia componenti sul circuito stampato, dovrà avere una dimensione minima di 0,16 mm (6 mils)
- _ Isolamento con piani di massa:
 - Quando si tratta di piani di massa, evitare di usare 6 mils come standard, a meno che non sia assolutamente indispensabile. Utilizzare invece 8 mils (0,20 mm).

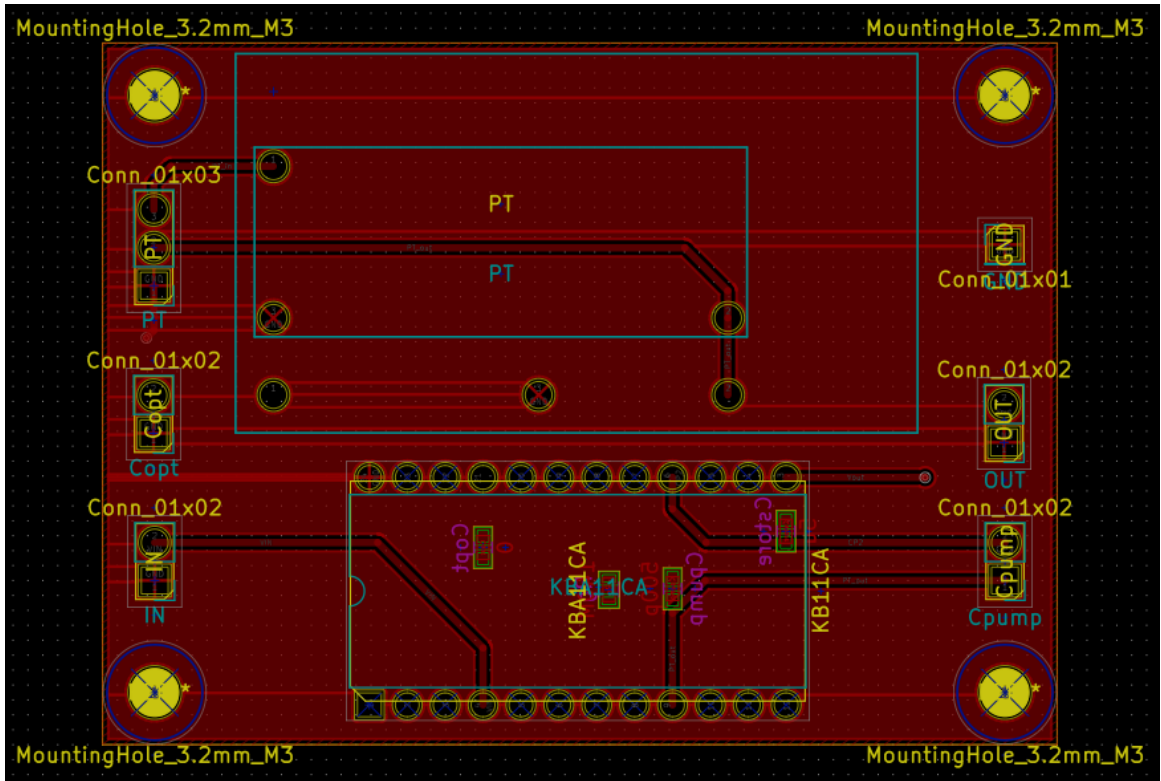


Figura 21: Piano di massa e piste dello strato superiore (primo PCB)

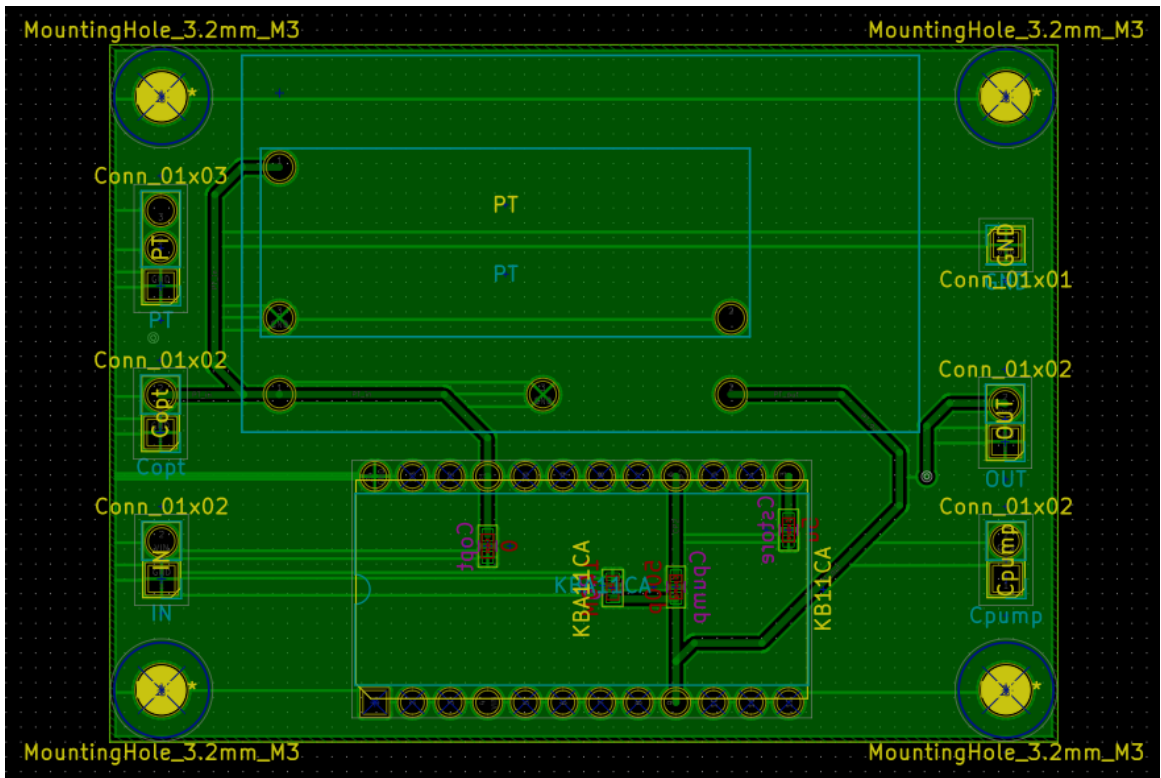


Figura 22: Piano di massa e piste strato inferiore (primo PCB)

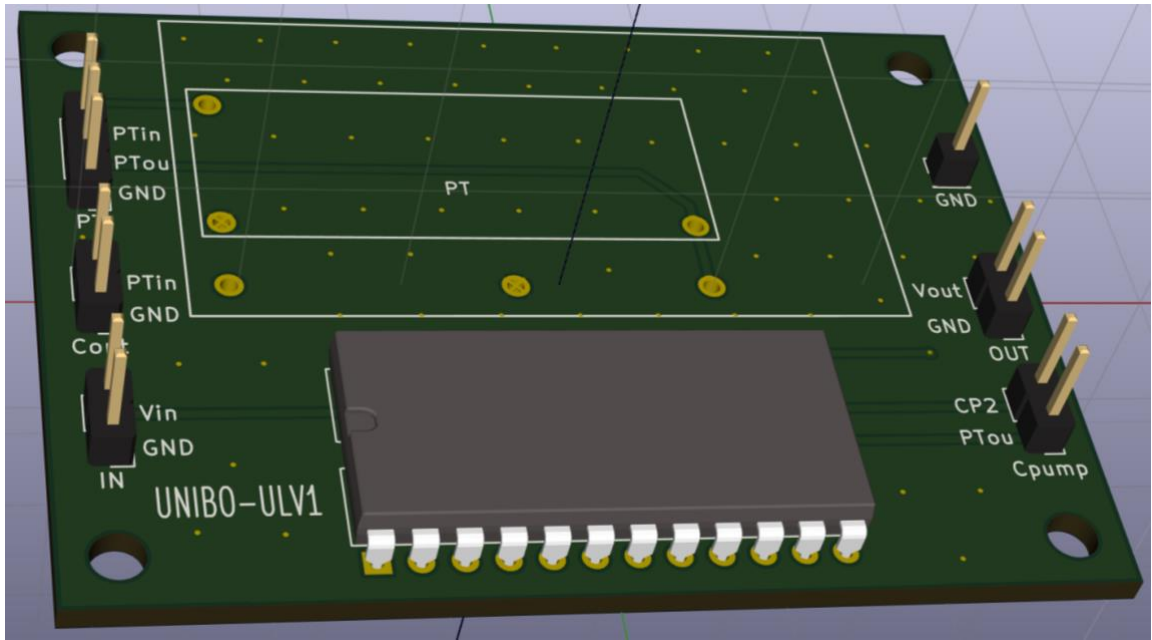


Figura 23: Visualizzazione 3D strato superiore primo PCB

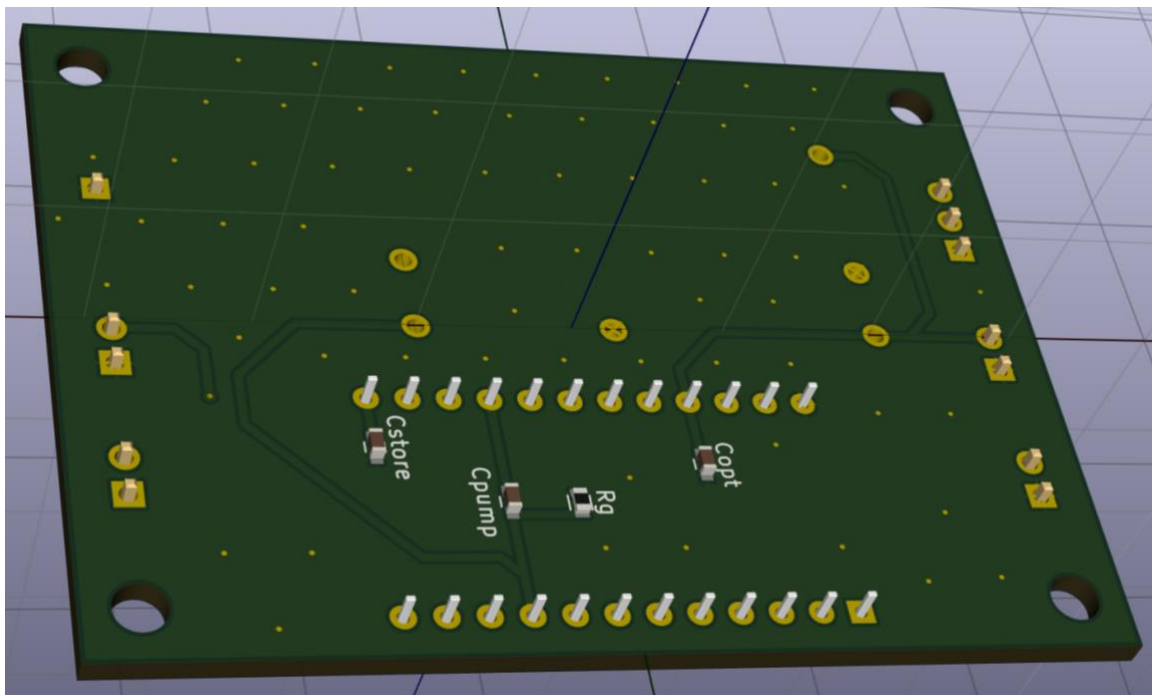


Figura 24: Visualizzazione 3D strato inferiore primo PCB

3.3.2 Realizzazione layout del secondo circuito stampato

Per la realizzazione del secondo PCB, si è deciso di sistemare affianco all'impronta del trasformatore piezoelettrico sia l'adattatore che il footprint del chip, in questo modo è stato più facile disegnare le piste successivamente, dato che i pin utilizzati sono alla sinistra dell'integrato. Come nel primo circuito si è scelto di posizionare i componenti passivi nello strato inferiore, per minimizzare l'ingombro totale della scheda e semplificare le connessioni. Dopo aver collocato anche i connettori ai bordi, i fori meccanici negli angoli e aver definito i contorni, si è ottenuto un layout di dimensioni 41x76 mm.

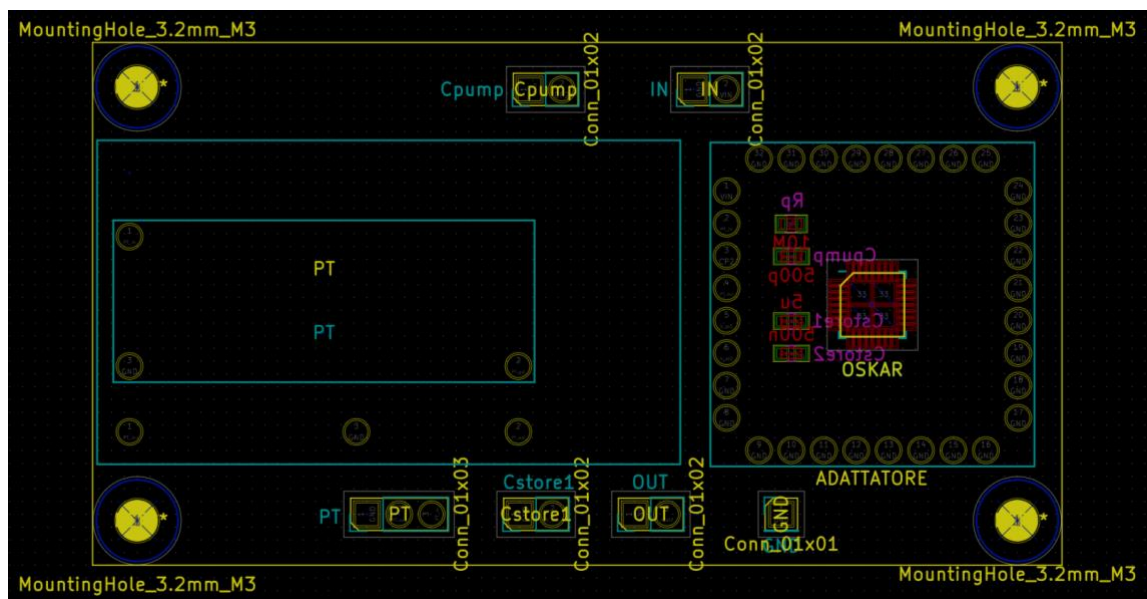


Figura 25: Disposizione componenti del secondo PCB

Per la larghezza delle piste si è scelta una dimensione standard da 0.25 mm, fatta eccezione per l'alimentazione che a causa dei suoi valori estremamente bassi si è preferito mantenere a 0.5 mm e anche per le piste collegate al chip QFN32, in quanto piste con una larghezza superiore ai 0.2 mm andrebbero a contattare più di un pin data la loro distanza ridotta. Chiarite queste eccezioni, le operazioni svolte successivamente non variano da quelle già viste per il primo circuito stampato, quindi seguiranno le immagini dei piani/piste e le visualizzazioni 3D del risultato finale.

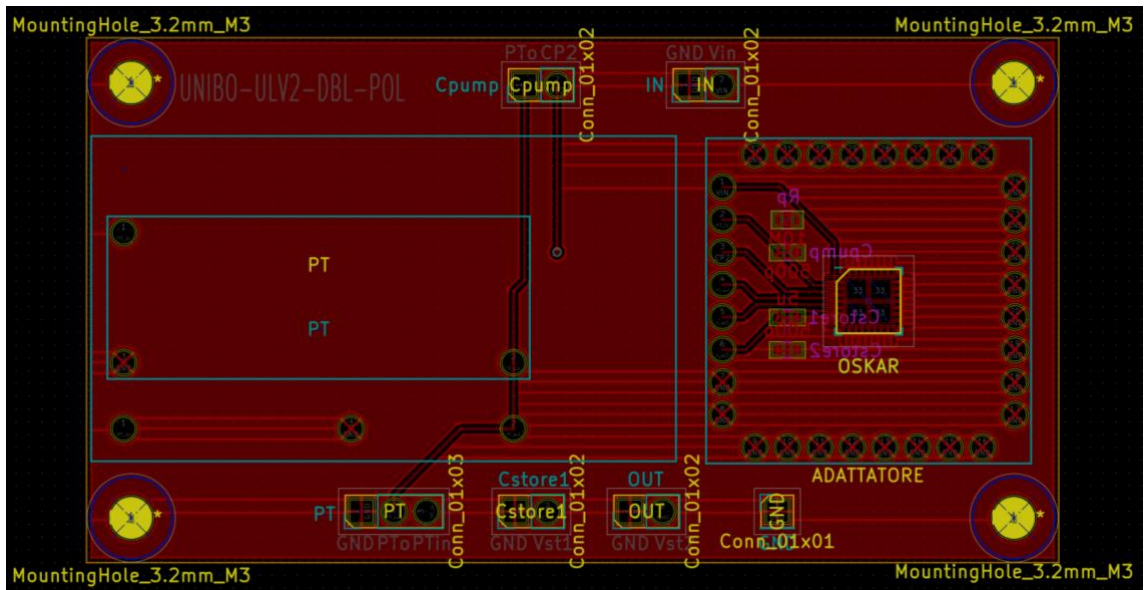


Figura 26: Piano di massa e piste strato superiore (secondo PCB)

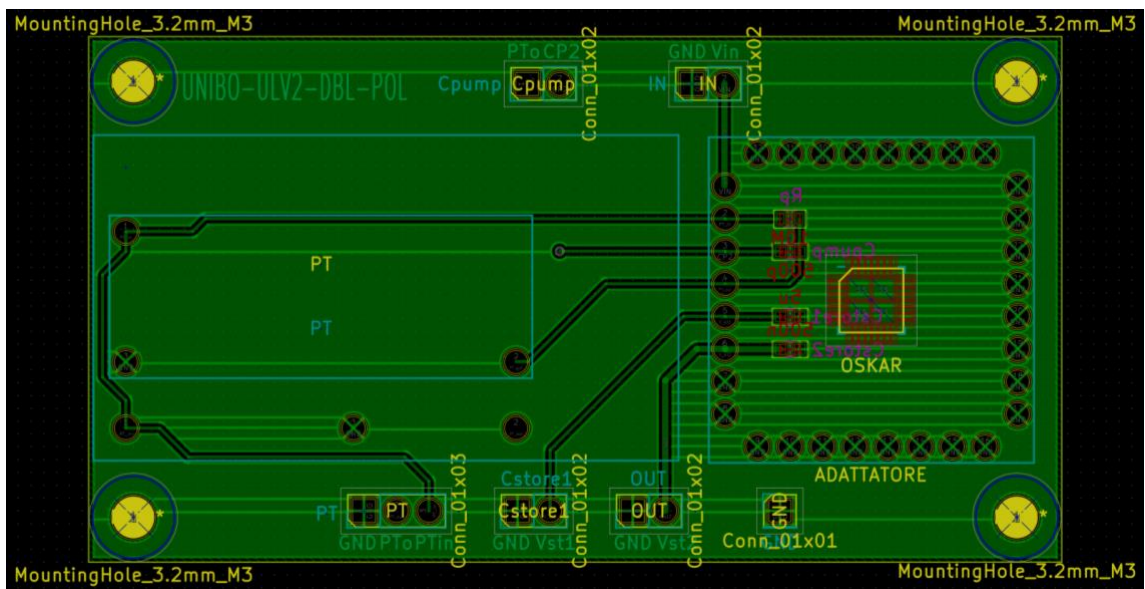


Figura 27: Piano di massa e piste strato inferiore (secondo PCB)

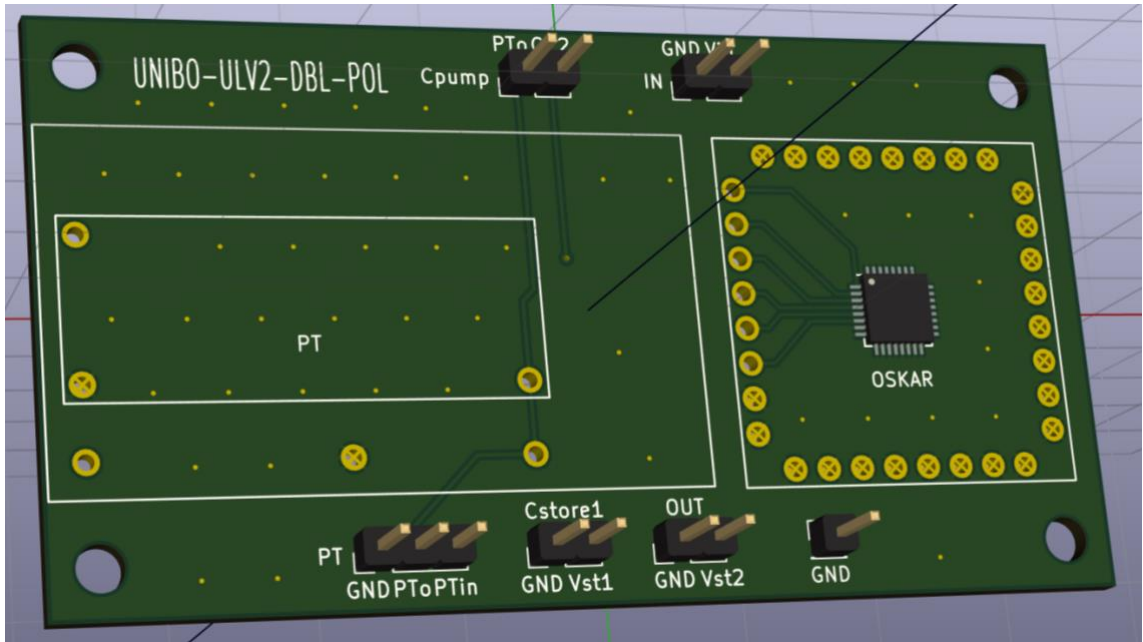


Figura 28: Visualizzazione 3D strato superiore secondo PCB

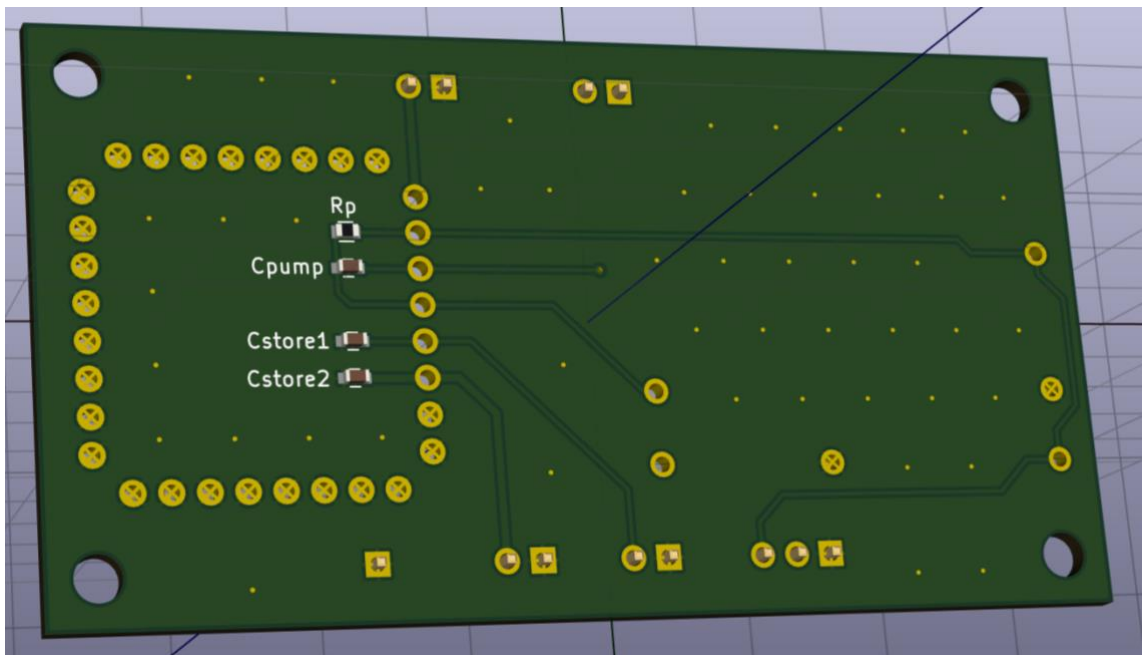


Figura 29: Visualizzazione 3D strato inferiore secondo PCB

3.3.3 Realizzazione layout del terzo circuito stampato

Non avendo a disposizione una soluzione integrata dell'oscillatore che si vuole implementare, si è pensato di disporre l'intero circuito sul lato inferiore, mentre il solo trasformatore piezoelettrico sul lato superiore. In questo modo, dopo aver posizionato i connettori lungo i lati e aver disegnato i contorni, si è ottenuto un PCB dalle dimensioni di 39x64 mm.

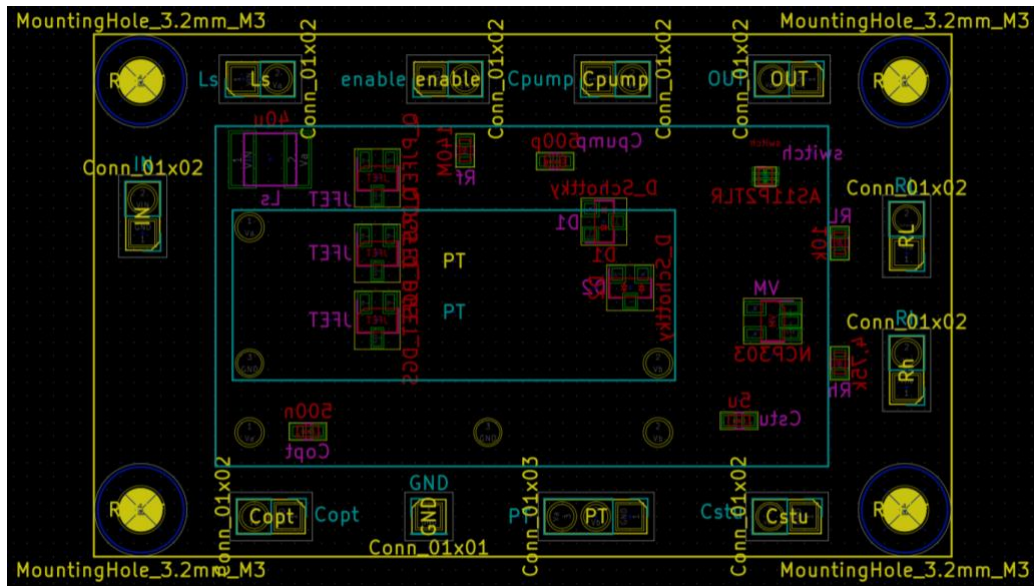


Figura 30: Disposizione componenti del terzo PCB

Per quanto riguarda le piste, è stato scelto di utilizzare una larghezza di 0.5 mm per l'alimentazione, per tutte le connessioni dell'induttanza Ls e della capacità di accumulo C_{STU}. Le connessioni dello *switch*, invece, sono state impostate ad una larghezza di 0.2 mm e un isolamento tra piste di 0.15 mm, data la vicinanza dei pin in questo tipo di package. Per tutti gli altri segnali sono state usate regole standard di progettazione con una larghezza delle piste di 0.25 mm e 0.2 mm per l'isolamento dal piano di massa.

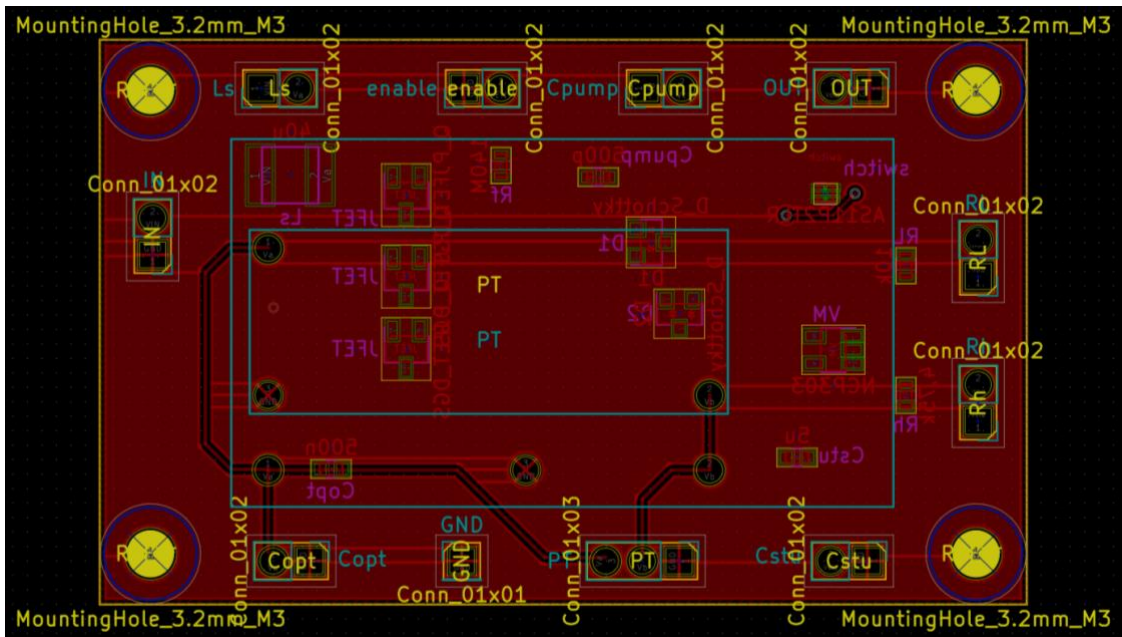


Figura 31: Piano di massa e piste strato superiore (terzo PCB)

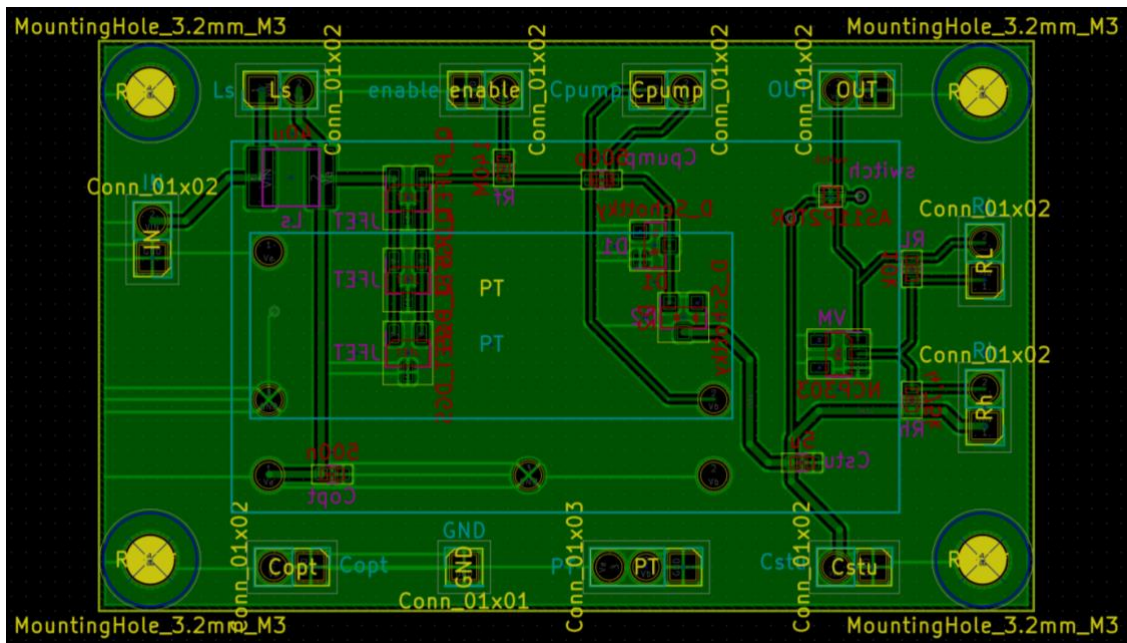


Figura 32: Piano di massa e piste strato inferiore (terzo PCB)

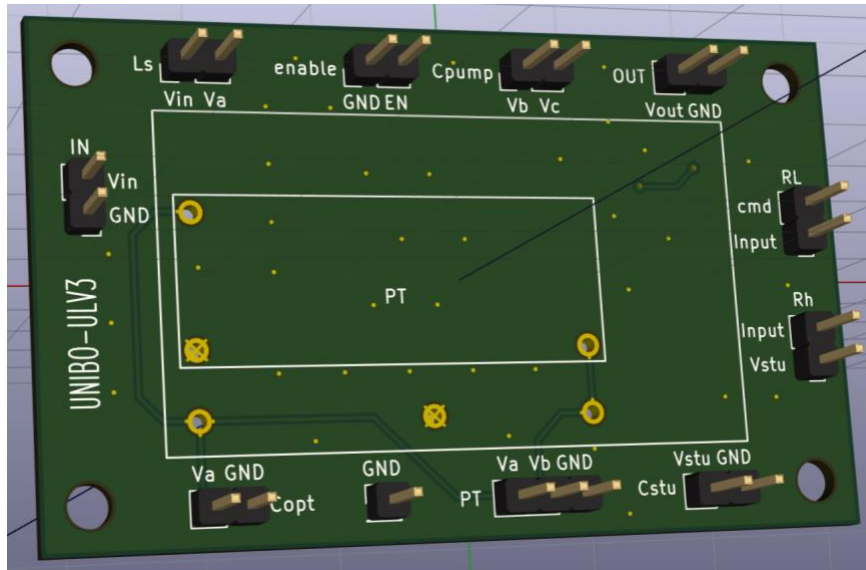


Figura 33: Visualizzazione 3D strato superiore terzo PCB

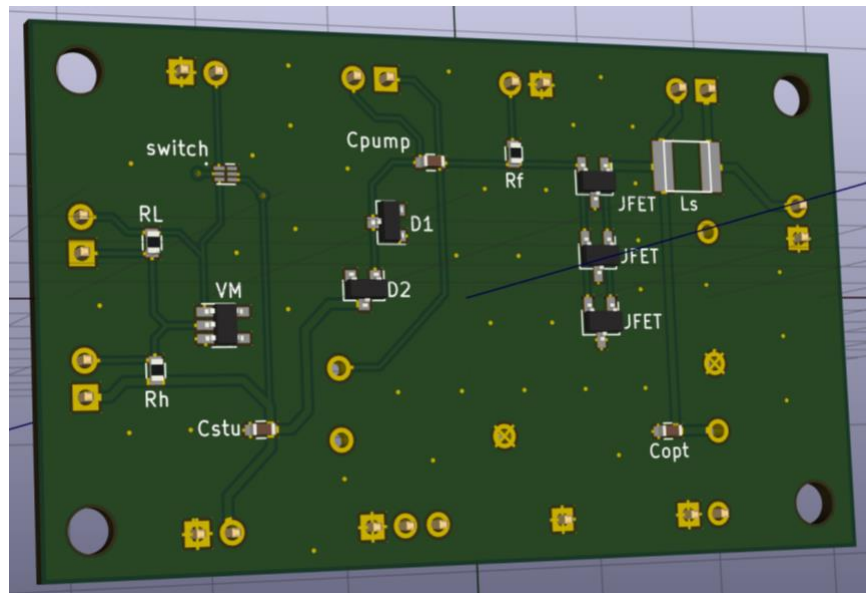


Figura 34: Visualizzazione 3D strato inferiore terzo PCB

Conclusioni

In conclusione, l'obiettivo di realizzare tre schede PCB per l'avvio a bassissime tensioni è stato raggiunto. Durante la fase di invio dei file all'azienda produttrice è stato realizzato un unico file con il *tool PCBnew*, in modo che le tre schede vengano stampate sullo stesso modulo, così da minimizzare i costi. Purtroppo, per motivi logistici non è stato possibile effettuare test delle schede, ma questi circuiti stampati danno la possibilità di provare numerose varianti e configurazioni dei circuiti implementati, grazie alla loro struttura, ai numerosi connettori inseriti e ad alcune modifiche apportate. Una volta trovata la soluzione migliore sarà possibile utilizzare le schede progettate in sistemi dove la sostituzione delle batterie risulta difficile, se non impossibile.

Ringraziamenti

Desidero ringraziare il Professor Aldo Romani, relatore di questa tesi, per il supporto fornitomi con professionalità, disponibilità ed estrema cortesia.

Inoltre, ringrazio il personale del laboratorio congiunto *STMicroelectronics* – Università di Bologna, in particolar modo l'Ing. Davide Fabbri per la sua professionalità e il costante supporto tecnico fornito.

Un sentito ringraziamento va alla mia famiglia per il supporto morale ed economico, che mi ha permesso di raggiungere questo traguardo.

Infine, ma non per ordine d'importanza, vorrei ringraziare tutte le persone che in questa avventura hanno condiviso con me ansie, gioie e soddisfazioni, in particolar modo Matteo, la sua famiglia, e Maria Chiara che soprattutto nell'ultimo periodo (ma sin dall'inizio del mio percorso) mi sono stati accanto.

Indice delle figure

Figura 1: Schema di un sistema autonomo dal punto di vista energetico [1]	5
Figura 2: Circuito stampato rigido [9]	7
Figura 3: Circuito stampato flessibile [2]	8
Figura 4: Esempio di tecnologia through hole [3]	11
Figura 5: Esempio di tecnologia SMT [4]	11
Figura 6: Trasformatore piezoelettrico utilizzato [1].....	12
Figura 7: Schematico oscillatore Step-Up con stadio amplificatore a source comune [1]	13
Figura 8: Schematico dell'oscillatore Step-Up con inverter CMOS in ingresso e voltage monitor in uscita [1].....	14
Figura 9: Schematico dell'oscillatore con stadio amplificatore a carico induttivo [5]....	14
Figura 10: A sinistra: Componente creato per il trasformatore piezoelettrico; A destra componente creato per il DIP24	16
Figura 11: Chip KBA11CA che implementa il primo circuito.....	17
Figura 12: Schematico realizzato per il primo circuito.....	18
Figura 13: A sinistra: Componente creato per il QFN32; A destra: Chip saldato sull'adattatore.....	18
Figura 14: Schematico realizzato per il secondo circuito	19
Figura 15: A sinistra: Simbolo creato per il VM (NCP303LSN11T1); A destra: Simbolo creato per lo switch SPDT	20
Figura 16: Schematico realizzato per il terzo circuito	21
Figura 17: Impronta creata per il PT.....	22
Figura 18: Adattatore QFN32	22
Figura 19: A sinistra: Geometrie dell'induttanza [12]; A destra: Impronta realizzata per l'induttanza Ls	23
Figura 20: Disposizione componenti del primo PCB	27
Figura 21: Piano di massa e piste dello strato superiore (primo PCB)	28
Figura 22: Piano di massa e piste strato inferiore (primo PCB)	28
Figura 23: Visualizzazione 3D strato superiore primo PCB.....	29
Figura 24: Visualizzazione 3D strato inferiore primo PCB.....	29
Figura 25: Disposizione componenti del secondo PCB.....	30
Figura 26: Piano di massa e piste strato superiore (secondo PCB)	31

Figura 27: Piano di massa e piste strato inferiore (secondo PCB).....	31
Figura 28: Visualizzazione 3D strato superiore secondo PCB	32
Figura 29: Visualizzazione 3D strato inferiore secondo PCB	32
Figura 30: Disposizione componenti del terzo PCB.....	33
Figura 31: Piano di massa e piste strato superiore (terzo PCB).....	34
Figura 32: Piano di massa e piste strato inferiore (terzo PCB).....	34
Figura 33: Visualizzazione 3D strato superiore terzo PCB	35
Figura 34: Visualizzazione 3D strato inferiore terzo PCB	35

Bibliografia

- [1] Antonio Camarda, Marco Tartagni, Member, IEEE, e Aldo Romani “A -8 mV/+15 mV Double Polarity Piezoelectric Transformer-Based Step-Up Oscillator for Energy Harvesting Applications”, 2017
- [2] Immagine
https://cdn.itead.cc/media/catalog/product/cache/1/image/400x400/9df78eab33525d08d6e5fb8d27136e95/f/p/fpc_2layer_prototyping_1.jpg
- [3] immagine
<http://openservodrive.com/wp-content/uploads/2014/07/Printed-Circuit-Board-Through-Hole-Assembly.-PTH-Assembly.jpg>
- [4] immagine
http://korean.printedboardassembly.com/photo/pl4643714-flexible_printed_circuit_board_smt_pcb_assembly_1_layer_30_layer.jpg
- [5] Aldo Romani, Antonio Camarda, Alessio Baldazzi, Marco Tartagni “A Micropower Energy Harvesting Circuit with Piezoelectric Transformer-Based Ultra-low Voltage Start-up”, 2015
- [6] Fabrizio Fazio, “Il manuale dei circuiti stampati”, luglio 2014
- [7] Aldo Romani, “pcb_technology_v3c”, materiale didattico su AMScampus
- [8] Sito Kicad: <http://kicad-pcb.org>
- [9] Sito MDsrl: <http://www.mdsrl.it>
- [10] ON Semiconductor, Datasheet: NCP302, NCP303
- [11] STMicroelectronics, Datasheet: AS11P2TLR
- [12] Coilcraft, Datasheet: LPS4018