



**UNIVERSIDAD JAUME I**

**ESCUELA SUPERIOR DE TECNOLOGÍA Y CIENCIAS**

**EXPERIMENTALES**

**GRADO EN INGENIERÍA ELÉCTRICA**

***Diseño y desarrollo del hardware para el control de un DC-DC Modular Multi-Level Converter (DC-DC-MMC) en aplicaciones de redes HVDC***

**TRABAJO FIN DE GRADO**

**AUTOR**

**Diego José Rodríguez Tena**

**DIRECTOR**

**Jose Carlos Alfonso Gil**

**Castellón, Noviembre de 2017**



## INDICE GENERAL

<b>1.MEMORIA .....</b>	<b>7</b>
1.1 OBJETO .....	9
1.2 ALCANCE .....	10
1.3 ANTECEDENTES .....	11
1.4 PLANTEAMIENTO.....	14
1.5 ANÁLISIS DE SOLUCIONES .....	17
1.5.1 PLACA SENSOR DE CORRIENTE .....	17
1.5.1.1 TIPOS DE SENSORES DE CORRIENTE .....	18
1.5.1.2. FILTRO ACTIVO .....	25
1.5.2. SENSOR DE TENSIÓN .....	27
1.5.3. PLACA DE PROTECCIONES Y TRANSMISIÓN DE SEÑALES .....	28
1.5.3.1. PLACA FPGA ZYBO.....	29
Conectores Pmod.....	31
Estándar Pmod .....	32
MIO Pmod .....	32
Dual Analógico-Digital Pmod (XADC Pmod) .....	32
Pmod alta velocidad .....	33
1.5.3.2. DISPOSITIVOS DIGITALES.....	37
1.5.3.3. PUERTAS LÓGICAS .....	38
Inversor .....	38
Puerta AND .....	39
Puerta AND de 3 entradas .....	39
Puerta OR .....	40
Puerta NAND .....	40
1.5.3.4. CIRCUITOS SECUENCIALES .....	41
Biestable Tipo D activo por flanco .....	41

1.5.3.5. FAMILIAS LÓGICAS.....	42
Circuitos TTL.....	42
Circuitos CMOS .....	43
1.5.4. SIMULACIÓN DE LA LÓGICA DE PROTECCIÓN MEDIANTE NI MULTISIM 13.0 .....	46
1.5.5. CIRCUITOS IMPRESOS .....	53
1.5.5.1. MATERIALES DEL CIRCUITO IMPRESO.....	53
1.5.5.2. TIPOS DE CIRCUITOS IMPRESOS .....	54
1.5.5.3. TIPOS DE ENCAPSULADO .....	56
1.5.6. PROGRAMA DISEÑO CIRCUITOS/PCB. ALTIUM 16....	58
1.5.7. DISEÑO DE LA PLACA DE CONTROL DE SEGURIDAD MEDIANTE ALTIUM 16.....	67
1.5.8. FUENTE DE ALIMENTACIÓN .....	74
1.5.9. PLACA DE SEÑALIZACIÓN DE ERRORES .....	75
1.6. BIBLIOGRAFIA .....	76
<b>2.ANEXO .....</b>	<b>79</b>
2.1. ANEXO.....	81
<b>3.PLANOS.....</b>	<b>91</b>
<b>4.PLIEGO DE CONDICIONES .....</b>	<b>93</b>
4.1. PLIEGO DE CONDICIONES .....	95
<b>5.PRESUPUESTO.....</b>	<b>96</b>

## INDICE DE FIGURAS

Figura 1: Topología del MMC DC-DC .....	13
Figura 2: Diagrama de bloques de las placas .....	13
Figura 3: Circuito de disparo MOSFET .....	15
Figura 4: Esquema del convertidor multinivel.....	16
Figura 5: Esquema eléctrico circuito sensor de corriente.....	17
Figura 6: Sensor de corriente LTSP 25-NP .....	19
Figura 7: Offset sensor de corriente .....	20
Figura 8: Tabla de características sensor de corriente .....	20
Figura 9: Esquema sensor de corriente .....	21
Figura 10: Circuito de entrada módulo ADC.....	23
Figura 11: Carga alimentada a través de Operacional .....	24
Figura 12: Esquema para simulación del circuito sensor de corriente .....	24
Figura 13: Tensiones entrada-salida sensor corriente.....	25
Figura 14: Respuesta en frecuencia, filtro pasa-baja. ....	26
Figura 15: Sensor de tensión LV 25-600 .....	27
Figura 16: Componentes placa ZYBO.....	30
Figura 17: Definición de partes de la placa ZYBO.....	30
Figura 18: Diagrama PMOD placa ZYBO.....	31
Figura 19: ZYBO Pmod pinout .....	31
Figura 20: Tabla pines CN1 .....	33
Figura 21: Tabla pines CN2.....	34
Figura 22: Tabla pines CN3.....	34

Figura 23: Tabla pines CN4 .....	35
Figura 24: Tabla pines CN5 .....	35
Figura 25: Tabla interconexión Placa de tratamiento de señal y FPGA.....	36
Figura 26: Diagrama Lógico NOT.....	38
Figura 27: Tabla de verdad NOT .....	38
Figura 28: Diagrama Lógico AND.....	39
Figura 29: Tabla de verdad AND .....	39
Figura 30: Diagrama Lógico AND 3-INPUT .....	39
Figura 31: Tabla de verdad AND 3-INPUT.....	39
Figura 32: Diagrama Lógico OR.....	40
Figura 33: Tabla de verdad AND OR .....	40
Figura 34: Diagrama Lógico NAND .....	40
Figura 35: Tabla de verdad NAND.....	40
Figura 36: Diagrama D FLIP-FLOP .....	41
Figura 37: Tabla de verdad FLIP-FLOP D TYPE .....	41
Figura 38: Puerta NAND TTL .....	42
Figura 39: Comparación de familias TTL.....	43
Figura 40: Inversor digital lógico CMOS.....	44
Figura 41: NIMultisim 13.0.....	46
Figura 42: Componentes del programa NI Multisim 13.0 .....	46
Figura 43: Simulación operacional LM324AD .....	47
Figura 44: Señal de salida del operacional ante sobrecorriente.....	48
Figura 45: Simulación de la lógica secuencial.....	49
Figura 46: Respuesta lógica ante sobrecorriente .....	50
Figura 47: Respuesta lógica ante sobrecorriente 2 .....	51

Figura 48: Esquema simulación lógica 1 .....	52
Figura 49: Esquema simulación lógica 2 .....	52
Figura 50: Pistas y PADs .....	54
Figura 51: Placa a una cara .....	55
Figura 52: Placa a doble cara .....	55
Figura 53: Placa multicapa .....	55
Figura 54: Encapsulado THD y PADs .....	56
Figura 55: Encapsulados SMD/SMT .....	56
Figura 56: Encapsulado BGA .....	57
Figura 57: Esquema circuito sensor de corriente .....	58
Figura 58: Bibliotecas Altium 16 .....	59
Figura 59: Diseño de sensor de corriente LTSP 25-NP .....	59
Figura 60: Diseño de componentes en Altium 16 .....	60
Figura 61: Diseño esquemático sensor de Corriente LTSP 25-NP .....	60
Figura 62: Entradas y salidas del sensor .....	61
Figura 63: Huella del sensor de corriente .....	62
Figura 64: Modelo 3D sensor de corriente .....	63
Figura 65: Componentes en plano de trabajo Altium16 .....	64
Figura 66: Enrutado manual de las pistas .....	64
Figura 67: Opciones configuración de pistas Altium16 .....	65
Figura 68: Enrutado y plano de masa .....	65
Figura 69: Simulación 3D placa sensor corriente .....	66
Figura 70: Dibujo de las pistas para plantilla .....	66
Figura 71: Sección esquemático sensores de tensión .....	67
Figura 72: Esquema de los sensores de corriente .....	68

Figura 73: Esquema de los receptores de fibra óptica .....	69
Figura 74: Esquema de los transmisores de fibra óptica.....	69
Figura 75: Esquema de Reset y Seta de emergencia .....	70
Figura 76: PCB posicionamiento de componentes en el espacio de trabajo....	71
Figura 77: Vista completa de la placa de tratamiento enrutada.....	72
Figura 78: Placa PCB tratamiento de la señal y seguridad por hardware .....	73
Figura 79: Fuente de alimentación .....	74
Figura 80: Placa de Leds .....	75



# 1.MEMORIA



## 1.1 OBJETO

El proyecto tiene como objeto el diseño, simulación e implementación de las placas electrónicas necesarias para el control del DC-DC Modular Multi-Level Converter (DC-DC-MMC) mediante una FPGA (ZynqBoard “ZYBO”).

Para ello se desarrollarán las placas necesarias para implementar el sensado de corriente del MMC y se seleccionarán los sensores de tensión. Por otro lado se desarrollará también la placa encargada de adaptar las señales de los sensores de corriente y tensión a las entradas de la FPGA. Dicha placa permitirá a su vez transmitir y recibir tanto las señales de disparo PWM de los MOSFET's de potencia como las medidas de tensión entre el MMC y la FPGA. Se integra también en esta placa la lógica de protección hardware encargada de inhabilitar las señales de disparo PWM del MMC ante distintas situaciones que puedan provocar un mal funcionamiento o deterioro del convertidor (sobrecorriente, seta emergencia, etc.).

Finalmente para señalar los diferentes fallos que provoquen la activación de la protección hardware se desarrollará una placa de leds.

Para lograr el desarrollo de las placas electrónicas tanto en aspectos de diseño como en simulaciones se emplearán los programas informáticos AltiumDesigner 16 y N.I. Multisim 13.0.

## 1.2 ALCANCE

El ámbito de aplicación de este proyecto es la investigación en laboratorio y desarrollo práctico en el área de ingeniería eléctrica de la Universidad Jaume I en colaboración con la Universidad Politécnica de Valencia.

La importancia en el sensado de tensiones y corrientes para garantizar el correcto funcionamiento del MMC DC-DC, así como el aportar una protección adicional a la que puede suministrar la FPGA nos lleva el desarrollo de este proyecto.

Y puesto que la utilización de esta tecnología viene ligada a la mejora de la eficiencia de las energías renovables en cuanto a aspectos de integración, como controlar el flujo de potencia de una red HVDC o la interconexión de líneas HVDC con diferentes niveles de tensión, es interesante resaltar el valor que puede aportar en un futuro en el que se pretende una mayor presencia de estas tecnologías en la generación de energía eléctrica de forma global.

## 1.3 ANTECEDENTES

La energía eléctrica es una de las formas de energía más utilizadas tanto en el ámbito industrial como en el ámbito doméstico debido a su versatilidad para su transformación, lo cual facilita tanto la generación y transporte, así como su consumo en muy diferentes formas.

Los convertidores electrónicos de potencia permiten la transformación de la energía eléctrica en muchas aplicaciones, aportando como ventajas principales el aumento de la eficiencia y la mejora de prestaciones.

Durante las últimas décadas los convertidores electrónicos de potencia han disminuido en coste, han reducido su tamaño y han mejorado en eficiencia y fiabilidad, lo que ha llevado a que hoy en día se usen en numerosas aplicaciones:

- Aplicaciones de la red: integración de energías renovables, mejora de la calidad de red (FACTS y STATCOM), transmisión en alta tensión de continua HVDC.
- Industriales: accionamientos para bombas, ventiladores, trenes de laminación, calentamiento por inducción, rectificadores, máquinas de imprenta, grúas, elevadores, robots, tratamientos térmicos, procesos electroquímicos.
- Tracción: tracción ferroviaria, propulsión marina, vehículo eléctrico.

Según la naturaleza de la energía que transforman los convertidores electrónicos de potencia pueden ser:

- AC/AC: conectan dos fuentes de energía de corriente alterna a través de semiconductores de potencia. Un ejemplo de estos convertidores son los cicloconvertidores y los convertidores matriciales.
- AC/DC o DC/AC: transforman energía entre una fuente de energía de corriente alterna y otra de corriente continua. En caso de usar fuentes de tensión continua los convertidores se denominan Voltage Source Converter (VSC) y en caso de utilizar fuentes de corriente los convertidores se denominan Current Source Converters (CSC).
- DC/DC: se conectan dos fuentes de de energía de corriente continua mediante semiconductores de potencia e inductancias.

En muchas de las aplicaciones previamente mencionadas el convertidor electrónico utilizado es el convertidor VSC de dos niveles. Este convertidor está compuesto por un bus de continua y dos semiconductores para cada fase los

cuales determinan la tensión y potencia del convertidor. En aplicaciones de baja tensión esta estructura

suele ser suficiente para transformar la potencia requerida, pero para aplicaciones de media tensión (MT) y alta potencia esta estructura puede ser insuficiente cuando los semiconductores no pueden soportar la tensión requerida por la aplicación o cuando los semiconductores no pueden transformar la potencia requerida.

Para aumentar la tensión y potencia del convertidor se utilizan las siguientes soluciones:

*Paralelización de semiconductores:* al paralelizar los semiconductores se aumenta la corriente extraíble y por tanto la potencia del convertidor. Como inconvenientes tiene que la tensión no aumenta, se tienen más pérdidas por trabajar con una corriente mayor y complica el diseño para asegurar el reparto equitativo de la corriente por los semiconductores paralelizados.

*Serialización de semiconductores:* al serializar semiconductores la tensión de trabajo aumenta, y por tanto la potencia. El inconveniente es que se requiere circuitos adicionales para asegurar el reparto equitativo de la tensión bloqueada de los semiconductores serializados.

*Convertidores multinivel:* son convertidores que serializan semiconductores y que aseguran estructuralmente que los semiconductores se bloquean con su tensión nominal. Al aumentar la tensión también aumenta la potencia del convertidor. Aparte de aumentar la tensión y potencia del convertidor los convertidores multinivel pueden obtener tensiones intermedias del bus a la salida, o dicho de otra manera distintos niveles de tensión aparte de la tensión de los terminales del bus (de ahí la denominación de estos convertidores). Además, algunos convertidores multinivel pueden aumentar la frecuencia de salida. Estas características permiten lograr formas de onda con menor distorsión armónica total, THD, reducir la derivada de tensión que ven los devanados de las máquinas y disminuir el tamaño del filtro de salida requerido.

Todas estas características hacen que los convertidores multinivel sean una alternativa seria en numerosas aplicaciones. Y en particular son una solución especialmente atractiva para aplicaciones de media tensión, por sus ventajas de poder aumentar la tensión y potencia.

En el caso que nos ocupa el Convertidor Modular Multinivel DC-DC (MMC DC-DC) puede ser utilizado para controlar el flujo de potencia de una red HVDC o la interconexión de líneas HVDC con diferentes niveles de tensión. La Figura 1 muestra la topología del convertidor utilizado.

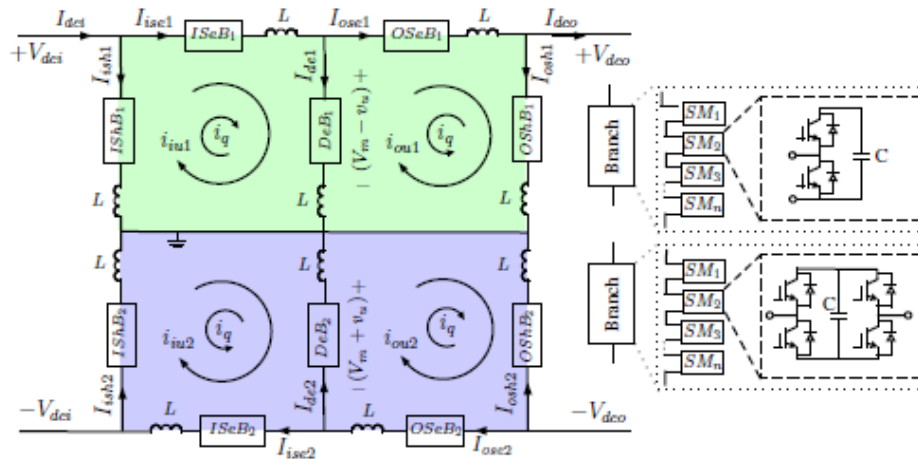


Figura 1: Topología del MMC DC-DC

El control del MMC debe equilibrar la tensión de cada condensador de los submódulos y controlar la corriente circulante.

A continuación se muestra un diagrama de bloques de la placa de adaptación de señales y protección hardware del MMC así como de los sensores de corriente y placa de visualización de fallos, que se pretenden desarrollar en este proyecto.

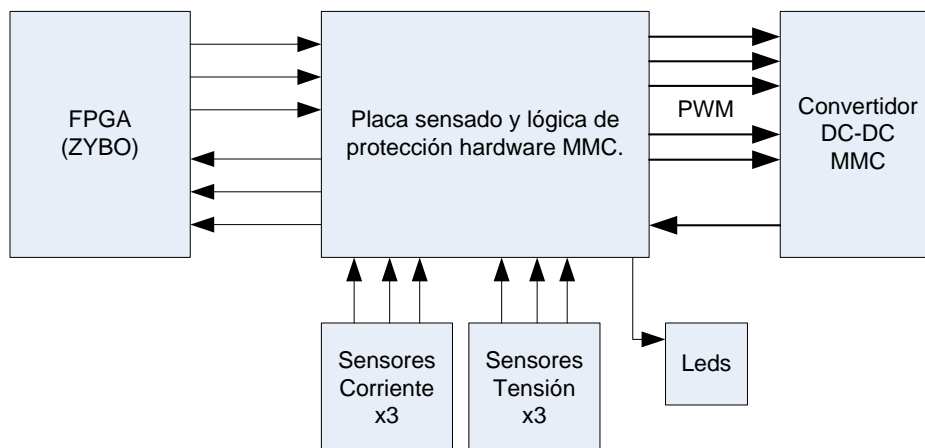


Figura 2: Diagrama de bloques de las placas

## 1.4 PLANTEAMIENTO

Los convertidores multinivel disponen de diferentes niveles de tensión DC a su entrada. Estos niveles se obtienen a partir de una serie de condensadores que actúan como fuentes DC. Para que estos funcionen correctamente como fuentes de tensión DC es necesario que la tensión en los condensadores se mantenga constante y en equilibrio bajo cualquier condición de trabajo.

El convertidor, además de sintetizar las señales conmutadas mediante el control o la modulación, deberá mantener reguladas dichas tensiones.

A fin de desarrollar un sistema que permita el control mediante una FPGA se hace necesaria la medición de tensiones en los puntos de interés y la medición de las corrientes para efectuar también el control, así como implementar medidas de seguridad mediante hardware y la adaptación de las señales de disparo.

La placa electrónica que ha de encargarse de ello recibe diferentes señales del convertidor multinivel y las transmite hacia la FPGA, que a su vez envía las señales PWM para el disparo de los MOSFET del convertidor a través del circuito lógico de seguridad.

Como señales de entrada la placa de transmisión recibe nueve señales digitales de tensión a través de fibra óptica, una por cada celda del convertidor, que como se ha dicho se envían a la FPGA para realizar el control.

Por medio de cada placa de sensado de corriente se han de medir las tres corrientes de las ramas del convertidor, concretamente las corrientes  $I_{ise1}$ ,  $I_{ide1}$  e  $I_{ose1}$  que podemos observar en la figura 1 en la que se muestra la topología del MMC DC-DC. Estas corrientes son las de las ramas del convertidor de cada grupo de tres celdas que lo forman. Mediante la medición de las corrientes se realiza un sistema para la protección de éste, de modo que si se producen corrientes elevadas se deshabilite la propagación de la señal (PWM) que produce el disparo de los MOSFET para proteger la integridad del equipo, en el caso de que se dé un mal funcionamiento.

Por otro lado para controlar la tensión en la entrada y salida, así como en el punto medio del convertidor, se han de utilizar tres sensores de tensión.

Como señales de salida de la placa de transmisión, hay veinticuatro salidas PWM, por fibra óptica, procedentes de la FPGA que se encargan del disparo de los MOSFET para el control de las celdas. En la Figura 3 se puede observar un esquema del circuito de disparo de los transistores, seis de las celdas reciben dos entradas de señales PWM y las tres restantes son dobles por lo que en su caso recibirán cuatro señales cada una.



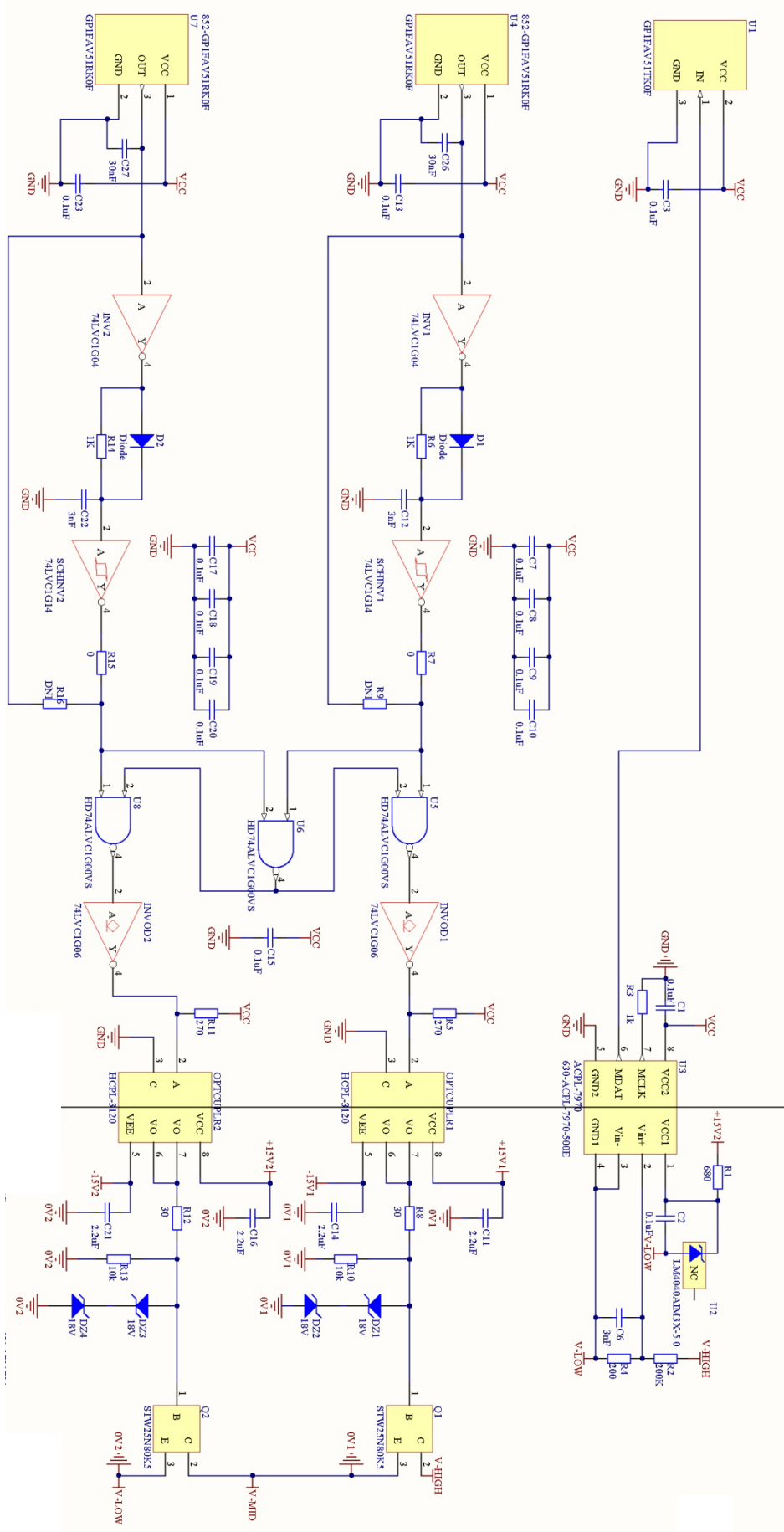


Figura 3: Circuito de disparo MOSFET

En el circuito se pueden distinguir las dos entradas de disparo de los MOSFET para el control de las señales PWM de control de las celdas del convertidor y la salida que da la tensión de la celda.

Tanto las señales de entrada como la de salida se transmiten a través de fibra óptica. Entre sus principales características destaca que son compactas, ligeras, con bajas pérdidas de señal, amplia capacidad de transmisión y un alto grado de confiabilidad debido a que son inmunes a las interferencias electromagnéticas de radio-frecuencia.

Las fibras ópticas no conducen señales eléctricas por lo tanto son ideales para incorporarse en cables sin ningún componente conductor y pueden usarse en condiciones peligrosas de alta tensión. Tienen la capacidad de tolerar altas diferencias de potencial sin ningún circuito adicional de protección y no hay problemas debido a los cortos circuitos.

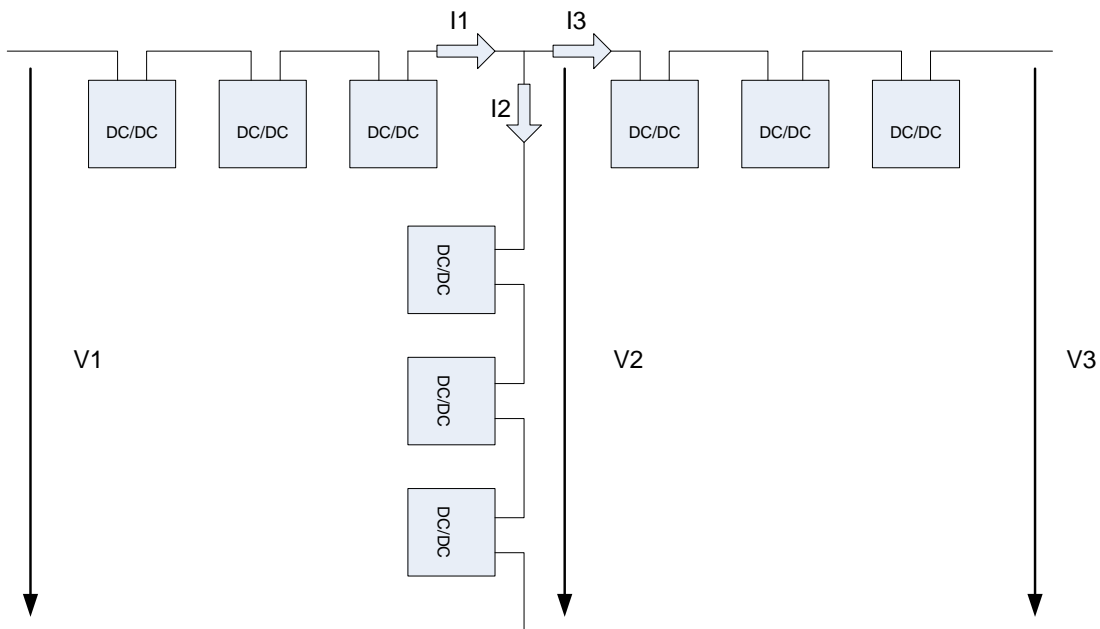


Figura 4: Esquema del convertidor multinivel

En la Figura 4 se indican las tensiones y corrientes,  $V_1$ ,  $V_2$ ,  $V_3$  e  $I_1$ ,  $I_2$ ,  $I_3$  que se han de medir mediante los sensores correspondientes.

Se desarrollará adicionalmente una placa de leds para la señalización de errores para la detección e interpretación de los mismos de una forma más directa que mediante el procesado y análisis de las señales por parte de la FPGA.

## 1.5 ANÁLISIS DE SOLUCIONES

### 1.5.1 PLACA SENSOR DE CORRIENTE

En primer lugar se ha diseñado la placa electrónica para realizar el sensado de las corrientes I1, I2, I3. Con el fin de la medición de esas corrientes se van a desarrollar tres placas para el sensado de la corriente en cada una de las ramas del convertidor multinivel.

Para ello se ha diseñado el circuito mediante el programa AltiumDesigner 16.1, mediante el cual se ha definido el esquema electrónico, se han realizado simulaciones de la señal de salida y se ha diseñado el modelo de la placa de circuito impreso (PCB).

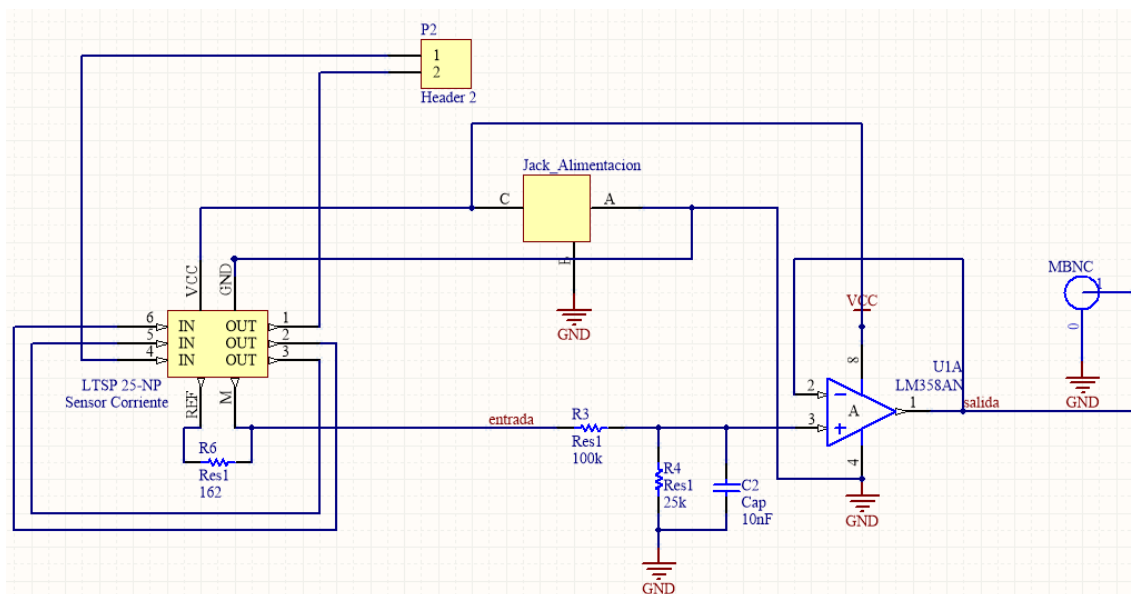


Figura 5: Esquema eléctrico circuito sensor de corriente

El circuito se compone de una entrada para la medición de la corriente a través del conector *Header 2* que medirá la corriente de uno de los tres puntos del convertidor MMC DC-DC para realizar el control en caso de sobrecorrientes que pudieran afectar al correcto funcionamiento del mismo.

La placa se alimenta a 5 V por medio del Jack de alimentación, que se encarga de suministrar la alimentación tanto al sensor de corriente como al amplificador operacional LM 358 AN.

La corriente de medida circula por el sensor de corriente de efecto Hall de bucle cerrado LTSP 25-NP de LEM, cuyas características pueden verse en el anexo III.

Para justificar el criterio elegido a la hora de seleccionar el sensor de corriente, a continuación se describen brevemente los diferentes tipos de sensores de corriente

### 1.5.1.1 TIPOS DE SENSORES DE CORRIENTE

Los cuatro tipos de sensores más comunes para la medición de corriente son:

**Resistivos:** Shunt. Una resistencia provoca una caída de tensión proporcional a la corriente que circula por dicha resistencia Shunt.

**Inductivos:** Transformadores de Corriente. El cable a medir pasa por medio de un núcleo magnético que tiene bobinado un secundario que proporciona una tensión proporcional a la corriente que circula por el cable.

**Magnéticos (Efecto Hall):** El sensor mide el campo magnético de un núcleo, generado por la corriente que circula por el cable a medir, que bobina al núcleo.

**Bobina Rogowsky:** Miden los cambios de campo magnético alrededor de un hilo por el que circula una corriente para producir una señal de voltaje que es proporcional a la derivada de la corriente ( $di/dt$ ).

Las principales características que debe poseer un sensor de corriente para el diseño de un sistema de medición de energía son:

- Rango de medición de corriente
- Coste
- Linealidad sobre rango de medición
- Consumo de potencia
- Problemas de saturación de corriente alta
- Variación de la salida con respecto a la temperatura
- Nivel de Offset
- Saturación e histéresis
- Exactitud

### Sensor de corriente por campo magnético (Efecto Hall)

El principio de medición de la corriente con un sensor magneto-resistivo es directo. Si una corriente “ $i$ ”, que fluye a través de un hilo, genera un campo magnético “ $H$ ” alrededor del mismo que es directamente proporcional a la corriente. Midiendo la intensidad de este campo magnético con un sensor magneto-resistivo, se puede determinar exactamente la corriente.

Cuando un conductor lleva una corriente, esta produce un campo magnético, y se genera un voltaje que es perpendicular tanto para la corriente como para el campo. Este principio es conocido como el efecto Hall.

El elemento Hall es básicamente un sensor magnético. Este requiere de acondicionador de señal para hacer que la salida sea usada para la mayoría de las aplicaciones.

La sensibilidad de los sensores magneto-resistivos se puede ajustar fácilmente, utilizando diferentes configuraciones, un sensor individual se puede optimizar para una aplicación de medición de corriente específica. Los factores que afectan a la precisión son la tolerancias mecánicas (tales como la distancia entre el sensor y el conductor que lleva la corriente primaria), la desviación de la temperatura y la sensibilidad electrónica de la etapa acondicionadora.

Existen dos tipos principales de sensores de Efecto Hall: lazo abierto (open-loop) y de lazo cerrado (close-loop). El segundo ofrece mejor precisión pero a un costo mayor, y la mayoría de los sensores de efecto hall que se encuentran en medidores de energía usan el diseño de anillo abierto para lograr costos más bajos. Estos sensores tienen una excelente respuesta a frecuencia y están capacitados para medir corrientes muy altas.

Por mantener el campo resultante en cero, los errores asociados con el flujo de compensación o niveles de voltaje por la temperatura, el flujo de sensibilidad y la saturación del corazón magnético también serán eficientemente cancelados. El sensor de corriente de efecto hall de lazo cerrado también provee la respuesta más rápida en el tiempo. La configuración de lazo cerrado también tiene sus límites de magnitud de corriente que puede ser medida desde el dispositivo sólo porque maneja una cantidad finita de compensación de corriente.



*Figura 6: Sensor de corriente LTSP 25-NP*

El sensor seleccionado para este proyecto es el sensor de corriente LTSP 25 NP de LEM. Es un sensor de corriente de efecto Hall por lo que cumple las características enumeradas con anterioridad para ese tipo de sensores. Y además Gracias al offset integrado del sensor las tensiones medidas a la salida de este serán siempre positivas, ya que se miden a partir de 2,5V y la tensión

pico que proporciona el sensor es de 5V. Con esto se consigue que las tensiones a la entrada de la FPGA sean siempre positivas debido a que ésta no admite tensiones negativas en su entrada.

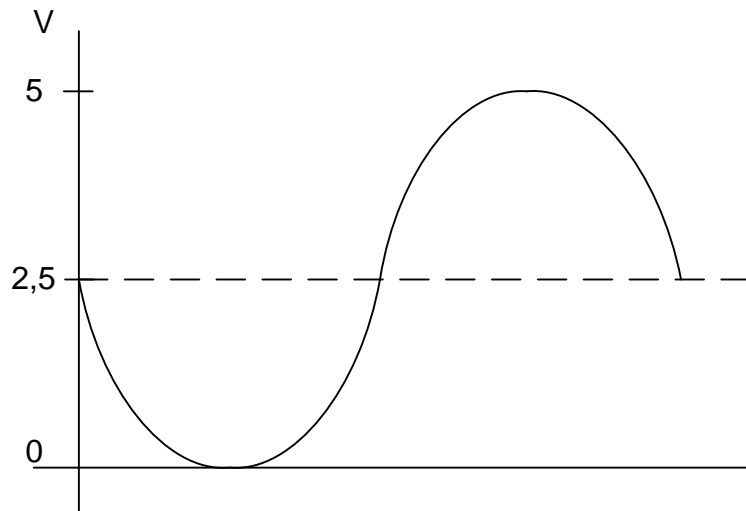


Figura 7: Offset sensor de corriente

El sensor puede medir corrientes eficaces en el primario de 8.3, 12.5 y 25 A tal y como se muestra en la Figura 8. Los tres jumpers primarios permiten la adaptación del número de vueltas primarias  $N_p$  de la aplicación para lograr el mejor compromiso entre la corriente nominal, el rango de medición y la corriente secundaria.

En nuestro caso se han empleado tres vueltas en el primario, con las características que se muestran en la tabla.

Number of primary turns $N_p$	Primary nominal current rms $I_{IN}$ (A)	Secondary nominal current rms $I_{SN}$ (mA)	Primary coil resistance at 20°C $R_p$ (mΩ)	Primary insertion inductance $L_p$ (μH)	Recommended connections
1	25	12.5	0.18	0.013	
2	12.5	12.5	0.81	0.05	
3	8.33	12.5	1.62	0.12	

Figura 8: Tabla de características sensor de corriente

Con el fin de seleccionar la resistencia de medida  $R_M$  (ver Figura 9) que permita obtener 1V de tensión a la salida del sensor cuando se tiene la corriente máxima a la entrada (que en nuestro caso son 5V).

En primer lugar se ha calculado la relación de transformación de las corrientes de entrada y salida del sensor:

$$rt = \frac{I_{PN}}{I_{SN}} = \frac{8,33 A}{12,5 * 10^{-3} A} = 666,4$$

Se ha considerado que el sensor sea capaz de medir una corriente máxima en el primario de 10 A. Considerando la relación de transformación se tiene una corriente en el secundario de:

$$I_{PM\acute{a}x} = 10A \rightarrow I_{SM\acute{a}x} = \frac{I_{PM\acute{a}x}}{666,4} = 15 * 10^{-3} A$$

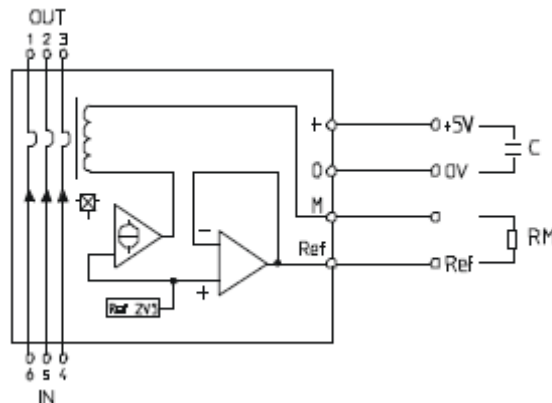


Figura 9: Esquema sensor de corriente

Considerando que la tensión máxima que se pretende obtener a la salida del sensor son 5V, se ha calculado la resistencia ( $R_M$ ) necesaria para que cuando circule la corriente máxima por el secundario se obtengan 2.5V, que sumado a los 2.5V de offset nos darán los 5V. Para ello se ha utilizado la siguiente expresión.

$$2,5 V = 15 * 10^{-3} A * R_M \rightarrow R_M = \frac{2,5 V}{15 * 10^{-3} A} = 166,6 \Omega$$

A fin de tener una discrepancia lo menor posible en la medida se ha seleccionado una resistencia con una tolerancia muy pequeña,  $\pm 0,1\%$ , así pues la resistencia de medida que se ha empleado en la implementación física de la placa electrónica es de  $162\Omega$ .

Una vez obtenida la tensión de 5V a la salida del sensor, se ha empleado un divisor resistivo para adaptar la tensión a la entrada de la FPGA, y un filtro activo paso bajo con una frecuencia de corte de 100Hz. La frecuencia de corte del filtro se ha elegido teniendo en cuenta que para el correcto funcionamiento del convertidor resulta necesario que el control pueda controlar corrientes cuyas frecuencias sean inferiores a los 100Hz. En la Figura 10 se muestra el circuito propuesto para realizar la atenuación y filtrado de la señal de corriente proporcionada por el sensor.

La salida de la resistencia de medida es la entrada del divisor resistivo en el que se han ajustado los valores de las resistencias para obtener una salida a 1V dado que la entrada ADC (Módulo Analógico Digital) de la FPGA es la tensión máxima que soporta.

Así pues la selección de las resistencias se hace en función de esta característica.

$$V_o = I * R_2$$

$$V_i = I * (R_1 + R_2)$$

$$V_o = V_i * \frac{R_2}{R_1 + R_2}$$

$$V_o = 5 * \frac{25}{100 + 25} = 1V$$

En la salida del divisor resistivo se encuentra el amplificador operacional LM 348 AN que como seguidor de tensión cumple dos funciones, una la de mantener la misma tensión de entrada en la salida y otra aportar una alta impedancia con el fin de evitar posibles problemas por elevadas corrientes provocadas por bajas impedancias de entrada en el módulo ADC de la FPGA.



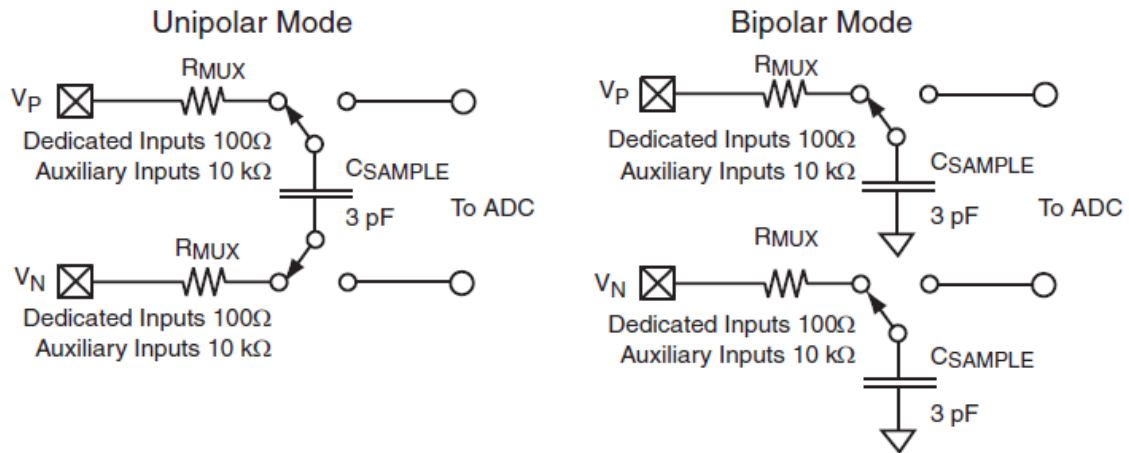


Figura 10: Circuito de entrada módulo ADC

Considerando lo anterior, a la hora de diseñar el circuito de adaptación de señal del sensor de corriente, hay que tener en cuenta que la entrada del módulo ADC presenta una resistencia de  $100\ \Omega$  en paralelo con la tensión que se quiere adquirir, si empleamos únicamente el divisor resistivo para alimentar el módulo no tendremos la tensión que queremos en la carga.

Tenemos un divisor resistivo entre la resistencia de  $100\ \text{k}\Omega$  y el paralelo de la carga con la resistencia de  $25\ \text{k}\Omega$ , que equivale a una resistencia de  $99,6\ \Omega$ , por lo que por la influencia de la baja resistencia de la carga teniendo una tensión de  $5\ \text{V}$  en la entrada tendríamos en la salida una tensión de  $4,97\ \text{mV}$  y no de un voltio como se pretende.

$$V_o = V_i * \frac{R_2}{R_1 + R_2} = 5 * \frac{99,6\ \Omega}{100\ \text{k}\Omega + 99,6\ \Omega} = 4,97\ \text{mV}$$

En vez de conectar la salida del divisor directamente a la entrada del módulo analógico-digital de la FPGA conectamos un amplificador operacional (con su alta impedancia de entrada), y la carga en la salida del operacional. De tal modo la carga puede recibir suficiente tensión.

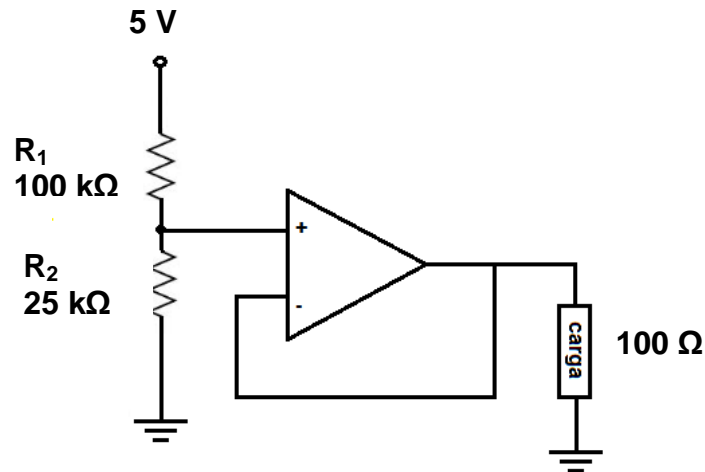


Figura 11: Carga alimentada a través de Operacional

Por último la señal de salida de la placa se transmite a través de un conector micro BNC para atenuar la transmisión de ruido. En el campo de la electrónica en general, son de amplia utilización por sus prestaciones y bajo coste para frecuencias de hasta 1 GHz.

Para analizar el funcionamiento del circuito propuesto, se han realizado una serie de simulaciones mediante el programa AltiumDesigner. En la Figura 12 se muestra el esquema utilizado para la simulación del sensor de corriente.

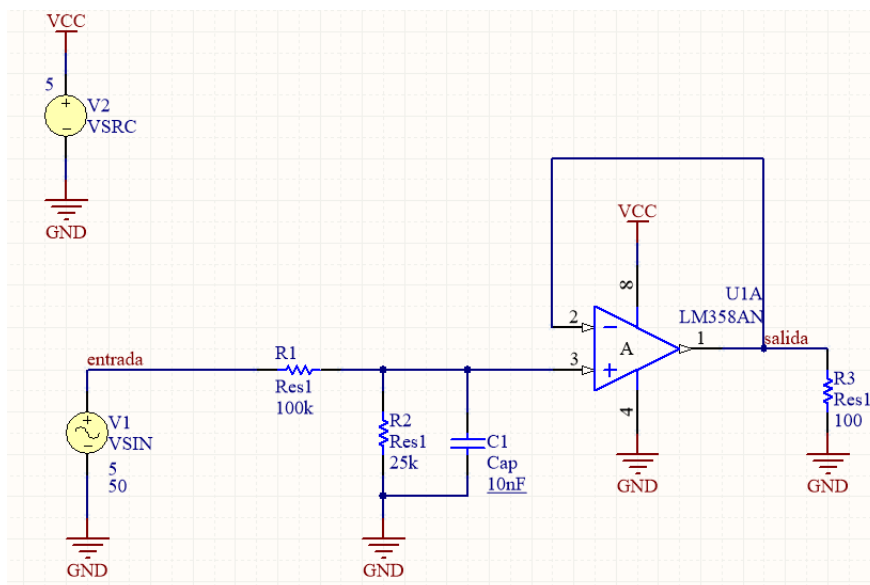


Figura 12: Esquema para simulación del circuito sensor de corriente

En la Figura 13 obtenida de la simulación del circuito mediante el programa AltiumDesigner, se observa la tensión de entrada al circuito (en rojo) que

corresponde con la tensión máxima que puede dar el sensor de corriente y debajo (en azul) la tensión de salida del circuito que corresponde a su vez con la salida del divisor resistivo y es la entrada del módulo ADC a través de la placa de adaptación de señal.

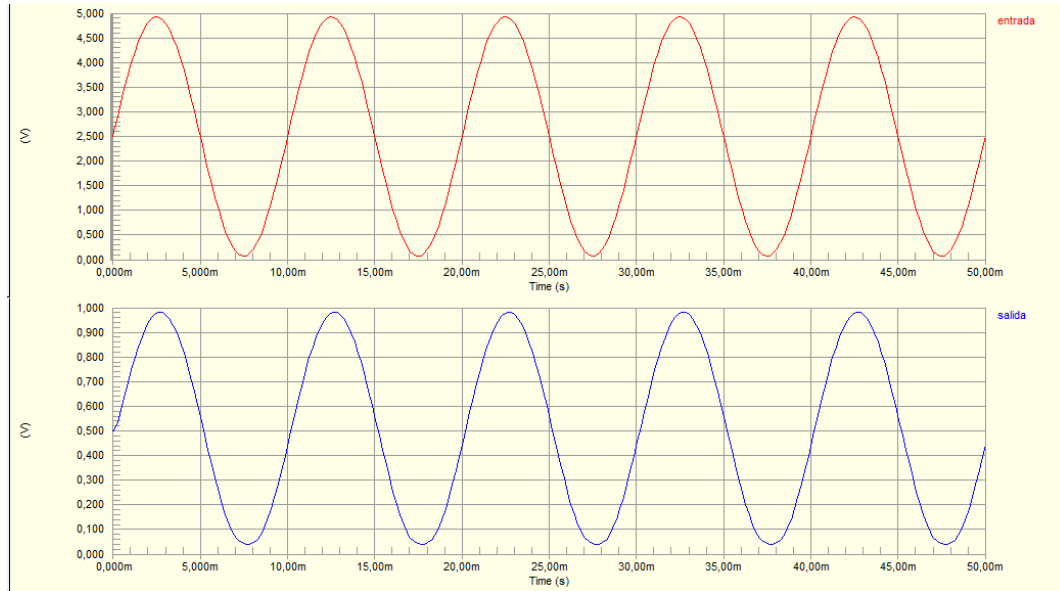


Figura 13: Tensiones entrada-salida sensor corriente

En la Figura 13 se puede comprobar la atenuación de la tensión de entrada gracias al divisor de tensión.

### 1.5.1.2. FILTRO ACTIVO

La utilización de amplificadores operacionales (dispositivos con alimentación externa) permite el diseño de filtros con mejores características y evita la utilización de inductancias. Tal y como se ha comentado en el apartado anterior resulta necesario filtrar las corrientes que se están midiendo en el convertidor.

Analizamos las características de filtrado del circuito:

Cálculo de la función de transferencia y análisis frecuencial del circuito:

$$R_1 = 100k\Omega$$

$$R_2 = 25k\Omega$$

$$R_{II} = \frac{R_2}{j\omega CR_2 + 1}$$

$$Z_a^{-1} = \frac{1}{R_2} + j\omega C = \frac{1 + j\omega CR_2}{R_2}$$

$$V_o = V_i * \frac{R_2 / (1 + j\omega C R_2)}{R_1 + R_2 / (1 + j\omega C R_2)}$$

$$\frac{V_o}{V_i} = \frac{1}{\frac{R_1}{R_2 / (1 + j\omega C R_2)} + 1} = \frac{1}{\frac{R_1 (1 + j\omega C R_2)}{R_2} + 1}$$

$$\omega \downarrow \rightarrow \frac{V_o}{V_i} = \frac{1}{\frac{R_1}{R_2} + 1} = \frac{1}{\frac{100}{25} + 1} = 0,2$$

$$\omega \uparrow \rightarrow \frac{V_o}{V_i} = \frac{1}{\infty} = 0$$

Se observa como la respuesta del circuito es una atenuación a bajas frecuencias y un filtrado de las altas frecuencias.

A continuación vemos gráficamente el filtrado de la señal ante una entrada de 1 V, como la señal comienza a atenuarse a partir de una frecuencia de 100 Hz.

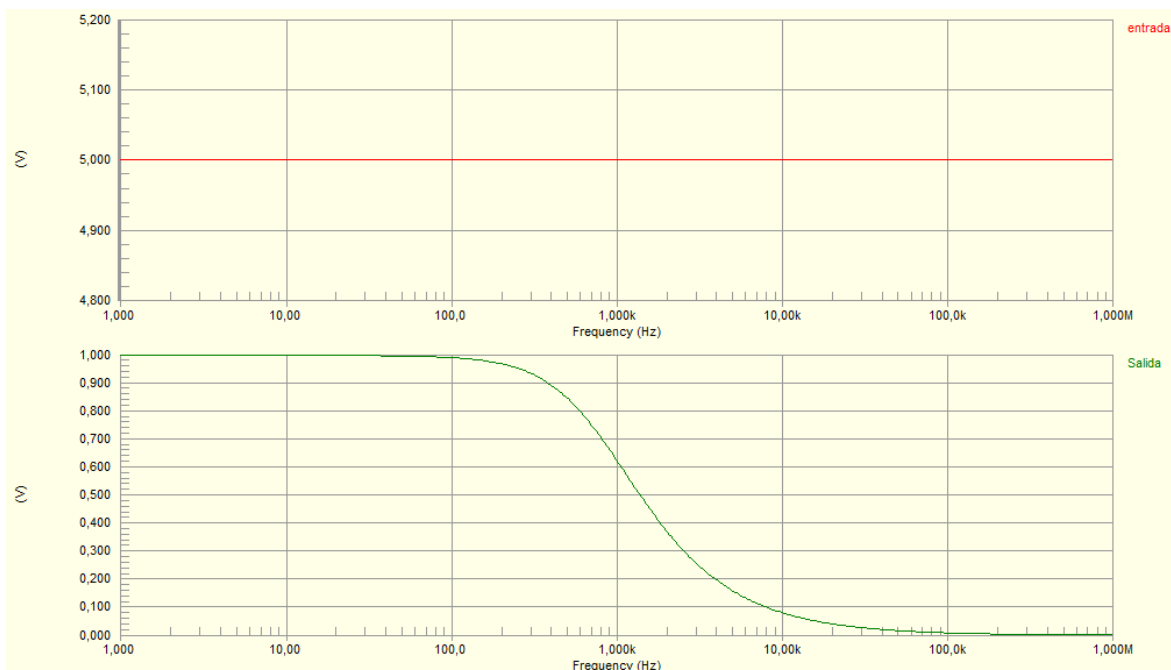


Figura 14: Respuesta en frecuencia, filtro pasa-baja.

## 1.5.2. SENSOR DE TENSIÓN

También es necesaria la medición de la tensión para que la FPGA realice un control de la carga de los módulos del Convertidor Multinivel.

El sensor de tensión se ha seleccionado principalmente para que sea capaz de medir tensiones de hasta 600 V.

Ha sido seleccionado el Transductor de tensión LV 25-600 de LEM cuyas características se describen brevemente a continuación.

Se trata de un sensor de tensión de efecto Hall de bucle cerrado, dotado de aislamiento galvánico entre el primario y el secundario. Resistencia del primario y transductor montado en placa de circuito impreso de 128 x 60 mm., lo que es una ventaja en cuanto a su utilización ya que simplifica la adaptación del sensor a la placa encargada del tratamiento de la señal.

El cálculo que se ha realizado es el de la resistencia de medida  $R_M$ , que se hace en función de la tensión alimentación del sensor, que en este caso es de  $\pm 12V$  y para una tensión máxima de salida de 1V, que es la tensión a la entrada del ADC.

$$I_{SN} = 25 \text{ mA}$$

$$V_{1V} = I_{SN} * R_M \rightarrow R_M = \frac{1V}{25 \text{ mA}} = 40\Omega$$

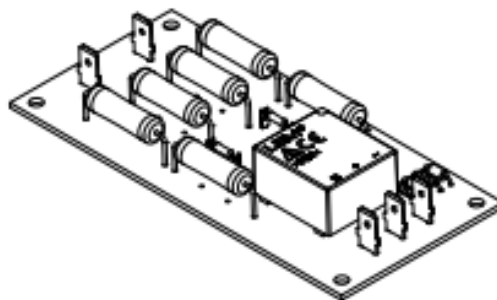
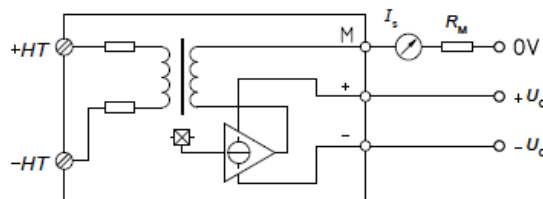


Figura 15: Sensor de tensión LV 25-600

### 1.5.3. PLACA DE PROTECCIONES Y TRANSMISIÓN DE SEÑALES

Tal y como se ha comentado anteriormente, resulta necesario desarrollar una placa que permita proteger el funcionamiento del convertidor y transmitir la señales de disparo (PWM) desde la FPGA hasta cada uno de los submódulos. A continuación se describen las partes de la PCB encargadas de la seguridad así como la FPGA encargada del control del convertidor.

La placa dispondrá de diferentes sistemas para la protección del convertidor multinivel. Por un lado recibirá una señal de la FPGA para permitir la propagación de las señales PWM, esta señal será a un nivel alto para permitir dicha propagación y a nivel bajo para que se detengan. La señal afectará a todas las medidas de protección por hardware.

Por otra parte se incluye un pulsador para realizar el Reset del sistema de forma física. Con este Reset de fallos se pretende evitar que se restablezca la señal de propagación de forma espontánea en el caso de que el fallo se produzca de manera intempestiva y así detectarlo y poder subsanarlo, o que se active el sistema, una vez resuelto el fallo, sin la activación manual.

También se dispone de una seta de emergencia para poder detener el funcionamiento por parte del usuario aportando así una medida de seguridad adicional en el caso de que se deba apagar el convertidor de manera forzada.

El último sistema de seguridad lo proporciona la lógica de la placa de transmisión de señal y seguridad empleando las señales de corriente del convertidor que llegan por medio de las placas de sensado. Con ello se consigue que al detectarse una sobrecorriente, nivel que fijamos por medio del circuito del sensor, detenga la propagación de las señales PWM que se encargan del disparo de los MOSFET, deteniendo así el funcionamiento del convertidor. No siendo necesario para ello el control por parte de la FPGA, por lo que se consigue un nivel de seguridad adicional.

A continuación se describen las características de la FPGA relacionadas con el desarrollo del proyecto, prestándole especial atención a los conectores Pmod que serán los que se conecten con la placa de seguridad para transmitir las señales entre ambas.

### 1.5.3.1. PLACA FPGA ZYBO

El ZYBO (ZYNqBoard) es una placa electrónica con software incorporado y circuito digital desarrollado alrededor del miembro más pequeño de la familia Xilinx Zynq-7000, la Z-7010.

Las siglas FPGA significan Field Programmable Gate Array. Como su nombre indica, se trata de un dispositivo compuesto por una serie de bloques lógicos (puertas, registros, memorias, flip/flops, etc) programables, es decir, la interconexión entre estos bloques lógicos y su funcionalidad no viene predefinida sino que se puede programar y reprogramar.

Este tipo de dispositivo está a medio camino entre los circuitos de propósito específico (ASIC) y los procesadores de propósito general en prestaciones, posibilidad de optimización, consumo de potencia, etc. Su principal ventaja frente a los diseños específicos es que son reprogramables, por lo que proporcionan una gran flexibilidad de diseño, que los costes de desarrollo y adquisición son muy económicos, que el tiempo de desarrollo es mucho menor y que existe la posibilidad de realizar reconfiguraciones dinámicas (durante el funcionamiento del dispositivo) del diseño.

El Zynq 7010 AP SoC ofrece las siguientes características:

- Procesador 650Mhz dual-core Cortex-A9
- Controlador de memoria DDR3 con 8 canales DMA
- Controladores periféricos de alto ancho de banda: 1G Ethernet, USB 2.0, SDIO
- Controlador periférico de bajo ancho de banda: SPI, UART, CAN, I2C
- Lógica reprogramable equivalente a la Artix-7 FPGA

En la Figura 16 se muestran los componentes de la placa ZYBO, así como la distribución de los conectores PMOD, en dicha placa. A su vez en la Figura 17 se muestra la descripción de los diferentes componentes que la forman.

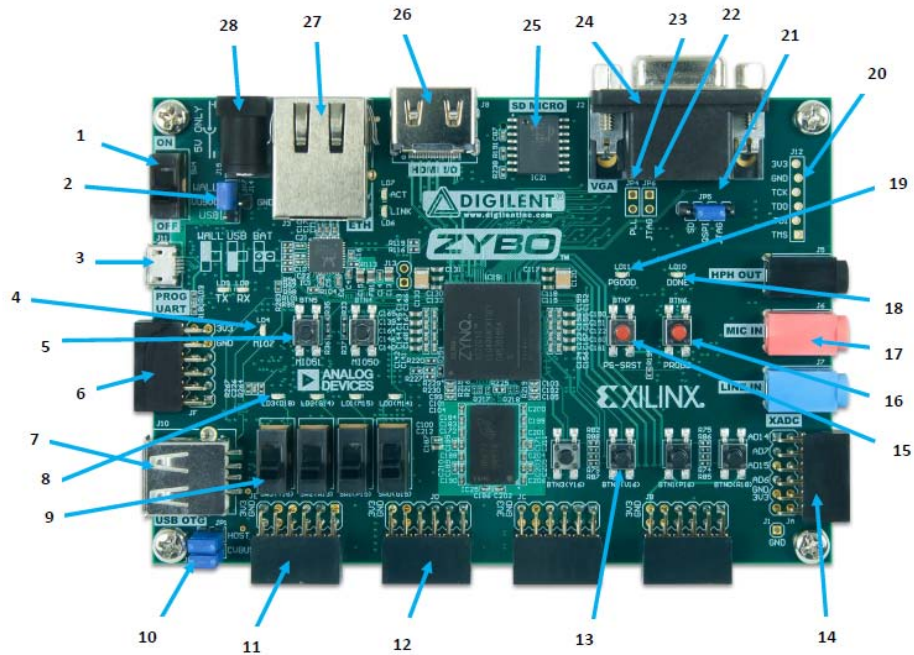


Figura 16: Componentes placa ZYBO

Indicador	Descripción del componente	Indicador	Descripción del componente
1	Interruptor de alimentación	15	Pulsador Reset del Procesador
2	Jumper selector de alimentación	16	Pulsador Reset de la configuración lógica
3	Puerto USB UART / JTAG compartido	17	Conectores Audio
4	MIO LED	18	LED configuración lógica
5	MIO Pulsadores (2)	19	LED Alimentación
6	MIO Pmod	20	Puerto JTAG
7	Conectores USB OTG	21	Jumper Modo Programación
8	LEDs Lógicos (4)	22	Jumper JTAG modo independiente activo
9	Interruptores Lógicos (4)	23	Jumper PLL Bypass
10	Jumpers selección USB OTG	24	Conector VGA
11	Estándar Pmod	25	Conector microSD
12	Pmods Alta velocidad (3)	26	Conector HDMI
13	Pulsadores Lógicos (4)	27	Conector Ethernet RJ45
14	XADC Pmod	28	Jack alimentación

Figura 17: Definición de partes de la placa ZYBO



Dado que la comunicación entre la FPGA y la placa de protecciones se realiza a través de los conectores Pmod y del Pmod XADC (que es el encargado de la conversión analógico-digital) será a las que dediquemos especial atención.

## Conectores Pmod

Los conectores Pmod son conectores hembra espaciados de 2x6, ángulo recto y 100 mil de espesor que se acoplan con los conectores estándar de 2x6 pines. Cada conector Pmod de 12 clavijas proporciona dos señales VCC de 3,3 V (patillas 6 y 12), dos señales de tierra (patillas 5 y 11) y ocho señales lógicas, como se muestra en la figura. El VCC y las clavijas de tierra pueden entregar hasta 1A de corriente, pero se debe tener cuidado de no exceder cualquiera de los límites de potencia de los reguladores de a bordo o la fuente de alimentación externa.



Figura 18: Diagrama PMOD placa ZYBO

Pmod JA (XADC)	Pmod JB (Hi-Speed)	Pmod JC (Hi-Speed)	Pmod JD (Hi-Speed)	Pmod JE (Std.)	Pmod JF (MIO)
JA1: N15	JB1: T20	JC1: V15	JD1: T14	JE1: V12	JF1: MIO-13
JA2: L14	JB2: U20	JC2: W15	JD2: T15	JE2: W16	JF2: MIO-10
JA3: K16	JB3: V20	JC3: T11	JD3: P14	JE3: J15	JF3: MIO-11
JA4: K14	JB4: W20	JC4: T10	JD4: R14	JE4: H15	JF4: MIO-12
JA7: N16	JB7: Y18	JC7: W14	JD7: U14	JE7: V13	JF7: MIO-0
JA8: L15	JB8: Y19	JC8: Y14	JD8: U15	JE8: U17	JF8: MIO-9
JA9: J16	JB9: W18	JC9: T12	JD9: V17	JE9: T17	JF9: MIO-14
JA10: J14	JB10: W19	JC10: U12	JD10: V18	JE10: Y17	JF10: MIO-15

Figura 19: ZYBO Pmod pinout

El ZYBO tiene seis conectores Pmod, algunos de los cuales se comportan de manera diferente que otros. Cada conector Pmod de las cuatro categorías: estándar, MIO, XADC o de alta velocidad, la Figura 18 especifica a que categoría pertenece cada Pmod y también enumera los pines de Zynq a los

que están conectados. Las siguientes secciones describen los diferentes tipos de Pmods.

## Estándar Pmod

El conector Pmod estándar se conecta al PL del Zynq a través de resistencias en serie de 200 ohmios. Las resistencias en serie evitan los cortocircuitos que pueden ocurrir si el usuario accidentalmente conecta una señal que se supone que se utiliza como una entrada.

El inconveniente de esta protección adicional es que estas resistencias pueden limitar la velocidad máxima de conmutación de las señales de datos. Si el Pmod que se está utilizando no requiere acceso de alta velocidad, entonces el conector Pmod estándar debe ser utilizado para ayudar a prevenir daños a los dispositivos.

## MIO Pmod

El conector MIO Pmod está conectado al bus MIO en el PS de la Zynq a través de resistencias en serie de 200 Ohm. Como el conector estándar Pmod, estas resistencias en serie agregan protección al costo de la velocidad máxima de conmutación. Ya que estas señales de datos están conectadas a la interfaz MIO, sólo pueden ser accedidas por el controlador periférico PS.

Los núcleos GPIO, UART, I2C y SPI se pueden utilizar para conectar dispositivos conectados a este Pmod. Teniendo en cuenta que el diseño de las clavijas de los núcleos UART e I2C no se alinearán perfectamente con los pines típicos de Pmod para estas interfaces. Esto significa que los dispositivos UART o I2C conectados a este Pmod pueden requerir que algunos de los pines sean intercambiados externamente utilizando cables individuales entre el ZYBO y el Pmod.

## Dual Analógico-Digital Pmod (XADC Pmod)

El conector de expansión Pmod incorporado con la etiqueta "JA" está conectado a los pines de entrada analógicos auxiliares del PL. Dependiendo de la configuración, este conector se puede utilizar para la entrada de señales analógicas diferenciales a la analógica-digital dentro del Zynq (XADC). Cualquiera o todos los pares en el conector se pueden configurar ya sea como entrada analógica o entrada / salida digital.

En el modo de entrada analógica, la tensión en estos pines debe limitarse a 1V pico a pico. En el modo digital, se aplican los límites dependientes de VCC.

El Dual Analog / Digital Pmod en el ZYBO difiere del resto en el enrutamiento de sus trazas. Las ocho señales de datos se agrupan en cuatro pares, con los pares encaminados estrechamente acoplados para una mejor inmunidad de ruido analógica. Los pasadores 1 y 7, los pasadores 2 y 8, los pasadores 3 y 9, y los pasadores 4 y 10 están emparejados. Además, cada par tiene un filtro anti-aliasing parcialmente cargado dispuesto en el PCB.

El núcleo XADC dentro del Zynq es un convertidor analógico a digital de 12 canales de doble canal capaz de funcionar a 1 MSPS. Ambos canales pueden ser accionados por cualquiera de los pares auxiliares de entrada analógica conectados a la cabecera JXADC. El XADC core se controla y se accede desde el PL a través del Dynamic Reconfiguration Port (DRP). El DRP también da acceso a los monitores de voltaje que están presentes en cada uno de los rieles de alimentación de la FPGA, y un sensor de temperatura interno en la FPGA.

## Pmod alta velocidad

Los Pmods de alta velocidad utilizan el conector Pmod estándar, pero tienen sus señales de datos enrutadas con impedancias pares diferenciales para velocidades de conmutación máximas. Tienen pads para incluir resistencias de carga para añadir protección, pero las ZYBO vienen con estos como shunts de 0-Ohm. Con las resistencias en serie desviadas, estos Pmods no ofrecen protección contra cortocircuitos, pero permiten velocidades de conmutación mucho más rápidas. Las señales se emparejan en señales adyacentes en la misma fila: clavijas 1 y 2, clavijas 3 y 4, clavijas 7 y 8 y clavijas 9 y 10.

A continuación se presenta una tabla indicando las conexiones de los conectores utilizados en la placa de protección y transmisión de señales. Estos Pmod se encuentran en la placa de seguridad y transmisión de señal y se conectan directamente a los Pmod de la FPGA.

CN1			
1	Receptor fibra óptica RX FIB	7	Receptor fibra óptica RX FIB7
2	Receptor fibra óptica RX FIB1	8	Receptor fibra óptica RX FIB6
3	Receptor fibra óptica RX FIB2	9	Receptor fibra óptica RX FIB5
4	Receptor fibra óptica RX FIB3	10	Receptor fibra óptica RX FIB4
5	Tierra	11	-
6	-	12	-

Figura 20: Tabla pines CN1

El CN1 es el que se encarga de enviar las señales de tensión que provienen de las celdas del convertidor desde la placa de seguridad a la FPGA. Se conecta al Pmod JB.

CN2			
1	Receptor fibra óptica RX FIB8	7	Transmisor fibra óptica TX4
2	Señal de reset	8	Transmisor fibra óptica TX6
3	Señal activación FPGA	9	Transmisor fibra óptica TX8
4	-	10	Transmisor fibra óptica TX10
5	Tierra	11	-
6	-	12	-

Figura 21: Tabla pines CN2

El conector CN2, que conecta con el Pmod JC, envía la señal de tensión restante por el pin 1, la señal del reset de fallos y recibe la señal de activación desde la FPGA, que condiciona el funcionamiento de la lógica de seguridad, y las señales PWM que son enviadas por medio de los transmisores de fibra óptica indicados en la tabla.

CN3			
1	Transmisor fibra óptica TX3	7	Transmisor fibra óptica TX5
2	Transmisor fibra óptica TX12	8	Transmisor fibra óptica TX7
3	Transmisor fibra óptica TX2	9	Transmisor fibra óptica TX9
4	Transmisor fibra óptica TX1	10	Transmisor fibra óptica TX11
5	Tierra	11	-
6	-	12	-

Figura 22: Tabla pines CN3

El conector CN3 envía el resto de señales PWM de disparo de los MOSFET, que previo proceso de la lógica, son transmitidas por los transmisores de fibra óptica.

CN4			
1	LED fallo FPGA	7	LED sobrecorriente 3
2	LED seta de emergencia	8	-
3	LED sobrecorriente 1	9	-
4	LED sobrecorriente 2	10	-
5	Tierra	11	-
6	-	12	-

Figura 23: Tabla pines CN4

El CN4 es a través del cual se envían las señales a la placa de señalización de errores. En la tabla se enumeran los pines indicativos de lo diferentes fallos posibles.

CN5 (XADC)			
1	Sensor de tensión 1	7	Sensor de corriente 1
2	Sensor de tensión 2	8	Sensor de corriente 2
3	Sensor de tensión 3	9	Sensor de corriente 3
4	-	10	-
5	Tierra	11	-
6	-	12	-

Figura 24: Tabla pines CN5

Por último el CN5, que es el que conecta con la entrada del XADC (Pmod JA) de la FPGA, transmite las señales de los sensores de tensión y corriente para su análisis y procesado por el sistema de control.

Conexión Placa-FPGA	
<b>CN1</b>	Pmod JB
<b>CN2</b>	Pmod JC
<b>CN3</b>	Pmod JD
<b>CN4</b>	Placa señalización de errores
<b>CN5</b>	Pmod JA (XADC)

*Figura 25: Tabla interconexión Placa de tratamiento de señal y FPGA*

### 1.5.3.2. DISPOSITIVOS DIGITALES

Mediante la descripción de los dispositivos digitales, las puertas lógicas y las familias lógicas se pretende ayudar a la comprensión de la lógica empleada para la seguridad por hardware en la placa encargada de ello. También se incluyen más adelante las simulaciones necesarias para facilitar la interpretación del sistema de protección.

Un circuito electrónico digital es aquel en el que las señales (tensiones) solo pueden tomar 2 valores: tensión alta o tensión baja. En realidad las tensiones son señales analógicas, sin embargo la información que nos interesa de ellas es si están próximas al nivel de tensión alta (en cuyo caso diremos que la señal vale "1") o si están próximas a la tensión baja (en cuyo caso diremos que la señal vale "0").

Así pues, si las señales de entrada son o bien tensión alta o bien tensión baja, el circuito digital da como salida una tensión que es baja o alta. Si la entrada es una tensión intermedia (por ejemplo 2 V) el transistor puede no estar saturado, con lo que la tensión de salida podría ser un valor cualquiera entre 0 y 5V.

La tensión alta suele ser próxima a la tensión de alimentación del circuito, y la tensión baja suele ser próxima a cero. Para que la señal digital sea correcta, la tensión tiene que estar en el rango válido de tensiones altas o en el rango válido de tensiones bajas. Estos rangos dependen de la tecnología de los circuitos digitales.

La electrónica digital tiene algunas características ventajosas respecto a la electrónica analógica. La más importante es la inmunidad al ruido. La información que contiene una señal digital es únicamente el nivel de tensión (alto o bajo). Si es de nivel alto (1) seguirá teniendo ese valor alto aunque se vea afectada por un ruido, mientras este ruido no sea tan grande que la tensión se salga del rango válido de tensiones altas. Si el rango válido es amplio, la señal es muy inmune al ruido (cambia el valor de la tensión, pero no el de la información que contiene). Una señal analógica, por el contrario contiene como información el valor exacto de la tensión. Si ésta se ve afectada por el ruido, la información cambia. Esta es la razón por la que la transmisión de información (telefonía, TV, etc.) tiende a ser digital en lugar de analógica.

Otra ventaja muy importante de la electrónica digital es la flexibilidad y la facilidad con que se implementan tratamientos complejos a las señales. Sobre todo desde la existencia del microprocesador. Por ello el procedimiento habitual es utilizar circuitos analógicos para amplificar las señales de los sensores, para después convertir esas señales analógicas amplificadas a señales digitales, realizando el tratamiento requerido en un circuito digital

### 1.5.3.3. PUERTAS LÓGICAS

Los circuitos digitales más sencillos son las puertas lógicas. Implementan una relación lógica entre una o varias señales de entrada y una señal de salida. El más simple es el inversor, que da como salida un 0 si la entrada es 1, y un 1 si la entrada es 0. Otras puertas lógicas implementan relaciones de “y” (AND), de “o” (OR), etc.

Dichas puertas lógicas se pueden encontrar en forma de circuitos integrados (chips) comerciales. Estos dispositivos implementan las funciones lógicas entre las entradas y la salida por medio de un circuito electrónico a base de transistores y resistencias. En función de la tecnología utilizada (tipo de transistor y forma de conexión) se distinguen distintas familias de dispositivos digitales.

A continuación se enumeran las puertas lógicas que se han empleado en el proyecto y una enumeración de sus tablas de verdad.

Inversor

Es la puerta lógica más simple. Este elemento da una señal de salida que es alta si la entrada es baja y viceversa. Su símbolo se representa como:



Figura 26: Diagrama Lógico NOT

Su descripción lógica viene dada por la tabla siguiente:

INPUT A	OUTPUT Y
H	L
L	H

Figura 27: Tabla de verdad NOT



## Puerta AND

El inversor lógico sólo tiene una entrada y una salida. Hay otros circuitos lógicos que tienen más de una entrada. La puerta AND tiene varias señales de entrada y una señal de salida. La salida es 1 solo si todas las entradas son 1.



Figura 28: Diagrama Lógico AND

Su tabla descriptiva es:

INPUTS		OUTPUT
A	B	Y
H	H	H
L	X	L
X	L	L

Figura 29: Tabla de verdad AND

## Puerta AND de 3 entradas

Una puerta AND puede tener muchas entradas. Su funcionamiento lógico es que solo da salida 1 si todas las entradas valen 1.



Figura 30: Diagrama Lógico AND 3-INPUT

Una AND de 3 entradas tiene la tabla:

INPUTS			OUTPUT
A	B	C	Y
H	H	H	H
L	X	X	L
X	L	X	L
X	X	L	L

Figura 31: Tabla de verdad AND 3-INPUT

## Puerta OR

Tiene varias entradas y 1 salida. En este caso la salida es 1 si por lo menos alguna de las entradas es 1. Por ejemplo la de 2 entradas:



Figura 32: Diagrama Lógico OR

INPUTS		OUTPUT
A	B	Y
H	X	H
X	H	H
L	L	L

Figura 33: Tabla de verdad AND OR

## Puerta NAND

Es equivalente a una combinación de una puerta AND y un inversor en serie:



Figura 34: Diagrama Lógico NAND

Su tabla es por tanto como la de la puerta AND, pero con la salida invertida:

INPUTS		OUTPUT
A	B	Y
H	H	L
L	X	H
X	L	H

Figura 35: Tabla de verdad NAND

### 1.5.3.4. CIRCUITOS SECUENCIALES

Los circuitos digitales secuenciales son aquellos cuya salida no depende únicamente del valor de las entradas en el momento actual, sino del estado interno del circuito lógico. Esto significa que tienen memoria (es decir, ciertas variables internas tienen un valor determinado que afecta a la salida). En realidad el valor de esas variables internas depende de la historia pasada de las variables de entrada (de la secuencia que han seguido las entradas en el pasado).

El circuito secuencial más simple es el biestable. En esencia es un circuito que tiene una variable de memoria (1 bit). Una cierta combinación de las variables de entrada puede cambiar el valor de ese bit de memoria (pasar de 0 a 1 o viceversa).

#### Biestable Tipo D activo por flanco

Cuando la señal de reloj cambia de 0 a 1 (biestable activo por flanco de subida) o cambia de 1 a 0 (biestable activo por flanco de bajada), la salida toma el valor de la señal de entrada de datos D. Si la señal de reloj no cambia, la salida del biestable permanece con su valor memorizado.

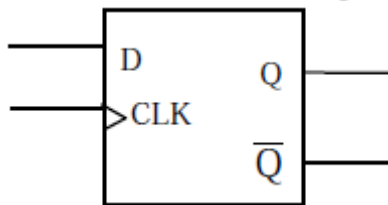


Figura 36: Diagrama D FLIP-FLOP

Además de la entrada de reloj y la de datos disponen de 2 señales de Set y de Clear que permiten poner a cero o a uno la salida del biestable independientemente de la señal de reloj. Se llaman entradas asíncronas. En este dispositivo son activas a nivel bajo. Su efecto es similar a las entradas S y R de un biestable tipo RS activo por nivel. Su tabla de verdad es:

INPUTS				OUTPUTS	
$\overline{PRE}$	$\overline{CLR}$	CLK	D	Q	$\overline{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H <sup>(1)</sup>	H <sup>(1)</sup>
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q <sub>0</sub>	$\overline{Q}_0$

Figura 37: Tabla de verdad FLIP-FLOP D TYPE

La posibilidad de conectar con éxito un circuito integrado que implementa una puerta lógica a otros circuitos digitales o a otros elementos electrónicos depende de una serie de factores. Los factores fundamentales son: los niveles de tensión de entrada y salida (tanto de nivel alto como de nivel bajo), la corriente de entrada y salida, y los retardos (velocidad) de conmutación. Cada familia de dispositivos tiene unos valores característicos propios. Los circuitos de la misma familia se caracterizan porque pueden conectarse entre sí (la salida de uno a la entrada de otro) sin producir fallos debido a la compatibilidad de esos factores. La conexión de circuitos de diferentes familias ya no es trivial, pues puede haber una incompatibilidad, por ejemplo, la tensión de salida de nivel alto de uno puede no ser reconocida como nivel alto a la entrada del otro.

Las familias (o tecnologías) más importantes son la TTL y la CMOS, de las que hay diversas subfamilias.

### 1.5.3.5. FAMILIAS LÓGICAS

#### Circuitos TTL

El circuito integrado está hecho mediante transistores bipolares (BJT). La tensión de alimentación suele ser fija e igual a 5V. La Figura 38 muestra como ejemplo la puerta NAND TTL:

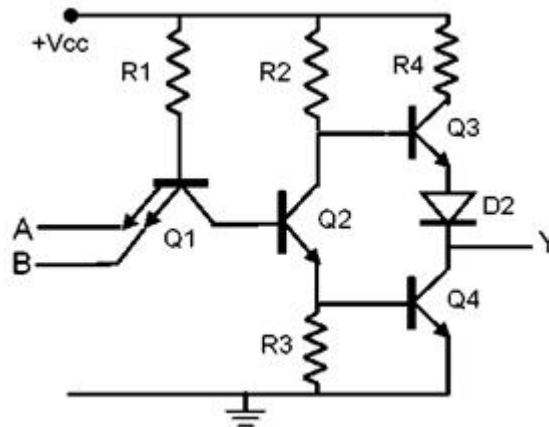


Figura 38: Puerta NAND TTL

Existen varias subfamilias TTL, como por ejemplo Fast TTL, LS (Lowpower Schottky), ALS (Advanced Lowpower Schottky). Se diferencian en la velocidad de respuesta y en el consumo de potencia.

En general los circuitos TTL tienen un consumo mayor que los CMOS debido a que la base de los transistores bipolares requiere corriente para mantenerlos polarizados. En cambio, permiten en principio tiempos de respuesta menores.

Esto ha cambiado en los últimos tiempos por el desarrollo de circuitos basados en MOSFET que son tan rápidos o más que los TTL.

El siguiente cuadro da unos valores típicos comparativos de la velocidad de respuesta y de la potencia disipada para diversas familias TTL:

Familia TTL	Descriptor	Retardo (ns)	Potencia consumida por compuerta(mW)
Estándar	74XX	9	10
Bajo consumo	74LXX	33	1
Alta velocidad	74HXX	6	22
Schottky	74SXX	3	19
Schottky avanzado	74ASXX	1.5	8.5
Schottky de bajo consumo	74LSXX	9.5	2
Schottky avanzado de bajo consumo	74ALSXX	4	1
Fast	74FXX	2.7	4

*Figura 39: Comparación de familias TTL*

La familia TTL de uso general más extendida actualmente es la LS, pues tiene un consumo bajo y un retardo pequeño. Si la velocidad es crítica se puede utilizar un dispositivo de la familia Fast o de la familia AS a costa de consumir algo más de potencia.

Si la potencia es muy crítica, se pueden utilizar unas familias de dispositivos de tecnología CMOS, pero que funcionan a la misma tensión que los dispositivos TTL e implementan las mismas funciones lógicas. Su nomenclatura es 74CXX, 74HCXX, etc. y su característica fundamental es un consumo muy bajo, con velocidades variables que pueden llegar a ser próximas a los dispositivos TTL.

La alta impedancia de entrada permite la interconexión directa con los circuitos de las familias TTL-LS, TTL-ALS y HCMOS en un mismo sistema.

## Circuitos CMOS

Los circuitos lógicos CMOS se basan en transistores MOSFET de acumulación complementarios (canal P y canal N).

En este proyecto se han empleado circuitos integrados de la familia CMOS, debido a su menor consumo y a que son más inmunes al ruido.

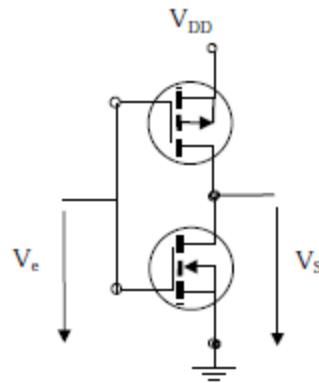


Figura 40: Inversor digital lógico CMOS

Cuando la tensión de entrada es cercana a la alimentación, el transistor de arriba (canal P) está cortado, y el de abajo (canal N) conduciendo, siendo la salida una tensión muy baja (cercana a cero). Cuando la tensión de entrada es cercana a cero, el transistor de abajo está cortado y el de arriba conduciendo, siendo la tensión de salida cercana a la alimentación.

Tienen un consumo menor que los TTL, ya que los transistores MOS no requieren corriente de puerta para estar polarizados. Los tiempos de respuesta son en cambio mayores en general, aunque recientemente se han desarrollado circuitos digitales de tecnología MOS que son tan rápidos como los TTL.

Las diferencias más importantes entre los circuitos TTL y los CMOS son:

- **Tensión de alimentación.** Los circuitos CMOS estándar admiten alimentación desde 3V hasta 18V (frente a los 5 V fijos del TTL).
- **Corriente de entrada.** Al estar formados por transistores MOS, la corriente que absorben por la entrada es muy baja, casi despreciable (mucho menor que los TTL). Esto hace que puedan conectarse muchas puertas a una sola salida de otra (hasta 500). Esto está limitado por la frecuencia. Si la frecuencia con que cambian las señales es muy alta, entonces la capacidad de entrada de los circuitos CMOS es importante, exigiendo una corriente elevada para su carga y descarga, limitando el número de puertas que se pueden conectar.
- **Corriente de salida.** La corriente que pueden suministrar o absorber a la salida es similar para nivel bajo y para nivel alto (a nivel bajo absorbe corriente y a nivel alto la suministra). Si es necesaria una corriente de salida grande se pueden utilizar puertas buffer, capaces de dar más corriente.
- **Tensión de salida.** La tensión de salida de un circuito CMOS a nivel bajo es de aproximadamente 0 V, mientras que a nivel alto es de

aproximadamente la tensión de alimentación VCC. Por tanto son más inmunes al ruido, ya que la salida alta está más lejos de la salida baja.

- **Tensión de entrada.** Los límites de tensión de entrada son por lo general más amplios que en los circuitos TTL. En el peor caso, una tensión menor de  $0.3V_{CC}$  es considerada como nivel bajo, mientras una tensión mayor que  $0.7V_{CC}$  es tomada por el circuito como nivel alto. Por ejemplo, si la tensión de alimentación es de 10V, cualquier señal de menos de 3V sería nivel bajo, y una señal de más de 7V sería nivel alto. Si la tensión fuera intermedia, podría haber problemas, ya que podría ser tomada como alta o baja.
- **Retardos de propagación.** En general son más lentos que los circuitos TTL. El retardo disminuye cuando aumenta la tensión de alimentación.
- **Potencia disipada.** Los circuitos CMOS tienen en general un consumo de potencia mucho menor que los circuitos TTL, siempre que no trabajen a frecuencias muy altas ( $>1\text{MHz}$ ).
- Las **entradas no utilizadas** de una puerta CMOS deben conectarse a 0 o a la tensión de alimentación, ya que si se dejan flotantes pueden ponerse a 0 o a 1 debido a la electricidad estática, pues la capacidad de puerta es muy pequeña. Este problema es más grave en los CMOS que en los TTL.
- **Tipos de salidas.** Existen 2 tipos de salidas. La salida normal, y la triestado. La salida tipo triestado funciona como en el TTL: la salida puede ser alta, baja o estar flotante (desconectada). Los circuitos CMOS no disponen de salidas equivalentes a las de colector abierto del TTL.

Los circuitos lógicos CMOS básicos se agrupan en una familia cuyos circuitos integrados se denominan series 4000, 7400. Estas familias disponen prácticamente de los mismos tipos de circuitos que la familia TTL (puertas, multiplexores, codificadores, biestables, contadores, etc.).

## 1.5.4. SIMULACIÓN DE LA LÓGICA DE PROTECCIÓN MEDIANTE NI MULTISIM 13.0

El software NI Multisim está equipado con una base de datos de cerca de 22,000 componentes de los fabricantes de semiconductores como AnalogDevices, National Semiconductor, NXP, ON Semiconductor y Texas Instruments. Donde podemos escoger de una extensa lista de amplificadores, diodos, transistores, fuentes de alimentación conmutadas y otros componentes para diseñar y evaluar rápidamente circuitos analógicos y digitales.

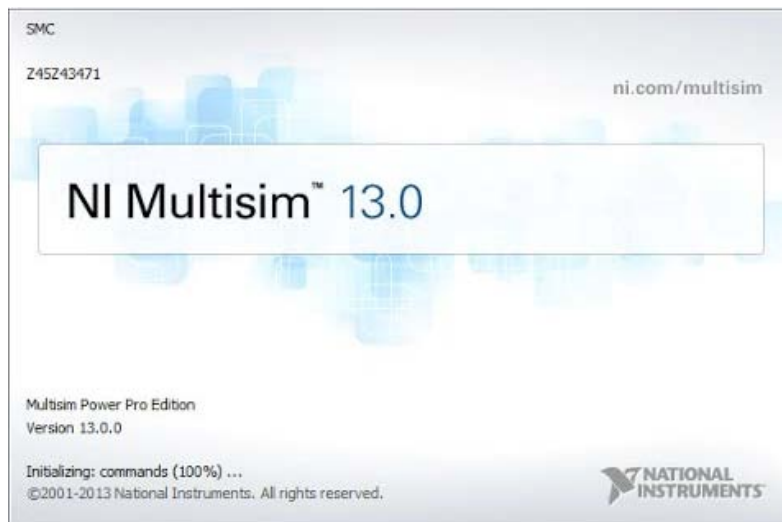


Figura 41: NIMultisim 13.0

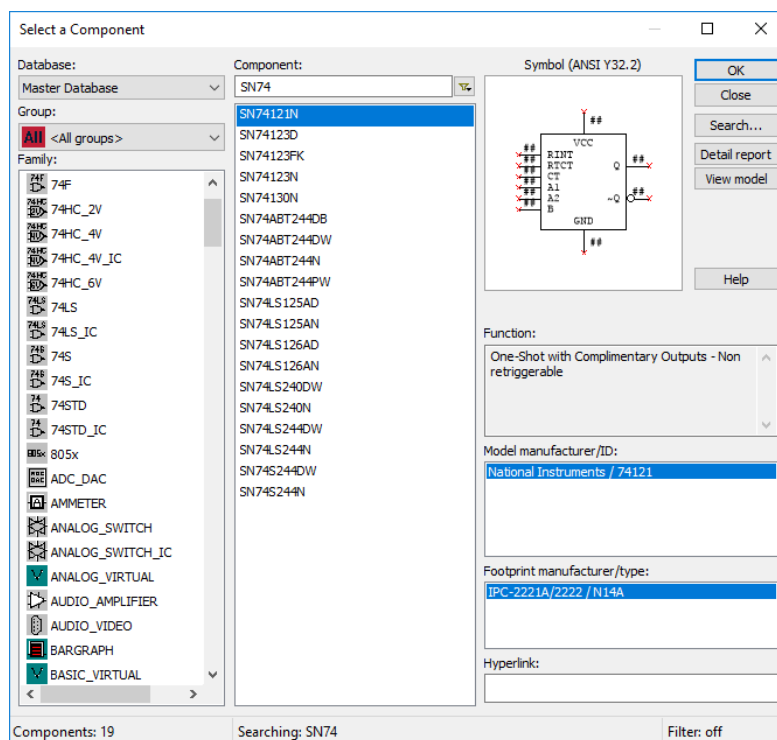


Figura 42: Componentes del programa NI Multisim 13.0



En el proyecto se ha empleado el programa NI Multisim 13.0 para la simulación de la lógica de protección. Esto ha permitido comprobar el correcto funcionamiento del circuito a las señales de fallo.

La señal de fallo por parte del sensor de corriente se obtiene mediante un circuito comparador (activo a nivel bajo) mediante el operacional LM324AD

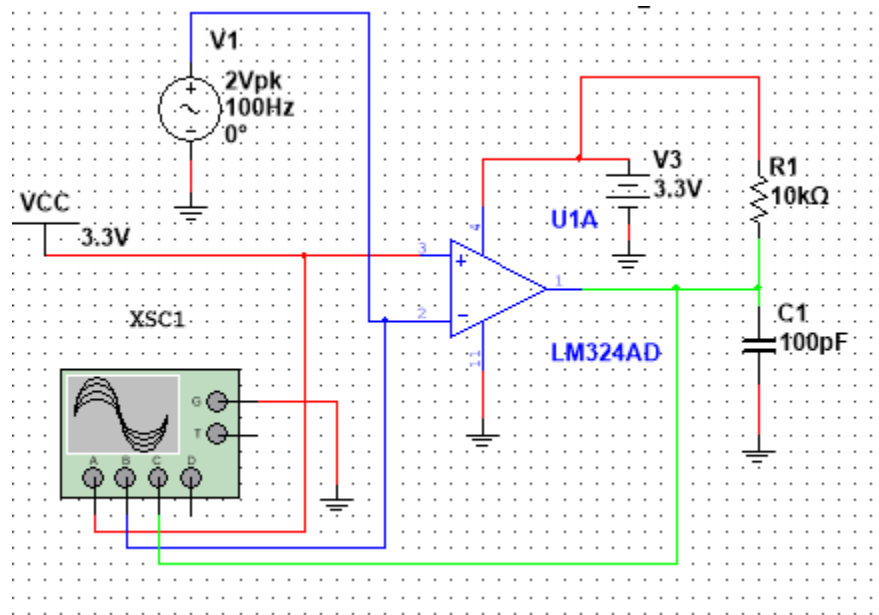


Figura 43: Simulación operacional LM324AD

En la simulación del circuito podemos observar la respuesta del operacional ante diferentes tensiones de entrada proporcionadas por la fuente de tensión.

La señal en rojo indica la señal de referencia, que fijamos para realizar la comparación con la señal proveniente del sensor de corriente, que en la simulación es la de la fuente, señal azul.

La señal verde corresponde a la salida del operacional. En la Figura 44 se puede observar como al tener una señal alta en la entrada tenemos una señal a nivel bajo en la salida.

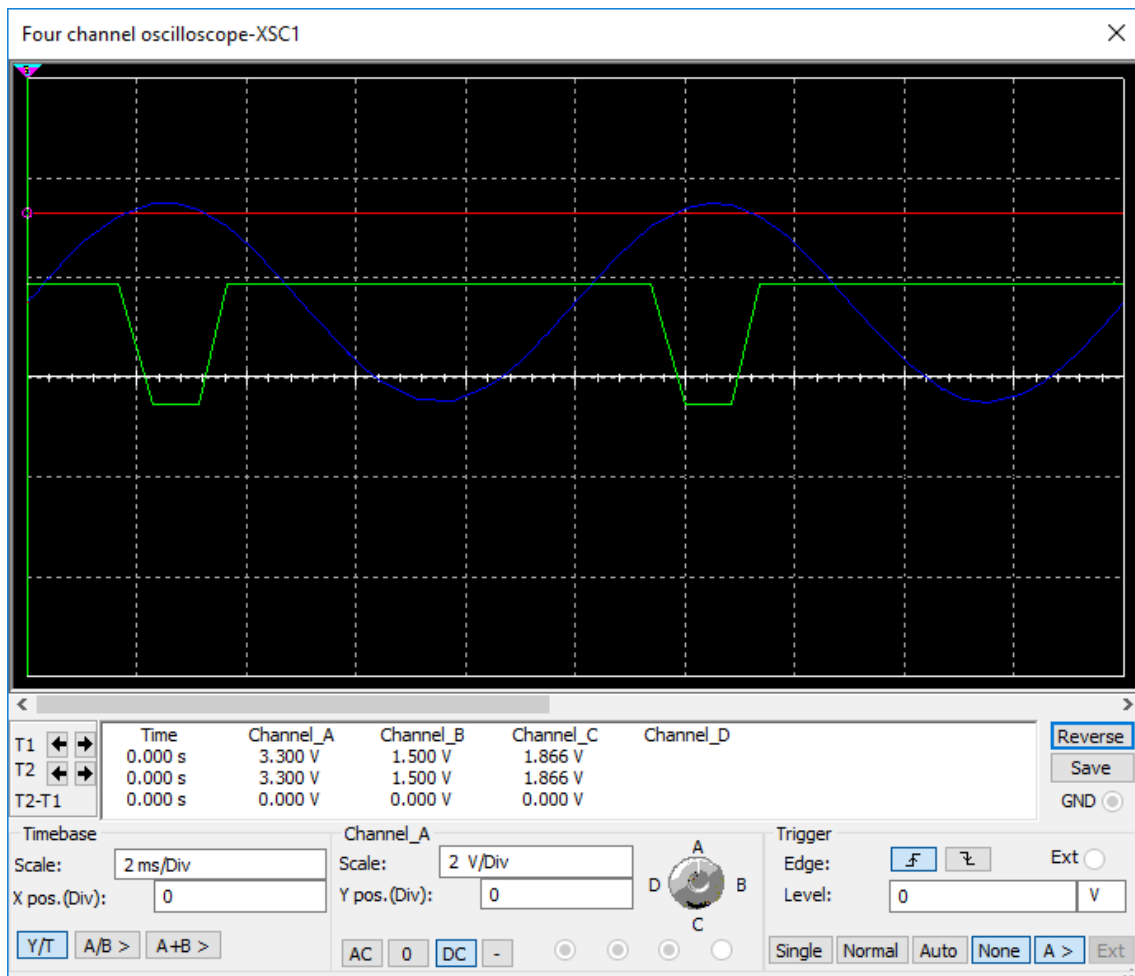


Figura 44: Señal de salida del operacional ante sobrecorriente

A continuación se ha empleado el programa de simulación para comprobar el funcionamiento de la lógica de la placa de seguridad y transmisión de señales. En la Figura 45, se puede ver como se han utilizado dos generadores de funciones, uno que simula la señal proveniente de la FPGA (XFG2) para que permita la propagación de la señal en principio y que proporciona un disparo por medio de un interruptor accionado por corriente que llega a la puerta NAND y que es activada por esta y por la señal de fallo o sobrecorriente.

El otro generador de funciones (XFG1) es el que se encarga de simular la señal de fallo. Esta señal llega a la puerta NAND y al biestable 74LS74D, donde se realiza la comprobación de las señales recibidas, de modo que mientras la señal de fallo está en nivel bajo aunque se mande una señal desde la FPGA esta no se propagará gracias a la respuesta de ambos componentes.

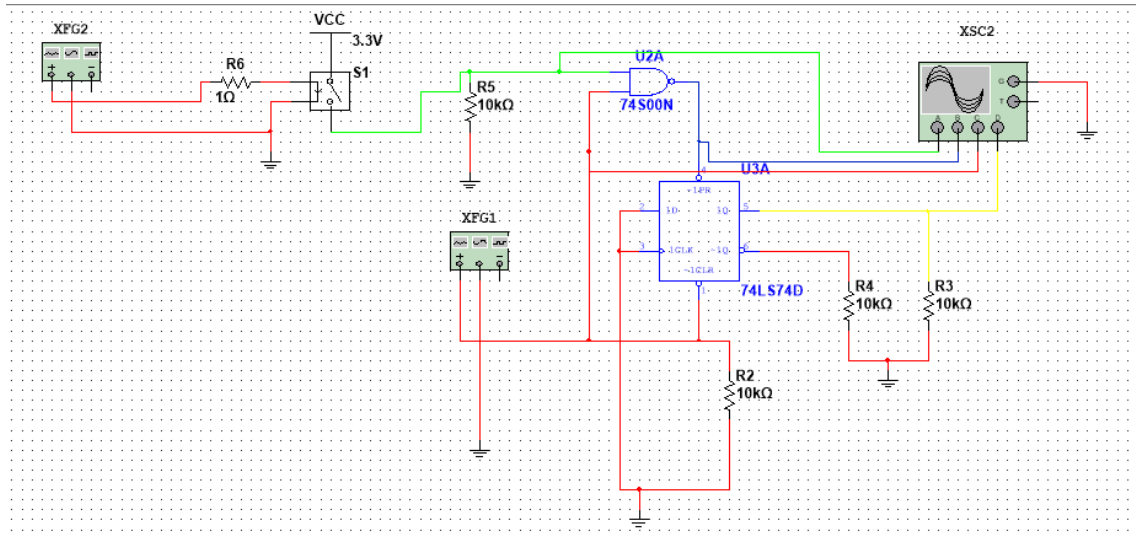


Figura 45: Simulación de la lógica secuencial

El osciloscopio de la simulación nos ayuda a explicar el funcionamiento de la lógica en diferentes casos. Los canales están dispuestos de la siguiente manera:

- Canal A (verde): Pulso de activación proveniente de la FPGA
- Canal B (azul): Señal comparada de entrada al biestable
- Canal C (rojo): Señal de fallo, corriente elevada detectada por el sensor.
- Canal D (amarillo): Señal de salida del biestable que permite la propagación de la señal en nivel alto.

En la Figura 46, se puede ver como en el primer caso mientras el fallo persiste la señal de propagación no se restablece aunque mandemos un pulso para ello.

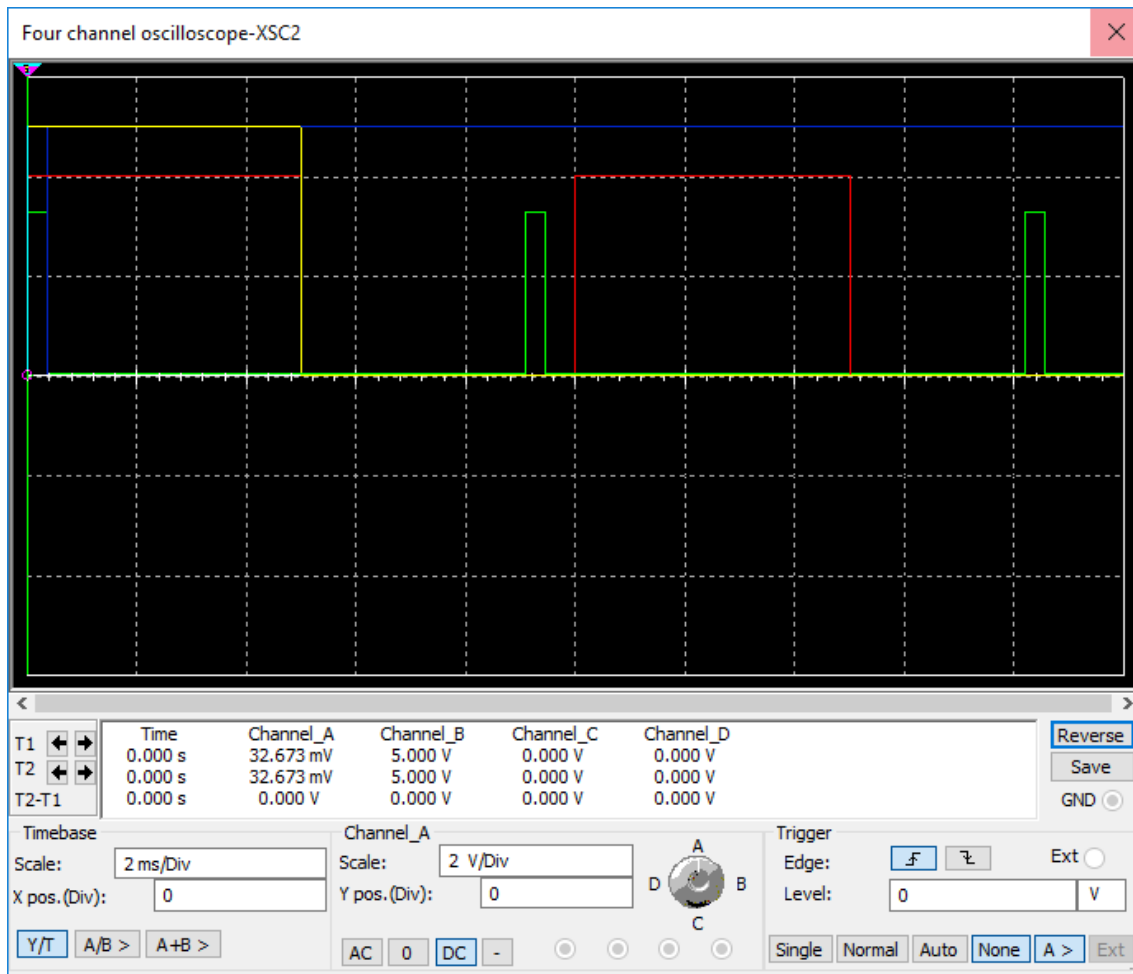
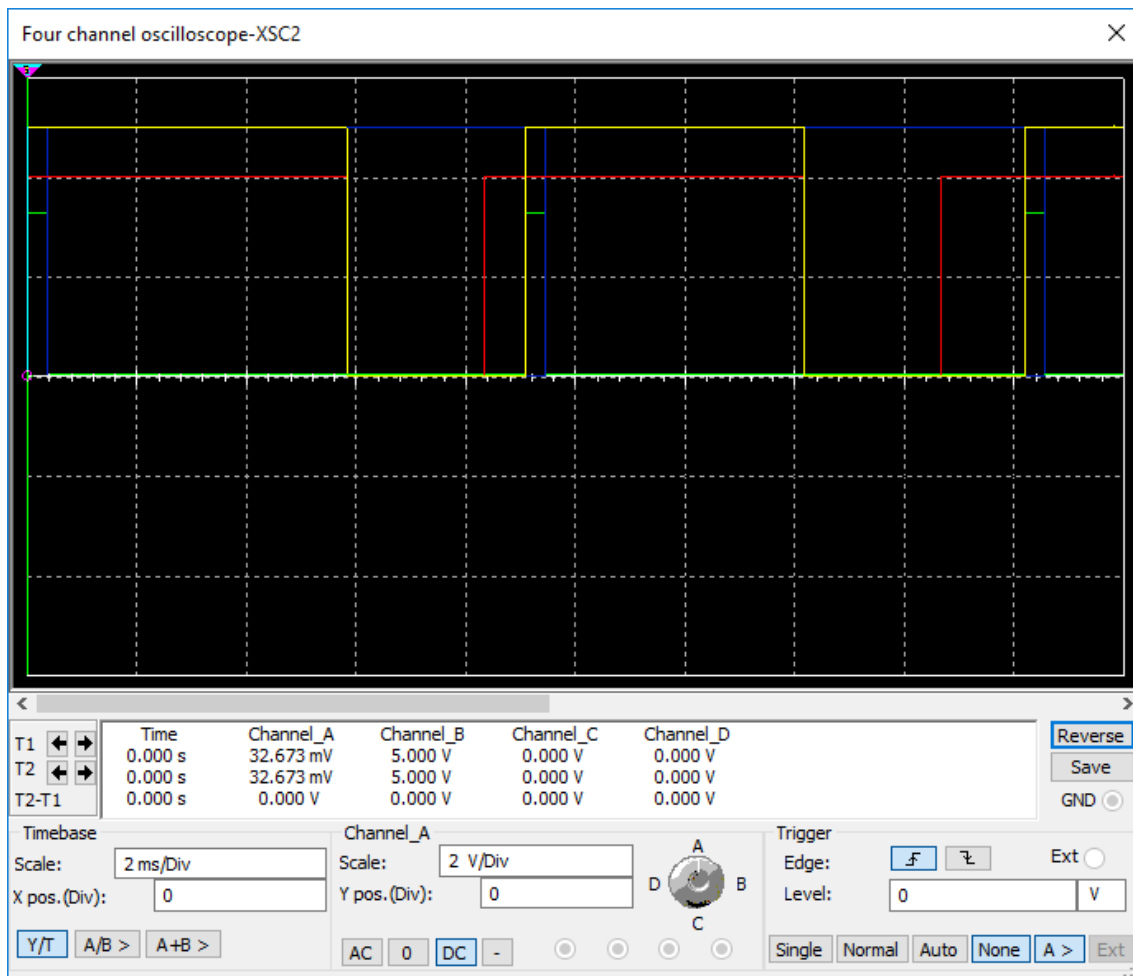


Figura 46: Respuesta lógica ante sobrecorriente

Así mismo se puede observar en dicha figura que un pulso proveniente de la FPGA en el instante inicial junto con un nivel alto en la señal de fallo hace que la entrada preset del biestable este en alto y esto junto con la señal de fallo en alto da una salida del biestable de un 1 lógico en la Q.

Cuando la señal de fallo pasa a un 0 lógico la salida del biestable también se pone en nivel bajo, por lo que la señal PWM quedará inhabilitada gracias a la lógica de protección.

En este estado la señal de disparo de la FPGA no activa la transmisión de la señal mientras hay señal de fallo así como tampoco se restablece por sí misma en el caso de que desaparezca el fallo ya sea de forma espontánea o por reparar la avería, de un modo u otro es necesario que la señal de activación o reset se dé cuando la señal de fallo vuelva al nivel alto.



*Figura 47: Respuesta lógica ante sobrecorriente 2*

Como se ha comentado con anterioridad, la señal de fallo indica la sobrecorriente con un señal baja, señal de alto en fallo indica que no hay fallo.

Cuando el fallo se restablece la señal no vuelve a propagarse hasta que se dé un pulso de reseteo desde un pulsador o la FPGA. Con esto se consigue garantizar que continúe trabajando sin saber la causa o tener constancia de este fallo.

En la Figura 47 se puede ver como el funcionamiento de la lógica responde de la manera deseada. Así pues quedan comprobadas las respuestas por parte del circuito de seguridad por hardware.

Finalmente se ha simulado el circuito lógico al completo, mostrado en las Figuras 48 y 49. Empleando fuentes de alimentación e interruptores para simular la aparición de sobrecorrientes en cualquiera de las tres mediciones realizadas.

Así mismo en las simulaciones se han empleado interruptores para simular la seta de emergencia y las señales provenientes de la FPGA, o los sensores, así como para efectuar los disparos PWM destinados al MMC DC-DC.

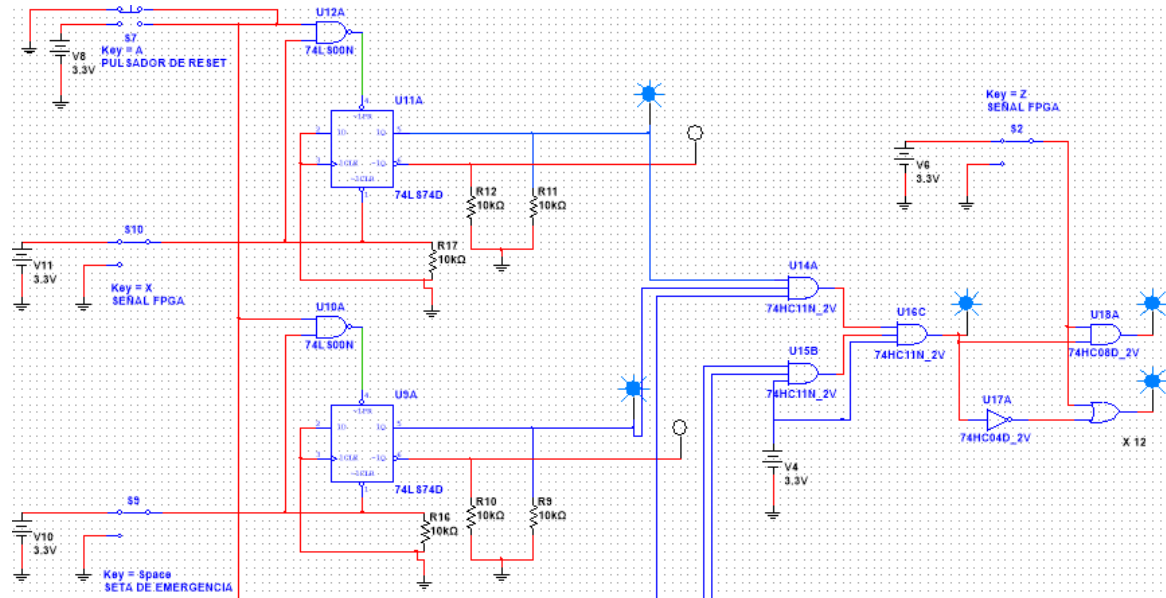


Figura 48: Esquema simulación lógica 1

Con un pulsador se efectúa el reseteo de los fallos para que la señal pueda propagarse hasta los emisores con normalidad.

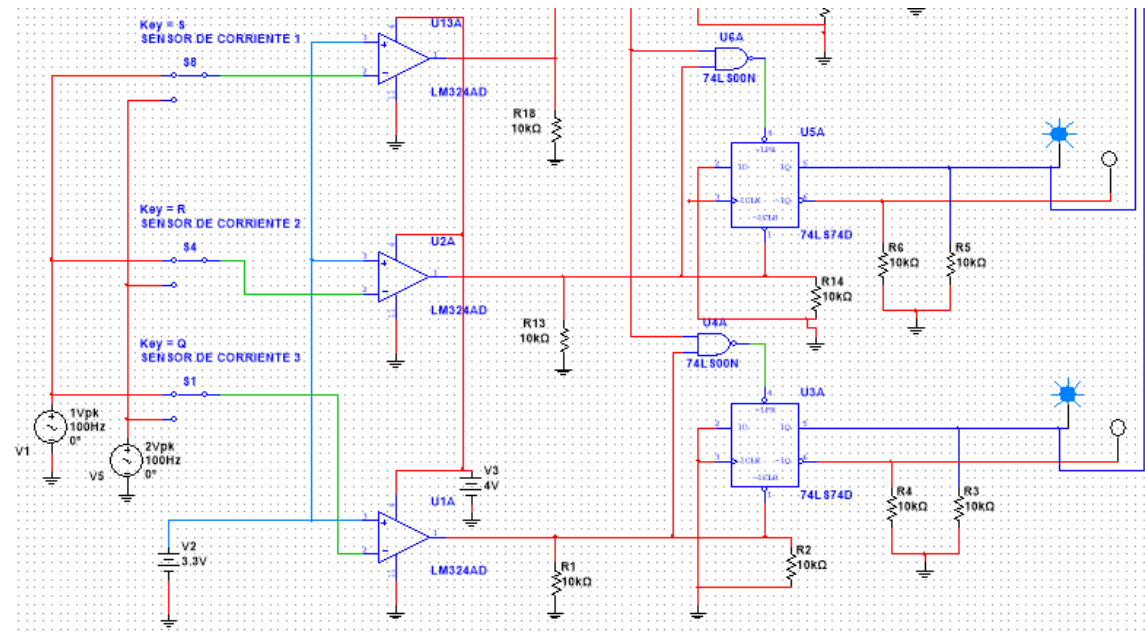


Figura 49: Esquema simulación lógica 2

## 1.5.5. CIRCUITOS IMPRESOS

Una vez se han diseñado las placas para el sensor de corriente y la placa para la seguridad por hardware y transmisión de señales, y han sido simulados sendos circuitos a fin de comprobar que cumplen con el funcionamiento deseado, lo siguiente es el diseño de las PCB correspondientes.

A continuación se describen las características generales de los circuitos impresos y después el diseño de las placas mediante el programa Altium 16.

Un circuito impreso es un soporte de material aislante donde se conectan entre sí puntos de un circuito eléctrico mediante pistas conductoras adheridas a él. El circuito impreso suele servir de soporte físico para la colocación y soldadura de los componentes.

En los últimos años el tamaño de los componentes electrónicos se ha reducido en forma considerable, lo que implica menor separación entre pines para circuitos integrados de alta densidad. Teniendo también en consideración las actuales frecuencias de operación de los dispositivos, es necesaria una muy buena precisión en el proceso de impresión de la placa con la finalidad de garantizar tolerancias mínimas.

Los circuitos impresos más sencillos corresponden a los que contienen pistas de cobre (wires) solamente por una de las superficies de la placa. A estas placas se las conoce como circuitos impresos de una capa, o en inglés, 1 Layer PCB.

Los más comunes hoy en día son los de 2 capas o 2 Layer PCB. Sin embargo, dependiendo de la complejidad del diseño del físico del circuito, pueden llegar a fabricarse hasta de 8 o más capas si es necesario.

### 1.5.5.1. MATERIALES DEL CIRCUITO IMPRESO

#### Material conductor

Para la elaboración de los circuitos impresos se usa como material conductor cobre electrolítico, con una anchura entre 35 y 70  $\mu\text{m}$ . Tendremos dos elementos diferentes:

- PAD. Es la zona de cobre donde se suelda la patilla del componente
- Pistas (Wires). Son las tiras de cobre que se usan para unir entre sí las patillas de los distintos componentes.

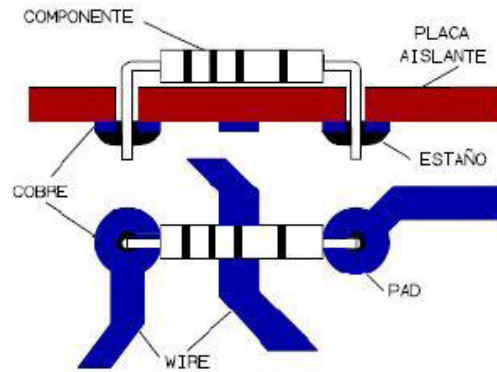


Figura 50: Pistas y PADs

## Placa

Es esencial que la placa sea de un buen aislante eléctrico, por lo que para su fabricación se usan los siguientes materiales:

- Fibra de vidrio. Tiene color verde claro y translúcido y soportan bien las altas temperaturas. Debido a sus buenas características son las más utilizadas a nivel industrial.
- Baquelita. Tiene color marrón oscuro y opaco. Absorben bien la humedad y son baratas pero tienen poca resistencia al calor.
- Teflón. Tiene color blanco y opaco. Se usan para aplicaciones de muy alta frecuencia y tienen un elevado coste.

### 1.5.5.2. TIPOS DE CIRCUITOS IMPRESOS

Dependiendo del proceso de obtención de las pistas tendremos:

- Placa "normal". Se dibuja directamente la pista sobre el cobre. Podemos dibujar con un rotulador indeleble, o bien mediante pegatinas adecuadas.
- Placa fotosensible. Tienen un barniz que es sensible a la luz, que se impresiona mediante una insoladora o cualquier otro foco luminoso adecuado.

Dependiendo de las caras y capas utilizadas tendremos:

- Placas a una cara. Tienen pistas conductoras en una sola cara (cara de soldadura) y los componentes en la otra cara (cara de componentes). La conexión de los componentes se realiza solamente en la cara soldadura.



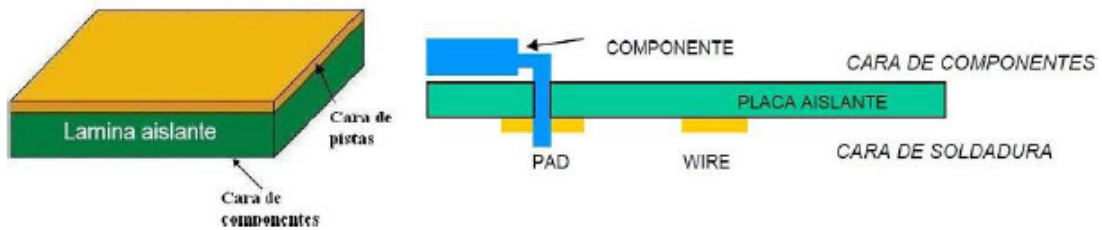


Figura 51: Placa a una cara

Placas de doble cara. Tienen pistas conductoras en las dos caras y la interconexión entre las pistas de distinta cara se realiza mediante agujeros metalizados. Estos agujeros se denominan Vías.

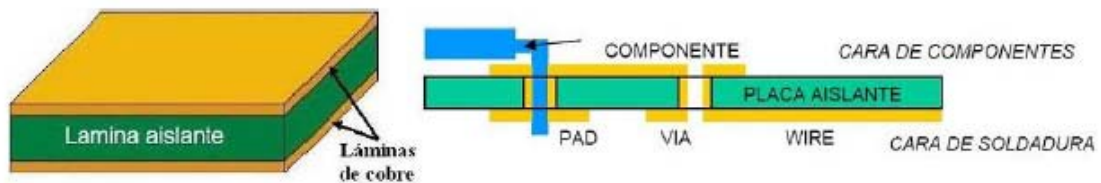


Figura 52: Placa a doble cara

Placas multicapa. Están constituidas por varias placas de doble cara con los taladros metalizados y prensadas hasta obtener una unidad compacta.

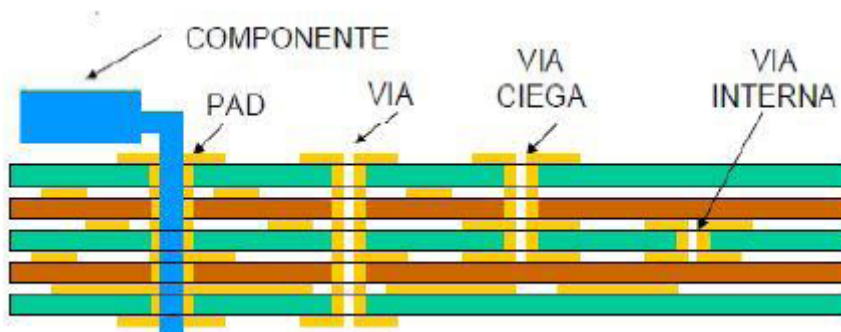


Figura 53: Placa multicapa

El alto grado de complejidad y la minimización de espacio de los circuitos impresos son las causas por las cuales se emplean los circuitos multicapa.

Estas placas pueden tener desde 4 a 48 caras, o incluso más, dependiendo de las funciones y tecnología requeridas.

### 1.5.5.3. TIPOS DE ENCAPSULADO

Dado que los chips de silicio son muy delicados, incluso una pequeña partícula de polvo o de gota de agua puede afectar su funcionamiento. Para combatir estos problemas los chips se encuentran protegidos por una carcasa o encapsulado.

En el mercado se encuentran diversos tipos de encapsulados de componentes electrónicos y es común encontrar varios para un mismo dispositivo. Existen básicamente 3 grandes familias de encapsulados:

- THD (Through Hole Device). Son todos aquellos componentes que poseen pines para ser instalados en perforaciones metalizadas (Through Hole Pads). Este tipo de componentes se suelda por la capa opuesta.



Figura 54: Encapsulado THD y PADS

SMD/SMT (Surface Mounted Device). Son todos aquellos componentes que se montan superficialmente. Tienen la ventaja de que son más pequeños que los anteriores, lo que permite hacer circuitos más pequeños y densos. Son interesantes para diseños en alta frecuencia.

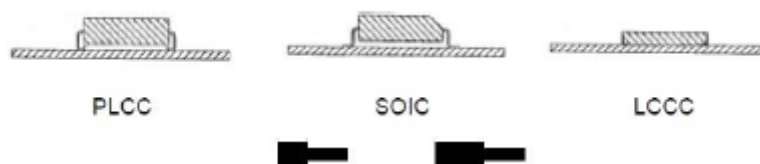


Figura 55: Encapsulados SMD/SMT

BGA (Ball Grid Array). Este tipo de encapsulado es utilizado para chips que contienen una cantidad elevada de pines (de 300 a 1000). Se requiere de maquinaria muy especializada para su instalación ya que los pines son bolas de soldadura que deben ser fundidas para conectarse con los Pads, por lo que

la alineación es fundamental. Son ideales para circuitos integrados de alta frecuencia.



*Figura 56: Encapsulado BGA*

## 1.5.6. PROGRAMA DISEÑO CIRCUITOS/PCB. ALTIUM 16

El programa que se ha utilizado para el diseño de los circuitos de las placas desarrolladas en el proyecto así como la simulación (de determinadas partes) y el diseño de los circuitos impresos (PCB) es el AltiumDesigner 16.

AltiumDesigner es un software de simulación y diseño de PCB, el cual cuenta con un paquete de software de automatización de diseño electrónico para placas de circuito impreso, FPGA y diseño de software integrado. Este software cuenta con una biblioteca asociada que permite desarrollar los circuitos de una forma sencilla gracias a la amplia gama de fabricantes de componentes electrónicos que pueden encontrarse en sus bibliotecas así como la posibilidad de crear por nosotros mismos los componentes necesarios para el desarrollo del proyecto.

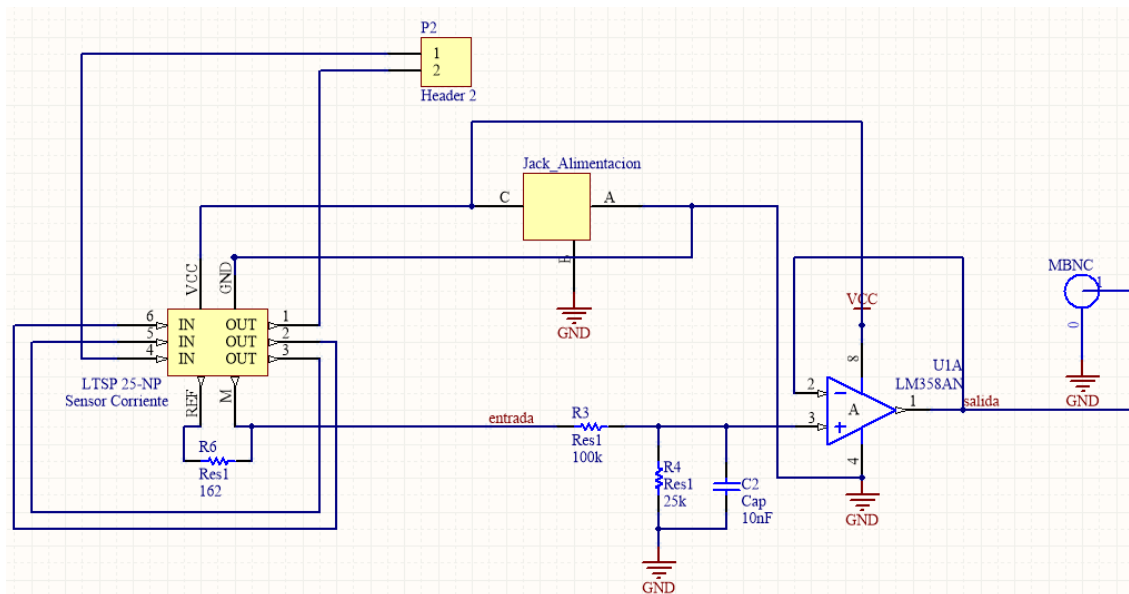


Figura 57: Esquema circuito sensor de corriente

Ciertos componentes como el operacional (Figura 58), la entrada de corriente o el conector Micro BNC los podemos encontrar en las bibliotecas del programa.

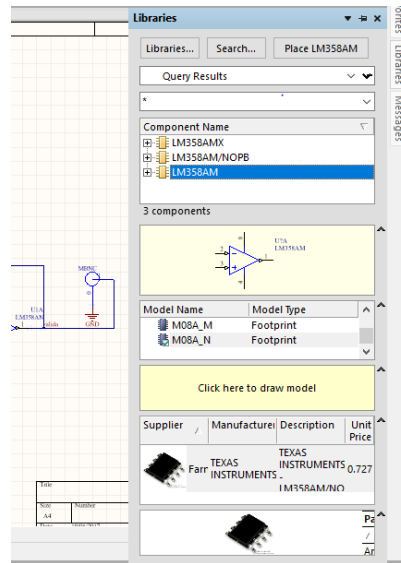


Figura 58: Bibliotecas Altium 16

En el caso del sensor de corriente al no disponer de un modelo en las bibliotecas de Altium ha sido necesario desarrollar el modelo (esquemático) de dicho componente. A continuación se indica como diseñar un componente, como en el caso del sensor de corriente que se ha diseñado para este proyecto.

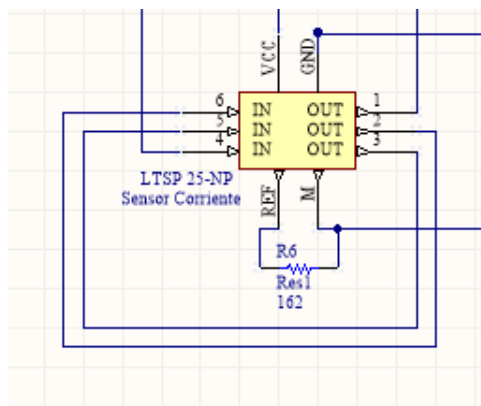


Figura 59: Diseño de sensor de corriente LTSP 25-NP

En primer lugar, sirviéndonos del datasheet del sensor, se ha diseñado el esquemático del mismo.

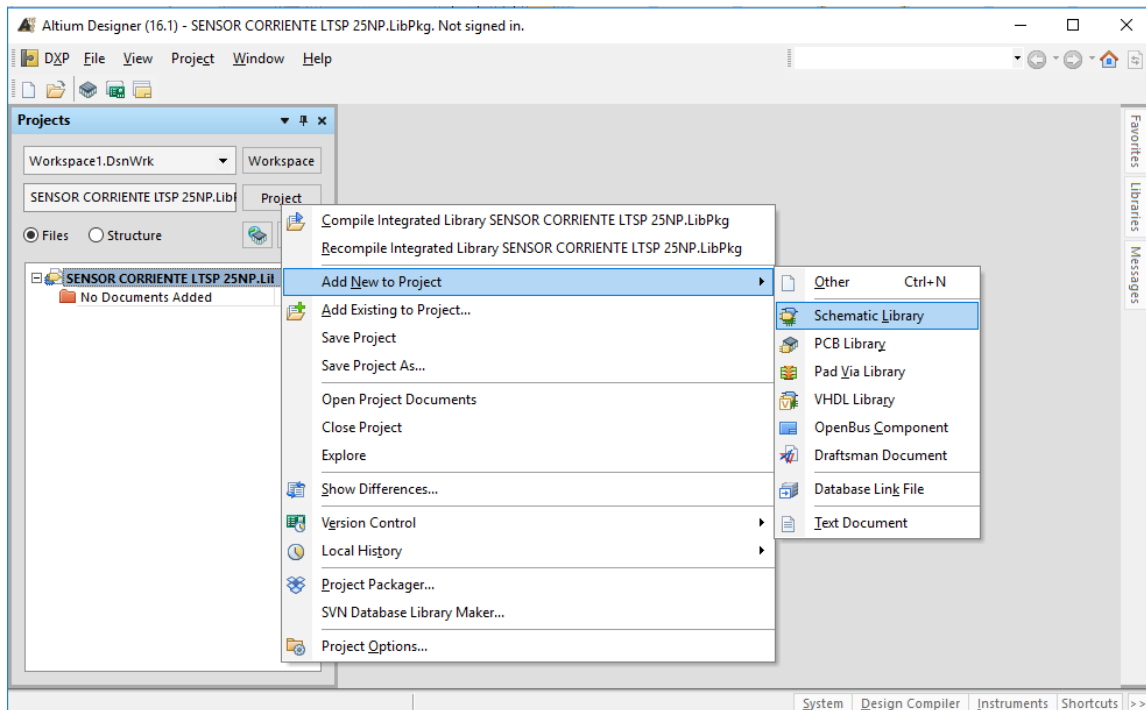


Figura 60: Diseño de componentes en Altium 16

Se selecciona la opción File \New \Project \Integrated Library, para crear el archivo sobre el que se ha trabajado. El cual se ha nombrado como el componente que vamos a utilizar, “*SENSOR CORRIENTE LTSP 25NP*”. Una vez diseñado el componente se ha añadido el esquemático a la librería, Add New to Project \Schematic Library, como se puede observar en la Figura 60.

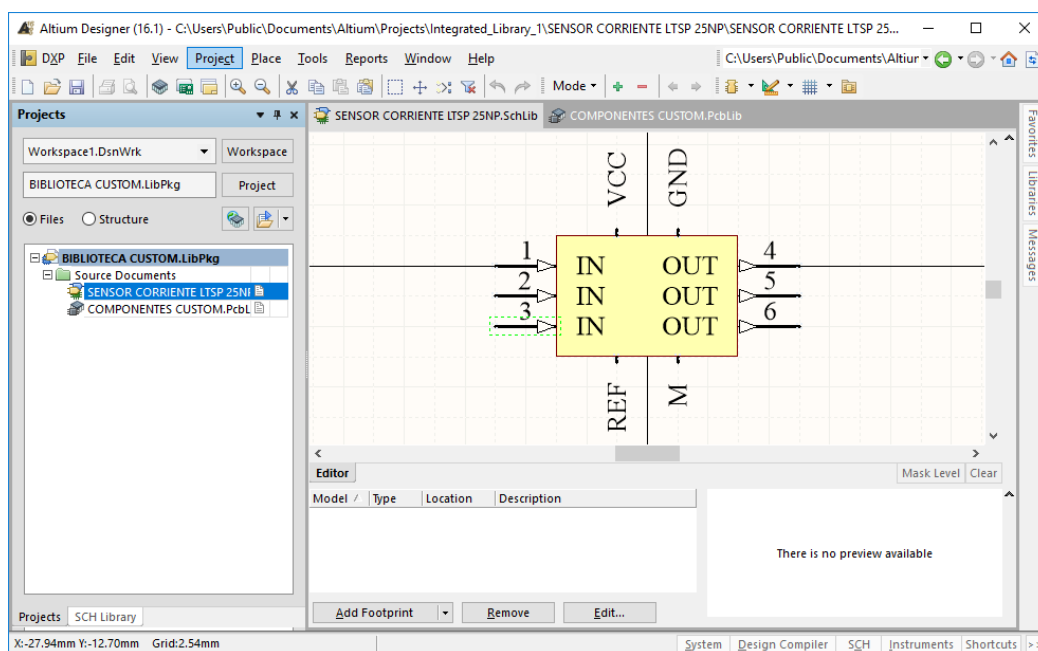
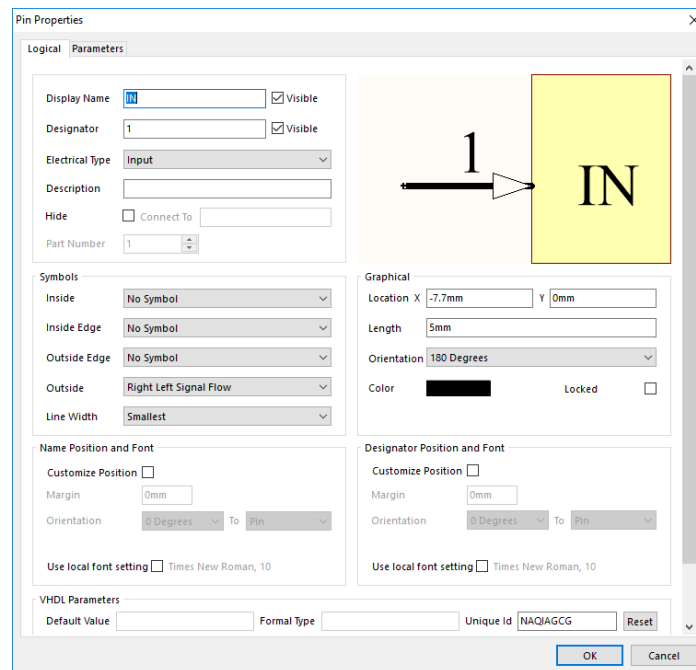


Figura 61: Diseño esquemático sensor de Corriente LTSP 25-NP

A continuación definimos la forma del componente y los pines de este (Figura 61), indicando al configurarlo de que tipo de pin se trata: entradas, salidas, pines de alimentación VCC y GND (Figura 62). Así mismo se añaden los pines de referencia y medida entre los que se instala la resistencia de medida ( $R_m$ ) de donde obtenemos la señal de tensión que nos vendrá definida por la corriente medida.

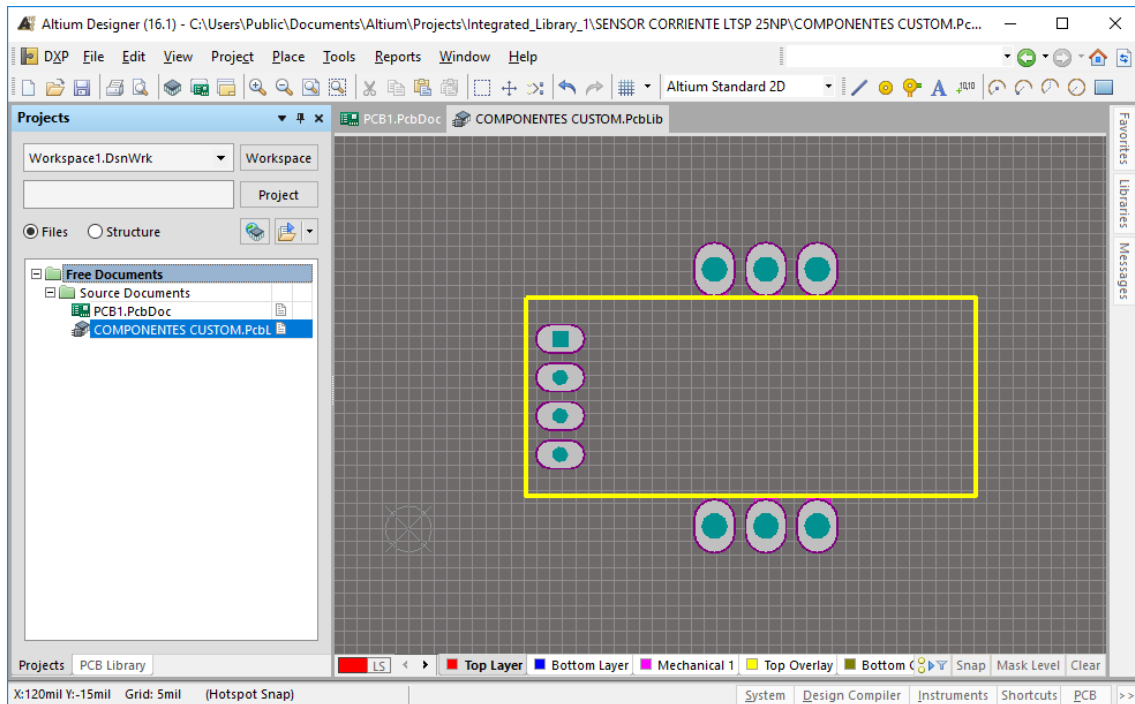


*Figura 62: Entradas y salidas del sensor*

Lo siguiente es crear el modelo para el diseño de la PCB (footprint, modelo 3D). De nuevo con ayuda del datasheet obtenemos las medidas del componente.

En la ventana de diseño de componentes para PCB (Figura 63) dibujamos los pads con las medidas indicadas en el datasheet y también las dimensiones del componente visto en planta (footprint).

El programa nos permite definir la forma de los pads, el grosor de las vías y la distancia al plano de masa entre otros.



*Figura 63: Huella del sensor de corriente*

El plano de masa lo definimos más adelante al diseñar la placa y el enrutado de las pistas.

## Importancia del plano de masa

Las corrientes eléctricas normales y parásitas se conducirán mucho mejor hacia el punto de referencia de alimentación a través de superficies de cobre que muestren la menor impedancia posible.

La capacitancia entre dos planos paralelos, además de servir para reducir las radiaciones electromagnéticas (EMI), atenúa sustancialmente el ruido de la fuente.

- Si el diseño es de dos capas, los planos sólidos de cobre paralelos entre sí son extremadamente útiles para atenuar los ruidos en la fuente de alimentación debido a su impedancia capacitiva y deberían en principio ser extendidos en la mayor área posible de la tarjeta.
- Si su diseño es multicapa debido al uso de circuitos digitales de alta velocidad, susceptibles de generar emisiones de tipo EMI, los planos internos de tierra deben ser siempre sólidos y cubrir la totalidad del área del circuito para brindar la mayor atenuación de ruido posible debido a su baja impedancia.



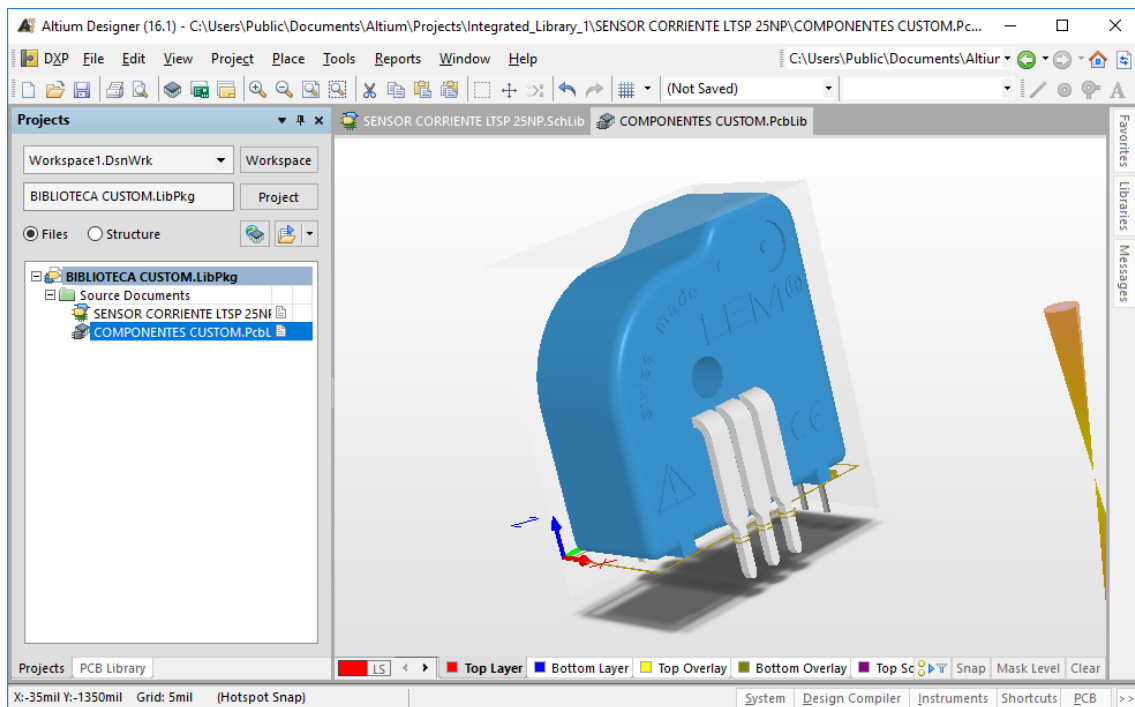


Figura 64: Modelo 3D sensor de corriente

Finalmente se añade el modelo 3D del sensor de corriente (Figura 64), que podemos encontrar en páginas como *3D ContentCentral* páginas web en las que los usuarios comparten diseños de modelos de forma abierta y gratuita.

Del mismo modo podemos crear los componentes de forma sencilla con algo menos de detalle con el mismo programa, de no encontrar modelos 3D.

Seguidamente se describe como se han dispuesto los componentes en el plano de trabajo de Altium para hacer el diseño de la placa.

Después de haber distribuido los componentes, delimitamos el área de trabajo al tamaño que queremos para la placa y se han situado los cuatro orificios a modo de vías para los tornillos de anclaje de la placa tal y como se muestra en la Figura 65.

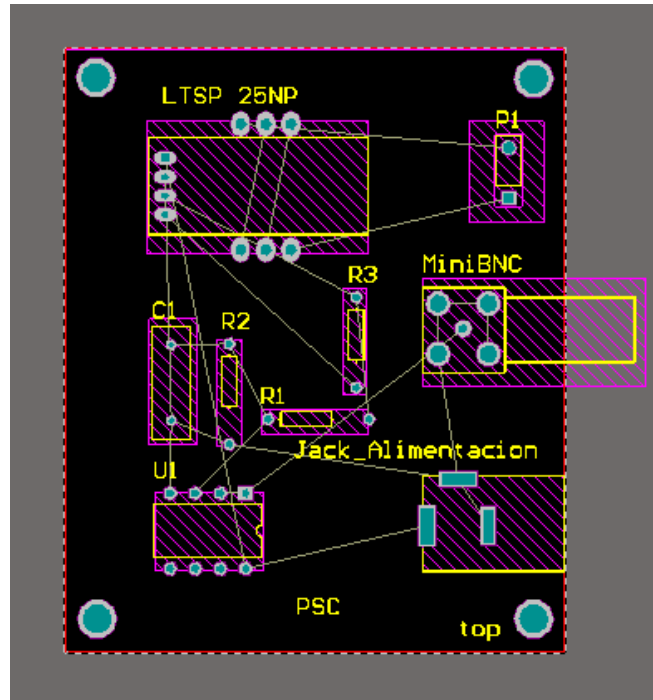


Figura 65: Componentes en plano de trabajo Altium16

Se han dispuesto los componentes en una sola cara de la placa de manera que los conectores están en un mismo lado de la misma para de esta manera facilitar el conexionado de dichos conectores.

El resultado es una placa sencilla, con un pequeño número de componentes que posibilita el sensado de las corrientes de las ramas del MMC DC-DC.

Lo siguiente ha sido el enrutado de las pistas (Figura 66) y la colocación de los planos de masa en ambas caras de la placa (Figura 67).

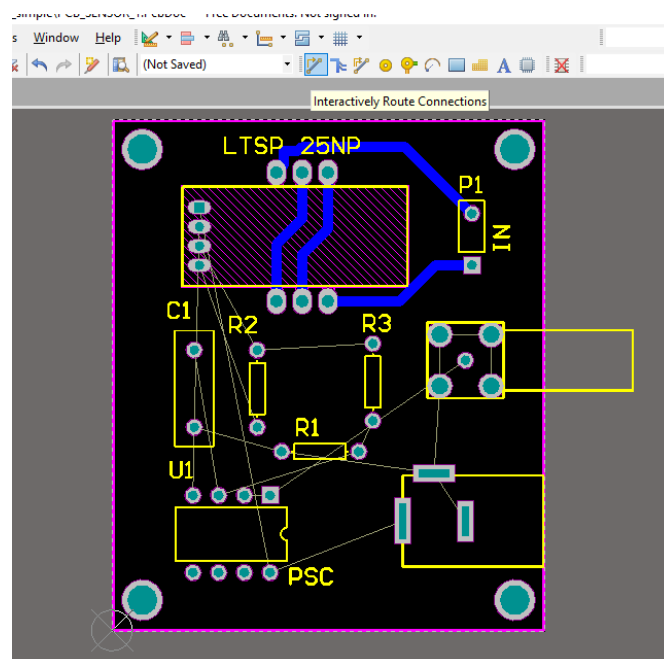


Figura 66: Enrutado manual de las pistas

Al tratarse de una placa de pequeñas dimensiones y con no muchos componentes se ha realizado el enrutado de forma manual pista a pista, aun teniendo la opción de auto-rutado que se ha empleado en el diseño de la placa de seguridad.

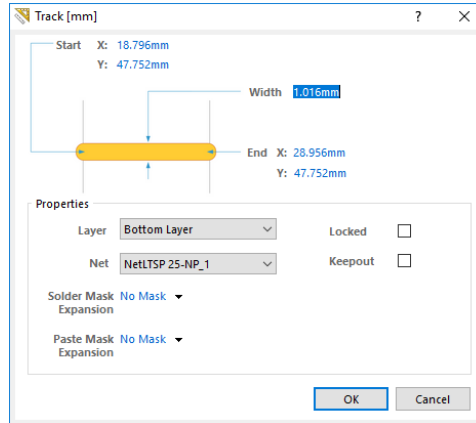


Figura 67: Opciones configuración de pistas Altium16

En las opciones de las pistas podemos definir características tales como la distancia mínima entre pistas, los ángulos mínimos de curvatura o los grosores de estas (Figura 67).

En nuestro caso se han definido las pistas del sensor de corriente de un grosor mayor que el resto debido a la mayor corriente que deben soportar.

Una vez se han dibujado las pistas de todos los componentes de la placa se sitúan los planos de masa en ambas caras de esta (Figura 68).

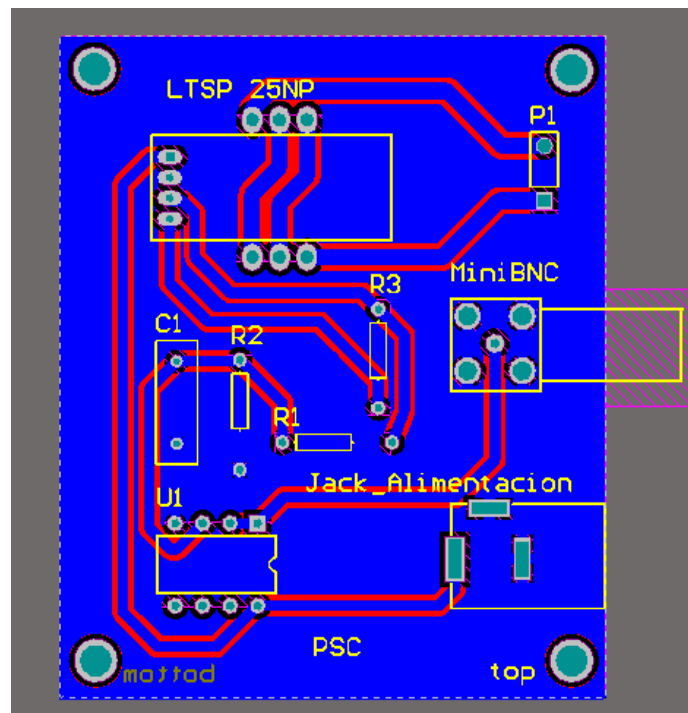


Figura 68: Enrutado y plano de masa

Por último podemos tener una visualización de la placa finalizada en un modelo 3D, lo que nos ayuda a tener una idea del aspecto que tendrá finalmente tal y como se puede ver en la Figura 69.

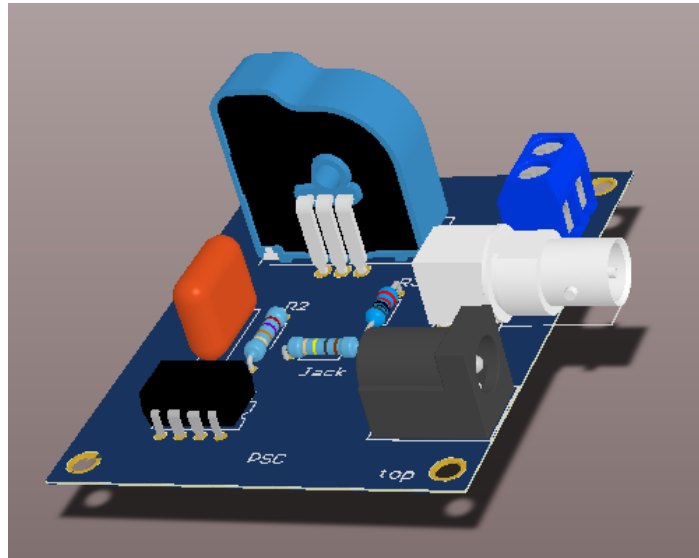


Figura 69: Simulación 3D placa sensor corriente

En el enrutado final de la placa, es importante tener en cuenta en que cara de la placa van las pistas y en cual los componentes, ya que de ello depende en que cara de la placa habrá que fijar la plantilla para realizar la insolación de esta.

Para ello es útil escribir algo en las caras a fin de distinguir en cuál de ellas se debe colocar. En nuestro caso se ha escrito la palabra bottom en la cara inferior de la plantilla para evitar confusiones.

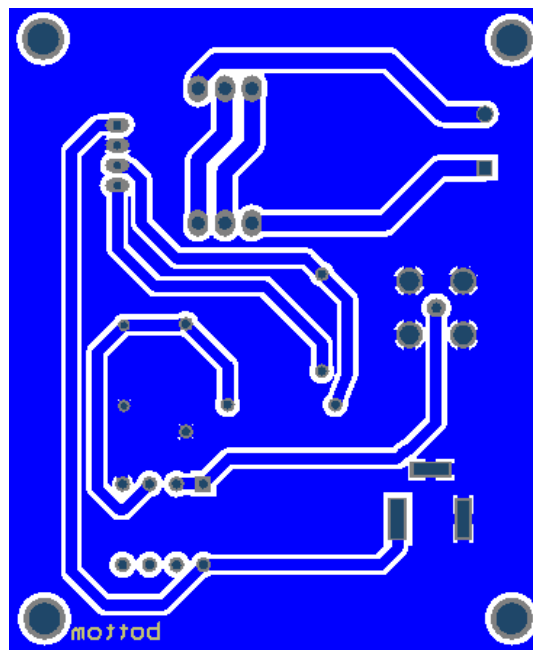


Figura 70: Dibujo de las pistas para plantilla

## 1.5.7. DISEÑO DE LA PLACA DE CONTROL DE SEGURIDAD MEDIANTE ALTIUM 16

De la misma manera en que se ha procedido para el diseño de la placa del sensor de corriente se ha desarrollado el diseño de la placa destinada al tratamiento de las señales sensadas y que implementa el control de la seguridad por hardware, mediante lógica de control. Se muestran las partes principales del circuito a fin de describir la función que realizan cada una de ellas.

En primer lugar se ha realizado el esquema eléctrico de la placa. Dicha placa recibe las señales de los sensores de tensión encargados de medir las tensiones V1, V2 y V3 que se emplean para realizar el control de potencia mediante la FPGA.

Las señales que provienen de cada sensor ofrecen la señal de tensión de medida que se emplea en la FPGA gracias a la resistencia de medida  $R_M$ , dimensionada con anterioridad. Esta tensión es la que tenemos a la salida del amplificador operacional y conecta con los pines 1, 2 y 3 del CN5 que es el punto de transmisión al Pmod correspondiente de la FPGA.

En el apartado anterior Pmods se incluye una tabla con la identificación de los pines de los conectores Pmod, así como el esquema completo del circuito en el apartado de Planos y la placa de circuito impreso resultante.

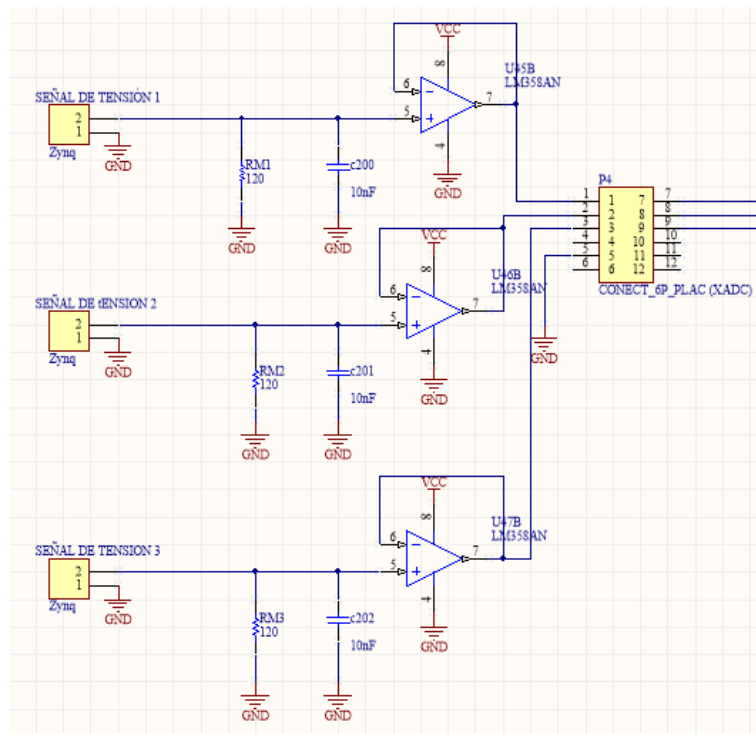


Figura 71: Sección esquemático sensores de tensión

También se reciben las señales de los tres sensores de corriente, a través de los conectores MicroBNC.

Estas señales son las que se comparan mediante la lógica proporcionada por las puertas NAND y los biestables encargados de permitir o no la propagación de la señal PWM en función de la detección de las diferentes causas de mal funcionamiento, en este caso sobrecorrientes, y la señal de proveniente de la FPGA.

La salida negada de los biestables se dirige al conector CN4, que es el de la placa de señalización de errores, de forma que indique cual es la causa del fallo. Mientras que la salida no negada se transmite a la siguiente parte del circuito lógico encargada de la propagación de las señales PWM de disparo de los transistores del convertidor multinivel.

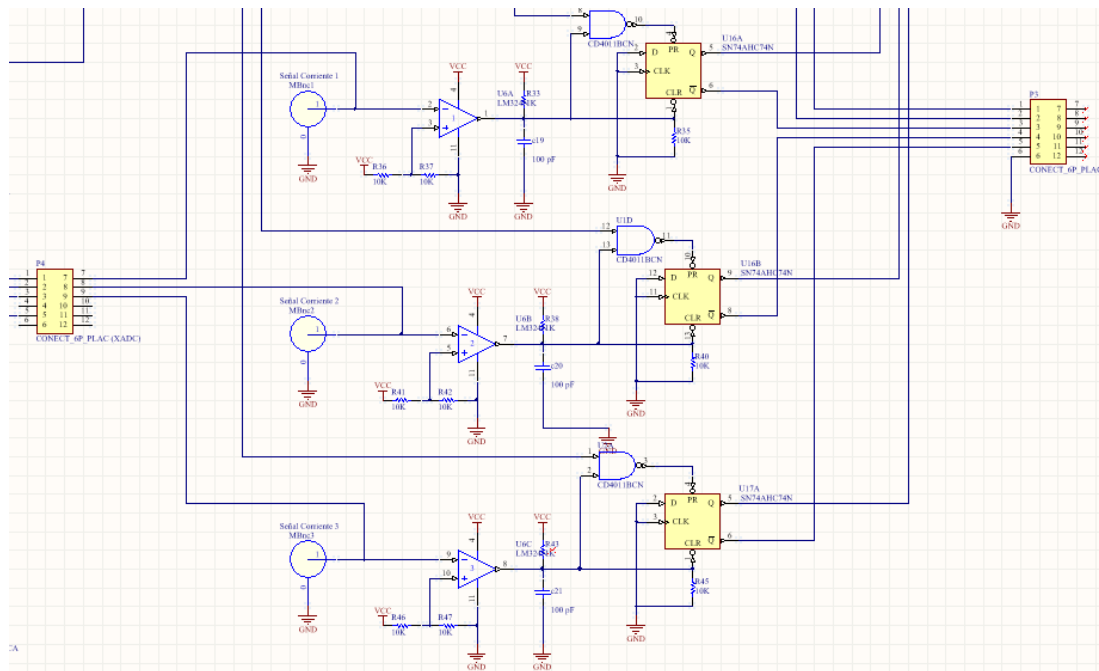


Figura 72: Esquema de los sensores de corriente

De esta manera al permitirse la propagación, lo que indica un funcionamiento correcto, los leds correspondientes permanecen apagados, pasando a encenderse en el momento que la salida Q esté en nivel bajo.

Por otra parte los receptores de fibra óptica reciben las señales del Convertidor Multinivel y las transmiten a la FPGA a través de los conectores indicados en las tablas anteriores, CN1 y CN2.

Cada receptor y transmisor de fibra óptica va acompañado por el circuito de aplicación recomendado por el fabricante en el datasheet del producto.

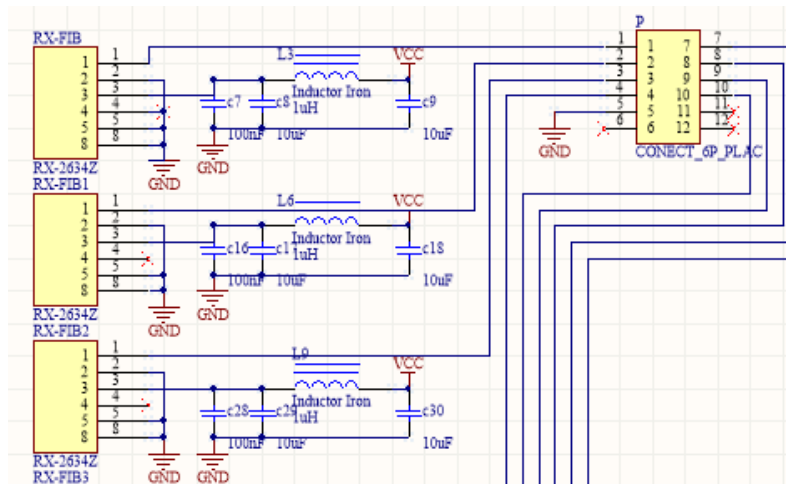


Figura 73: Esquema de los receptores de fibra óptica

A su vez los transmisores de fibra óptica reciben la señal PWM de la FPGA (CN3) a través de la lógica de seguridad, que emplea las señales provenientes de los biestables para permitir o no la propagación y transmiten en su caso la señal PWM al Convertidor Multinivel.

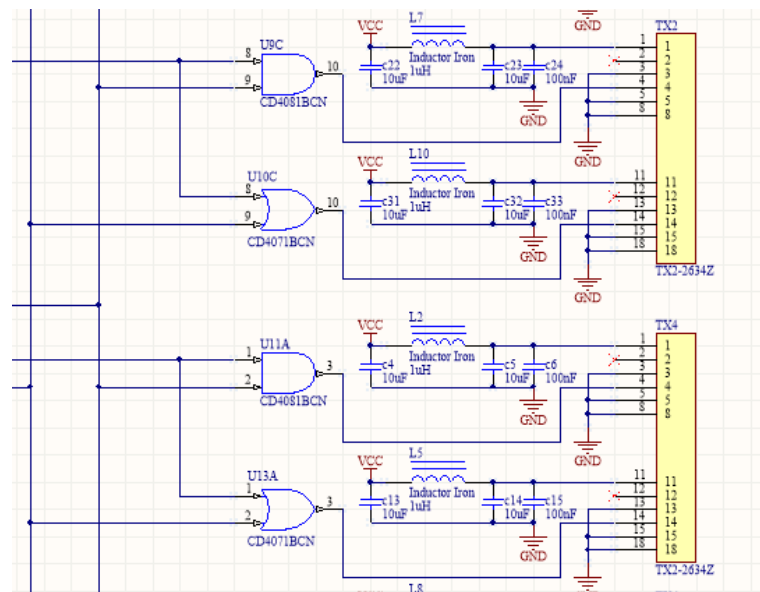


Figura 74: Esquema de los transmisores de fibra óptica

En la siguiente parte del circuito se observa el pulsador de reset de fallos, que permite reactivar la transmisión después de que se produzca el fallo, es necesario pulsarlo de forma que no se restablezca la señal automáticamente si el fallo cesa. Se manda un pulso a nivel alto para conseguir el reseteo.

También se encuentra la seta de emergencia, que actúa a modo de seguridad externa en caso de detectar el operar un mal funcionamiento o un posible riesgo mientras el convertidor está en funcionamiento. Las setas de emergencia permiten ser configuradas para una salida a nivel alto o bajo al ser pulsadas, en este caso al ser pulsada la señal de salida pasa de nivel alto a bajo. Siendo necesario el rearme de esta pero también pulsar el reset de fallos para volver a poner en funcionamiento el sistema.

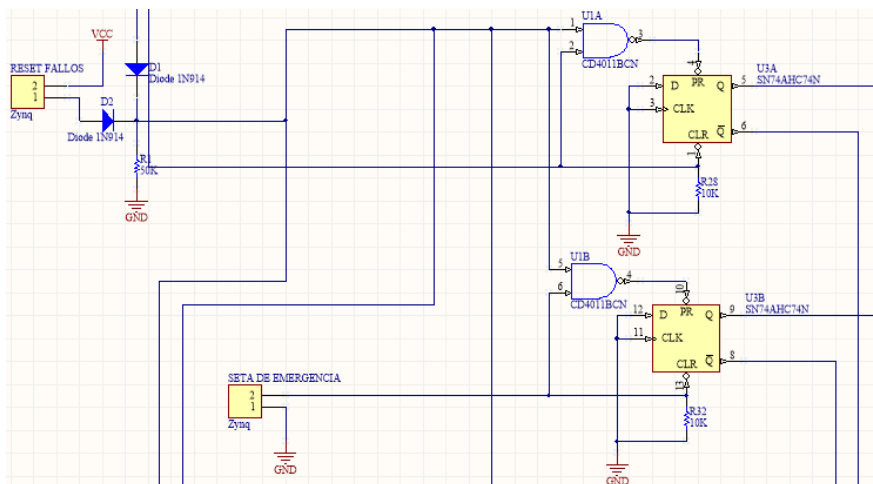


Figura 75: Esquema de Reset y Seta de emergencia



El diseño de la PCB se ha realizado de igual manera que con la placa del sensor de corriente, teniendo algunos de los esquemáticos, como los de los operacionales o los de las puertas lógicas, la huella correspondiente (*footprint*) con las dimensiones reales del componente así como la disposición de sus pines. Los demás, como los transmisores y receptores de fibra óptica, los conectores micro BNC o los Pmods han sido creados con ayuda de los dasheets de estos.

Una diferencia sustancial en el desarrollo de la PCB ha sido el emplear la opción de autorutado de las pistas, ya que debido a la complejidad del circuito es una herramienta casi imprescindible a la hora de simplificar el enrutado y optimizar la cantidad de tiempo empleado para ello.

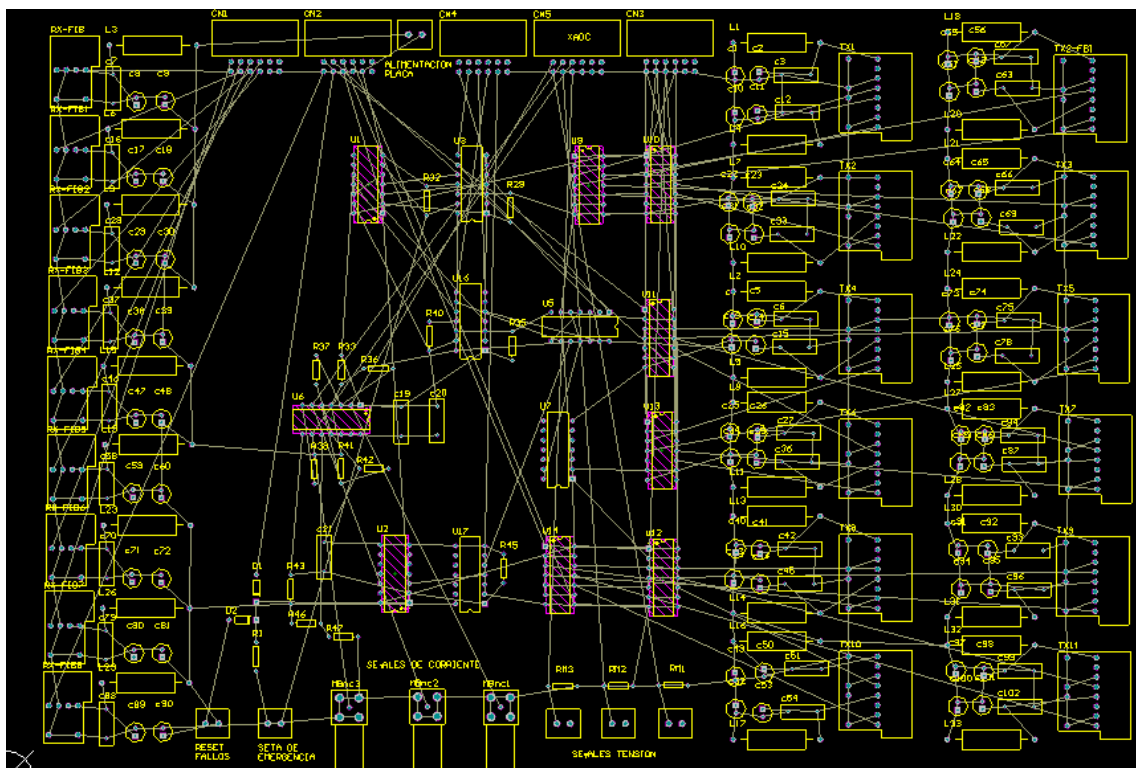


Figura 76: PCB posicionamiento de componentes en el espacio de trabajo

En primer lugar los componentes se disponen de forma que en la parte inferior se conectan las entradas de los sensores tanto de tensión como de corriente y también se encuentran las entradas del pulsador de reset de fallos y la seta de emergencia.

En la parte izquierda se hallan los receptores de fibra óptica a través de los que se reciben las señales de los Módulos del Convertidor Multinivel. Y en la derecha se encuentran respectivamente los transmisores de fibra óptica, que son los que se encargan de transmitir la señal PWM que regula el funcionamiento del Convertidor.

En la parte superior están los conectores Pmod que son los que conectan directamente con la FPGA, para transmitir las señales y esta realice el control necesario. Y por último el conector de alimentación de la placa.

En la Figura 77 se puede ver el resultado del autorutado de la placa con pistas en ambas caras, en rojo las de la cara superior y en azul las de la inferior.

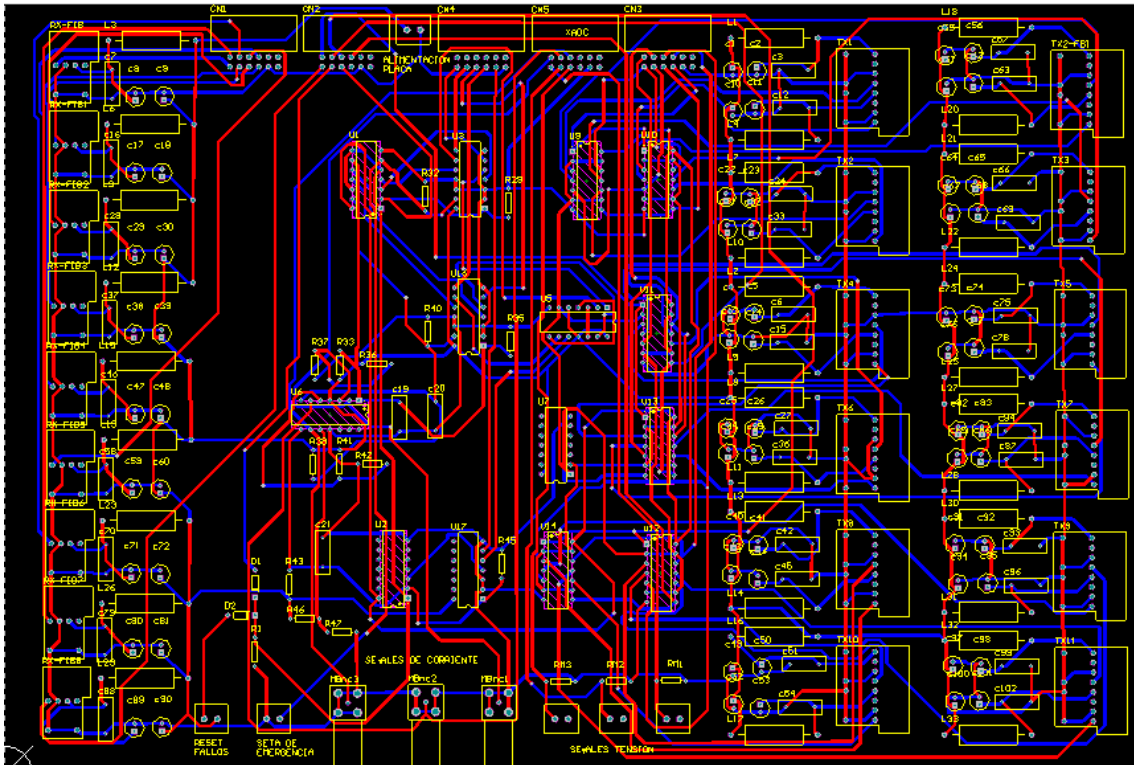


Figura 77: Vista completa de la placa de tratamiento enrutada

En amarillo están dibujadas las huellas de los componentes, también en la cara superior. Y en turquesa los pads donde se acoplan los componentes a la placa.

En la sección de planos se encuentra la plantilla con el dibujo de las pistas para la realización de la placa, tanto de la parte inferior (bottom) como de la superior (top), planos 4 y 5 respectivamente

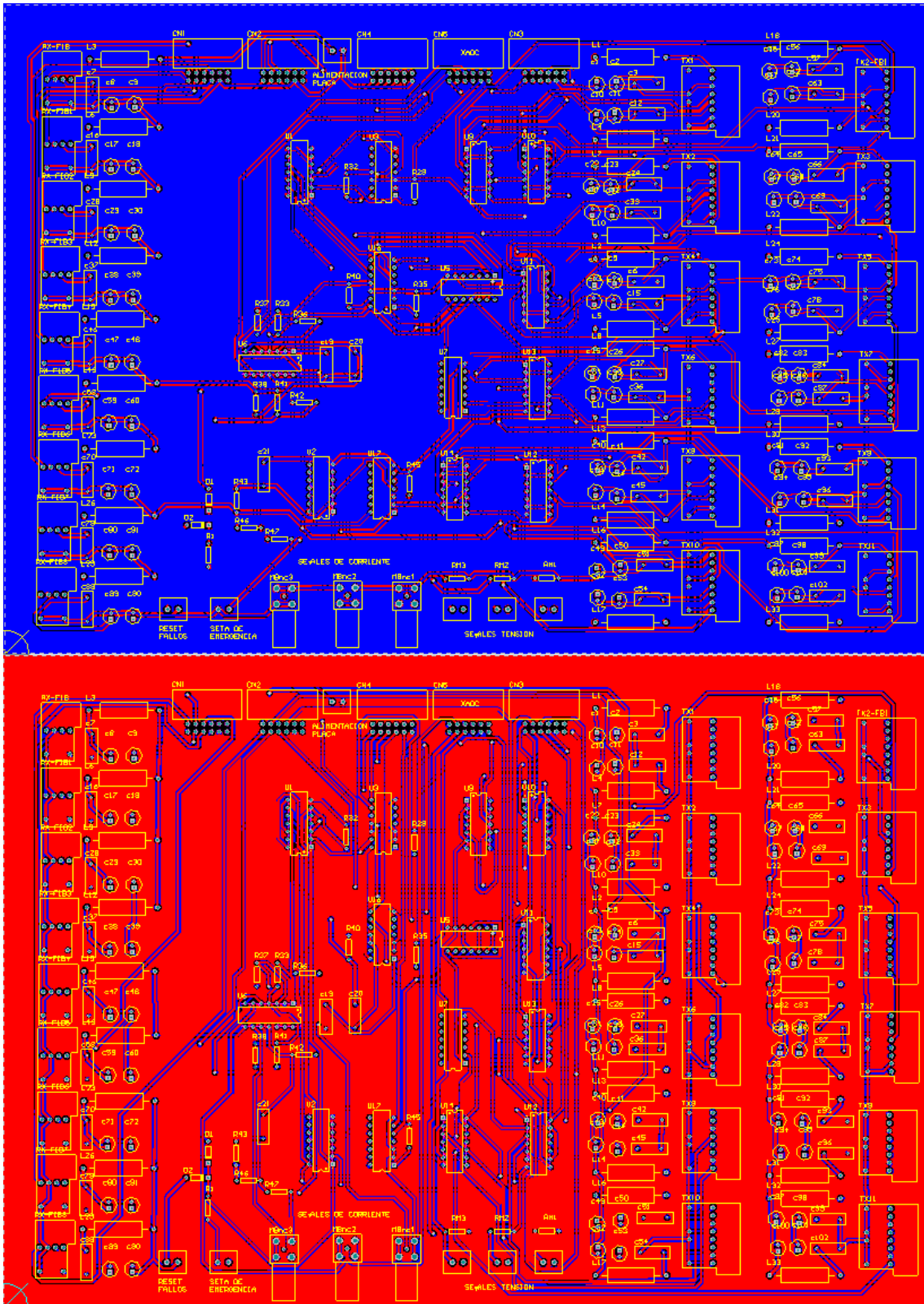


Figura 78: Placa PCB tratamiento de la señal y seguridad por hardware

## 1.5.8. FUENTE DE ALIMENTACIÓN

Se ha seleccionado una fuente de alimentación conmutada con distintas salidas de tensión para alimentar las placas y evitar de esta manera incluir reguladores de tensión en el circuito, evitando de así introducir posible ruido en las señales.

La fuente de alimentación se debe encargar de aportar la tensión necesaria tanto a la placa del sensor de corriente (5VDC), al sensor de tensión ( $\pm 12$ VAC) y a los componentes de la placa de seguridad y acondicionamiento de la señal (3,3VDC).

De esta manera se consigue simplificar el diseño de las placas, tanto de sensado como de seguridad, al no ser necesario ajustar las tensiones de alimentación de los distintos componentes incluyendo componentes adicionales a los circuitos y evitando la alimentación por parte de la FPGA con los posibles inconvenientes que pueden aparecer.



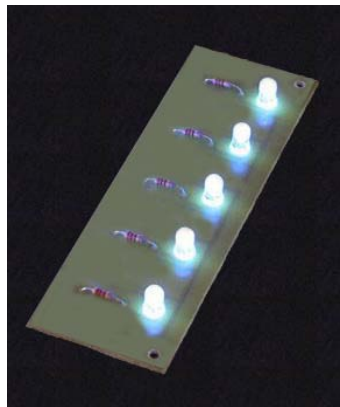
*Figura 79: Fuente de alimentación*

## 1.5.9. PLACA DE SEÑALIZACIÓN DE ERRORES

Para poder visualizar de una manera rápida los errores que puedan surgir en el sensado de la corriente, si se ha pulsado la seta de emergencia o si se recibe una señal de fallo desde la FPGA, se ha diseñado una placa para la señalización de errores.

Consta de cinco leds de señalización que se conectan a la salida  $\bar{Q}$  de los biestables de modo que cuando la señal que permite la transmisión de los pulsos PWM está en nivel bajo, la señal deja de propagarse a la vez que la señal negada pasa a nivel alto por lo que iluminará el led correspondiente.

Puesto que la corriente de alimentación del led es de 15mA y la salida de los circuitos lógicos del biestable es de 3V, se han instalado resistencias en serie de 200  $\Omega$ , para asegurar el correcto funcionamiento de los leds.



*Figura 80: Placa de Leds*

## 1.6. BIBLIOGRAFIA

CHRISTIAN TAVERNIER, "Circuitos lógicos programables", Paraninfo, 1994.

- NEIL H. E. WESTE, KAMRAN ESHRAGHIAN, "Principles of CMOS VLSI design. A Systems Perspective", Addison Wewsley, 1994.

- R.L. GEIGER, P.E. ALLEN, N.R. STRADER, "VLSI Design techniques for analog and digital circuits", McGraw-Hill, 1990.

- EUGENE D. FABRICIUS, "Introduction to VLSI design", McGraw-Hill.

- TOCCI, RONALD J, "Sistemas digitales. Principios y Aplicaciones", Prentice Hall 1993.

- Circuitos Impresos 2CI.

<<http://www.2cisa.com/index.php?com=faqs&active=null>>

- Mena Rodríguez, José Manuel. Diseño y Fabricación de Circuitos Impresos

A multilevel modular DC–DC convertertopology Ricardo Vidal, Diego Soto, Iván Andrade, Javier Riedemann, Cristian Pesce, Enrique Belenguer, Rubén Pena, Ramón Blasco-Giménez

www.sciencedirect.com

-R. C. Dorf. "Circuitos eléctricos: Introducción al análisis y diseño". Ed. Alfaomega.

-J. W. Nilsson. "Circuitos eléctricos". Ed. Addison-Wesley Iberoamericana

COMPONENTES – FILTROS EMI. Dragos-George Ducu. Arquitecturas y Aplicaciones, Microchip Technology

**- DATASHEETS**

**MICRO BNC Right Angle. Coax**

**CURRENT TRANSDUCER LSTP 25-NP. LEM**

**VOLTAGE TRANSDUCER LV 25-600. LEM**

**ZYBO™ FPGA Board Reference Manual. Digilent**

**Driving the Xilinx Analog-to-Digital Converter. Xilinx**

**MPB 125 SERIES. Power One**

**SN74HC11 Triple 3 Input Positive AND Gates**

**SN74HCT08 Quadruple 2-Input Positive AND Gates**

**SN74AHC74 Dual Positive-Edge-Triggered D-Type Flip-Flops With Clear and Preset**

**CD74HCT00 Quad 2-Input NAND Gate**

**SN74HC04 Hex Inverters**

**CD74HC32 Quad 2-Input OR Gate**

**LM358A Dual Operational Amplifier**

**LM324A Quad Operational Amplifier**





# 2.ANEXO



## 2.1. ANEXO

En este apartado se muestran las características técnicas extraídas de los datasheet de los diferentes componentes empleados en el proyecto.

I. Las siguientes características son comunes para los circuitos integrados de la familia CMOS:

Absolute Maximum Ratings		Thermal Information	
DC Supply Voltage, $V_{CC}$	-0.5V to 7V	Thermal Resistance (Typical, Note 1)	$\theta_{JA}$ (°C/W)
DC Input Diode Current, $I_{IK}$		E (PDIP) Package	80
For $V_I < -0.5V$ or $V_I > V_{CC} + 0.5V$	±20mA	M (SOIC) Package	86
DC Output Diode Current, $I_{OK}$		Maximum Junction Temperature (Hermetic Package or Die)	175°C
For $V_O < -0.5V$ or $V_O > V_{CC} + 0.5V$	±20mA	Maximum Junction Temperature (Plastic Package)	150°C
DC Output Source or Sink Current per Output Pin, $I_O$		Maximum Storage Temperature Range	-65°C to 150°C
For $V_O > -0.5V$ or $V_O < V_{CC} + 0.5V$	±25mA	Maximum Lead Temperature (Soldering 10s)	300°C
DC $V_{CC}$ or Ground Current, $I_{CC}$ or $I_{GND}$	±50mA	(SOIC - Lead Tips Only)	
Operating Conditions			
Temperature Range ( $T_A$ )	-55°C to 125°C		
Supply Voltage Range, $V_{CC}$			
HC Types	.2V to 6V		
HCT Types	4.5V to 5.5V		
DC Input or Output Voltage, $V_I$ , $V_O$	0V to $V_{CC}$		
Input Rise and Fall Time			
2V	1000ns (Max)		
4.5V	500ns (Max)		
6V	400ns (Max)		

### DC Electrical Specifications

PARAMETER	SYMBOL	TEST CONDITIONS		$V_{CC}$ (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
		$V_I$ (V)	$I_O$ (mA)		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
<b>HC TYPES</b>												
High Level Input Voltage	$V_{IH}$	-	-	2	1.5	-	-	1.5	-	1.5	-	V
				4.5	3.15	-	-	3.15	-	3.15	-	V
				6	4.2	-	-	4.2	-	4.2	-	V
Low Level Input Voltage	$V_{IL}$	-	-	2	-	-	0.5	-	0.5	-	0.5	V
				4.5	-	-	1.35	-	1.35	-	1.35	V
				6	-	-	1.8	-	1.8	-	1.8	V
High Level Output Voltage CMOS Loads	$V_{OH}$	$V_{IH}$ or $V_{IL}$	-0.02	2	1.9	-	-	1.9	-	1.9	-	V
			-0.02	4.5	4.4	-	-	4.4	-	4.4	-	V
			-0.02	6	5.9	-	-	5.9	-	5.9	-	V
High Level Output Voltage TTL Loads			-4	4.5	3.98	-	-	3.84	-	3.7	-	V
			-5.2	6	5.48	-	-	5.34	-	5.2	-	V
Low Level Output Voltage CMOS Loads	$V_{OL}$	$V_{IH}$ or $V_{IL}$	0.02	2	-	-	0.1	-	0.1	-	0.1	V
			0.02	4.5	-	-	0.1	-	0.1	-	0.1	V
			0.02	6	-	-	0.1	-	0.1	-	0.1	V
Low Level Output Voltage TTL Loads			4	4.5	-	-	0.26	-	0.33	-	0.4	V
			5.2	6	-	-	0.26	-	0.33	-	0.4	V
Input Leakage Current	$I_I$	$V_{CC}$ or GND	-	6	-	-	±0.1	-	±1	-	±1	µA
Quiescent Device Current	$I_{CC}$	$V_{CC}$ or GND	0	6	-	-	2	-	20	-	40	µA

## DC Electrical Specifications (Continued)

PARAMETER	SYMBOL	TEST CONDITIONS		$V_{CC}$ (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
		$V_I$ (V)	$I_O$ (mA)		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
<b>HCT TYPES</b>												
High Level Input Voltage	$V_{IH}$	-	-	4.5 to 5.5	2	-	-	2	-	2	-	V
Low Level Input Voltage	$V_{IL}$	-	-	4.5 to 5.5	-	-	0.8	-	0.8	-	0.8	V
High Level Output Voltage CMOS Loads	$V_{OH}$	$V_{IH}$ or $V_{IL}$	-0.02	4.5	4.4	-	-	4.4	-	4.4	-	V
High Level Output Voltage TTL Loads			-4	4.5	3.98	-	-	3.84	-	3.7	-	V
Low Level Output Voltage CMOS Loads	$V_{OL}$	$V_{IH}$ or $V_{IL}$	-0.02	4.5	-	-	0.1	-	0.1	-	0.1	V
Low Level Output Voltage TTL Loads			4	4.5	-	-	0.26	-	0.33	-	0.4	V
Input Leakage Current	$I_I$	$V_{CC}$ and GND	-	5.5	-	-	±0.1	-	±1	-	±1	µA
Quiescent Device Current	$I_{CC}$	$V_{CC}$ or GND	0	5.5	-	-	2	-	20	-	40	µA
Additional Quiescent Device Current Per Input Pin: 1 Unit Load	$\Delta I_{CC}$ (Note 2)	$V_{CC}$ -2.1	-	4.5 to 5.5	-	100	360	-	450	-	490	µA

Switching Specifications Input  $t_r$ ,  $t_f$  = 6ns

PARAMETER	SYMBOL	TEST CONDITIONS	$V_{CC}$ (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
<b>HC TYPES</b>											
Propagation Delay, Input to Output (Figure 1)	$t_{PLH}$ , $t_{PHL}$	$C_L = 50\text{pF}$	2	-	-	90	-	115	-	135	ns
			4.5	-	-	18	-	23	-	27	ns
			6	-	-	15	-	20	-	23	ns
Propagation Delay, Data Input to Output Y	$t_{PLH}$ , $t_{PHL}$	$C_L = 15\text{pF}$	5	-	7	-	-	-	-	ns	
Transition Times (Figure 1)	$t_{TLH}$ , $t_{THL}$	$C_L = 50\text{pF}$	2	-	-	75	-	95	-	110	ns
			4.5	-	-	15	-	19	-	22	ns
			6	-	-	13	-	16	-	19	ns

**Switching Specifications** Input  $t_r, t_f = 6\text{ns}$  (Continued)

PARAMETER	SYMBOL	TEST CONDITIONS	$V_{CC}$ (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
Input Capacitance	$C_I$	-	-	-	-	10	-	10	-	10	pF
Power Dissipation Capacitance (Notes 3, 4)	$C_{PD}$	-	5	-	22	-	-	-	-	-	pF
<b>HCT TYPES</b>											
Propagation Delay, Input to Output (Figure 2)	$t_{RHL}, t_{PHL}$	$C_L = 50\text{pF}$	4.5	-	-	24	-	30	-	36	ns
Propagation Delay, Data Input to Output Y	$t_{PLH}, t_{PHL}$	$C_L = 15\text{pF}$	5	-	9	-	-	-	-	-	ns
Transition Times (Figure 2)	$t_{TLH}, t_{THL}$	$C_L = 50\text{pF}$	4.5	-	-	15	-	19	-	22	ns
Input Capacitance	$C_I$	-	-	-	-	10	-	10	-	10	pF
Power Dissipation Capacitance (Notes 3, 4)	$C_{PD}$	-	5	-	22	-	-	-	-	-	pF

**II. BIESTABLE SN74AHC74**

**Recommended Operating Conditions<sup>(1)</sup>**

		SN54AHC74		SN74AHC74		UNIT
		MIN	MAX	MIN	MAX	
$V_{CC}$	Supply voltage	2	5.5	2	5.5	V
$V_{IH}$	High-level input voltage	$V_{CC} = 2\text{V}$	1.5	1.5		V
		$V_{CC} = 3\text{V}$	2.1	2.1		
		$V_{CC} = 5.5\text{V}$	3.85	3.85		
$V_{IL}$	Low-level input voltage	$V_{CC} = 2\text{V}$		0.5	0.5	V
		$V_{CC} = 3\text{V}$		0.9	0.9	
		$V_{CC} = 5.5\text{V}$		1.65	1.65	
$V_I$	Input voltage	0	5.5	0	5.5	V
$V_O$	Output voltage	0	$V_{CC}$	0	$V_{CC}$	V
$I_{OH}$	High-level output current	$V_{CC} = 2\text{V}$		-50	-50	$\mu\text{A}$
		$V_{CC} = 3.3\text{V} \pm 0.3\text{V}$		-4	-4	mA
		$V_{CC} = 5\text{V} \pm 0.5\text{V}$		-8	-8	mA
$I_{OL}$	Low-level output current	$V_{CC} = 2\text{V}$		50	50	$\mu\text{A}$
		$V_{CC} = 3.3\text{V} \pm 0.3\text{V}$		4	4	mA
		$V_{CC} = 5\text{V} \pm 0.5\text{V}$		8	8	mA
$\Delta t/\Delta v$	Input transition rise or fall rate	$V_{CC} = 3.3\text{V} \pm 0.3\text{V}$		100	100	ns/V
		$V_{CC} = 5\text{V} \pm 0.5\text{V}$		20	20	ns/V
$T_A$	Operating free-air temperature	-55	125	-40	125	°C

**Electrical Characteristics**

over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	$V_{CC}$	$T_A = 25^\circ\text{C}$			-55°C to 125°C SN54AHC74		-40°C to 85°C SN74AHC74		-40°C to 125°C SN74AHC74		UNIT
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
$V_{OH}$	$I_{OH} = -50\text{mA}$	2 V	1.9	2	1.9	1.9	1.9	1.9			V	
		3 V	2.9	3	2.9	2.9	2.9	2.9				
		4.5 V	4.4	4.5	4.4	4.4	4.4	4.4				
	$I_{OH} = -4\text{mA}$	3 V	2.58		2.48	2.48	2.48					
	$I_{OH} = -8\text{mA}$	4.5 V	3.94		3.8	3.8	3.8					
$V_{OL}$	$I_{OL} = 50\text{mA}$	2 V		0.1	0.1	0.1	0.1	0.1	0.1		V	
		3 V		0.1	0.1	0.1	0.1	0.1	0.1			
		4.5 V		0.1	0.1	0.1	0.1	0.1	0.1			
	$I_{OL} = 4\text{mA}$	3 V		0.36	0.5	0.44	0.5					
	$I_{OL} = 8\text{mA}$	4.5 V		0.36	0.5	0.44	0.5					
$I_I$	$V_I = 5.5\text{V}$ or GND	0 V to 5.5 V		$\pm 0.1$		$\pm 1^{(1)}$		$\pm 1$		$\pm 1$	$\mu\text{A}$	
$I_{CC}$	$V_I = V_{CC}$ or GND, $I_O = 0$	5.5 V		2		20		20		20	$\mu\text{A}$	
$C_I$	$V_I = V_{CC}$ or GND	5 V		2	10			10			pF	

**Timing Requirements**over recommended operating free-air temperature range,  $V_{CC} = 3.3 \text{ V} \pm 0.3 \text{ V}$  (unless otherwise noted) (see Figure 1)

			$T_A = 25^\circ\text{C}$		SN54AHC74		-40°C to 85°C SN74AHC74		-40°C to 125°C SN74AHC74		UNIT
			MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
$t_w$	Pulse duration	$\overline{\text{PRE}}$ or $\overline{\text{CLR}}$ low	6	7	7	7	7	7	ns		
		CLK	6	7	7	7	7				
$t_{su}$	Setup time before CLK $\uparrow$	Data	6	7	7	7	7	ns			
		$\overline{\text{PRE}}$ or $\overline{\text{CLR}}$ inactive	5	5	5	5	5				
$t_h$	Hold time, data after CLK $\uparrow$		0.5	0.5	0.5	0.5	0.5	ns			

**Timing Requirements**over recommended operating free-air temperature range,  $V_{CC} = 5 \text{ V} \pm 0.5 \text{ V}$  (unless otherwise noted) (see Figure 1)

			$T_A = 25^\circ\text{C}$		SN54AHC74		-40°C to 85°C SN74AHC74		-40°C to 125°C SN74AHC74		UNIT
			MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
$t_w$	Pulse duration	$\overline{\text{PRE}}$ or $\overline{\text{CLR}}$ low	5	5	5	5	5	5	ns		
		CLK	5	5	5	5	5				
$t_{su}$	Setup time before CLK $\uparrow$	Data	5	5	5	5	5	ns			
		$\overline{\text{PRE}}$ or $\overline{\text{CLR}}$ inactive	3	3	3	3	3				
$t_h$	Hold time, data after CLK $\uparrow$		0.5	0.5	0.5	0.5	0.5	ns			

**III. Sensor de corriente Ltsp 25-np****Electrical data**At  $T_A = 25^\circ\text{C}$ ,  $V_C = +5 \text{ V}$  and  $R_M = 24.3 \Omega$ ,  $N_P = 1$  turn, unless otherwise noted.

Parameter	Symbol	Unit	Mini	Typ	Maxi	Conditions
Primary nominal current rms	$I_{FN}$	At		25		Apply derating according to figure 1
Primary current, measuring range	$I_{FM}$	At	50			at $T_A = 85^\circ\text{C}$ , $V_C = +5 \text{ V} \pm 5\%$
Measuring resistance	$R_M$	$\Omega$	0			$I_{FM} = 71.7 \text{ At}$ , $T_A = 85^\circ\text{C}$ , $V_C = +5 \text{ V} \pm 5\%$ , see figure 5
					150	$I_{FM} = 19.4 \text{ At}$ , $T_A = 85^\circ\text{C}$ , $V_C = +5 \text{ V} \pm 5\%$ , see figure 5
Secondary nominal current rms	$I_{SN}$	mA		12.5		at $I_{FN}$
Reference voltage	$V_{REF}$	V	2.475	2.5	2.525	see figure 6
Capacitive loading on $V_{REF}$	$C_L$	pF			500	
Supply voltage	$V_C$	V	4.75		5.25	
Current consumption	$I_C$	mA		$20 + I_S$	$28 + I_S$	
Electrical offset current	$I_{OE}$	$\mu\text{A}$	-200	0	+200	
Magnetic offset current	$I_{OM}$	$\mu\text{A}$			44	after a cycle to 75 A (see figure 7)
					60	after a cycle to 125 A (see figure 7)
					69	after a cycle to 250 A (see figure 7)
Temperature variation of $I_{OE}$	$I_{OET}$	$\mu\text{A}$			$\pm 100$	+25°C ... +85°C
					$\pm 125$	-40°C ... +25°C
Temperature coefficient of $V_{REF}$	$TCV_{REF}$	ppm/K			50	+25°C ... +85°C
					100	-40°C ... +25°C

Sensitivity	G	mA/At		0.5		For $K_N$ , see transducer simplified model page 5
Primary turns	$N_P$		1		3	
Sensitivity error	$\epsilon_G$	%	-1.00		1.00	$\pm 25$ A range
Linearity error	$\epsilon_L$	% of $I_{FN}$			0.10	
Overall accuracy	$X_G$	%	-2.70		2.70	$= I_{OE} + \epsilon_G + \epsilon_L$
Reaction time	$t_{ra}$	ns			200	$I_p = 50$ At, $di/dt = 100$ A/ $\mu$ s
Response time	$t_r$	ns			150	$I_p = 50$ At, $di/dt = 100$ A/ $\mu$ s
di/dt accurately followed	di/dt	A/ $\mu$ s		> 200		
Output current noise rms	$I_{no}$	$\mu$ A		72		0.1 Hz < f < 50 Hz, $I_p = 0$
				1.9		50 Hz < f < 1 kHz, $I_p = 0$
				7		1 kHz < f < 100 kHz, $I_p = 0$
Secondary coil resistance	$R_S$	$\Omega$		45		

### Electrical data (continued)

	Symbol	Unit	$N_p$	Typical	Conditions
Frequency bandwidth at 25 At	BW	kHz	1 turn	> 300	$I_p = 25$ A, -1 dB
			2 turns	> 300	$I_p = 12.5$ A, -1 dB
			3 turns	> 300	$I_p = 8.3$ A, -1 dB

### Absolute maximum ratings

	Symbol	Unit	Conditions
Maximum supply voltage (not operating)	$V_C$	V	7
Maximum busbar temperature (jumper)		$^{\circ}$ C	100
Operating ambient temperature range	$T_A$	$^{\circ}$ C	- 40 .. + 85
Storage temperature range	$T_S$	$^{\circ}$ C	- 40 .. + 90

### Isolation characteristics

	Symbol	Unit	Value
Rms voltage for AC isolation test, 50 Hz, 1 min, between primary and secondary	$V_d$	kV	3
Impulse withstand voltage 1.2/50 $\mu$ s	$\hat{V}_w$	kV	8
Partial discharge extinction voltage rms @ 10pC	$V_e$	kV	> 1.5
Creepage distance (on case)	dCp	mm	15.35
Clearance distance (on PCB, footprint as figure 9)	dCl	mm	6.2
Comparative Tracking Index	CTI	V	175

## IV. Sensor de Tensión LV 25-600

Electrical data					
$V_{PN}$	Primary nominal rms voltage		600		V
$V_{PM}$	Primary voltage, measuring range		0 .. $\pm 900$		V
$I_{PN}$	Primary nominal rms current		10		mA
$R_M$	Measuring resistance		$R_{Mmin}$ $R_{Mmax}$		$\Omega$
	with $\pm 12$ V	@ $\pm 600$ V $_{max}$	30	200	$\Omega$
		@ $\pm 900$ V $_{max}$	30	100	$\Omega$
	with $\pm 15$ V	@ $\pm 600$ V $_{max}$	100	320	$\Omega$
		@ $\pm 900$ V $_{max}$	100	180	$\Omega$
$I_{SN}$	Secondary nominal rms current		25		mA
$K_N$	Conversion ratio		600 V : 25 mA		
$U_C$	Supply voltage ( $\pm 5$ %)		$\pm 12$ .. 15		V
$I_C$	Current consumption		10 (@ $\pm 15$ V) + $I_S$		mA
Accuracy - Dynamic performance data					
$X_G$	Overall accuracy @ $V_{PN}$ , $T_A = 25$ °C		$\pm 0.8$		%
$\epsilon_L$	Linearity error		< 0.2		%
$I_O$	Offset current @ $V_P = 0$ , $T_A = 25$ °C		Typ	Max	mA
$I_{OT}$	Temperature variation of $I_O$	- 25 °C .. + 25 °C	$\pm 0.10$	$\pm 0.60$	mA
		+ 25 °C .. + 70 °C	$\pm 0.10$	$\pm 0.35$	mA
$t_r$	Step response time to 90 % of $V_{PN}$		< 15		us
General data					
$T_A$	Ambient operating temperature		- 25 .. + 70		°C
$T_S$	Ambient storage temperature		- 40 .. + 85		°C
$N_P/N_S$	Turns ratio		2500 : 1000		
$P_P$	Total primary power loss		6		W
$R_P$	Resistance of primary @ $T_A = 25$ °C		60		k $\Omega$
$R_S$	Resistance of secondary winding @ $T_A = 70$ °C		110		$\Omega$
$m$	Mass		60		g
	Standards		EN 50178: 1997		
			UL 508: 2010		

## V. Transmisores y receptores de fibra óptica

## Absolute Maximum Ratings

Parameter	Symbol	Min	Typical	Max	Unit	Notes
Storage Temperature	Ts	-40		85	°C	1
Ambient Temperature	Tc	-40		85	°C	1
Relative Humidity	RH	0		85	%	1
Supply Voltage	V <sub>CC</sub> /V <sub>CCR</sub>	-0.5		6	V	1
Data Input Voltage	V <sub>IN</sub>	-0.5		V <sub>CC</sub> +0.5	V	1
Data Output Current	I <sub>O</sub>			10	mA	1
Data Rate			DC	50	MBd	



**Recommended Operating Conditions**

Parameter	Symbol	Min	Typical	Max	Unit	Notes
Ambient Temp	$T_A$	-40	25	85	°C	2
Supply Voltage	$V_{CCT}/V_{CCR}$	3.135	3.3	3.465	V	2
		4.75	5	5.25	V	2

**Transmitter Electrical Characteristics**

(TA = -40 °C to +85 °C, VCCT = 3.3 V ± 5% or 5 V ± 5%)

Parameter	Symbol	Min	Typical	Max	Unit	Notes
Supply Current (Optical Power ON)	$I_{CCT}$		21	31	mA	1
Input Voltage – Low	$V_{IL}$	-0.3		0.8	V	2
Input Voltage – High	$V_{IH}$	2.0		$V_{CC}+0.3$	V	2
Data Input Capacitance	$C_{IN}$			7	pF	
Data Input Resistance	$R_{IN}$	2			kΩ	
Propagation Delay	$t_{PD}$			30	ns	

**Transmitter Optical Characteristics**

(TA = -40 °C to +85 °C, VCCT = 3.3 V ± 5% or 5 V ± 5%)

Parameter	Symbol	Min	Typical	Max	Unit	Notes
Output Optical Power (peak), 1 mm POF	$P_N$	-4.5	-2	+2	dBm	3
Output Optical Power (peak), PCS (200 μm)	$P_N$	-16.5	-13	-9	dBm	3
Output Optical Power (Average), OFF	$P_S$			-50	dBm	
Extinction Ratio	ER	10			dB	
Peak Wavelength	$\lambda_c$	630		685	nm	
Rise Time (20%–80%)	$t_{RT}$			5	ns	
Fall Time (20%–80%)	$t_{FT}$			5	ns	
Pulse Width Distortion	PWD	-3		+3	ns	4, 5
Pulse Width Distortion of first pulse	PWD	-5		+3	ns	5, 6

**Receiver Electrical Characteristics**(T<sub>A</sub> = -40 °C to +85 °C, V<sub>CC</sub>T = 3.3 V ± 5% or 5 V ± 5%)

Parameter	Symbol	Min	Typical	Max	Unit	Notes
Supply Current	I <sub>CCR</sub>		20	30	mA	
Data Output Voltage – Low	V <sub>OL</sub>	-0.3		0.4	V	1, 3
Data Output Voltage – High	V <sub>OH</sub>	2.5		V <sub>CCR</sub> +0.3	V	1, 3
Rise Time (10%–90%)	t <sub>RR</sub>			5	ns	2, 3
Fall Time (10%–90%)	t <sub>FR</sub>			5	ns	2, 3
Pulse Width Distortion	PWD	-4		+4	ns	3, 6, 7, 8, 11
Pulse Width Distortion 1 <sup>st</sup> to 3 <sup>rd</sup> pulse	PWD <sub>init</sub>	-5		+8	ns	3, 8, 9, 11
Propagation Delay	t <sub>RD</sub>			30	ns	
Max. Initiation time after Power up	T <sub>INT</sub>			15	ms	12

**Receiver Optical Characteristics**(T<sub>A</sub> = -40 °C to +85 °C, V<sub>CC</sub>T = 3.3 V ± 5% or 5 V ± 5%)

Parameter	Symbol	Min	Typical	Max	Unit	Notes
Input Optical Power (Peak), 1 mm POF	P <sub>IN</sub>	-22		+2	dBm	3
Input Optical Power (Peak) Off-State, 1 mm POF	P <sub>IN_Off</sub>	-40			dBm	3, 10
Input Optical Power (Peak), PCS (200 μm)	P <sub>IN</sub>	-25		-1	dBm	3
Input Optical Power (Peak) Off-State, PCS (200 μm)	P <sub>IN_Off</sub>	-44			dBm	3
Optical Spectrum Range	λ	630		685	nm	

**VI. Fuente de alimentación POWER-ONE MPB125****INPUT SPECIFICATIONS**

PARAMETER	CONDITIONS/DESCRIPTION	MIN	NOM	MAX	UNITS
Input Voltage- AC	Continuous input range.	90		264	VAC
Input Frequency	AC Input.	47		63	Hz
Brownout Protection	Lowest AC input voltage that regulation is maintained with full rated loads.	90			VAC
Hold-up Time	Over full AC input voltage range at full rated load.	17			ms
Input Current	90 VAC at full rated load.			1.8	A <sub>RMS</sub>
Input Protection	Non-user serviceable internally located AC input line fuse, 3.15A.				
Inrush Surge Current	Internally limited by thermistor, one cycle, 25° C.	110VAC: 220VAC:		23 46	A <sub>PK</sub>
Power Factor Circuitry	Active PFC meets requirements of EN61000-3-2.				
Operating Frequency	Switching frequency of main transformer.		100		kHz

**OUTPUT SPECIFICATIONS**

PARAMETER	CONDITIONS/DESCRIPTION	MIN	NOM	MAX	UNITS
Efficiency	Full Load, 230VAC. Varies with distribution of loads among outputs.	75	80	85	%
Minimum Loads	V1 + V2 + V3 for MPB125-4XXX and -3000. V1 for MPB125-2XXX.	5			Watts
Ripple and Noise	Full load, 20 MHz bandwidth.		See Model Selection Chart		
Output Power	At 5 CFM forced-air cooling. See Application Note #M3 for details. Convection: Consult Factory			125	Watts
Overshoot /Undershoot	Output voltage overshoot/undershoot at turn-on.			10	%
Regulation	Varies by output. Total regulation includes: line changes from 85-132 VAC or 170-264 VAC, changes in load starting at 20% load and changing to 100% load.		See Model Selection Chart		
Transient Response	Maximum deviation due to a 25% load change with unit at 75% load.		3		%
Turn-on Delay	Time required for initial output voltage stabilization.	0.2		1.5	Sec
Turn-on Rise Time	Time required for output voltage to rise from 10% to 90%.	0.2		20	ms

**INTERFACE SIGNALS AND INTERNAL PROTECTION**

PARAMETER	CONDITIONS/DESCRIPTION	MIN	NOM	MAX	UNITS
Overvoltage Protection	V1 of dual and triple output models; V1 & V2 outputs of 4-output models.				
	MPB125-4250 (V1)	3.20		4.0	
	MPB125-4350 (V1)	3.67		4.8	
	MPB125-2005, MPB125-3000, MPB125-4X50	5.74		7.0	
	MPB125-2012	13.5		16.5	VDC
	MPB125-2015	17.0		19.0	
	MPB125-2024	28.8		32.2	
MPB125-2048	57.6		62.4		
Overload Protection	Fully protected against output short circuit. Automatic recovery upon removal of overload condition.				
Remote Sense (Note 1)	On models MPB125-4250 and -4350 remote sense is provided on the 2.5 and 3.3V outputs, respectively. MPB125-3000 does not have positive remote sense. Total voltage compensation for cable losses on +Sense. Total voltage compensation for cable losses on -Sense.			200 100	mV
Power Good, Delay High	Open Collector signal is open if output is within 97% of nominal. Delay after outputs have reached 97%.	50		500	ms
AC Fail	Warning before outputs reach 97% of nominal.	1.0			ms
Thermal Shutdown	Protected against overtemperature conditions. Unit recovers when overtemperature condition is removed.				
Current Share	Provided on dual-output models. Up to 4 units can be connected in parallel. Internal isolation diode is provided on V1. N+1 redundancy is provided. V2 needs an external isolation diode for N+1 operation.				

**NOTES:** 1) -Sense must be connected to output common or load common for proper power supply operation.

**SAFETY, REGULATORY, AND EMI SPECIFICATIONS**

PARAMETER	CONDITIONS/DESCRIPTION	MIN	NOM	MAX	UNITS
Agency Approvals	UL1950.				
	CSA 22.2 No. 234/950.			Approved	
	EN60950 (TÜV).				
Dielectric Withstand Voltage	AC to chassis.	1500			VAC
	Input to output.	3000			VDC
Electromagnetic Interference	EN55022 Conducted.	B			Class
ESD Susceptibility	Per EN61000-4-2, Level 4	8			kV
Flicker	Per EN61000-3-3.				
Radiated Susceptibility	Per EN61000-4-3.		3		V/m
EFT/Burst	Per EN61000-4-4.	1			kV
Input Transient Protection	Per EN61000-4-5. 2 kV (Line-to-Gnd) minimum, 1 kV (Line-to-Line) minimum.				
RF Immunity	Per EN61000-4-6. 0.15 to 80 MHz (1 kHz sinewave)		3		V/m
Magnetic Fields	Per EN61000-4-8.		1		A/m
Voltage Dips	Per EN61000-4-11.				
Insulation Resistance	Input to output.		10		MΩ
Leakage Current	Per EN60950 (264 VAC)			1.0	mA

**ENVIRONMENTAL SPECIFICATIONS**

PARAMETER	CONDITIONS/DESCRIPTION	MIN	NOM	MAX	UNITS
Altitude	Operating			10K	ASL Feet
	Non-Operating			50K	
Operating Temperature	Derate linearly from 50 to 70°C to 50% power at 70°C	At 100% load: 0		50	°C
Storage Temperature		-40		70	°C
Forced-Air Cooling	Forced-air cooling of 5 CFM is required for full output power. Air velocity is measured with power supply mounted on 0.375" (9.5mm) standoffs. Airflow direction is from the input section to the output section. See Application Note #M3 for details.				
Temperature Coefficient	0°C to 70°C (after 15 minute warm-up).		±0.02	±0.05	%/°C
Relative Humidity	Non-Condensing.	5		85	%RH
Shock	Operating: 11 ±3ms, 3 axes, Half Sine.			15	G
	Non-operating: 11 ±3ms, 3 axes, Half Sine.			30	
Vibration	Operating: Random vibration, 5-500 Hz, 10 minutes each axis.			2.4	GRMS
	Non-Operating: Random vibration, 5-500 Hz, 10 minutes each axis.			4.8	GRMS

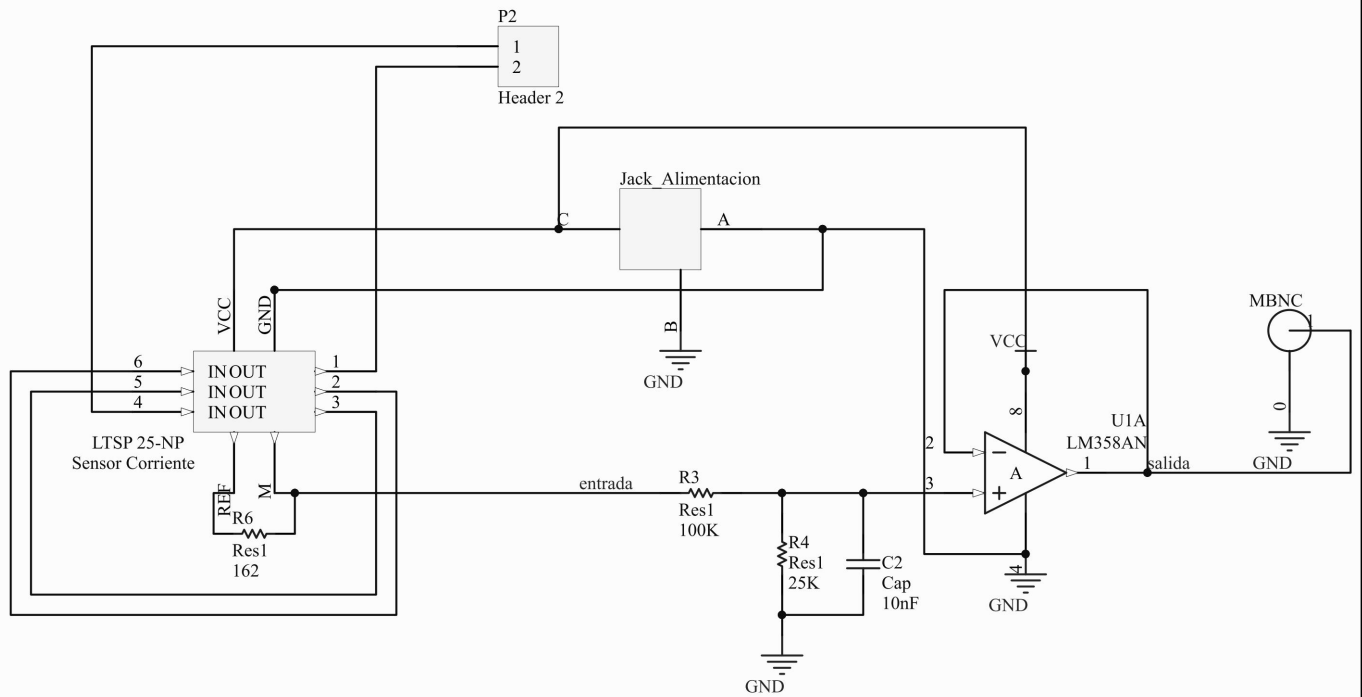
**OPTIONS**

DESCRIPTION	NOTES
Remote On/Off	Remote On/Off is a TTL-compatible signal. A logic "high" or open circuit turns the unit on.
Standby Output (Option R)	A logic "low" inhibits all outputs except the 5V standby. At remote off, the Power Good signal will warn the host equipment 2 milliseconds before the main output goes out of regulation. The rating of the standby output is +5V @ 0.2 Amps. Total regulation is ±3%. Maximum noise and ripple is 50 mV peak-to-peak @ a 20 MHz bandwidth.

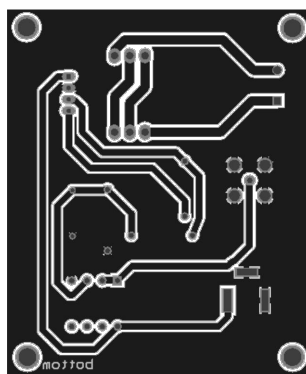


# 3.PLANOS





<p>DISEÑO Y DESARROLLO DEL HARDWARE PARA EL CONTROL DE UN DC-DC MODULAR MULTINIVELCONVERER EN APLICACIONES DE REDES HVDC</p>	<p>AUTOR: DIEGO JOSÉ RODRÍGUEZ TENA</p>	<p>PLANO NÚM: <b>01</b></p>
<p>PLANO DE: CIRCUITO ELECTRÓNICO SENSOR DE CORRIENTE</p>	<p>FECHA: NOVIEMBRE 2017</p>	<p>ESCALA: 1/1</p>



DISEÑO Y DESARROLLO DEL HARDWARE PARA EL CONTROL DE UN  
DC-DC MODULAR MULTINIVELCONVERER EN APLICACIONES DE REDES  
HVDC

AUTOR:

DIEGO JOSÉ RODRÍGUEZ TENA

PLANO NÚM:

02

PLANO DE:

PLANTILLA PCB PLACA SENSOR DE CORRIENTE

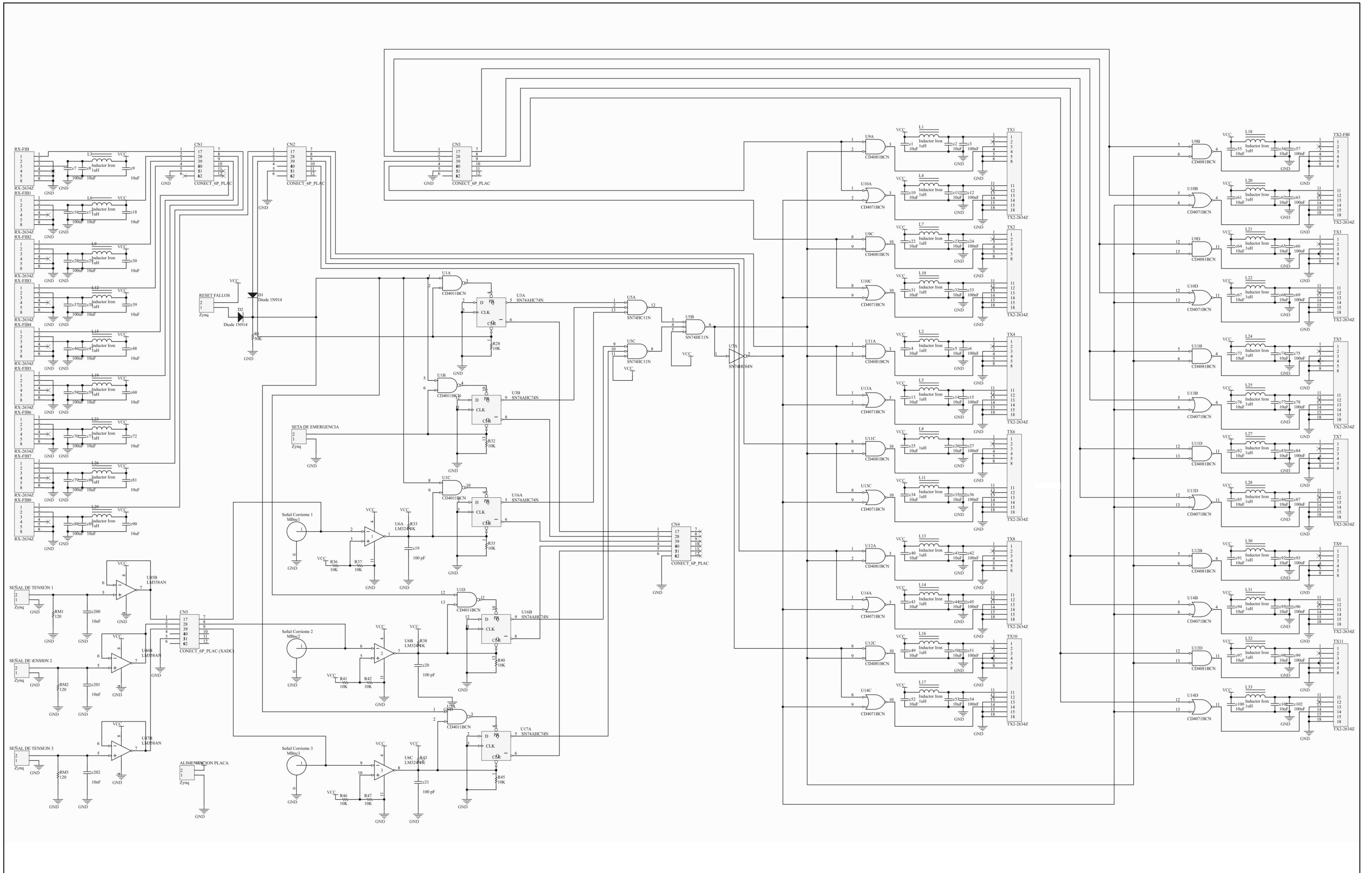
FECHA:

NOVIEMBRE 2017

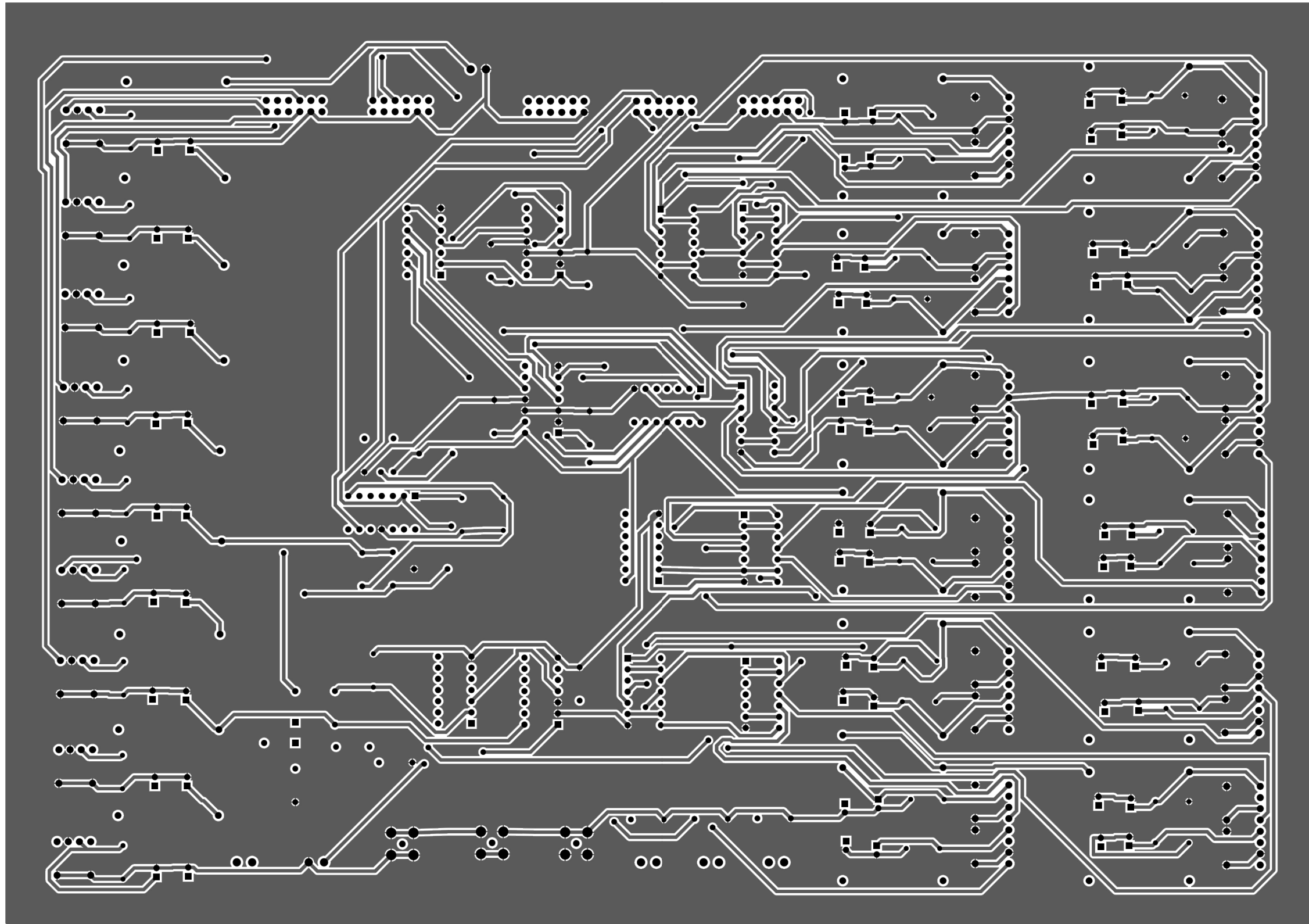
ESCALA:

1/1

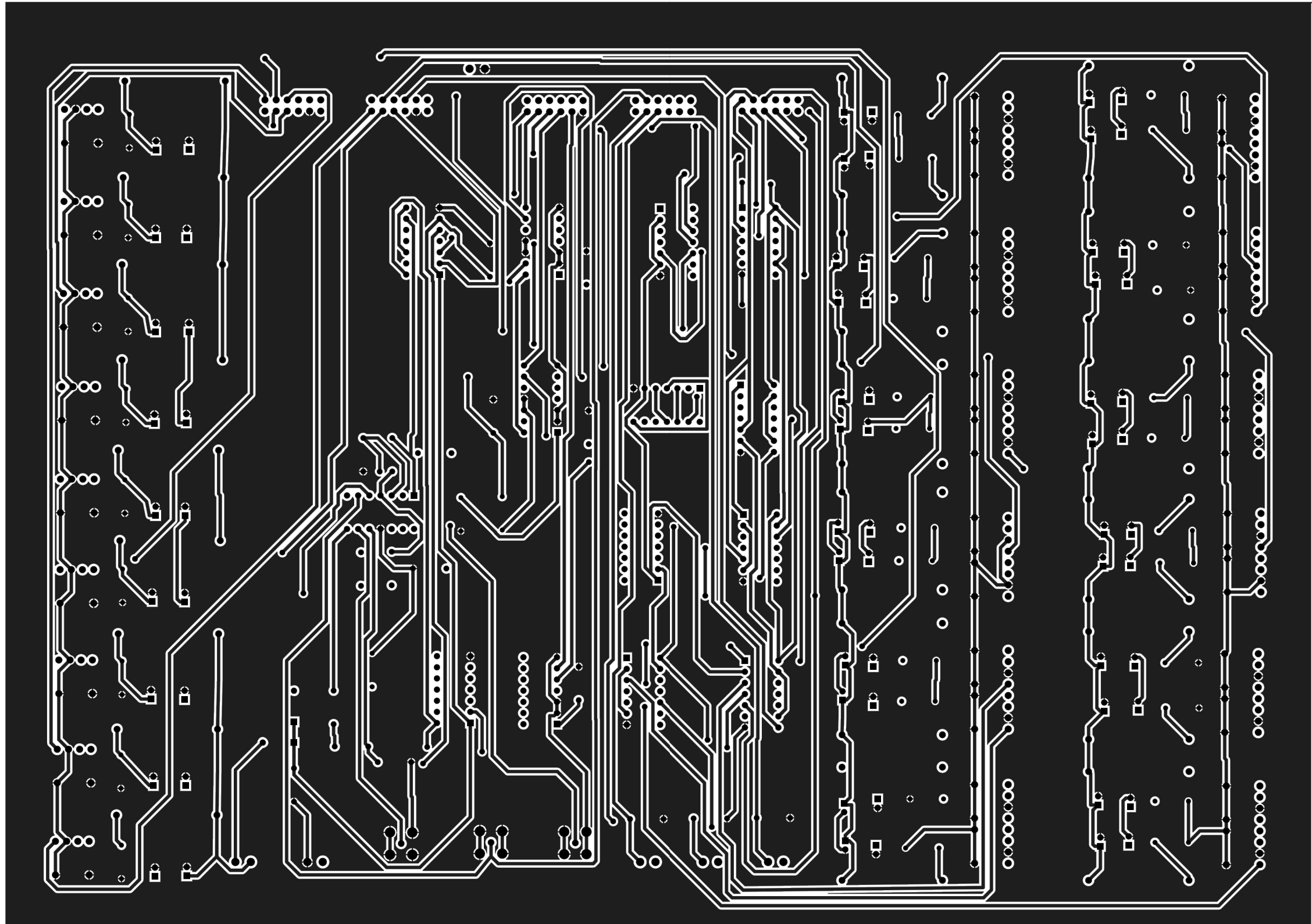




<p>DISEÑO Y DESARROLLO DEL HARDWARE PARA EL CONTROL DE UN DC-DC MODULAR MULTINIVEL CONVERTE EN APLICACIONES DE REDES HVDC</p>	<p>AUTOR: DIEGO JOSÉ RODRÍGUEZ TENA</p>	<p>PLANO NÚM: <b>03</b></p>
<p>PLANO DE: CIRCUITO ELECTRÓNICO TRATAMIENTO DE SEÑAL Y SEGURIDAD</p>	<p>FECHA: NOVIEMBRE 2017</p>	<p>ESCALA: 1/1</p>



DISEÑO Y DESARROLLO DEL HARDWARE PARA EL CONTROL DE UN DC-DC MODULAR MULTINIVELCONVERER EN APLICACIONES DE REDES HVDC	AUTOR: DIEGO JOSÉ RODRÍGUEZ TENA	PLANO NÚM: <b>04</b>
PLANO DE: PLANTILLA PCB PLACA TRATAMIENTO DE SEÑAL Y SEGURIDAD (BOTTOM)	FECHA: NOVIEMBRE 2017	ESCALA: 1/1



DISEÑO Y DESARROLLO DEL HARDWARE PARA EL CONTROL DE UN DC-DC MODULAR MULTINIVELCONVERER EN APLICACIONES DE REDES HVDC	AUTOR: DIEGO JOSÉ RODRÍGUEZ TENA	PLANO NÚM: <b>05</b>
PLANO DE: PLANTILLA PCB PLACA TRATAMIENTO DE SEÑAL Y SEGURIDAD (TOP)	FECHA: NOVIEMBRE 2017	ESCALA: 1/1

# **4. PLIEGO DE CONDICIONES**



## 4.1. PLIEGO DE CONDICIONES

La finalidad es el desarrollo completo de las dos placas electrónicas, la del sensor de corriente y la de tratamiento de señal y seguridad por hardware, para poder realizar el control del Convertidor Multinivel (MMC DC-DC). Por ello es necesario el desarrollo, análisis y simulaciones de los circuitos para la posterior construcción de las placas de forma física.

Con ello se pretende, como se ha indicado con anterioridad, seleccionar los componentes necesarios para dichos circuitos, de modo que cumplan las condiciones de trabajo necesarias para permitir el correcto funcionamiento del convertidor.

Comprobar el funcionamiento de los sensores así como la lógica de seguridad empleada mediante simulaciones, previa construcción de las placas, para realizar los ajustes necesarios.

Realizar ensayos en el laboratorio para comprobar tanto la respuesta del sensor de corriente como la respuesta de la lógica empleada.

El equipo empleado para llevar a cabo el proyecto necesita cumplir los siguientes requisitos mínimos:

Ordenador:

- Sistema operativo Windows 7 32-bits
- Procesador Intel Core i3 o equivalente
- 4 GByte de RAM
- 3.5 GByte de espacio en el disco duro
- Tarjeta gráfica Intel HD4000 o equivalentes, compatibles con DirectX 9.0c
- Adobe Reader 8 o posteriores.

Programa de simulación:

- El programa empleado para la simulación de la lógica e NI Multisim Power Pro Edition, Versión 13.0

Programa de diseño de PCB:

- El programa para el diseño de las placas electrónicas es Altium Designer Versión 16.1.7

Herramientas de análisis en laboratorio:

- Osciloscopio:
- Generador de funciones
- Fuente de alimentación de continua



# 5.PRESUPUESTO





1.1	Ud	<p>SENSORES DE CORRIENTE SERIE LTSP</p> <p>Sensor de corriente para medida electrónica de corrientes ac, dc y de impulso.</p> <p>Aislamiento galvánico entre circuitos primarios y secundarios.</p> <p>Tensión nominal interna: 2,5 V.</p>	3,000	13,52	40,56
1.2	Ud	<p>CONECTOR DC HEMBRA 2,5mm RECTO MONTAJE EN PCB 1A, 12 V dc, CHAPADO NIQUEL (paquete de 10)</p> <p>Esta gama de conectores hembra de montaje en PCB la proporciona la marca de confianza RS. Los conectores hembra de alimentación montados están equipados con un contacto N/C chapado en níquel y son compatibles con un conector macho dc de 2,1 mm. Con pestañas resistentes, esta gama versátil de conectores hembra garantiza una conexión fiable y segura a placas de circuito impreso.</p>	1,000	0,40	0,40
1.3	Ud	<p>CONECTOR BNC EN MINIATURA COAX CONNECTORS SOCKET ÁNGULO DE 90° 750 MONTAJE EN PCB (paquetes de 4)</p> <p>Una serie de conectores Micro BNC de montaje en PCB de calidad profesional de 75 ? de CoaxConnectors. Estos conectores Micro BNC tienen contactos centrales chapados en oro y cuerpos de latón. El Micro BNC cuenta con acoplamiento de bayoneta pero es un 51% más pequeño que el BNC estándar. Los conectores Micro BNC están diseñados para los mercados de difusión, telecomunicaciones y HD CCTV donde las aplicaciones requieren un alto rendimiento en un encapsulado de alta densidad.</p>	2,000	5,60	11,20
1.4	Ud	<p>AMPLIFICADOR OPERACIONAL LM35AN (paquete de 25)</p> <p>Gama de amplificadores operativos para uso general de Texas Instruments, adecuados para muchos usos. Estos dispositivos ofrecen un rendimiento rentable en aplicaciones no especializadas y están disponibles en configuraciones individual, doble y cuádruple. La gama incluye diversos encapsulados de orificio pasante y SMT. Muchos de los dispositivos de la familia LM de amplificadores operacionales ofrecen bajo consumo de potencia y pueden funcionar con alimentación simple de tensiones de entrada de modo común con conexión a tierra.</p>	1,000	0,31	0,31
1.5	Ud	<p>RESISTENCIA FIJA DE PELÍCULA METÁLICA, ARCOL, 1620, ±0.1%, 0,25W, AXIAL, SERIE MRA0207 (paquete de 5)</p> <p>Las resistencias de película metálica de precisión Arcol MRA ofrecen TCR bajo de ±5 ppm/°C</p> <p>Los valores de resistencia se encuentran dentro del rango de R1 a 10M, mientras que la precisión de tolerancia se reduce hasta ±0,05%</p> <p>Las tensiones de funcionamiento máximas varían de 200 V a 500 V</p> <p>La gama MRA ahora ofrece una disipación de potencia máxima de 2 W</p>	1,000	0,43	0,43
1.6	Ud	<p>RESISTENCIA FIJA, TE CONNECTIVITY, 100kO, ±0.1%, 0,25W, AXIAL, SERIE R (paquete de 5)</p> <p>Resistencias fijas de película metálica de precisión de la serie R de TE Connectivity con una tolerancia de 0,1% y un coeficiente de temperatura de 15 ppm. Las resistencias fijas de película metálica de precisión de la serie R tienen una excelente estabilidad bajo carga y en condiciones ambientales severas, haciéndolas idóneas para aplicaciones en las que la estabilidad a largo plazo es fundamental. Como parte del proceso de fabricación de las resistencias fijas de precisión de la serie R, todas se han probado en cuanto a valor y tolerancia.</p>	1,000	0,15	0,15

1.7	Ud	RESISTENCIA FIJA DE PELÍCULA METÁLICA, VISHAY, 25kΩ, ±1%, 0,25W, AXIAL, SERIE RN60 Ruido muy bajo (-40 dB) Coeficiente de temperatura controlado Revestimiento piroretardante Resistencias de película metálica de alta estabilidad. Nivel de ruido en corriente muy bajo con coeficiente bajo de temperatura y tolerancia limitada.	3,000	0,16	0,48
1.8	Ud	CONDENSADOR DE POLIÉSTER PET PANASONIC, 10nF, ±5%, 400 V dc, ORIFICIO PASANTE (paquete de 25) Los condensadores de película Panasonic ECQE(F) cuentan con un recubrimiento de resina de epoxi piroretardante y una construcción de película de poliéster metalizada. Estos condensadores de poliéster son autorregenerables, no inductivos y ofrecen unas características eléctricas excelentes. Tipo de cable de conexión Recubrimiento de resina de polvo Gran rango de capacitancia disponible Amplio rango de tensión disponible	1,000	0,18	0,18

**Total presupuesto parcial nº 1 PLACA SENSOR DE CORRIENTE :**

**53,71**

2.1	Ud	LED BLANCO, 27cd, 3,2 V, 20 °, SERIE 500D, 5 mm (T-1 3/4) (paquetes de 5) Los LED 500D, 510D y 520D de Nichia constituyen una gama de LED de orificio pasante de un solo color. Tienen un encapsulado de 5 mm (T-1 3/4) con una lente transparente. Disponible en opciones de color o blanco cálido y frío, la serie 5x0D es ideal para aplicaciones tales como iluminación portátil, decorativa y de señalización.	1,000	0,84	0,84
2.2	Ud	RESISTENCIA FIJA DE PELÍCULA METÁLICA, TE CONNECTIVITY, 2000, ±1%, 0,6W, AXIAL, SERIE LR1 (paquete de 10) El elemento resistivo se comprende de una película delgada de aleación de níquel-cromo evaporada. Las tapas metálicas son ajustadas al elemento en espiral. Una capa de resina fenólica es seguida por tres capas de resina epoxi. Todas las resistencias se someten a pruebas de valor y tolerancia	1,000	0,03	0,03
<b>Total presupuesto parcial nº 2 PLACA DE LEDS :</b>					<b>0,87</b>

3.1	Ud	<p>TRANSMISOR DE FIBRA ÓPTICA BROADCOM, 50MBd, 200µm  Transmisión de datos a velocidades de señal en DC hasta 50 MBd.  Transmisor: LED integrado de 650 nm y CI driver con lógica de entrada TTL.  Receptor: diodo PIN integrado y CI de digitalización con lógica de salida TTL.  Distancia de hasta 50 m con fibra óptica de polímero de 1 mm (POF) sobre el rango de temperatura de funcionamiento.  Distancia de hasta 200 m (10 MBd) y distancia de 120 m (50 MBd) con sílice de plástico de 200 µm (PCS) sobre el rango de temperatura de funcionamiento.  Rango de temperaturas de funcionamiento de -40 ° C a +85 ° C.</p>	33,000	9,19	303,27
3.2	Ud	<p>BLOQUES TERMINALES PARA PCB  (paquetes de 5)  Bloques de terminales para montaje en PCB de perfil bajo de la serie TERMI-BLOK con línea central de 5 mm, entrada de cable lateral y terminales de abrazadera roscada M3 que aceptan un rango de tamaño de cable de 30 a 16 AWG. Estos bloques terminales para montaje en PCB de perfil bajo de 5,0 mm tienen una función de bloqueo, función de prueba y están fabricados en poliamida 6.6 GF verde  Diseño de abrazadera elevada.  Admite cable macizo de hasta 1,5 mm; 13,5 A máx.  Acceso de sonda de prueba incorporado.  Conector de poliamida 6/6 según norma UL 94 V-0.</p>	2,000	0,50	1,00
3.3	Ud	<p>CONECTORES HEMBRA DE MONTAJE EN PCB  (paquetes de 5)  Los conectores hembra de estándar industrial de montaje en PCB mediante orificio pasante de la serie M20 con un paso de 2,54 mm han sido diseñados para usar en aplicaciones placa a placa. Con un diseño compacto de alta calidad, estos conectores de la serie M20 cumplen los requisitos de diseño sobre mayor densidad de PCB y las restricciones de altura. Las carcasas de estos conectores hembra M20 están fabricadas en polímero de cristal líquido de alta temperatura UL94V-0 y resisten los mismos procesos de soldadura por reflujo que las versiones de montaje superficial. Contactos de haz doble muy duraderos que ofrecen una mejor conexión eléctrica y aumentan la fiabilidad global del conector.</p>	2,000	1,55	3,10
3.4	UD	<p>CONDENSADOR ELECTROLÍTICO DE ALUMINIO 10 microF  (paquetes de 25)  IMPEDANCIA MUY BAJA Y CORRIENTE ALTA RIPPLE •  VIDA LARGA A 105 ° C (4000 ~ 10.000 horas)  ALTA ESTABILIDAD A BAJA TEMPERATURA</p>	3,000	0,13	0,39
3.5	Ud	<p>CONDENSADOR POLEÉSTER PET 100nanoF  (paquetes de 25)  Gran resistencia de impulso  Alta fiabilidad de contacto  Tecnología de película apilada  Carcasa de plástico con sellado de resina epoxi (UL 94 V-0)</p>	3,000	0,16	0,48
3.6	Ud	<p>CONDENSADOR CERÁMICO MULTICAPA MLCC, AVX,100pF, ±5%,  200 V dc  (paquete de 25)  Dieléctrico C0G  Recubrimiento homologado  Adecuado para circuitos de derivación, desconexión, filtrado, muestra y mantenimiento y temporización.</p>	1,000	0,36	0,36

3.7	Ud	BOBINA INDUCTOR VISSHAY, SRF:1kHz, I <sub>dc</sub> :17.4A, R <sub>dc</sub> :3mΩ 1microH (paquetes de 30) Montaje en circuito impreso Amplia gama de clasificaciones de inductancia y corriente Líneas pre-estañadas Tubos de poliolefinas opcionales disponibles a un costo adicional	2,000	1,12	2,24
3.8	Ud	DIODO UNIDIRECCIONAL, 1N6302A-E3/54, 1500W, 1,5 KE, 2-Pines (paquetes de 25) Unión de vidrio pasivado Disponible en unidireccional y bidireccional Capacidad de potencia máxima de impulsos de 1500 W con 10/1000 μs forma de onda, frecuencia repetitiva (duty cycle): 0,01% Excelente capacidad de sujeción Tiempo de respuesta muy rápido Baja resistencia incremental	1,000	0,53	0,53
3.9	Ud	SETA DE EMERGENCIA Conjuntos de parada de emergencia XB4 Schneider Electric. Estos botones con cabezal tipo seta se suministran completos con cabezal de botón, anillo de fijación y bloques de contacto.	1,000	38,26	38,26
3.10	Ud	INTERRUPTOR DE BOTÓN PULSADOR EN MINIATURA NEGRO, SPST, MONTAJE EN PANEL, ACCIÓN MOMENTÁNEA Interruptores de botón pulsador en miniatura de encaje a presión con una longitud total de 23 mm. Disponibles con actuador transparente iluminado o negro sólido. Las versiones iluminadas en color incluyen azul, verde, amarillo, blanco y rojo. También hay una versión de dos colores azul y verde disponible Contactos de aleación de cobre chapados en oro Abertura en panel de 8 mm	1,000	2,21	2,21
3.11	Ud	RESISTENCIA DE PELÍCULA DE METAL, TE CONNECTIVITY, 40 Ω, ±1%, 0,6W, AXIAL, SERIE LR1 (paquete de 20) Resistencias de película metálica de calidad superior con tolerancia del 1% y coeficientes de temperatura bajos de hasta 50 ppm Hay 3 tamaños de carcasa disponibles: 0,25, 0,6, 0,75 W. La serie LR1L presenta un rango de valores óhmicos muy bajo de 0,1 a 0,82 ohmios. Especialmente idóneos en situaciones que requieren baja resistencia y tamaño reducido Las resistencias de película metálica tienen una excelente estabilidad bajo carga y en condiciones ambientales exigentes Presentan bajos coeficientes de tensión y corriente de ruido	1,000	0,04	0,04
3.12	Ud	RESISTENCIAS FIJA DE PELÍCULA FINA, VISHAY, ±1%, 0,4W, AXIAL, SERIE MRS16 (paquete de 25) MRS16 son resistencias de película metálica fina profesionales Bajo ruido Contactos de soldadura sin plomo Estañado puro que ofrece compatibilidad con procesos de soldadura con y sin plomo	1,000	0,29	0,29
3.13	Ud	CIRCUITO INTEGRADO BIESTABLE, CI BIESTABLE, SN74AHC74D, AHC, SOIC 14 PINES DUAL (paquetes de 10) Rango de funcionamiento VCC de 2 V a 5,5 V Rendimiento de cierre superior a 250 mA La protección contra ESD supera al JESD 22	1,000	0,27	0,27

3.14	Ud	<p>PUERTA LÓGICA AND, SN74HC11N, HC, TRIPLE 5.2mA PDIP (paquetes de 25)</p> <p>Gama de puertas lógicas estándar de la familia 74HC de los CI de lógica CMOS de Texas Instruments La familia 74HC utiliza tecnología CMOS de puerta de silicio para lograr velocidades de funcionamiento similares a las de la familia LSTTL, pero con el bajo consumo de potencia de los circuitos integrados CMOS estándar.</p>	1,000	0,35	0,35
3.15	Ud	<p>PUERTA LÓGICA AND, SN74HCT08N, HCT, Quad 4mA PDIP (paquetes de 25)</p> <p>Gama de puertas lógicas estándar 74HCT de la familia de lógica de CI CMOS de Texas Instruments. Las entradas de la familia 74HCT son compatibles con 74LSTTL y los productos usan tecnología CMOS de puerta de silicio para lograr velocidades de funcionamiento similares a las de la familia LSTTL, pero con el bajo consumo propio de los circuitos integrados CMOS estándar.</p>	1,000	0,32	0,32
3.16	Ud	<p>PUERTA LÓGICA NAND, CD74HCT00E, HCT, Quad 4mA PDIP (paquete de 10)</p> <p>Gama de puertas lógicas estándar 74HCT de la familia de lógica de CI CMOS de Texas Instruments. Las entradas de la familia 74HCT son compatibles con 74LSTTL y los productos usan tecnología CMOS de puerta de silicio para lograr velocidades de funcionamiento similares a las de la familia LSTTL, pero con el bajo consumo propio de los circuitos integrados CMOS estándar.</p>	1,000	0,54	0,54
3.17	Ud	<p>INVERSOR SN74HC04N, 5.2mA PDIP (paquetes de 10)</p> <p>Gama de puertas lógicas estándar 74HCT de la familia de lógica de CI CMOS de Texas Instruments. Las entradas de la familia 74HCT son compatibles con 74LSTTL y los productos usan tecnología CMOS de puerta de silicio para lograr velocidades de funcionamiento similares a las de la familia LSTTL, pero con el bajo consumo propio de los circuitos integrados CMOS estándar.</p>	1,000	0,52	0,52
3.18	Ud	<p>PUERTA LÓGICA OR, CD74HC32EE4, HC, Quad 5.2mA PDIP (paquete de 25)</p> <p>Gama de puertas lógicas estándar de la familia 74HC de los CI de lógica CMOS de Texas Instruments La familia 74HC utiliza tecnología CMOS de puerta de silicio para lograr velocidades de funcionamiento similares a las de la familia LSTTL, pero con el bajo consumo de potencia de los circuitos integrados CMOS estándar.</p>	1,000	0,22	0,22
3.19	Ud	<p>AMPLIFICADOR OPERACIONAL LM324N/NOPB, 1MHz MDIP</p> <p>Gama de amplificadores operativos para uso general de Texas Instruments, adecuados para muchos usos. Estos dispositivos ofrecen un rendimiento rentable en aplicaciones no especializadas y están disponibles en configuraciones individual, doble y cuádruple. La gama incluye diversos encapsulados de orificio pasante y SMT. Muchos de los dispositivos de la familia LM de amplificadores operacionales ofrecen bajo consumo de potencia y pueden funcionar con alimentación simple de tensiones de entrada de modo común con conexión a tierra.</p>	3,000	0,78	2,34

**Total presupuesto parcial nº 3 PLACA DE TRATAMIENTO DE LA SEÑAL Y SEGURIDAD :**

**356,73**

4.1	Ud	PLACA FOTORRESISTENTE, AA16, FR4, GROSOR DEL COBRE 35µm Cumple con el estándar militar P 13949F M12 13949F Placas de calidad profesional con resina positiva de color azul Resistencia al fuego: UL 94-V0 Material de placa: fibra de vidrio epoxy RF4	1,000	5,00	5,00
4.2	Ud	FUENTE DE ALIMENTACIÓN DE MODO CONMUTADO (SMPS) INTEGRADA, 125W, 4 SALIDAS Las series MPB125 y MPB150 son fuentes de alimentación ac-dc de salida sencilla y doble que incorporan una alta eficiencia, densidad de potencia alta y corrección de factor de potencia activo (PFC). Adecuadas para su uso en redes, comunicaciones de datos y aplicaciones comerciales e industriales. Estos modelos de salida única proporcionan una salida completamente regulada, valor nominal para convección y refrigeración forzada por aire. Potencia de salida total disponible en tan solo 5 pies cúbicos por minuto (cfm) de refrigeración forzada por aire. Densidad de potencia alta en huella estándar de la industria de 3" x 5" Corrección de factor de potencia (PFC) conforme a EN61000-3-2 Marcado CE conforme a directiva de baja tensión (pendiente) Transitorio de entrada y conformidad ESD según EN61000-4-2/-3/-4/-5	1,000	102,71	102,71
4.3	Ud	TRANSDUCTOR DE TENSIÓN CON EFECTO HALL PARA MONTAJE EN PCB Este transductor de tensión para montaje en PCB, basado en el Efecto Hall, es adecuado para la medida electrónica de tensiones asociadas con circuitos d.c., a.c. y de impulsos. Proporciona aislamiento galvánico entre el circuito primario y el secundario. Para poder medir una tensión, tiene que pasar una corriente proporcional a dicha tensión por una resistencia externa, determinada por el usuario y conectada en serie con el circuito primario del transductor.	3,000	57,62	172,86

**Total presupuesto parcial nº 4 MATERIAL GENERAL :**

**280,57**



## Presupuesto de ejecución material

	Importe (€)
1 PLACA SENSOR DE CORRIENTE.	53,71
2 PLACA DE LEDS.	0,87
3 PLACA DE TRATAMIENTO DE LA SEÑAL Y SEGURIDAD.	356,73
4 MATERIAL GENERAL.	280,57
Total.	<hr/> 691,88

Asciende el presupuesto de ejecución material a la expresada cantidad de SEISCIENTOS NOVENTA Y UN EUROS CON OCHENTA Y OCHO CÉNTIMOS.

