

Implementación y configuración de un receptor de radio definido por *software* (SDR) para estudios de propagación

David García Gómez⁽¹⁾, José Manuel Riera Salís⁽¹⁾, Pedro García-del-Pino⁽²⁾

davidgarciaom@gmail.com, jm.riera@upm.es, pedro.gdelpino@upm.es

⁽¹⁾ Dpto. de Señales, Sistemas y Radiocomunicaciones, E.T.S.I. de Telecomunicación, Universidad Politécnica de Madrid. Ciudad Universitaria s/n, 28040, Madrid.

⁽²⁾ Dpto. de Ingeniería Audiovisual y Comunicaciones, EUIT de Telecomunicación, Universidad Politécnica de Madrid. UPM Campus Sur, Cta. de Valencia, km 7, 28031, Madrid.

Abstract- The constant development of digital systems in radio communications demands the adaptation of the current receiving equipment to the new technologies. In this context, a new Software Defined Radio based receiver is being implemented with the aim of carrying out different experiments to analyze the propagation of signals through the atmosphere from a satellite beacon. The receiver selected for this task is the PERSEUS SDR from the Italian company Microtelecom s.r.l. It is a software defined VLF-LF-MF-HF receiver based on an outstanding direct sampling digital architecture which features a 14 bit 80 MSamples/s analog-to-digital converter, a high-performance FPGA-based digital down-converter and a high-speed 480 Mbit/s USB2.0 PC interface. The main goal is to implement the related software and adapt the new receiver to the current working environment. In this paper, SDR technology guidelines are given and PERSEUS receiver digital signal processing is presented with the most remarkable results.

I. INTRODUCCIÓN

A lo largo de los últimos años, y gracias al importante crecimiento y desarrollo que han sufrido constantemente los sistemas digitales, se está acentuando cada vez más la tendencia de minimizar los elementos de la cadena de componentes en los equipos de radiocomunicaciones que se realizan a través de *hardware*, llegando hasta tal punto, que la mayoría de las operaciones son ejecutadas por *software*, quedando únicamente implementadas por *hardware* las mínimas tareas necesarias para adaptar y convertir la señal a digital.

Siguiendo esta tendencia se concibieron a mediados de la década de los 90 los sistemas radio definidos por *software* ó SDR (del inglés, *Software Defined Radio*), que son cada vez más utilizados tanto por radioaficionados como por expertos en sistemas de radiocomunicaciones.

En esta línea, y dentro del contexto de experimentos de propagación financiados a través del Plan Nacional de I+D+i del Ministerio de Ciencia e Innovación que se realizan en la Universidad Politécnica de Madrid, nace este proyecto que propone el desarrollo de un nuevo receptor basado en la tecnología SDR con el doble objetivo de seguir el avance tecnológico experimentado en los equipos de recepción y de aplicar estos avances a futuros experimentos de propagación así como a los proyectos ya existentes [1].

A lo largo del presente documento se presentará, partiendo de un pequeño análisis acerca de esta tecnología, el

proceso de implementación que se ha llevado a cabo para el receptor, finalizando con algunas de las pruebas realizadas junto a los resultados obtenidos.

II. TECNOLOGÍA SDR

El término “*Software Defined radio*” fue acuñado por Joseph Mitola III [2] en 1991 para referirse a un nuevo tipo de equipos de radio reprogramables o reconfigurables. Esto quiere decir que una misma pieza de *hardware* puede realizar diferentes funciones en distintos instantes de tiempo con sólo introducir algún cambio en su configuración mediante *software*. De esta forma se puede definir SDR como una radio sustancialmente definida por *software* y cuyo comportamiento en la capa física puede ser significativamente alterado a través de cambios en dicho *software*, reduciendo al mínimo el *hardware* utilizado.

Trasladando esta definición a los sistemas de recepción, es posible desarrollar un equipo en el que las funciones más importantes, mezclado, filtrado, amplificación, modulación, detección, etc., sean implementadas por medio de *software* en un ordenador personal o de otro tipo.

La arquitectura SDR ha evolucionado a lo largo de los años, pero se basa en una estructura común (Fig. 1), la cual se compone de tres bloques funcionales: sección de RF, sección de FI, sección de Banda Base.

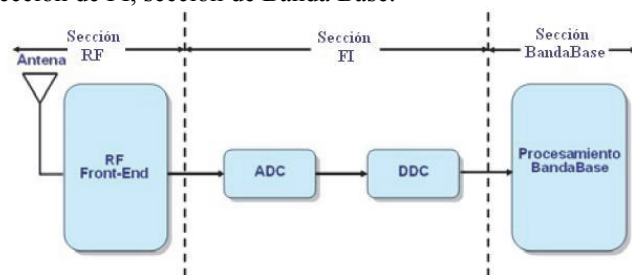


Fig. 1. Diagrama de bloques funcional de un receptor SDR [3]

La primera sección, la de RF o también llamada *RF Front-End*, es la encargada de recibir las señales a través de la antena para adecuarlas y convertirlas a frecuencia intermedia. En la siguiente sección, la de FI, se digitaliza la señal y se traslada de forma digital a banda base gracias al módulo DDC. En la sección final, la de Banda Base, se lleva

a cabo todo el procesamiento digital de la señal a través de *software* o programas específicos.

La idea principal de la arquitectura se basa en que las etapas de conversión analógico a digital estén lo más cerca posible a la antena, dejando las mínimas etapas analógicas posibles, como son la alimentación de la antena, filtrado y combinación en RF, preamplificación, amplificación, y generación de la frecuencia de referencia, que no pueden ser realizadas de forma digital.

En cuanto al *software* del sistema [4], estará estratificado en capas de la misma manera que otras arquitecturas, como la OSI, de tal forma que se pueda adaptar al *hardware* sobre el que está implementado, aunque en muchos casos la tendencia es a que dicha arquitectura esté basada en objetos, con lo que cada bloque de *hardware* pueda estar asociado a esos objetos proporcionando servicios de comunicaciones entre capas utilizando interfaces estándar. El resto de componentes *software* son los comunes a los equipos terminales y a los equipos de transmisión e interconexión (sistemas operativos, interfaces de programación de aplicaciones o APIs, controladores, etc.), que facilitan el desarrollo de aplicaciones por parte de los programadores.

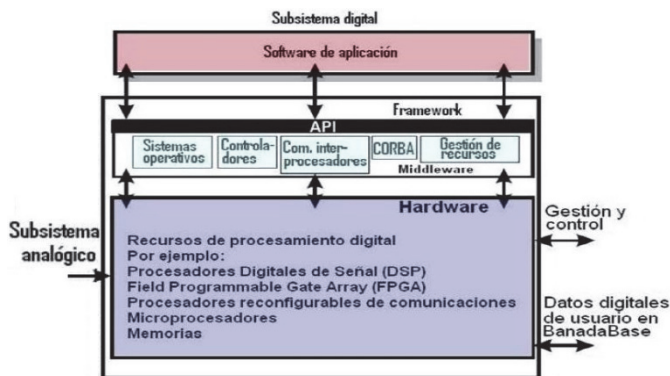


Fig. 2. Arquitectura ideal del subsistema digital de SDR.

En cuanto al *hardware* existente dentro del subsistema digital, existen varias plataformas sobre las que se puede implementar, cada una con unas ventajas asociadas con respecto al coste, duración, facilidad de programación, etc. Las más utilizadas son los procesadores digitales de señales (DSP), los circuitos integrados para aplicaciones específicas (ASIC) y las matrices de puertas programables (FPGA).

Con todo lo visto, se puede comprobar que la tecnología SDR aporta una serie de ventajas a la hora de implementar un nuevo sistema de comunicaciones, que van desde una mayor flexibilidad para gestionar los equipos, pudiendo reconfigurar parte o la totalidad de los mismos para proporcionar nuevos y mejores servicios sin necesidad de cambiar los terminales u otros equipos relacionados, hasta la creación de equipos de menor tamaño y de mayor eficiencia energética. Además se facilitan las labores de regulación, pues únicamente sería necesaria la certificación del *software*, y agilizan las tareas de actualización, corrección y adición de servicios para los usuarios finales.

III. CARACTERÍSTICAS DEL RECEPTOR

Existe un gran número de equipos SDR en el mercado actual de las radiocomunicaciones. Dentro de la definición de SDR, cada uno realiza las tareas asociadas a la recepción de forma diferente [5], unos realizan el muestreo sobre la señal real recibida directamente, mientras que otros lo realizan

sobre la señal compleja en fase y cuadratura previamente transformada, unos realizan la conversión analógico a digital a través de la propia tarjeta de sonido del ordenador, mientras que otros usan *chips* específicos, algunos ofrecen la posibilidad de control remoto, etc.

Para este proyecto, tras analizar las distintas posibilidades, se optó por elegir el receptor SDR PERSEUS™ de la empresa Microtelecom s.r.l. Se trata de un receptor [6] en el que el conversor analógico a digital realiza el muestreo directamente sobre la señal de RF recibida en el rango de 10 kHz a 30 MHz, que ha sido previamente acondicionada con el preamplificador, los filtros preseleccionados y los atenuadores que posee. Utiliza un chip ADC LTC2206 de 14 bits que toma las muestras a una velocidad de 80 Mmuestras/s. Posteriormente, utilizando un diezmado por *software*, se puede elegir la velocidad final de muestreo entre varias posibilidades establecidas que van desde 48 hasta 2000 kmuestras/s según las necesidades requeridas por el usuario. La conversión de frecuencia a banda base se realiza de forma digital (DDC) entregando las muestras en fase y cuadratura al puerto USB de salida (Fig. 3).

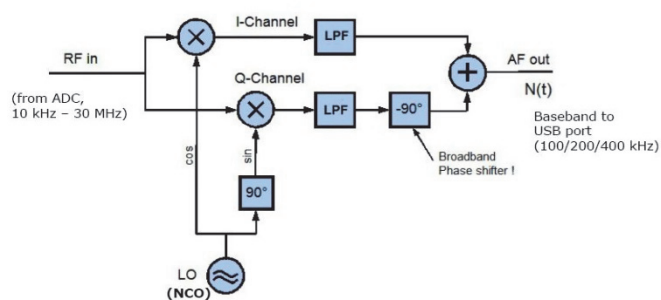


Fig. 3. Diagrama de bloques del convertidor digital de frecuencia.

Finalmente el receptor se conecta al ordenador a través de una conexión USB 2.0 transmitiendo las muestras complejas I/Q con 24 bits.

Las principales características del receptor, siempre centrado en 14,2 MHz, se muestran en la Tabla 1:

Sensibilidad (BLU)	0,39 μ V
(S+N)/N*	10 dB
MDS*	-124 dBm
Rechazo de imagen	90 dB
Margen dinámico*	90 dB
Margen dinámico de bloqueo**	125 dB
Margen dinámico IMD 3° orden* ($\Delta f=2$ kHz)	97 dB
IP3** ($\Delta f=2$ kHz)	+ 31 dBm
Máximo ancho de banda	1600 kHz
Factor de ruido	16 dB
Impedancia de entrada	50 Ω
Tamaño	110 x 185 x 36 mm

* BLU, BW=2,4 kHz ** Onda continua, BW=500 Hz

Tabla 1. Principales características del receptor SDR PERSEUS.

Todo el *hardware* está implementado sobre un módulo FPGA XC3S250E de la familia Spartan que puede ser configurado por *software* en cualquier instante. Entre las opciones de reconfiguración de la FPGA, una de las más

interesantes es la posibilidad de utilizar uno de los 8 filtros preseleccionados capaces de reducir el ancho de banda total del receptor, reduciendo así el ruido, lo que mejora en unos 2 dB la señal mínima detectable a costa de aumentar en 3 dB los productos de intermodulación de tercer orden. Existe también la posibilidad de combinar un preamplificador con *dithering*, pudiendo aumentar la sensibilidad hasta en 2 dB.

La reprogramación de la FPGA es posible gracias al interfaz de programación de interfaces (API) y la biblioteca de enlace dinámico que proporciona el receptor dentro del kit para desarrolladores (SDR *development kit*).

IV. IMPLEMENTACIÓN DEL RECEPTOR

La implementación del sistema de recepción completo se apoya en un ordenador personal al que estará conectado el receptor PERSEUS mediante el puerto USB. El proceso de muestreo de la señal recibida a través de la conexión BNC del receptor se lleva a cabo en dos partes independientes pero que trabajan en paralelo y de forma completamente sincronizada. Por un lado, el programa principal que interpreta las órdenes mandadas al receptor, provisto dentro del kit para desarrolladores SDRDK, que se encargará en un primer momento de la configuración inicial de la FPGA y de establecer correctamente las conexiones con el ordenador, y posteriormente obtendrá, a una velocidad establecida de 48 kmuestras/s, las muestras de la señal de forma ininterrumpida. Estas muestras complejas I/Q en banda base, correspondientes a un ancho de banda de unos 48 kHz centrado a la frecuencia central del receptor, serán grabadas en varios archivos de texto temporales, siendo estos reutilizados tras terminar el ciclo completo. Cada archivo contendrá un total de 261120 muestras complejas, lo que corresponde a 5,43 segundos por bloque de muestras. Este número se ha elegido apropiadamente para satisfacer tanto los requisitos de tamaño de los *buffers* internos al receptor, como de los bloques de FFT y diezmado que se realizan en el procesado.

En un segundo plano, pero siempre trabajando en tiempo real, se lleva a cabo todo el procesado digital de las muestras grabadas previamente en cada uno de los archivos de texto temporales. Este procesado se realiza por bloques de muestras, establecido por el número de muestras de cada archivo de texto, y se repite con cada archivo nuevo grabado, lo que demuestra la importancia de la sincronización entre ambos programas.

El procesado está dividido en diferentes tareas. En un primer lugar, se cargan las muestras complejas contenidas en el archivo de texto correspondiente y se les aplica un filtrado paso bajo de Butterworth [7] de orden 5 y con frecuencia de corte normalizada a 1/6, dando lugar a un ancho de banda final de 9,6 kHz suficiente para dejar pasar las señales deseadas. Para eliminar la parte del espectro no deseada que queda fuera de la banda de paso del filtro, se aplica un diezmado de orden 5, lo que también divide entre cinco la frecuencia de muestreo, además de reducir el número de muestras. En la versión final, el conjunto filtrado-diezmado podrá ser activado o desactivado por el usuario. Las muestras restantes se dividen a su vez en grupos de 512 muestras, o 2560 si no se ha activado el filtro, para aplicar sobre ellas la Transformada Rápida de Fourier (FFT), obteniendo finalmente el espectro de la señal [8] con una frecuencia de adquisición de datos final de 18,75 Hz. Pero, para evitar las

posibles discontinuidades producidas por la división en bloques y que derivarían en un ensanchamiento del espectro, se aplica un enventanado temporal de Kaiser a cada bloque previo a la FFT. Este tipo de ventana es muy utilizado en el procesamiento digital de señales por su compromiso entre el ancho de banda y la atenuación de los lóbulos secundarios.

Finalmente, para realizar la estimación de la señal detectada procedente de la antena, se busca la muestra espectral que tenga el mayor nivel de señal para cada bloque de 512 o 2560. Sin embargo, la potencia de la señal que se desea medir no se concentra en una sola muestra espectral, por lo que se opta por sumar también en unidades naturales la potencia de un número entero de muestras adyacentes a la máxima, obteniendo así la medida de potencia de señal. Tras analizar la influencia del número de muestras adyacentes, se tomó como valor óptimo 3 muestras por cada lado, haciendo un total de 7 muestras sumadas. Estos datos de señal detectada, junto con la frecuencia a la que corresponde y la fecha y hora a la que se han tomado, con precisión de milisegundo, son grabados en archivos de datos de MATLAB (*.mat*) de 6 horas de duración, cuyo nombre corresponde a la fecha y hora a la que se comienza a grabar cada archivo. Además se graba, para posibles usos posteriores, el nivel de ruido de cada bloque, lo que se consigue sumando en unidades naturales la potencia de todas las muestras de dicho bloque, a excepción de las 7 correspondientes a la señal.

V. PRUEBAS REALIZADAS

El sistema de recepción se ha probado en el mismo entorno de los experimentos de propagación realizados en el departamento. Estos experimentos analizan una baliza procedente del satélite Eutelsat HotBird-6 a una frecuencia de 19,701 GHz con polarización horizontal. Esta señal es captada por una antena parabólica (de 1,2 metros de diámetro y a 40° de elevación), y posteriormente trasladada tras varias frecuencias intermedias hasta 10,7 MHz, dentro del rango de frecuencias del receptor, donde se conecta al mismo.

La primera prueba realizada consiste en comprobar la respuesta en frecuencia y el rango dinámico que soporta el receptor en un entorno de simulación separado del sistema de recepción real. Para ello se utiliza como señal de entrada al receptor la producida por el generador de señales N5181A. Se utiliza una señal similar a la que se espera recibir en el entorno real, esto es, de banda estrecha centrada en 10,7 MHz y con una potencia máxima de -10 dBm.

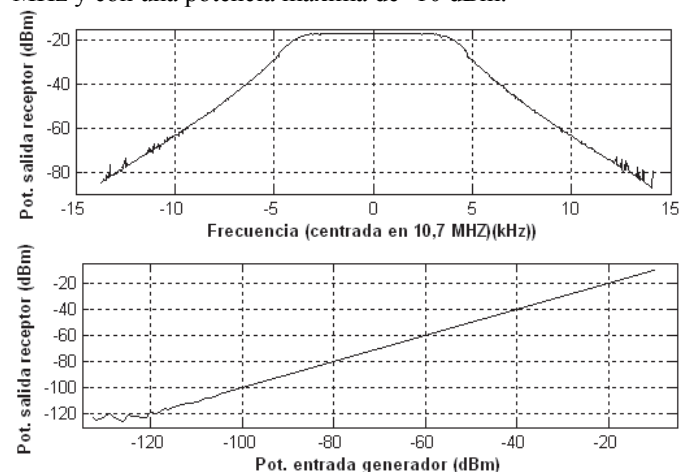


Fig. 4. Respuesta en frecuencia y rango dinámico del receptor.

En primer lugar se varía la frecuencia en ± 15 kHz alrededor de la central (gráfica superior), y después se varía la potencia de entrada hasta llegar al nivel de ruido térmico (gráfica inferior), lo que da lugar a los resultados mostrados en la figura 4. Como se puede ver la respuesta en frecuencia está formada por la función de transferencia del filtro utilizado (en caso de que haya sido activado por el usuario), y el rango dinámico está limitado al ruido térmico.

La siguiente prueba, ya en el entorno real, consiste en provocar un desvanecimiento en la antena tapando el reflector de la misma, simulando el efecto de atenuación de lluvia, y medir la respuesta con el receptor:

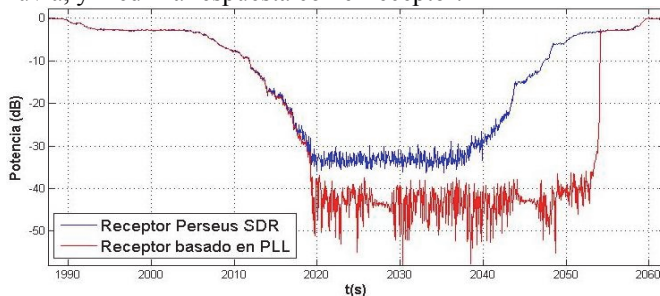


Fig. 5. Comparación en un desvanecimiento provocado.

La comparación mostrada en la figura hace referencia al receptor basado en detección coherente con PLL que se ha utilizado en los experimentos de propagación mencionados. Se puede observar que ambos receptores tienen un margen similar, perdiendo la señal cuando se produce un desvanecimiento de 32 dB. El nuevo receptor SDR basado en estimación espectral aporta una notable mejoría en cuanto al tiempo de recuperación de la señal tras un desvanecimiento profundo, y que además aumentará cuanto mayor sea el tiempo de desenganche. Esto es debido a que la detección basada en PLL realiza barridos en frecuencia, con anchos de banda cada vez mayores en el tiempo, hasta encontrar de nuevo la señal, mientras que el receptor SDR recupera la señal tan pronto como está vuelve a aparecer. Sin embargo tiene una desventaja aparente, aunque de menor magnitud: el receptor PLL parece tener un nivel de ruido más bajo cuando se produce un desvanecimiento profundo. Esto ocurre porque al realizar la estimación espectral se está sumando en potencia tanto la señal como el ruido, y por lo tanto, cuando se pierde la señal, únicamente se mide el ruido en el ancho de banda del receptor, que es mayor que si se usara un receptor con detección coherente y a continuación un filtro estrecho de detección [9]. Esta diferencia en el ancho de banda de ruido causará el aumento del nivel de ruido.

Por último se presenta el resultado mostrado por el software implementado de un evento real de lluvia medido con el receptor (Fig. 6), objetivo final del mismo.

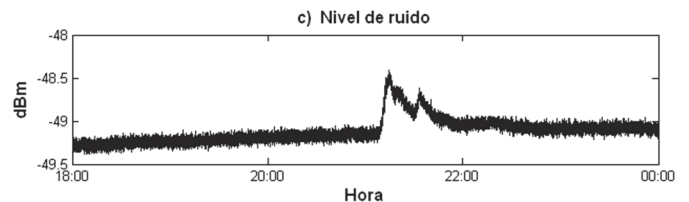
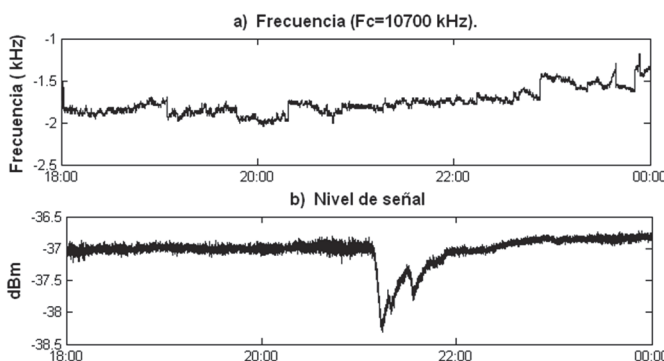


Fig. 6. Gráficas de resultados para un evento de lluvia (2 de Marzo de 2012).

En la figura se puede apreciar la atenuación en la señal producida por la presencia de lluvia (gráfica b), además del aumento de ruido asociado (gráfica c). Ambos presentan un nivel pequeño debido a la poca intensidad de la lluvia, por lo que en ningún momento se pierde la recepción de la baliza a lo largo del evento de lluvia. Esto se puede comprobar en la gráfica correspondiente a la frecuencia, o más exactamente a la diferencia de frecuencia con respecto a la central (gráfica a), donde en ningún momento se pierde la señal recibida.

La variación en la frecuencia apreciada a lo largo del tiempo está causada por la inestabilidad en los osciladores locales utilizados en las conversiones de frecuencia.

VI. CONCLUSIONES

Como se ha podido comprobar a lo largo del artículo, el nuevo receptor basado en la tecnología SDR aporta ventajas importantes en el sistema de recepción construido con el fin de realizar estudios de propagación. Además de mejorar el sistema actual basado en detección coherente PLL, propone un entorno capaz de trabajar con las tecnologías futuras, como la recepción de la baliza del nuevo satélite Alphasat [10], cuyo lanzamiento está previsto para finales de 2012, y que dará pie a un nuevo conjunto de experimentos de propagación.

AGRADECIMIENTOS

Trabajo realizado en el contexto de los Proyectos Consolider-Ingenio 2010 CSD2008-00068 (TeraSense) y TEC-2010-19241-C02-01 del Plan Nacional de I+D+i. Se agradece la financiación obtenida al Ministerio de Ciencia e Innovación.

REFERENCIAS

- [1] J.M. Riera, A. Benarroch, P. García-del-Pino, J.M. García-Rubia, "Radiowave Propagation Experiments in Madrid", *ESA Workshop Radiowave Propagation Models, Tools and Data for Space Systems*, Noordwijk, Holanda, 2008.
- [2] Joseph Mitola III and Zoran Zvonar, *Software Radio Technologies: Selected reading*, Wiley-IEEE Press, May 2001.
- [3] *Software-Defined Radio: a Technology Overview*, Broadcast Papers, Wipro Technologies, December 2002.
- [4] Paul Burns, *Software Defined Radio for 3G*, Artech House Publishers, New York, 2002.
- [5] Gerald Youngblood, "A Software Defined Radio for the Masses, parts 1, 2, 3 y 4", *QEX Magazine*, The American Radio Relay League, July/August 2002; September/October 2002; November/December 2002 and March/April 2003.
- [6] Adam Farson, "Direct-sampling SDR HF receiver PERSEUS", *North Shore ARC Presentation on Perseus*, September 2011.
- [7] Steve Winder, *Analog and digital filter design*, Second Edition, Newnes, October 2002.
- [8] James B. Tsui, *Digital Techniques for Wideband Receivers*, Artech House Publishers, 2001.
- [9] Floyd M. Gardner, *Phaselock Techniques*, Third Edition, Wiley-Interscience, July 2005.
- [10] P. Gabellini and L. D'Agostina, "The Electrical Design and Verification of the Alphasat TDP#5 Antenna Farm", *32nd ESA Antenna Workshop on Antennas for Space Applications*, October 2010.