

Metodología de diseño de un sensor de corriente no invasivo para medir la corriente del condensador de salida de un reductor

Santa C. Huerta¹, P. Alou¹, J.A. Oliver¹, O. Garcia¹, J.A. Cobos¹, A. Abou-Alfotouh²

¹ Universidad Politécnica de Madrid
Centro de Electrónica Industrial
Madrid, SPAIN
e-mail: conihuerta@etsii.upm.es

² Enpirion Inc.
685 Route 202/206
Bridgewater, NJ 08807 USA
e-mail: aalfotouh@enpirion.com

Abstract. La combinación del control no-lineal, lineal y lazo de frecuencia propuesto en [2] tiene una rápida respuesta dinámica y frecuencia de conmutación constante (escalón en la tensión de referencia de 1,5 V a 2,5 V en 2 μ s). Para alcanzar esta rápida respuesta dinámica el esquema del lazo no-lineal se basa en la medida de corriente del condensador de salida del convertidor reductor. El diseño del sensor de corriente es complejo debido a efectos parásitos como las tolerancias en los componentes (ancho de banda y la ganancia en continua del amplificador operacional), el envejecimiento, la variación de la temperatura, etc. En este artículo se propone una metodología de diseño del sensor de corriente considerando todos estos efectos. El sensor de corriente está diseñado para reproducir la corriente del condensador de salida mediante una red espejo RLC. Para la implementación física del sensor de corriente se usa un amplificador de trans-impedancia. La red espejo se diseña escalando las impedancias, igualando las fases y las mismas constantes de tiempo que las de la impedancia del C_{OUT} (C, ESR y ESL del condensador de salida). La metodología de diseño propuesta ha sido validada experimentalmente. El sensor de corriente presenta un buen funcionamiento ante escalones de carga y escalones en la referencia de tensión.

I. INTRODUCCIÓN

Hoy en día los módulos reguladores de tensión VRM (por sus siglas en inglés Voltage Regulator Modules) usados para alimentar microprocesadores y aplicaciones portátiles requieren cada vez mayor eficiencia y una rápida respuesta dinámica [3-4]. El uso de técnicas de control con rápida respuesta dinámica permite reducir el condensador de salida en este tipo de aplicaciones, reduciendo el costo y el tamaño. En la literatura, hoy en día se pueden encontrar muchas técnicas de control para conseguir una rápida respuesta dinámica [1-2], [5-24]. Una de ellas es la combinación del control no lineal más lineal propuesta por [1]. En la figura 1 se muestra el esquema de control propuesto en [1], esta técnica presenta una rápida respuesta dinámica dada por el lazo no-lineal y una buena regulación de la tensión de salida (lazo lineal). Este control se basa en un control de histéresis de la corriente del condensador de salida C_{out} . Ante un escalón de carga la función del lazo no-lineal consiste en dejar al convertidor cerca del estado estable con una buena exactitud, mientras que el lazo de tensión lineal está diseñado para proporcionar una mejor regulación de la tensión de salida en estado estable. Para

poder conseguir esta rápida respuesta dinámica, el lazo no lineal se basa en la medida de corriente del condensador de salida (C_{out}). La forma típica de medir la corriente es usando una resistencia en serie con la bobina o con el condensador de salida. Estas técnicas son simples pero, la eficiencia del convertidor DC-DC se reduce. Además, esta técnica añade impedancia al sistema. Otra técnica utilizada es usar un transformador de corriente, esta técnica tiene una mejor eficiencia sin embargo, la principal desventaja es el tamaño, costo y es difícil la integración. Las técnicas no invasivas son utilizadas para evitar el incremento en la impedancia del C_{out} .

El diseño del sensor de corriente es complejo ya que es sensible a efectos parásitos. En la literatura se pueden encontrar una gran variedad de diseños de sensores de corriente, la mayoría de ellos mide la corriente en el inductor o en el MOSFET de potencia (En la referencia [25] se presenta una descripción detallada de diferentes técnicas para medir la corriente).

El artículo se organiza de la siguiente manera: en la sección II se explica el principio de operación y las consideraciones de diseño, en la sección III se explica la metodología de diseño propuesta acompañada de un ejemplo de diseño. Finalmente la sección IV muestra los resultados de simulación y la validación experimental.

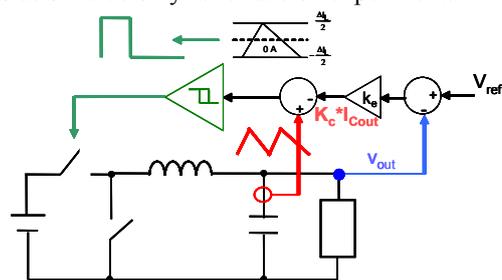


Figura 1. Esquema de control del lazo no-lineal y lineal.

II. PRINCIPIO DE OPERACIÓN Y CONSIDERACIONES DE DISEÑO

La red RLC es un método no invasivo utilizado para medir la corriente del condensador de salida (C_{out}). Este método no añade mucha impedancia a la impedancia del C_{out} . La idea básica consiste en usar una red RLC en paralelo con el C_{out} (figura 2) para medir la corriente. Esta red RLC en paralelo se diseña con las mismas constantes de

tiempo, impedancias escaladas y la misma fase que la impedancia del C_{out} . Por lo tanto, la corriente por la red paralela del condensador de salida es proporcional a la corriente de C_{out} (figura 3).

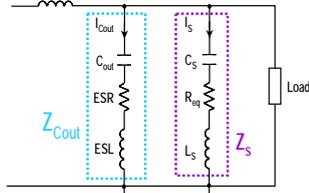


Figura 2. Método de sensado de la corriente del condensador (red RLC).

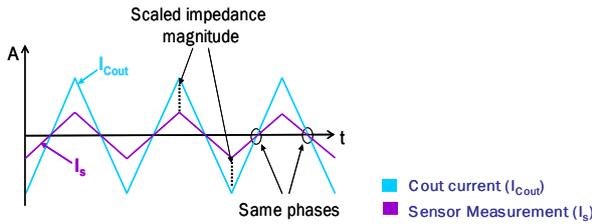


Figura 3. El sensor de corriente (I_s) y la corriente por el C_{out} (I_{Cout}) tienen las mismas fases y las impedancias escaladas.

a. Limitaciones de diseño

El correcto funcionamiento del sensor de corriente depende de la posición de la frecuencia de conmutación del convertidor (f_{sw}) y la frecuencia de resonancia del C_{out} (f_{res}). Si la $f_{sw} > f_{res}$, la impedancia presenta un comportamiento inductivo (figura 4). Sin embargo, cuando la $f_{sw} < f_{res}$, la impedancia tiene un comportamiento capacitivo. Para garantizar un buen funcionamiento del sensor de corriente se debe garantizar que el sistema nunca cambie de lado. Por ejemplo, si el sensor es diseñado para el lado inductivo, la f_{res} siempre debe estar por debajo de la f_{sw} .

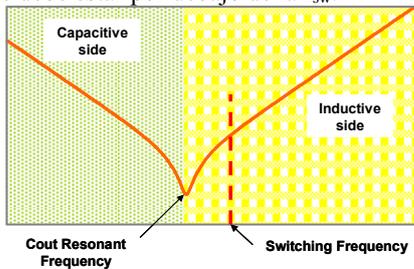


Figura 4. Impedancia del condensador de salida

Si la impedancia del C_{out} es diferente a la esperada debido al efecto de las tolerancias (capacitivo en lugar del inductivo), la fase de la corriente cambia drásticamente produciendo un mal-funcionamiento del sensor.

La figura 5 muestra un sensor diseñado para el lado inductivo. Una reducción drástica en el valor de la ESL cambia de lado el sistema produciendo que la corriente medida y la corriente real no estén en fase y las impedancias y constantes de tiempo cambien drásticamente (figura 5).

La desviación en la capacidad también puede ser producida por el dieléctrico y el envejecimiento. El dieléctrico afecta el valor de la capacidad en condensadores cerámicos multi-capa (por sus siglas en inglés MLCC

multilayer ceramic chip capacitor). Por ejemplo, usando el dieléctrico X7R la tolerancia en la capacidad es de $\pm 10\%$ del valor nominal de la capacidad, con dieléctrico X5R es de $\pm 20\%$ y con el dieléctrico Y5V el rango de variación es de $+80\%$ y -20% del valor nominal de la capacidad.

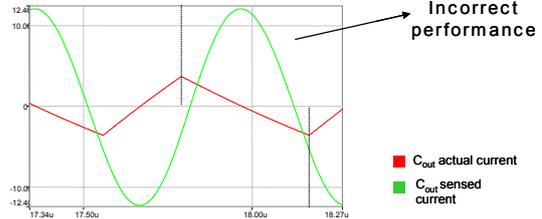


Figura 5. Medida errónea del sensor. El sensor es diseñado para el lado inductivo, pero el valor de la ESL cambia drásticamente.

La tabla 1 muestra como influye el envejecimiento en condensadores cerámicos. Por ejemplo, usando condensadores de Kyocera (tolerancia de un 2%) y considerando variación en la ESL y variaciones de la temperatura (-15% del valor de la capacidad nominal) se tiene que la frecuencia de resonancia se modifica 1,25 veces (de 1,59 MHz a 1,98 MHz). Considerando como el peor caso de variación los condensadores de Murata y considerando las mismas variaciones en ESL y en la temperatura se tiene que la f_{res} se modifica 1,32 veces (de 1,59 MHz a 2,1 MHz).

La influencia de los parásitos explicados en esta sección modifica la frecuencia de resonancia del C_{out} por lo que es necesario asegurar que el sensor diseñado siempre trabaje en el mismo lado.

Manufacturer	Dielectric	Variation after 10000 hours
Murata	X7R	10%
	Y5V, Z5U	15%
	C0G	0%
Kyocera	X7R	2%
	Y5V	15%
Vishay	X7R	2.5%
TDK	X7R	5%
	Y5V	15%
	C0G,X0H	0%
AVX	X7R	6%
RFE	X7R	5%

Tabla 1. Datos de envejecimiento de condensadores cerámicos.

b. Diseño de la red RLC en paralelo

La red RLC en paralelo con el condensador de salida (para medir la corriente del condensador) esta diseñada para que tengan las mismas fases, impedancias escaladas y mismas constantes de tiempo. La corriente a través de la red RLC (I_s) es proporcional a la corriente del condensador de salida (I_{Cout}) dividida por el factor de escalamiento de las impedancias (n). Las ecuaciones (1), (2) y (3) se deben de cumplir para garantizar un correcto diseño de la red RLC. La ecuación (1) muestra el escalado de las impedancias de C_{out} y la red RLC por un factor "n". Las ecuaciones (2) y (3) garantizan que la corriente por la rama actual y la espejo tengan las mismas constantes de tiempo.

$$n \cdot |Z_{\text{Cout}}| = |Z_s| \quad (1) \quad \text{ESR} \cdot C_{\text{OUT}} = \text{Req} \cdot C_s \quad (2)$$

$$\text{ESL} \cdot C_{\text{OUT}} = L_s \cdot C_s \quad (3)$$

c. Amplificador de trans-impedancia

Para la implementación física de la red RLC se usa un amplificador de trans-impedancia (figura 6). Se asume que el comportamiento en frecuencia del amplificador operacional se comporta con una ganancia de DC (A_{DC} ganancia en continua) con un polo en ω_p , siendo el ancho de banda del operacional ΔB (figura 6). La ganancia del sensor (K_c) está dada por la ecuación (4).

$$K_c = \frac{V_s}{I_{\text{Cout}}} = -\frac{R_1}{n} \quad (4)$$

La impedancia de entrada del amplificador de trans-impedancia presenta un comportamiento inductivo (L_s) y resistivo (R_i). Este comportamiento inductivo (ecuación 5) es requerido para modelar el efecto de la ESL de la red RLC en paralelo (asumiendo que la $f_{\text{sw}} < \Delta B/10$). El comportamiento resistivo (R_i) del amplificador de trans-impedancia (ecuación 6) es requerido para ajustar el valor de la resistencia R_s con el valor de la Req de la red RLC en paralelo. La relación entre la Req , R_{in} y R_s está dada por la ecuación (7).

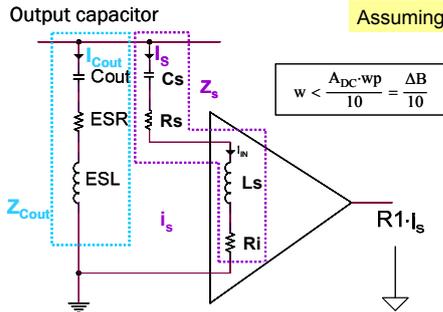


Figura 6. Circuito equivalente del amplificador de trans-impedancia. La impedancia de entrada del Op-Amp presenta un comportamiento inductivo (L_i).

$$L_s = \frac{R_1}{\Delta B} \quad (5)$$

$$R_i = \frac{R_1}{A_{\text{DC}}} \quad (6)$$

$$R_s = \text{Req} - R_i \quad (7)$$

d. Consideraciones prácticas de diseño: Análisis de la estabilidad interna.

El diseño del sensor de corriente es sensible a las variaciones en las tolerancias del ancho de banda y ganancia en continua A_{DC} del amplificador operacional. La figura 7 muestra las variaciones en el ΔB y A_{DC} para un amplificador operacional específico (AD8061). La desviación en el ΔB o A_{DC} afecta la frecuencia de conmutación. Por ejemplo, un cambio de -15% en el ΔB del Op-Amp produce una variación de -15% en la frecuencia de conmutación. Por lo tanto, la metodología de diseño del sensor de corriente debe garantizar la estabilidad interna del amplificador operacional (figura 8).

Las variaciones en la temperatura también modifican el

ancho de banda del amplificador operacional. Por ejemplo, un decremento en temperatura (decremento de 25°C a -55°C) incrementa el valor del ancho de banda del amplificador operacional en aproximadamente un +6.4% del valor nominal. Un incremento en la temperatura de 25°C a 125°C produce un decremento en el valor del ancho de banda del amplificador de un -1.6% del valor nominal. La figura 9 muestra el efecto de las variaciones en el valor del ancho de banda para el amplificador LM6171 debidas a la temperatura.

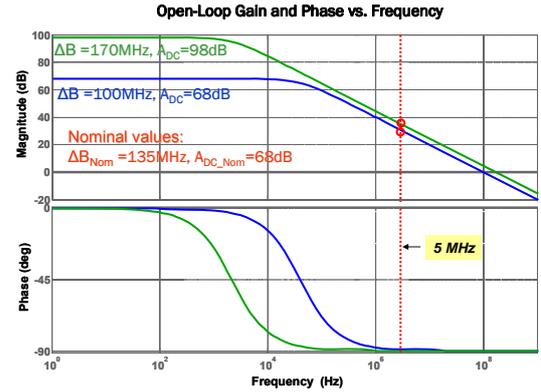


Figura 7. Respuesta en frecuencia del Op-Amp: AD8061. Máximo y mínimo ancho de banda y ganancia de A_{DC} del Op-Amp (según las hojas de datos del fabricante).

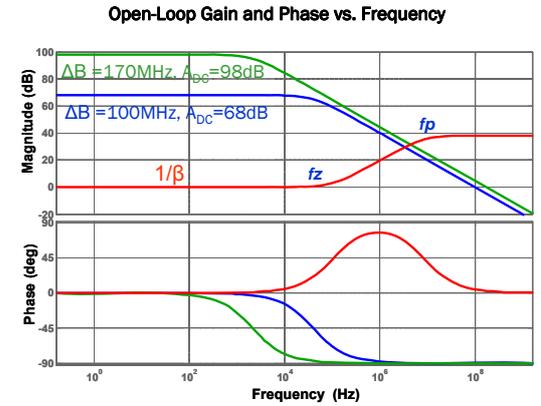
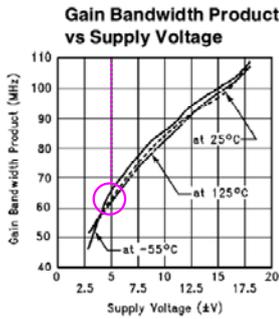


Figura 8. Análisis de estabilidad interna del Op-Amp.

III. METODOLOGÍA DE DISEÑO PROPUESTA Y EJEMPLO DE DISEÑO

La metodología de diseño del sensor de corriente se presenta en esta sección. Los objetivos de la metodología de diseño son: obtener el valor de la ganancia del sensor de corriente K_c , seleccionar un amplificador operacional apropiado (Op-Amp), determinar los valores de los parámetros R_s y C_s . Y como paso intermedio se obtiene el valor de la magnitud del escalado de las impedancias (n).

Las especificaciones de entrada para el ejemplo son: $V_{\text{IN}} = 3\text{V}$, $V_{\text{OUT}} = 1\text{V}$, $C_{\text{out}} = 4\mu\text{F}$ ($4 \cdot 1\mu\text{F}$), $\text{ESR} = 4.5\text{m}\Omega$, $\text{ESL} = 450\text{pH}$ y $f_{\text{sw}} = 5\text{MHz}$. La metodología de diseño propuesta se basa en los siguientes pasos:



ΔB variation (Temperature) = +6.4% ΔB (decrement from 25°C to -55°C) and -1.6% ΔB (increment from 25°C to 125°C).

Figura 9. Tolerancia en el ancho de banda del Op-Amp. LM6171.

1.- Determinar el rango de variación de la ganancia

(Kc): El rango de variación de la ganancia Kc se encuentra definida entre un $K_{c_{Min}}$ y un $K_{c_{Max}}$. Los límites de Kc se seleccionan para asegurar que la ganancia del amplificador operacional a la f_{sw} sea aproximadamente igual a la ganancia ideal (-R1). Este límite nos da el valor mínimo ($K_{c_{Min}}$) que se debe cumplir para calcular la ganancia del Kc. El valor máximo de Kc ($K_{c_{Max}}$) debe ser seleccionado para asegurar el comportamiento de pequeña señal del Op-Amp. El valor del parámetro Kc depende básicamente del Op-Amp seleccionado. Por lo tanto, más ancho de banda del Op-Amp se traduce en más ganancia del sensor. Por lo que, el valor de Kc sólo depende del valor del ancho de banda del Op-Amp y de los parámetros de entrada (C_{out} , ESL, ESR y de la f_{sw}). El rango de Kc para este ejemplo es $0.14 < Kc < 2$.

2.- Seleccionar el amplificador operacional (Op-Amp):

El ancho de banda del amplificador utilizado para la implementación física debe encontrarse dentro de un ΔB_{Min} y ΔB_{Max} . La selección del Op-Amp debe cumplir con los límites de ΔB y de ganancia Kc para asegurar que el sensor siempre se encuentra en el mismo lado.

Las características que debe cumplir el Op-Amp seleccionado son: el mínimo ancho de banda (ΔB_{Min}) que garantice la estabilidad interna y la ganancia ideal del operacional ($V_s/I_s = -R1$). El máximo valor de ancho de banda (ΔB_{Max}) que asegure que la frecuencia de resonancia del sensor (f_{res_SENSOR}) siempre va a estar por debajo de la f_{sw} del convertidor (de esta manera se asegura que el sensor siempre va a estar trabajando en el mismo lado). El rango obtenido para el ejemplo de diseño es: $102 \text{ MHz} < \Delta B < 237 \text{ MHz}$. Para cada Op-Amp el valor de Kc es fijo y no depende del valor del factor de escala n. Este valor de Kc obtenido debe cumplir con el rango de Kc, ver el punto 1. Para el ejemplo de diseño el valor de Kc es igual a $1/2.56$. El Op-Amp seleccionado es el AD8061 que tiene un ΔB igual a 135 MHz y una A_{DC} igual a 68 dB.

3.- Determinar el rango de valores del factor de escala (n) entre la impedancia C_{out} y la red espejo: El rango del factor de escala entre las magnitudes de las impedancias ($n_{Min} < n < n_{Max}$) debe ser seleccionado para: limitar los efectos parásitos del amplificador operacional (capacidad de entrada y corriente de bias) y para reducir la influencia

de los parásitos que afecten a la Req y Cs. Para el ejemplo de diseño el rango de “n” es: $1000 < n < 26500$.

Algunas consideraciones que se deben tener en cuenta a la hora de diseñar el sensor son: el valor de Req debe estar en las decenas de ohmios (para reducir la influencia de la Ri) y el valor de Cs debe estar en las decenas de pF (para evadir los efectos parásitos).

4.- Seleccionar el factor de escala (n): El cálculo de los valores de la red RLC en paralelo está dado por las ecuaciones (10), (11) y (12). Para un condensador de salida C_{out} (C_{out} , ESL y ESR) y de f_{sw} , el valor de la red espejo (Req, Cs y de la Ls) viene fijado por las ecuaciones (10), (11) y (12). Para cada valor de “n” sólo existe un valor para Req, Cs y Ls. El factor “n” debe ser seleccionado de tal forma que los valores de Cs, Req y Ls sean razonables.

$$Ls = k1(C_{out}, ESL, ESR, f_{sw}) \cdot n \quad (10)$$

$$Cs = \frac{k2(C_{out}, ESL, ESR, f_{sw})}{n} \quad (11)$$

$$Req = k3(C_{out}, ESL, ESR, f_{sw}) \cdot n \quad (12)$$

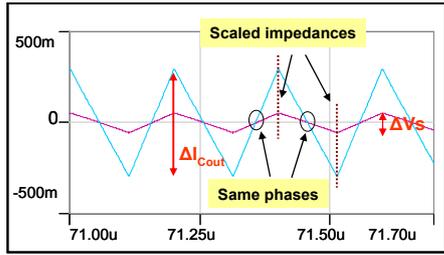
Nota: k1, k2 y k3 son parámetros que dependen del valor de C_{out} (C_{out} , ESR and ESL) y de f_{sw} .

El valor “n” seleccionado para el ejemplo de diseño es igual a 10000. Los valores de la red RLC en paralelo para este ejemplo de diseño son: $Cs = 400 \text{ pF}$, $Ls = 4.4 \text{ } \mu\text{H}$, $Req = 48 \text{ } \Omega$, $R1 = 3.7 \text{ k}\Omega$, $Ri = 1.5 \text{ } \Omega$ y $Rs = 47 \text{ } \Omega$.

Resultados de simulación y análisis de tolerancias (Influencia de la variación del ΔB y A_{DC})

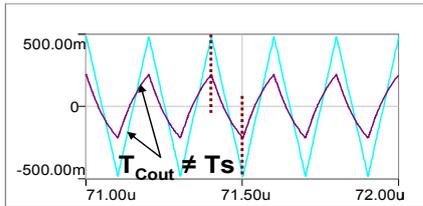
La metodología de diseño del sensor de corriente es validada mediante simulación. La influencia de la variación de ΔB y A_{DC} en el funcionamiento del sistema se analiza mediante simulación. Estas variaciones producen que las constantes de tiempo entre la corriente medida y la corriente por C_{out} sean diferentes. Teniendo en cuenta todas estas variaciones en las tolerancias, el sistema que se obtiene es robusto.

La figura 10 valida mediante simulación la metodología de diseño del sensor de corriente. Esta figura muestra que las dos señales están en fase, las amplitudes están escaladas y los picos de las formas de onda están en fase. Sin embargo, el diseño del sensor de corriente es sensible a las variaciones en la tolerancia del ancho de banda y la ganancia en continua del amplificador operacional. Las figura 11 y la figura 12 muestran un sensor diseñado para un ancho de banda de 135 MHz pero, el ΔB real es de 100 MHz y 170 MHz respectivamente. Estas figuras muestran que diferentes anchos de banda ocasionan que la corriente medida y la corriente actual tengan diferentes constantes de tiempo, pero ambas señales están en fase (figura 11 y figura 12). Finalmente, las variaciones en la ganancia de DC del amplificador operacional no afectan significativamente el valor de la ganancia Kc (figura 13).



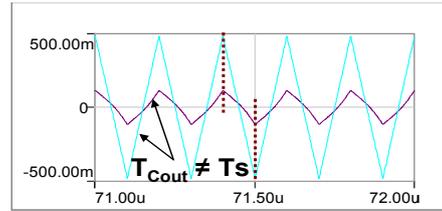
■ Cout current (I_{Cout}) ■ Sensor Measurement (V_s)

Figura 10. Resultados de simulación del sensor de corriente. Las fases son iguales, iguales constantes de tiempo e impedancias escaladas entre la V_s y la I_{Cout} . Caso nominal.



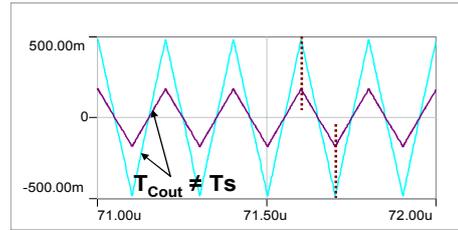
■ Cout current (I_{Cout}) ■ Sensor Measurement (V_s)

Figura 12. El sensor es diseñado para un ancho de banda de 135 MHz pero el ΔB real del Op-Amp es de 170 MHz.



■ Cout current (I_{Cout}) ■ Sensor Measurement (V_s)

Figura 11. El sensor es diseñado para un ancho de banda de 135 MHz pero el ΔB real del Op-Amp es de 100 MHz.



■ Cout current (I_{Cout}) ■ Sensor Measurement (V_s)

Figura 13. El sensor es diseñado para una ganancia A_{DC} de 68dB pero la ganancia A_{DC} real del Op-Amp es de 98 dB.

IV. VALIDACIÓN EXPERIMENTAL

Las especificaciones de diseño para la validación experimental del sensor de corriente son: un convertidor reductor discreto a 5 MHz de frecuencia de conmutación, $C_{out} = 4\mu F$ ($4 \cdot 1\mu F$), $V_{IN} = 3V$, $V_{OUT} = 1V$, $R_{LOAD} = 2\Omega$. La metodología de diseño de los lazos de control se presenta en la referencia [2]. La técnica de control propuesta presenta una rápida respuesta dinámica y la frecuencia de conmutación es constante (escalón en la referencia de tensión de 1,5 V a 2,5 V en 2 μs). El control de histéresis hace que la respuesta de este lazo de control ante escalones de carga sea muy rápida.

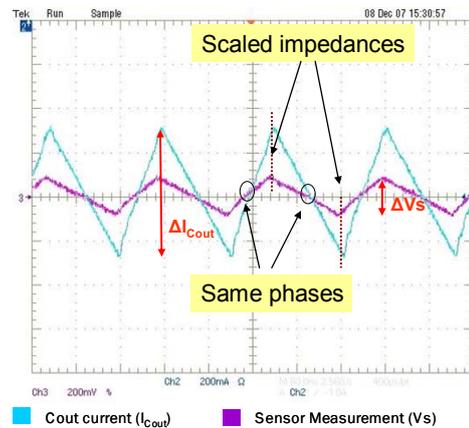
En este artículo se propone un procedimiento de diseño para el sensor de corriente. Las tolerancias (ΔB y la ganancia A_{DC}) y limitaciones son tomadas en cuenta en el procedimiento de diseño del sensor de corriente para asegurar un funcionamiento adecuado.

La figura 14 valida la metodología de diseño del sensor de corriente. La figura muestra que la medida del sensor (V_s) y la corriente I_{Cout} tienen las impedancias escaladas y mismas fases.

Los resultados experimentales validan la metodología de diseño del sensor de corriente en convertidores con rápida respuesta dinámica. La figura 15 muestra un escalón en la tensión de referencia (V_{REF}) de 1,5 a 2,5 V en 2 μs y viceversa. La medida del sensor de corriente V_s muestra que el sensor funciona apropiadamente para éste tipo de aplicaciones (convertidores con rápida respuesta dinámica).

La figura 16 muestra la regulación ante escalones de carga de 45 A/ μs . La desviación de la tensión de salida ante escalones de 0 A a 1 A y de 1,7 A a 0 A es de aproximadamente 50 mV, siendo el condensador de salida de sólo 4 μF ($4 \cdot 1\mu F$). Los resultados experimentales

validan el funcionamiento del sensor ante un escalón de carga agresivo.



■ Cout current (I_{Cout}) ■ Sensor Measurement (V_s)

Figura 14. Resultados experimentales que validan la metodología de diseño del sensor de corriente. Las formas de onda de la V_s y la I_{Cout} están en fase, tienen las mismas constantes de tiempo y las impedancias están escaladas.

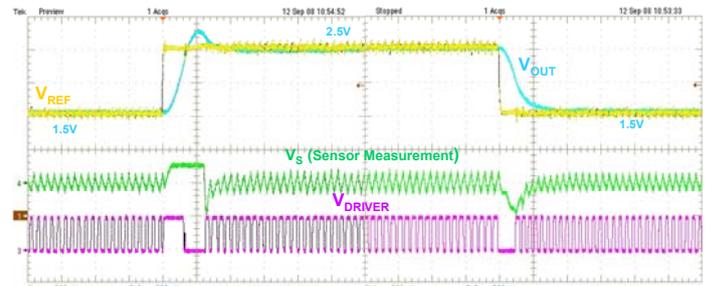


Figura 65. Escalón en la referencia de tensión (V_{ref}) de 1,5 V a 2,5 V en 2 μs (1 $\mu s/div$), V_{out} (500 mV/div), I_L (5 A/div).

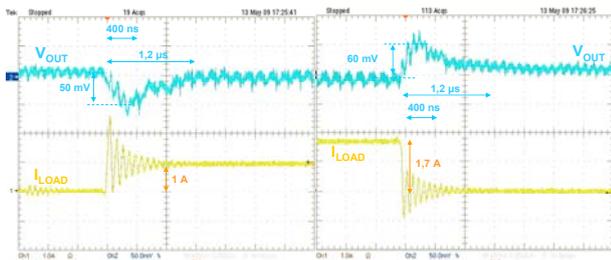


Figura 16. Regulación de la tensión de salida ante un escalón de carga de $45 \text{ A}/\mu\text{s}$ ($400 \text{ ns}/\text{div}$), V_{out} ($50 \text{ mV}/\text{div}$), I_{load} ($1 \text{ A}/\text{div}$).

V. CONCLUSIONES

En este artículo se presenta la metodología de diseño de un sensor de corriente no invasivo utilizado para medir la corriente de un condensador de salida de un convertidor reductor a 5 MHz. La red RLC en paralelo con el condensador de salida (C, ESR y la ESL) esta diseñada para que tengan las mismas fases, impedancias escaladas y mismas constantes de tiempo. Para la implementación física de la red RLC se uso un amplificador de trans-impedancia. La impedancia de entrada del amplificador de trans-impedancia presenta un comportamiento inductivo y resistivo que es utilizado para ajustar el valor de ESL y Req de la red RLC. La metodología de diseño del sensor tiene en cuenta el análisis de tolerancias, las limitaciones del sensor y la estabilidad interna del Op-Amp. Aplicando la metodología de diseño propuesta se obtienen los parámetros K_c , R_s , C_s y se selecciona un amplificador operacional (con determinado ΔB y ganancia A_{DC}). La validación de la metodología de diseño se ha realizado mediante simulación y experimentalmente. Los resultados experimentales muestran que la técnica de control propuesta es robusta y con un funcionamiento adecuado. Los resultados experimentales muestran que el sensor de corriente diseñado es apropiado en aplicaciones que requieran una rápida respuesta dinámica (por ejemplo, escalones en la tensión de referencia de 1,5 V a 2,5 V y de 2,5 V a 1,5 V en 2 μs). También, la respuesta del sensor de corriente ante escalones de carga es validada experimentalmente.

REFERENCES

- [1] A. Soto, P. Alou and J.A. Cobos, "Non-Linear Digital control Breaks Bandwidth Limitations", in Proceedings of 2006 Applied Power Electronics Conference APEC '06.
- [2] S.C. Huerta, P. Alou, J.A. Oliver, O. Garcia, J. A. Cobos, A. Abou-Alfotouh, "A very fast control based on hysteresis of the C_{OUT} current with a frequency loop to operate at constant frequency", IEEE Applied Power Electronics Conference APEC'09 (accepted for publication).
- [3] Soto A.; Alou P.; Cobos J.A.: "Design Concepts and Guidelines for VRMs from a Power Stage Perspective", in Proceedings of 2004 Applied Power Electronics Conference APEC '04.
- [4] Xunwei Zhou, Pit-Leong Wong, Peng Xu, Lee, F.C., Huang, A.Q. "Investigation of candidate VRM topologies for future microprocessors" In IEEE Transactions on Power Electronics, volume:15, issue:6, Nov 2000, page(s): 1172 – 1182.
- [5] A. Abou-Alfotouh, A. Lotfi and M. Orabi, "Compensation Circuit Design Considerations for high Frequency DC/DC Buck Converters with Ceramic Output Capacitors", in Proceedings of the IEEE 2006 Applied Power Electronics Conference APEC '07.
- [6] D. Goder, and W. R. Pelletier, "V2 architecture provides ultra-fast transient response in switch mode power supplies", in Proceedings of HFPC Power Conversion 1996.
- [7] K. Leung and H. S. Chung, "Dynamic hysteresis band control of the buck converter with fast transient response," IEEE Trans. Circuits Syst., vol. 52, no. 7, Jul. 2005.
- [8] G. Schuellein, "Current sharing of redundant synchronous buck regulators powering high performance microprocessors using the V2 control method", in Proceedings of the IEEE Applied Power Electronics Conference APEC'98.
- [9] S. Qu, "Modeling and Design Considerations of V2 Controlled Buck Regulator", in Proceedings of the IEEE Applied Power Electronics Conference APEC'01.
- [10] W. Huang, "A New Control for Multi-phase Buck Converter with Fast Transient Response", in Proceedings of the IEEE Applied Power Electronics Conference APEC'01.
- [11] G. Feng, E. Meyer, and Y.F. Liu, "Novel digital controller improves dynamic response and simplifies design process of voltage regulator module," in Proceedings of the IEEE Applied Power Electronics Conference APEC'07.
- [12] E. Meyer, Z. Zhang and Y.-F. Liu, "An Optimal Control Method for Buck Converters Using a Practical Capacitor Charge Balance Technique", in IEEE Trans. Power Electron., vol. 23, July 2008.
- [13] Z. Zhao and A. Prodic, "Continuous-Time Digital Controller for High-Frequency DC-DC Converters", in IEEE Transactions on Power Electronics, vol. 23, pp. 564-573, March 2008.
- [14] A. Costabeber, L. Corradini, P. Mattavelli and S. Saggini, "Time optimal, parameters-insensitive digital controller for DC-DC buck converters", in Proc. Conf. PESC'08.
- [15] D. Biel, L. Martinez, J. Tenor, B. Jammes and J.C. Marpinard, "Optimum dynamic performance of a buck converter", in Proc. IEEE ISCAS'96.
- [16] V. Yousefzadeh, A. Babazadeh, B. Ramachandran, E. Alarcon, L. Pao and D. Maksimovic, "Proximate Time-Optimal Digital Control for Synchronous Buck DC-DC Converters", in IEEE Transactions on Power Electronics, vol. 23, pp. 2018 - 2026, July 2008.
- [17] V. Yousefzadeh and S. Choudhury, "Nonlinear digital PID controller for DC-DC converters", in Proceedings of the IEEE Applied Power Electronics Conference APEC'08.
- [18] H. Haitao, V. Yousefzadeh and D. Maksimovic, "Nonlinear Control for Improved Dynamic Response of Digitally Controlled DC-DC Converters", in Proc. Conf. PESC'06, June 2006.
- [19] [16] A. Barrado et al., "New DC-DC Converter With Low Output Voltage and Fast Transient Response", in Proceedings of the IEEE Applied Power Electronics Conference APEC'03
- [20] A. Barrado, R. Vázquez, E. Olías, A. Lázaro and J. Pleite. "Fast Transient Response In Hybrid Sources with Combined Linear-Non-Linear Control", pp. 1599-1604, PESC'02, 2002.
- [21] A. Soto, P. Alou, and J.A. Cobos, "Design Methodology for Dynamic Voltage Scaling in the Buck Converter", in Proceedings of the IEEE Applied Power Electronics Conference APEC'05
- [22] A. Soto, A. de Castro, P. Alou, J.A. Cobos, J. Uceda and A. Lotfi, "Analysis of the Buck Converter for Scaling the Supply Voltage of Digital Circuits", in Proceedings of the IEEE 2003 Applied Power Electronics Conference APEC'03.
- [23] [20] S. K. Changchien, T.J. Liang, J.F. Chen, L.S. Yang, "Fast Response DC/DC Converter with Transient Suppression Circuit" in Proc. Conf. PESC06, June 2006.
- [24] R. Redl, B. P. Erisman, and Z. Zansky, "Optimizing the load transient response of the buck converter," in Proc. IEEE APEC Conf. 1998, Volume 1, 15-19 Feb. 1998, pp. 170 – 176.
- [25] Forghani-zadeh, H.P.; Rincon-Mora, G.A.: "Current-sensing techniques for DC-DC converters", The 2002 45th Midwest Symposium on Circuits and Systems MWSCAS-2002.