

修 士 論 文 の 和 文 要 旨

研究科・専攻	大学院 情報理工学 学研究科 先進理工学 専攻 博士前期課程		
氏 名	加藤 雄大	学籍番号	1033029
論文題目	MOSFETの相互コンダクタンスを用いたDACの線形性最適化方法に関する研究		
要 旨	<p>D/Aコンバータ(DAC)は、デジタル信号をアナログ信号に変換する機能を持ち、現在の信号処理システムにおいて幅広く利用されている回路ブロックである。DACの代表的な特性として、動作周波数、消費電力や線形性などが挙げられる。製造プロセスの微細化によって、動作周波数は向上するが、消費電力と線形性は劣化する傾向にある。したがって、これらの特性を両立させた高性能なDACの設計は容易ではない。これまでに線形性を向上される手法として、デジタル補正技術[1]、自己補正技術[2]等が提案されてきた。これらの手法は出力の線形性を補正するため、付加回路が必要となる。そのため、消費電力と回路面積の増加に繋がる。本論文では、回路定数を調整することにより、回路を付加せずに線形性を向上させる手法を提案する。</p> <p>短チャネルトランジスタの電流電圧特性は非線形な関係にあり、多くの現象が顕在化しているために回路設計に必要なトランジスタモデルは複雑化している。したがって、現代的なトランジスタモデルを利用して、解析的な手法によって精密に回路定数を決定することは困難である。高精度な回路設計の実現のために、本研究では回路定数を設計変数、線形性の指標を目的関数として回路をモデル化し、回路定数の調整を非線形最適化問題として捉える方針をとった。この手法は回路シミュレータをベースとしており、現代的なトランジスタモデルに対して高精度な計算が可能である。実際に最適化を行うにあたって、まず予備実験として目的関数の概形を観察した。次に非線形最適化アルゴリズムを比較し、本研究の目的関数に適合したアルゴリズムによって最適化を行った。得られた結果に対して、収束性および計算時間、最適化前後での線形性を評価した。また現実的な回路の実現を目指して、最適化前後での線形性に対する製造ばらつきおよび電源電圧変動、温度変化の影響を解析した。これらの結果を踏まえて実際にICを試作して測定することで本研究の有効性を確認した。</p> <p>結果として、R-2Rラダー回路について、シミュレーション上で、INL値は$\pm 4\text{LSB}$から$\pm 0.4\text{LSB}$、DNL値は$\pm 6\text{LSB}$から$\pm 0.7\text{LSB}$に低減した。また、実際に回路を試作して評価を行うことにより、本研究の提案手法の有効性を確認できた。実測において、INL値は$\pm 5\text{LSB}$から$\pm 2\text{LSB}$、DNL値は$\pm 6\text{LSB}$から$\pm 0.6\text{LSB}$に低減することを確認した。本提案手法によると消費電力および回路面積、動作周波数など他の特性をほぼ維持したまま、線形性の劣化を防ぐことができる。また、本提案手法と従来手法を組み合わせることによって、より高性能な回路の実現が期待できる。</p> <p>【参考文献】 [1]D. Karadimas, M. Papamichail and K. Efstathiou, "A MOST-Only R-2R Ladder-Based Architecture for High Linearity DACs," IEEE Circuits and Systems for Communications, pp.158-161, Bucharest, July 2008. [2]B. Vargha and I. Zoltan, "Calibration Algorithm for Current-Output R-2R Ladders," IEEE Transactions on Instrumentation and Measurement, vol. 50, no. 5, Oct. 2001.</p>		