

修士論文の和文要旨

研究科・専攻	大学院情報システム学研究科 情報ネットワークシステム学専攻 博士前期課程		
氏名	关 焱 澄	学籍番号	1052006
論文題目	Throttling Control for Bufferless Routing in On-Chip Networks (オンチップネットワークのバッファレスルーティングに対するパケット注入制御)		
要旨	<p>メニーコアプロセッサ(Many-core processor)は、一つのチップ中に数十～数千のコアを集積したマイクロプロセッサである。チップ内ネットワーク(On-chip Networks, OCNs)とは、チップ内のコア間の相互結合網である。近年、処理能力向上を目的に、1つのプロセッサでありながら内部に複数のプロセッサを集めて、主に並列処理を行わせる環境に関する研究が活発している。</p> <p>一般的なOCNでは、一時パケットを保存するために、バッファがルータの中に、たくさん使われる。一つのチップ内でコア数が増加すると、プロセッサの性能も向上する。また、バッファの消費電力がますます増大する。そして、チップのサイズに制限がある。それで、Bufferless Routing が提案された。チップ電力と面積を削減するために、ルータ中のバッファを減らす。パケットはルータ中で保存せず、すぐ送るという方式を採用する。その性能は、ネットワークが低負荷時に、システム性能が伝統的なBuffered Routing と同じである。しかし、使用率の高いネットワークでは性能が低下する。</p> <p>本論文では、Bufferless Routing の衝突を削減するために、局所的にパケット注入レートを制御(Injection Rate Throttling)して、システム内の通信性能を向上させる方式について述べる。</p> <p>さらに、メニーコアシミュレータを用いて、NAS Parallel Benchmarkを用い、シミュレーションサイクルを計算する。それにより、この Bufferless Routing と比べて、伝送遅延の削減を目指す。NAS Parallel Benchmarkによる実験では、ミスルーティング(Misrouting)を許容する。ミスルーティングとは、チップ内ネットワーク中のフリットが混雑を避けるために、最短経路ではなく、非最短経路を選んで、目的地に進むことをいう。パケット注入レートを制御することで、伝統的なBufferless Routing Network に比べて、平均8.65%の伝送遅延の削減を得た。</p>		