ESCUELA TÉCNICA SUPERIOR DE INGENIEROS INDUSTRIALES Y DE TELECOMUNICACIÓN

UNIVERSIDAD DE CANTABRIA



Trabajo Fin de Máster

Transmisor Outphasing en UHF con Tecnología GaN HEMT (UHF Outphasing Transmitter with GaN HEMT Technology)

Para acceder al Titulo de

Máster Universitario en Ingeniería de Telecomunicación

Autor: Hugo Mendiguchia Gutiérrez

Junio -2017



E.T.S. DE INGENIEROS INDUSTRIALES Y DE TELECOMUNICACION

MASTER UNIVERSITARIO EN INGENIERÍA DE TELECOMUNICACIÓN

CALIFICACIÓN DEL TRABAJO FIN DE MASTER

Realizado por: Hugo Mendiguchia Gutiérrez Director del TFM: José Angel García García

Título: "Transmisor Outphasing en UHF con Tecnología GaN HEMT" Title: "UHF Outphasing Transmitter with GaN HEMT Technology"

Presentado a examen el día: 17 de Junio del 2017

para acceder al Título de

MASTER UNIVERSITARIO EN INGENIERÍA DE TELECOMUNICACIÓN

Trabajo Fin de Máster Nº (a asignar por Secretaría)

Agradecimientos

Antes de nada me gustaría dar las gracias a José Ángel García, mi director del trabajo fin de grado y de nuevo trabajo fin de máster, por todos los conocimientos transmitidos durante mi etapa como estudiante, por toda la paciencia y dedicación para explicarme cualquier duda que se me presentará y por hacerme sentir siempre parte de este proyecto.

Gracias también a Nieves y David, por todas las horas en el laboratorio, por la ayuda recibida y por hacerme sentir una pieza más del grupo, haciendo que esta experiencia haya sido mucho más llevadera con su alegría y dedicación.

Dar las gracias a Sandra y Eva por su alegría, dedicación y rapidez a la hora de resolver nuestras peticiones.

Por otra parte quiero agradecer a mi familia todo la confianza depositada en mi, además de su incondicional cariño.

Este trabajo fin de carrera se enmarca dentro de las actividades de investigación del proyecto TEC2014-58341-C4-1-R del Plan Nacional del I+D+i financiados por el Ministerio de Economía y Competitividad (MINECO) con co-financiación FEDER.

Si alguna vez la suerte llama a mi puerta me cogerá con el pincel en la mano

Resumen

La evolución hacia nuevas generaciones de sistemas de comunicación inalámbricas, el caso de 4G y 5G en sistemas móviles, ha venido acompañada por un incremento en la eficiencia espectral de los formatos de modulación digital seleccionados. A cambio, la señal paso-banda a transmitir experimenta una variación muy pronunciada en su envolvente, con valores elevados de relación potencia pico a potencia promedio (PAPR de sus siglas en inglés). Entre las arquitecturas más atractivas para una amplificación eficiente de estas señales, destaca el esquema *Outphasing* o Chireix.

En este trabajo se ha abordado el diseño e implementación de un esquema de transmisión de este tipo en la banda de 700 MHz. Partiendo de una optimización de las condiciones de operación del transistor a utilizar, un GaN HEMT empaquetado de Wolfspeed, y de los avances conseguidos en el diseño de un amplificador clase-E para operación sobre carga variable, se ajustó un combinador reactivo y un transformador de impedancia para completar el diseño del transmisor Chireix. De cara a optimizar sus prestaciones, se buscó que la red de salida, implementada con elementos concentrados, permitiese una variación de potencia lo mayor posible además de mantener una eficiencia elevada sobre los círculos de load-pull que predice el modelo no lineal de dicho dispositivo. Una vez diseñada mediante simulaciones, la red de salida compuesta por las redes de terminación en drenador, el combinador reactivo, y el transformador de impedancias, se ajustaron con elementos reales en la placa de salida, se adaptaron sus entradas y se procedió a su caracterización. Como resultado final se consiguió una eficiencia en drenador de 81.1 % 74.2 % a 9 dB y 10 dB de back-off respectivamente.

Índice general

A	grade	ecimie	ntos	Ι		
$\mathbf{R}_{\mathbf{c}}$	esum	en		ΙΙ		
Ín	\mathbf{dice}	genera	al	\mathbf{V}		
Ín	$_{ m dice}$	de figi	ıras	VI		
Ín	dice	de tab	olas	ΙΙ		
1	Intr 1.1 1.2 1.3	Comp Objeti	ión	1 1 2 2		
2	Fundamentos Teóricos de los Transmisores Inalámbricos . 4					
	2.1	Transi	misor Cartesiano	4		
	2.2	Transi	misor Polar	5		
		2.2.1	Arquitectura	5		
		2.2.2	Mecanismos Lineales de Distorsión, no Idealidades			
			Provocadas por la Arquitectura del Sistema	7		
		2.2.3	Mecanismos no Lineales de Distorsión, no Idealidades			
	2.2		Provocadas por Etapa de Modulación	7		
	2.3		cas de Seguimiento de la Envolvente (Envelope Tracking)	7		
		2.3.1 $2.3.2$	Predistorsión Digital y linealización	8		
		2.3.2	Variable en Drenador	8		
	2.4	Técnic	cas de Modulación de la Impedancia de Carga	9		
	2.1	2.4.1	Esquema del Amplificador Outphasing	9		
		2.4.2	Esquema del Amplificador Doherty	9		
3	Fun	damer	ntos Teóricos del Amplificador	12		
	3.1	Parán	netros más significativos de los amplificadores de potencia	12		
		3.1.1		13		
		3.1.2	Linealidad	13		
	3.2	Clases	de Amplificadores de Potencia	16		

		3.2.1	Amplificadores como Fuente de Corriente Dependiente, Clase A, B, AB y C	17
		3.2.2	Amplificadores Conmutados Clase D, E y F	18
	3.3		sis del Funcionamiento del Amplificador Clase E Original	19
	ა.ა	3.3.1	Pérdidas Provocadas por la Conmutación del Transistor	
		3.3.2	Análisis de los Estados y Formas de Onda de un Am-	
		0.0.0	plificador Clase E Original	24
		3.3.3	Estudio en DC del Amplificador Clase E Original	25
		3.3.4	Diseño de la Red de Carga	26
		3.3.5	Limitaciones del Amplificador Clase E Original	28
	3.4	-	ficador con inversor de impedancia inductiva	29
	3.5		o Generalizado del Amplificador Clase E	30
		3.5.1	1	
			Generalizado	32
4	Fun	damer	ntos Teóricos del Transmisor Outphasing	34
	4.1		pio de Modulación en un Amplificador Outphasing	35
	4.2		io de la Linealidad del Transmisor Outphasing	36
	4.3		io de la Eficiencia de un Transmisor Outphasing	37
		4.3.1	1 0	
			ración	37
	4.4	Estud	io del Combinador	38
		4.4.1	Combinadores aislados	38
		4.4.2	Combinadores no aislados	39
		4.4.3	Estudio del Combinador Chireix	39
	4.5	_	ncias entre el Transmisor Chireix y la Arquitectura	
	1.0		ty	41
5	Disc	eño e I	Implementación del Transmisor Outphasing	43
	5.1		pción del Amplificador empleado para realizar el trans-	
		misor		43
	5.2	Diseño	o del Combinador y Transformador del Outphasing	46
	5.3	Imple	mentación del Combinador y Transformador del Outp-	
		hasing		52
	5.4	Diseño	o del Lay-Out	55
	5.5	Monta	ije y Caracterización del Transmisor $Outphasing$	57
6	Cor	clusio	nes Tomadas Acerca de los Resultados Obteni-	
			ibles Líneas Futuras	61
	6.1	-	usiones	61
	6.2		s Futuras de Trabajo	62
\mathbf{R}	efere	ncias -		63

Índice de figuras

2.1 2.2 2.3 2.4	Arquitectura del transmisor cartesiano	5 6 10
	plificador Doherty	10
3.1 3.2	Balance de potencia de un amplificador de potencia de RF . Característica I-V de un transistor FET	12 14
3.3	Compresión de ganancia y variación de fase debidas a la saturación de un amplificador de potencia	15
3.4	Imagen resumen de los puntos de polarización según las diferentes clases de amplificadores de potencia	16
3.5	Circuito clase E original	20
3.6	Circuito clase E altamente eficiente, asumiendo corriente sinusoidal en la carga	21
3.7	Forma de onda normalizada para la corriente en la carga de un amplificador clase E original	23
3.8	Forma de onda normalizada para la tensión en el conmutador de un amplificador clase E original	23
3.9	Forma de onda normalizada para la corriente por el conmutador de un amplificador clase E original	23
3.10 3.11	Diseño de la red de carga del amplificador clase E original . Esquema del amplificador con impedancia inversor inductivo	27
0.40	de impedancia	30
3.12	Esquema equivalente en serie del amplificador con inversor inductivo de impedancia	30
4.1 4.2	Esquema genérico del amplificador <i>Outphasing</i> Representación de los fasores presentes en el esquema de	34
1.2	modulación Outphasing	36
4.3	Esquema circuital de un combinador Chireix representando los amplificadores como fuentes de tensión	40
4.4	Comparación de la eficiencia en función de la salida para distintas arquitecturas de transmisión	41
5.1	Esquema circuital completo del amplificador empleado	43

5.2	Resultado del montaje del amplificador empleado 4
5.3	Eficiencia (-) y potencia de salida (-) circulos load-pull a
	partir de simulaciones, junto con la simulación (-) y medida
	$(-)$ de $Z_{in}(f)$ a su evolución con RL. También se muestra el
	valor teórico de la impedancia nominal, Z_{opt} 4
5.4	Evolución de la eficiencia frente al back-off
5.5	Evolución del voltaje de salida con la inversa de la raíz cua-
	drada de RL
5.6	Esquema del transmisor Outphasing implementado 4
5.7	Esquemático para estudiar la evolución de la impedancia a
	ver por el drenador de los transistores utilizando elementos
	ideales
5.8	Resultado de la simulación utilizando elementos ideales 4
5.9	Resultados de la simulación del transformador realizada para
	varias combinaciones de elementos
5.10	Combinación de elementos con la que se obtiene la mejor
	transformación de impedancia
5.11	Esquemático para comprobar el comportamiento utilizando
	elementos reales
5.12	Resultado de la simulación utilizando elementos reales 5
5.13	Red del combinador usando elementos reales y parámetros S
	en el transformador
5.14	Resultados de la simulación utilizando elementos reales para
	el diseño del combinador y parámetros S en el transformador $$
5.15	Red con los parámetros S de la red de salida del transmisor
	completa
5.16	Esquemático del transmisor completo 5
5.17	(a) Simulación $load$ - $pull$ del circuito con los parámetros S del
	combinador y transformador (b)Evolución de la eficiencia
	para distintos valores de back-off
5.18	Diseño de la placas del transmisor Outphasing 5
5.19	Diseño de la placas del transmisor Outphasing con los elemen-
	tos situados
5.20	Esquema circuital y montaje del transmisor Outphasing 5
5.21	Diagrama de preamplificación simplificado empleado para
	la generación de señales de RF para la caracterización del
	transmisor Outphasing
	Evolución de la eficiencia para distintos valores de $back-off$. 5
5.23	Evolución de la eficiencia, PAE y potencia de salida para
	distintos valores de fase
5.24	Evolución de la eficiencia frente al ángulo de desfase para
	distintas frecuencias

Índice de tablas

5.1	Características técnicas del sustrato usado	56
6.1	Comparación de los resultados obtenidos con el estado del arte	62

Capítulo 1

Introducción

1.1. Compromiso linealidad-eficiencia en transmisión inalámbrica

En la actualidad, las tecnologías de la información y de la comunicación, también conocida como TIC, han dado un salto cualitativo y cuantitativo en la sociedad, llegando incluso a que se estime que el tráfico global de datos móviles se multiplicará por siete entre 2016 y 2021, llegando a haber en el mundo más teléfonos móviles (5.500 millones) que cuentas bancarias (5.400 millones), suministros de agua corriente (5.300 millones) o líneas de telefonía fija (2.900 millones). El tráfico global de datos móviles representará el 20 por ciento del tráfico IP total (desde el 8 por ciento que suponía en 2016). En España, el tráfico de datos móviles representará el 15 por ciento del total de tráfico IP (5 por ciento en 2016) [1].

Dicho crecimiento, esta provocando que las empresas deban satisfacer demandas de usuario y compromisos en cuanto a la calidad del servicio, lo cual ha provocado un aumento significativo del consumo energético, llegando a unos niveles difíciles de soportar desde el punto de vista medioambiental.

Los sistemas de comunicaciones inalámbricas, no solían prestar atención a su rendimiento energético, pero es a raíz de la necesidad de reducir los gastos operacionales de las estaciones base, de aumentar la duración de las baterías en los terminales móviles y de controlar las emisiones de CO_2 , que se ha comenzado a tener en cuenta dentro del sector de las TICs.

Con el fin de solucionar el problema que aquí se esta planteando, entra en juego el amplificador de potencia de RF, siendo el componente que mayor consumo de potencia tiene dentro de un sistema de transmisión, por lo que es crítico en cuanto al rendimiento energético del mismo. Habitualmente, las clases de amplificación eficientes, como la clase E, presentan un perfil altamente no lineal, por lo que es necesario abordar estrategias que resuelvan este compromiso entre la linealidad y la eficiencia a alcanzar.

Son estas las razones, por las que aparece la necesidad de utilizar una arquitectura más compleja, como puede ser el amplificador *Doherty*, el trans-

1.2. Objetivos 2

misor Outphasing o el transmisor polar, a diferencia del amplificador lineal, el cual es una topología pobre en eficiencia [2] y [3]. Tan importante es el amplificador en cuanto a la eficiencia de una estación base, que aproximadamente el $50\,\%$ del gasto de energía correspondiente al transmisor y alrededor de un $25\,\%$ del total energético, se debe al comportamiento no eficiente del mismo.

Los esquemas de transmisión alternativos al cartesiano, mencionados anteriormente, consiguen encontrar un buen compromiso entre linealidad y eficiencia, cumpliendo así con los criterios de amplificación de señales de comunicaciones moduladas según formatos digitales cada vez más complejos, capaces de ofrecer elevadas tasas binarias de transmisión por unidad de ancho de banda empleadas en transmisión inalámbrica, por lo que constituyen una buena solución para dicho problema y vienen recabando el interés académico [4], [5] e industrial.

1.2. Objetivos

En este proyecto se abordará el diseño e implementación de un transmisor *Outphasing* de comunicaciones en la banda UHF, el cual se basará en amplificadores Clase E de alta eficiencia.

Tan importante es la eficiencia a día de hoy, que se realizan nuevos diseños en busca de un comportamiento cada vez más óptimo desde el punto de vista energético, utilizando para ello tecnologías cada vez más eficientes. Con el fin de conseguir altos valores de eficiencia y PAE, se implementarán las redes de terminación en puerta y drenador, utilizando elementos discretos (condensadores y bobinas) de alto factor de calidad. La red de salida se ajustará, teniendo en cuenta el valor de impedancia óptimo asociado a esta clase de amplificación.

Para alcanzar dicho objetivo, se usarán dispositivos de Nitruro de Galio (GaN HEMT) del proveedor Cree Inc., dado el alto potencial de esta tecnología para la obtención de valores elevados tanto de ganancia como de eficiencia, las cuales se presentan en [6].

Como paso previo, se realizará un estudio sobre las características de los dispositivos GaN HEMT y su uso en topologías clase E, centrándose en el mejor diseño posible que aproveche dichas características y de esta manera pueda ser optimizado para obtener buenos resultados de eficiencia.

Finalmente, se realizarán diferentes tareas con el fin de comprender de manera integra todo el proceso de diseño, implentación y posterior validación de los resultados obtenidos.

1.3. Estructuración de la memoria

El presente documento sigue una organización por capítulos, los cuales se pasan a describir a continuación.

En el primer capítulo, se realizará una pequeña introducción de los temas sobre los que se va a centrar este proyecto, detallándose las metas a alcanzar y las motivaciones que las han llevado a cabo.

En el segundo capítulo, se describirán brevemente las características del transmisor cartesiano y de las alternativas actuales, el caso del transmisor polar y una pequeña introducción sobre el transmisor outphasing. También se hará referencia a las técnicas de linealización usadas en la actualidad para los amplificadores de potencia.

En el tercer capítulo, se describirán las características de los amplificadores de potencia según sus distintas topologías, haciendo un leve hincapié en el clase E, como caso ilustrativo de una clase de operación de alta eficiencia en la que resulta transcendental la correcta terminación de los armónicos, y que será la utilizada en el diseño del transmisor. Para concluir se citaran algunas aplicaciones típicas de los dispositivos GaN HEMT en este tipo de sistemas.

En el cuarto capítulo, se expondrá de forma detallada los conceptos teóricos del transmisor *Outphasing*. Realizando al final una comparación entre el transmisor Chireix y la arquitectura Doherty.

En el quinto capítulo, se explicará el proceso seguido para el diseño del transmisor. Se comenzará describiendo el amplificador Clase E empleado en el diseño, para posteriormente continuar explicando las simulaciones realizadas mediante AWR para la implementación del transmisor Chireix. Una vez obtenido un primer esquema circuital basado únicamente en las simulaciones, se procederá a detallar el proceso seguido para el diseño del layout. Y para concluir dicho capítulo se explicará el los pasos dados hasta realizar montaje definitivo del transmisor y su posterior caracterización.

Por último, el sexto capítulo, se dedicará en su totalidad a extraer las conclusiones más importantes del trabajo, así como las posibles líneas futuras sobre las cuales profundizar partiendo del trabajo realizado.

Capítulo 2

Fundamentos Teóricos de los Transmisores Inalámbricos

Como se mencionó en el capítulo 1, en la transmisión inalámbrica es de vital importancia conseguir un comportamiento eficiente en el transmisor. La evolución vivida en los últimos años en el ámbito de las tecnologías de la comunicación inalámbrica, ha propiciado la necesidad de usar esquemas de modulación cada vez más complejos con el fin de cumplir los requerimientos de las tasas de transmisión. Además, la mejora de la eficiencia energética es fundamental, con el fin de reducir el inmenso consumo que actualmente tienen las estaciones base, además de con ello propiciar al aumento de la autonomía de los teléfonos móviles.

La razón por la cual esto no es tan sencillo de realizar, es debido a que dichos formatos utilizan modulaciones multiportadora de alta eficiencia espectral, lo cual implica unos valores elevados de PAPR (*Peak to Average Power Ratio*), manteniendo unas condiciones estrictas de linealidad.

Por dicha razón, en el presente capítulo se procederá a explicar de manera detallada algunos de los diferentes tipos de transmisores, observando su evolución y las ventajas y desventajas que presentan cada uno de ellos, situando de esta manera el contexto donde irá centrado el presente trabajo, para su escritura se ha tenido en cuenta [4]

2.1. Transmisor Cartesiano

En los sistemas de radiocomunicación se transmite la información en frecuencias muy específicas, por lo que se emplea una transmisión paso banda.

El transmisor cartesiano es una de las arquitecturas más utilizadas durante las ultimas décadas en radiofrecuencia, en él se representa la señal de entrada en componentes de fase y cuadratura. Como se puede observar en el esquema de transmisión que se muestra en la figura 2.1, las componentes en fase y cuadratura de la señal a transmitir modulan a las componentes en fase y cuadratura de la señal portadora, respectivamente. Acto seguido, las

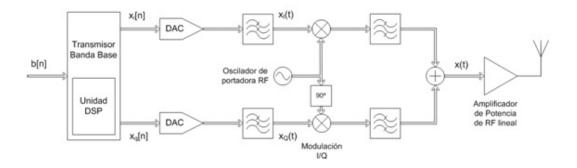


Figura 2.1: Arquitectura del transmisor cartesiano

dos señales moduladas se combinan formando la señal a transmitir, la cual será procesada por un amplificador de potencia de RF (en principio lineal y poco eficiente), para posteriormente ser enviada a través de la antena.

La señal de salida se representará en función de sus componentes en fase y en cuadratura, como se indica en la ecuación (2.1)

$$X(t) = X_i(t) \cdot \cos(W_c \cdot t) - X_q(t) \cdot \sin(W_c \cdot t) \tag{2.1}$$

Sin embargo, dicha arquitectura se ve muy limitada actualmente, al menos en su esquema más tradicional, ya que no cumple el compromiso de linealidad y alta eficiencia de potencia, el cual es fundamental en los sistemas inalámbricos actuales. Para alcanzarlo es necesario la utilización de arquitecturas alternativas, una de ellas es el caso del transmisor polar, el *Outphasinq* y otras arquitecturas que se presentan a continuación.

2.2. Transmisor Polar

El transmisor polar se fundamenta en el concepto de eliminación y restauración de la envolvente (EER) propuesto por Kahn en 1952 [7] con la intención de aprovechar las condiciones de operación de máxima eficiencia del amplificador de RF.

2.2.1. Arquitectura

A continuación, se pasa a presentar una posible implementación del transmisor polar, para el caso de tener una señal a transmitir cuyo ancho de banda sea del rango de los kilohercios, como puede ser el caso de TETRA, figura 2.2. Dicho esquema se basa en la representación de la señal paso banda a transmitir en función de sus componentes de amplitud y fase, las cuales son señales paso bajo, como se expresa en la siguiente ecuación (2.2).

$$X(t) = X_{AM}(t) \cdot \cos(W_c \cdot t + X_{PM}(t)) \tag{2.2}$$

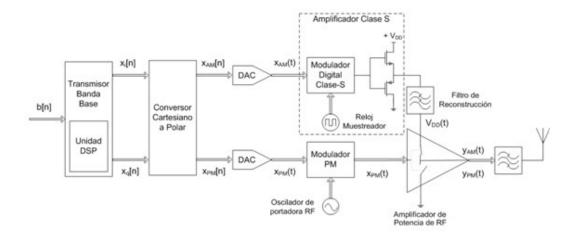


Figura 2.2: Arquitectura del transmisor polar

La idea en la que se basa el transmisor polar, consiste en sustituir el modulador I/Q del transmisor cartesiano tradicional, por un modulador AM/PM polar, consiguiendo con esto, independizar las componentes de amplitud $X_{AM}(t)$ y fase $X_{PM}(t)$ de la envolvente compleja de la señal de comunicaciones, para finalmente combinarlas en el amplificador de potencia de RF.

Dicho amplificador, debe ser un dispositivo de conmutación que opere en modo eficiente, como puede ser un amplificador clase E. Sin embargo para poder asegurar un uso óptimo de la potencia, la rama encargada de la modulación AM debe realizar una amplificación conmutada, como realiza el amplificador clase S por ejemplo.

La componente de fase se transforma en una señal de envolvente constante $X_{PM}(t)$, que al no tener variaciones de amplitud, puede servir de excitación del amplificador de potencia eficiente. Por otra parte, la componente de amplitud $X_{AM}(t)$ es codificada en una señal de amplitud constante, en este caso mediante modulación de ancho de pulso (PWM), pudiendo ser de esta manera amplificada de modo eficiente, gracias a una etapa conmutada en el esquema de la figura 2.2. Posteriormente se colocará un filtro de reconstrucción (el cual da un cierto retraso a la señal), para después modular dinámicamente la tensión de polarización en drenador del amplificador clase E, dando lugar a una señal a la salida que contiene tanto información de fase como de amplitud.

Idealmente el transmisor polar sería capaz de ofrecer una eficiencia en potencia del 100 %, estando libre de distorsión, pero en la realidad no es así, esta arquitectura se encuentra limitada por la presencia de una serie de no idealidades, las cuales provocan distorsiones no lineales.

Dichas no idealidades pueden estar provocadas por la propia arquitectura del transmisor polar o por la etapa de modulación. Las cuales se explicaran con más detalle a continuación.

2.2.2. Mecanismos Lineales de Distorsión, no Idealidades Provocadas por la Arquitectura del Sistema

Las no idealidades más significativas, pero a su vez más fáciles de controlar, son las que aparecen a nivel de sistema, las cuales son provocadas por la propia arquitectura. Un factor que las puede provocar, es el retraso que se produce entre la componente moduladora de amplitud y la portadora de RF modulada en fase, el cual fue tratado anteriormente en [8], como fijo e independiente de la frecuencia de la envolvente banda base. Al igual que el ancho de banda finito del modulador fue también tratado de un modo aproximado, asumiendo un filtro de reconstrucción ideal.

Ambos fenómenos anteriores son procesos lineales, pero pueden causar distorsión no lineal, ya que, tanto la generación de las componentes AM y PM en el DSP del transmisor polar, como su recombinación en el amplificador de potencia, son ambos procesos no lineales. Estas dos no idealidades debidas a la arquitectura del sistema fueron inicialmente estudiadas por Raab en [8] y más adelante, en [9], Milosevic consideró un filtro de reconstrucción más general para tratar la distorsión debida al ancho de banda finito del modulador.

Sin embargo, Raab también reconoció la existencia de otras fuentes de distorsión asociadas al estado de modulación, las características $V_{DD}-AM$ y $V_{DD}-PM$ del amplificador de potencia.

2.2.3. Mecanismos no Lineales de Distorsión, no Idealidades Provocadas por Etapa de Modulación

La distorsión causada en la etapa de modulación se debe a las no linealidades de las características $V_{DD}-AM$ y $V_{DD}-PM$ del amplificador de potencia.

Un amplificador de potencia en modo conmutado tiene una conversión $V_{DD}(t) - Y_{AM}(t)$ no lineal, denotada por una ligera compresión de la característica $V_{DD}(t) - Y_{AM}(t)$ en niveles altos de V_{DD} . Además, en niveles bajos de V_{DD} , aparece un fenómeno denominado feedthrough, el cual se caracteriza por la presencia de nivel de RF a la salida, cuando la tensión de polarización es cero. Este fenómeno también provoca una modulación parásita $V_{DD}(t) - Y_{PM}(t)$.

2.3. Técnicas de Seguimiento de la Envolvente (*Envelope Tracking*)

Como alternativa a la técnica de Kahn, aparecen las técnicas de seguimiento de la envolvente mediante polarización variable. Por lo general, no consiguen unas eficiencias energéticas tan altas como las otras técnicas, pero en cambio, estas arquitecturas permiten al amplificador trabajar en una zona lineal y poseen una implementación más sencilla.

Esta arquitectura, se fundamenta en la variación de la tensión de polarización del amplificador, ya sea puerta o drenador, con el fin de ajustarse al valor de la envolvente de la señal. Como se comentó en la introducción, las actuales señales de comunicaciones emplean modulaciones digitales complejas, cuya envolvente posee a menudo una alta PAPR, esto supone que el amplificador no va a ver en todo momento los mismos niveles de señal, provocando con ello, que solo en ciertos momentos la señal va a llegar a alcanzar los extremos de funcionamiento que limita la polarización del transistor, es decir, en gran parte de su funcionamiento, el margen dinámico del amplificador va a quedar desaprovechado. Es en estos casos, es donde entra en juego las técnicas del Envelope Tracking.

2.3.1. Predistorsión Digital y linealización

Uno de los problemas más importantes de las tecnicas del *Envelope Trac*king, recae en el momento cuando se modifica la polarización del amplificador con el fin de seguir la señal de envolvente, al hacerlo se modificará la ganancia del propio amplificador, provocando con esto una distorsión AM/AM. Este hecho, unido a la aparición de no-linealidades dinámicas en el proceso de amplificación de señales cuyo ancho de banda es notable, provoca la necesidad de realizar una predistorsión digital.

Otra opción, con el fin de tratar de minimizar la distorsión AM/AM, consiste en conseguir que el amplificador siga una trayectoria de ganancia constante, usando para ello, la variación de la polarización del amplificador. De esta manera, pese a obligar a trabajar al amplificador en compresión en gran parte del ciclo de la envolvente, se puede conseguir el efecto de linearlizarlo, este proceso es conocido como *IsoGain*, el cual se detalla en [10] y [11].

Sin embargo, este proceso no es perfecto, suele venir sujeto a una pérdida de eficiencia, lo que de nuevo lleva al ya familiarmente conocido compromiso eficiencia-linealidad, el gran caballo de batalla del diseño de un amplificador. Con el fin de minimizar al máximo esta perdida de eficiencia, se suele emplear una función de conformación de la predistorsión, la cual garantiza la transición suave entre la región lineal y la región de compresión del amplificador.

2.3.2. Seguimiento de la Envolvente Mediante Polarización Variable en Drenador

La variación de la polarización en drenador, permite obtener una eficiencia superior al caso anterior, sin embargo, para realizarse es necesario emplear fuentes de alimentación eficientes, las cuales deben ser capaces de conmutar a una gran velocidad, ya que estas deben seguir el ancho de banda de la

señal envolvente, el cual en algun casos puede llegar a alcanzar las decenas de MHz.

2.4. Técnicas de Modulación de la Impedancia de Carga

El concepto propio de modulación de carga no es algo novedoso, es más, es bastante antiguo y simple, pero ello no ha evitado que sea el principio en el que se sustenten el diseño de las nuevas arquitecturas de amplificadores de potencia. Basicamente, se basa en la utilización de dos amplificadores que comparten la misma carga.

Dicho efecto provoca la modificación de las ondas tanto de corriente como de tensión, provocando así una mejora de la eficiencia para las señales cuya potencia es menor que la de potencia pico. Para conseguir esto, existen dos arquitecturas fundamentales que buscan aprovecharse de este hecho.

2.4.1. Esquema del Amplificador Outphasing

Su origen tiene lugar en un articulo de 1935 [12], cabe decir que esta tecnica fue reinsertada en el mundo de los amplificadores de potencia de RF, bajo el nombre de LINC (*Linear Ampification using Nonlinear Components*) [13]. Mediante este uso se generan señales moduladas en amplitud con variaciones de fase, lo cual viene provocado por el hecho de que en la modulación de fase, se genera un efecto aditivo de las señales de salida de los amplificadores a la amplitud deseada.

Su gran importancia reside, en la utilización en sistemas cuyos formatos de modulación lineal poseen una alta eficiencia espectral.

2.4.2. Esquema del Amplificador Doherty

Recibe el nombre de su descubridor W.H.Doherty, quien propuso la técnica en 1936 [14]. Observó que con el, conseguía una disminución de los niveles de eficiencia conseguidos al trabajar con señales que presentaban unas grandes variaciones de amplitud.

Como primera idea, buscaba combinar dos amplificadores de potencia usando lineas de transmisión $\frac{\lambda}{4}$, consiguiendo con ello que la resistencia de carga de RF se modificara al aplicarle una corriente desde otra fuente, siempre y cuando este en fase con la primera, como se muestra en la figura 2.3

Existe una variante del esquema explicado anteriormente, la diferencia respecto al anterior es que el amplificador principal, tambien conocido como de portadora se polariza en Clase B, mientras que el auxiliar o de picos se polariza en Clase C, con ello se consigue que la potencia presente a la salida del sistema, sea el resultado de una combinación de las señales procedentes

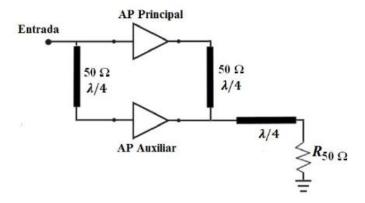


Figura 2.3: Esquema de un amplificador Doherty simplificado

de ambos amplificadores, consiguiendo con esto, que en el caso que los niveles de entrada sean menores o iguales a la mitad del pico de la envolvente, será el amplificador principal el que comience a operar, en cambio, para el caso en el cual la señal sea mayor que la mitad del pico de la envolvente, el primer amplificador llegará a saturar provocando que en este caso sea el segundo amplificador el que contribuya a la señal de salida. Obteniendo con ello, una relación entra la potencia de salida y de entada que se puede considerar casi lineal, como se observa en la figura 2.4.



Figura 2.4: Esquema en el cual se muestra el funcionamiento de un amplificador Doherty

Sin embargo, esta arquitectura no es perfecta, como se ha comentado previamente, ambos amplificadores trabajan en sus zonas lineales, por lo que su eficiencia no será alta, además, en los casos en que se tiene señales con un PAPR por encima de los 10 dB, se pierde linealidad. Además en cuanto al uso de líneas de transmisión, estas provocarán que el ancho de banda se

vea limitado.

Como primera solución se propuso el uso de más de un amplificador auxiliar, pero esta técnica está lejos de mejorar dicho problema, es más, complica aun más el sistema en cuanto a complejidad y encarecimiento del coste. Aunque se tenga que lidiar con estas carencias, a día de hoy, dicha estructura ha surgido como gran esperanza para corregir el problema de la eficiencia en las estaciones base, dado que los cambios a realizar en el transmisor $\frac{I}{Q}$, el cual se empleaba anteriormente, solo afectan al amplificador de potencia.

Capítulo 3

Fundamentos Teóricos del Amplificador

Como se detalló en el capítulo anterior, en la etapa de modulación del transmisor polar así como en las ramas de un *Outphasing*, es necesario el uso de un aplificador de potencia altamente eficiente.

Los amplificadores de potencia posee una ganancia en tensión y una ganancia en corriente. Siendo su principal función la de convertir la potencia de DC que se le introduce en potencia de RF amplificando de esta manera la potencia de RF que se le introduce a la entrada, dicho proceso se muestra en la figura 3.1.

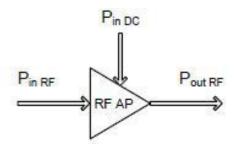


Figura 3.1: Balance de potencia de un amplificador de potencia de RF

3.1. Parámetros más significativos de los amplificadores de potencia

A continuación se procede a explicar los parámetros más relevantes a la hora de detallar el comportamiento de un amplificador [4].

3.1.1. Eficiencia

La eficiencia del proceso de amplificación se puede expresar mediante varios términos:

Eficiencia de drenador (η_D) , también conocida como eficiencia de conversión DC-RF, la cual representa en qué medida se está utilizando la potencia de DC para convertirse en potencia de salida de RF, dicho parámetro viene calculado por la siguiente expresión:

$$\eta_D = \frac{Pout_{RF}}{Pin_{DC}} \tag{3.1}$$

En cuanto a la **eficiencia de potencia añadida** o **PAE** (Power-Added Efficiency), además tiene en cuenta la ganancia del propio amplificador, definiendo la eficiencia como la diferencia de potencia de RF entre la salida y la entrada, todo ello dividido de la potencia de DC aplicada.

$$PAE = \frac{P_{RFout} - P_{RFin}}{P_{DCin}} = \frac{P_{RFout} \cdot \left(1 - \frac{P_{RFin}}{P_{RFout}}\right)}{P_{DCin}} = \frac{P_{RFout}}{P_{DCin}} \cdot \left(1 - \frac{1}{G}\right) = \eta \cdot \left(1 - \frac{1}{G}\right)$$

$$(3.2)$$

Para conseguir maximizar la PAE, se debe reducir al máximo la potencia disipada, la razón de esto es porque de esta manera se evita que se pierda potencia, lo que haría que dicho parámetro decayera, además no solo se traduce en disminución del consumo sino también en la disminución de los requisitos de ventilación. Esta afirmación se demuestra mediante el principio de conservación de la energía, el cual se define por la siguiente expresión (3.3).

$$P_{inDC} + P_{inRF} = P_{outRF} + P_{disipada} (3.3)$$

En cuanto a la PAE, en caso de que la ganancia del amplificador sea elevada se puede llegar a la aproximación de que esta es igual a la eficiencia. En caso de que la ganancia sea pequeña, el valor de la PAE obtenida será bastante menor que el valor de la eficiencia. En condiciones de operación en las cuales la ganancia sea menor que la unidad, la PAE tomará valores negativos.

Para concluir se pasa a explicar la denominada eficiencia total, la cual compara la potencia de entrada y la potencia de DC con la potencia total entregada a la salida, se expresa mediante la siguiente ecuación (5.12).

$$\eta = \frac{P_{RFout}}{P_{RFin} + P_{DCin}} = \frac{\eta_D}{\frac{\eta_D}{G} + 1}$$
 (3.4)

3.1.2. Linealidad

Se define como la capacidad que posee un dispositivo para reproducir correctamente a la salida la amplitud y fase de la señal introducida a la entrada. Como se pudo observar en el capitulo 2, un comportamiento lineal es básico a la hora del diseño de un transmisor, la razón de esta afirmación es porque en caso de no ocurrir la amplitud de la señal de salida se comprime, es decir, deja de ser proporcional a la señal de entrada, este fenómeno se denomina distorsión.

Para comprobar la linealidad de un dispositivo a la frecuencia de trabajo (puede que un dispositivo solo sea lineal para un rango de frecuencias específico), se debe comprobar si la amplitud de la señal a la salida varía linealmente con la amplitud de la señal a la entrada, además debe cumplir que la diferencia entre la fase de la señal de salida y la de la señal de entrada permanece en todo momento constante.

La linealidad de un componente viene definido por el tiempo que se encuentra en la zona no lineal, para ello se recurre a la característica I-V del componente. Por lo que para el diseño de un amplificador se utiliza esta técnica, se busca la característica del transistor con el que se fabricó, en este caso un FET. Como se puede observar en la figura 3.2, posee distintas zonas de trabajo, por lo que si se quiere conseguir un comportamiento lo más lineal posible, se tendrá que conseguir que casi siempre trabaje en la región de saturación, con una dependencia lineal entre I_{ds} y V_{qs} .

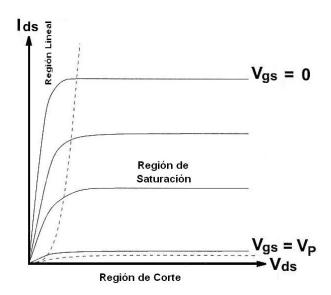


Figura 3.2: Característica I-V de un transistor FET

La no linealidad provocada por la amplitud conlleva mayor distorsión que la provocada por variación de fase, el comportamiento no lineal provocado por la compresión de la ganancia aparece cuando la amplitud de la señal de entrada al amplificador es tan grande que satura al dispositivo, la variación de la fase de la señal de salida también es función del grado de saturación del dispositivo, por lo que se llega a la conclusión que la distorsión de la señal es más significativa a medida que el transistor se aproxima a la zona de funcionamiento en saturación. En la figura 3.3 se puede apreciar la típica

variación de la compresión de ganancia y de la fase en función de la potencia de entrada.

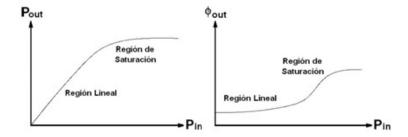


Figura 3.3: Compresión de ganancia y variación de fase debidas a la saturación de un amplificador de potencia

En el caso del amplificador, para obtener una amplificación lineal, el nivel de potencia pico debe mantenerse dentro de la región lineal del perfil $P_{in} - P_{out}$ del amplificador, evitando así los efectos no deseados debido a las no linealidades. Para conseguir una amplificación lo más lineal posible, la opción más común consiste en trabajar lejos del punto de compresión, lo cual conlleva a trabajar en zonas menos eficientes, por lo que se adquiere un compromiso linealidad-eficiencia. Si se quiere un comportamiento más lineal, también será más ineficiente, todo depende de las condiciones que nos imponga la aplicación para la que se use este elemento.

Cuando se amplifican señales de amplitud constante no influye la no linealidad del amplificador de potencia, esto se debe a que la saturación del mismo es función de la amplitud de la señal de entrada, por lo que si ésta se mantiene constante, la saturación también se produce a un nivel constante y la ganancia del amplificador no varía, este hecho es aprovechable en el diseño de esquemas de transmisión de alta eficiencia, como el caso del transmisor polar y el transmisor *Outphasing*.

Una forma sencilla de expresar el comportamiento de un amplificador, sin tener en cuenta efectos de memoria, es lo que se muestra en la ecuación (3.5). Se puede observar que la señal de salida es función de de la señal de entrada a través de un polinomio de grado N.

$$V_{out} = G_v \cdot V_{in} + k_2 \cdot V_{in}^2 + k_3 \cdot V_{in}^3 + \dots + k_N \cdot V_{in}^N$$
 (3.5)

Si se considera solamente los tres primeros términos, el primero de ellos corresponde al término lineal de ganancia por la entrada. El segundo, es proporcional al cuadrado de la tensión de entrada y provoca la distorsión armónica de segundo orden. El tercero, es proporcional al cubo de la tensión de entrada, es el causante de la distorsión de intermodulación también denominada de tercer orden.

Una prueba muy común para observar la distorsión de intermodulación es introducir al amplificador una señal de dos tonos, como la mostrada en la ecuación (3.6), la cual se sustituiría en la ecuación del polinomio general, que se ha explicado antes.

$$V_{in}(t) = V_{in} \cdot cos(W_1 \cdot t) + V_{in} \cdot cos(W_2 \cdot t)$$
(3.6)

En la señal de salida aparecerán armónicos y productos de intermodulación no deseados debidos a los efectos no lineales de los términos segundo y tercer orden del polinomio. Pueden identificarse componentes en banda y fuera de la banda de frecuencias de la señal original, como la distorsión armónica de segundo y tercer orden, además de la distorsión de intermodulación de segundo y tercer orden. La primera de ellas puede eliminarse mediante filtrado, ya que está lo suficientemente alejada para ello, en cambio no ocurre así con la distorsión producida por los productos de intermodulación de tercer orden en banda, ya que están en banda es decir aparecen demasiado cerca de las frecuencias de la señal, por lo que va a resultar imposible eliminarlas sin eliminar también parte de la señal de interés.

3.2. Clases de Amplificadores de Potencia

Según los modos de operación de los amplificadores de potencia, podemos separarlos en dos grandes grupos, los que actúan como fuente de corriente dependiente como son el clase **A**, **B**, **AB** o **C** y los que trabajan en modo conmutado clase **D** y **E**. En la figura 3.4 se puede observar el punto de polarización según las clases de un amplificador, cada clase estará definida por su tensión de puerta y la magnitud de la señal de excitación

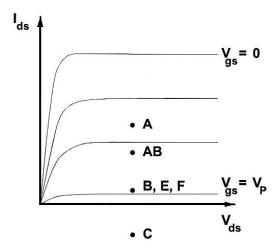


Figura 3.4: Imagen resumen de los puntos de polarización según las diferentes clases de amplificadores de potencia.

A continuación se pasará a explicar brevemente todas las clases de amplificadores de potencia excepto la clase E, la cual se explicará de una manera más detallada. La razón es porque es la clase de amplificación que se realiza en este trabajo.

3.2.1. Amplificadores como Fuente de Corriente Dependiente, Clase A, B, AB y C.

Un amplificador de potencia funciona en Clase A cuando el transistor se encuentra siempre polarizado en su región de saturación, mediante la inyección de una corriente continua y constante en drenador, este actúa como una fuente de corriente controlada por la tensión de entrada. La señal mantiene al transistor conduciendo durante los 360° del ciclo y tanto las corrientes como las tensiones presentes en el circuito de salida son una réplica de las señales de entrada. Proporciona la amplificación más lineal y el mayor factor de ganancia de los amplificadores, permitiendo su utilización a frecuencias próximas a la máxima de operación del transistor, ya que no genera armónicos en el proceso de amplificación. Pero como ya se comentó previamente, polarizar el transistor en la zona de saturación provoca que este tenga un comportamiento ineficiente, debido a la gran disipación de potencia, incluso en ausencia de señal de entrada. Para un amplificador de potencia clase A ideal la eficiencia máxima que se consigue es del 50 %.

Se dice que un amplificador es de Clase B cuando este se encuentra polarizado en el límite entre la región de saturación y la región de corte. Cuando se le aplica una señal a la entrada, el transistor actúa como una fuente de corriente. En esta clase, la conducción sólo se realiza durante un semiciclo, es decir el transistor solo está conduciendo durante 180°. A diferencia del clase A, cuando no hay conducción la corriente de polarización es cero, es decir no se tiene el problema de la disipación de energía en ausencia de señal. Por esta razón la eficiencia del amplificador clase B es más alta, llegando incluso a alcanzar en condiciones ideales un 78.5 %. Un clase B se caracteriza por tener una tensión de drenador constante, a diferencia del clase A, por tener una corriente media de drenador creciente con el aumento de potencia, la cual es proporcional a la amplitud de la señal de entrada. Debido a esto el amplificador clase B también tiene un comportamiento bastante lineal.

El amplificador clase AB, en diseños de banda muy ancha (audio, video, etc) trata de corregir la distorsión de cruce recurriendo al montaje en contrafase mediante el uso de diodos. El punto de trabajo está comprendido entre algo más de 180° y bastante menos de 360°. Esta situación se da cuando el punto de polarización se encuentra en la zona de saturación pero bastante más cerca del corte (también denominado tensión de Pinch Off) que de la zona lineal u óhmica. Posee menor rendimiento que el clase B, ya que se consume la potencia necesaria para dicha polarización en reposo. En este caso, si se aplica a la entrada una señal sinusoidal, la señal de salida será cero en un intervalo de tiempo inferior a medio periodo. Proporciona

una señal altamente lineal con respecto a la señal de entrada, al igual que la **clase A** ya que, aunque cada dispositivo sólo conduce durante medio ciclo, ambos dispositivos se ceden el trabajo en el paso por cero, se puede entender como una carrera por equipos en la cual se pasan el relevo, de modo que en su conjunto se comportan de manera lineal, especialmente si ambos transistores son idénticos. Su comportamiento en distorsión, es diferente y algo peor al del **clase A**. Por ello, esta modalidad de amplificación se emplea en amplificadores lineales con unas exigencias de linealidad no tan severas como las que requieren un **clase A** puro.

En el amplificador **clase C** el dispositivo se polariza por debajo del corte, acoplándose la carga mediante un circuito LC paralelo, sintonizándose a la frecuencia de la señal de entrada. De esta forma, el dispositivo se encuentra en estado de corte la mayor parte del periodo de dicha señal y amplifica sólo durante pequeños intervalos, se puede decir que casi funciona como un conmutador. Posee mayor eficiencia que las clases anteriores, a costa de reducir su linealidad. Idealmente podría llegar a tener una eficiencia del 100 %, a medida que el ángulo de conducción se aproxima a cero. Pero esto conlleva que la ganancia vaya disminuyendo, de manera que la potencia de excitación necesaria va aumentando. La respuesta de un clase C es esencialmente no lineal, incluso para la frecuencia fundamental.

3.2.2. Amplificadores Conmutados Clase D, E y F

En el diseño de un amplificador **clase D**, se utilizan dos o más transistores enfrentados en régimen de conmutación actuando idealmente, como un interruptor bipolar. Teóricamente su resultado es una onda cuadrada de tensión, de la cual se selecciona su componente fundamental mediante filtrado. La señal de corriente de entrada es una sinusoide lo suficientemente fuerte como para producir la saturación y el corte de los transistores en el momento adecuado.

Las formas de onda de tensión y corriente se encuentran completamente desfasadas, de modo que sólo circula corriente cuando la tensión en el transistor es nula, y viceversa. Este es el principio básico de funcionamiento en modo conmutado el cual evitaría por completo cualquier pérdida de potencia en el transistor, obviamente este es un comportamiento ideal. Se puede ver como un **clase B** modificado operando en gran señal, donde la energía que debía disiparse en el transistor se almacena en una capacidad y es entregada al circuito de salida. El valor real distinto de cero de la resistencia en estado ON y los tiempos de conmutación finitos producen que las formas de onda se solapen y no se alcance la eficiencia ideal del 100 %, pero pueden conseguirse muy buenos resultados. Los amplificadores **clase D** se utilizan de forma generalizada para aplicaciones de audio y ocasionalmente, en el rango de las microondas.

Una vez claro la **clase D**, se pasa a una de las topologías probablemente más interesantes a la hora del diseño de amplificadores eficientes, **clase E**.

El amplificador **clase E** es un circuito resonante en modo conmutado en el cual el producto de la tensión y la corriente en el dispositivo conmutador es idealmente nulo en todo momento, actuando el transistor como un conmutador.

Y para terminar con las clases de amplificadores conmutados, se pasa a explicar la **clase F**, la cual fue propuesta en 1958 por V.J. Tyler como una mejora a la **clase B**, proponía el uso de resonadores múltiples a los distintos armónicos conformando así la tensión $V_{DS}(t)$ y de esta manera mejorar la eficiencia. En el **clase F** original, $V_{DS}(t)$ está formado solamente por los armónicos impares y el fundamental, presentando una forma de onda cuadrada. Por otra parte $I_{DS}(t)$ está formado por los armónicos pares y el fundamental y su forma de onda se corresponde con la de una semisinusoide.

Si fuera posible controlar todos los armónicos, un número infinito de ellos, se podría llegar a alcanzar una eficiencia ideal del 100 %, sin embargo, esto no es posible ya que los circuitos resonantes introducen perdidas, lo cual provoca pérdidas en la eficiencia del amplificador. Además de esto, al utilizar circuitos resonantes, la capacidad de salida del transistor no está integrada en la red de salida, por lo que es necesario añadir una inductancia en paralelo para producir resonancia.

3.3. Análisis del Funcionamiento del Amplificador Clase E Original

En 1975 N.O. Sokal y A.D. Sokal diseñaron la clase E original [15], aunque su descubrimiento fue relativamente reciente, su uso quedó relegado hasta alrededor de los años 90, en el que el despliegue de la telefonía móvil requirió de amplificadores altamente eficientes para tratar de economizar batería.

La ventajas que presenta respecto a las demás clases son principalmente una mayor eficiencia, mayor fiabilidad, reducción del tamaño y del peso de los equipos además de su diseño predecible y consistente gracias a la existencia de procesos de diseño claros y definidos. Posteriormente se pasará a explicar en más detalle dicha clase.

Dentro de la familia clase E, se distinguen dos principales grupos, el clase E con conmutación a tensión cero, también denominado clase E original y el clase E inverso o clase E con conmutación a corriente cero. En ambos casos, el dispositivo activo actúa como un conmutador.

En este caso dicha sección se centrará en describir el funcionamiento de la topología clase E original [15], en la cual las formas de onda de corriente y tensión en el conmutador están desplazadas en el tiempo, lo que supone una pérdida de potencia mínima en el dispositivo y por tanto un incremento notable en la eficiencia.

El esquema que se propuso fue el de la figura 3.5, se colocó una bobina de inductancia infinita con el fin de considerar la rama de polarización

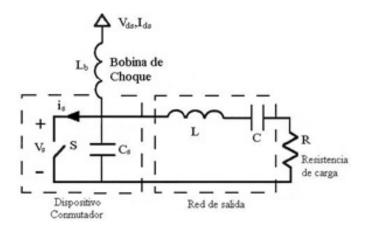


Figura 3.5: Circuito clase E original

del dispositivo como una fuente de corriente continua, la cual se denominará bobina de choque L_b . Se dispondrá de una red resonante de salida, la cual estará formada por una capacidad en paralelo con el dispositivo, la cual será aportada de manera externa, o bien estará constituida, en parte o completamente por la capacidad parásita de salida del dispositivo. Trabajando a bajas frecuencias, estos circuitos han conseguido eficiencias de hasta el 96 %. Idealmente, la eficiencia sólo estaría limitada por la resistencia drenador-fuente de saturación del transistor y por sus elementos parásitos. Las reactancias parásitas del elemento activo están incluidas en el diseño del circuito sintonizado por lo que no degradan las prestaciones del amplificador. La capacidad C_S puede representar la capacidad de salida intrínseca del transistor, mientras que parte de la inductancia L estaría relacionada con el efecto del empaquetado del transistor.

Para conseguir resolver en el dominio del tiempo dicho circuito de una manera exacta, aun asumiendo elementos ideales y un C_S lineal, es necesario resolver un sistema de ecuaciones diferenciales de tercer orden variante en el tiempo, lo cual resulta bastante complicado. Sin embargo si se cumplen las siguientes condiciones, el sistema se reduce a uno de primer orden variante en el tiempo, como se muestra la Figura 3.6.

El "duty cycle" usado en este análisis es del 50 %, por lo que el conmutador está en estado ON durante la mitad del tiempo y en estado OFF durante la otra mitad del tiempo. Este es el valor que produce un funcionamiento óptimo.

El dispositivo conmutador tiene una resistencia en estado ON denominada R_{ON} idealmente nula y una resistencia en estado OFF denominada R_{OFF} idealmente infinita. En la práctica se debe asegurar que la resistencia ofrecida por el dispositivo cuando se encuentra en abierto sea lo suficientemente alta y que la resistencia parásita que ofrece cuando se encuentra en corto sea lo más pequeña posible. El condensador C_S , para un diseño de frecuencia máxima, consiste únicamente en la capacidad parásita de salida del transistor, la cual

se asumirá como lineal para este análisis. En la práctica, la capacidad C_S suele ser no lineal y cambia en función del voltaje que se aplique.

La corriente que circula a través de la carga será idealmente sinusoidal a la frecuencia de trabajo y la corriente I_{ds} que fluye por la bobina de choque L_b se asume constante. Se aplica por tanto, una corriente equivalente a través de la capacidad conmutada, que se compone de un nivel constante (DC) más una sinusoide (RF).

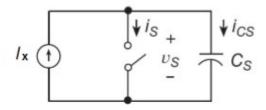


Figura 3.6: Circuito clase E altamente eficiente, asumiendo corriente sinusoidal en la carga

$$I_x = I_{DS} \cdot (1 - a \cdot \sin(w_s t + \phi)) \tag{3.7}$$

3.3.1. Pérdidas Provocadas por la Conmutación del Transistor

Todo elemento que su comportamiento se asemeje al de un conmutador, es propenso a sufrir las denominadas pérdidas por conmutación, las cuales se producen al pasar de un estado a otro del transistor.

Conmutación de estado ON (Cerrado) a estado OFF (Abierto)

En el instante en el cual el conmutador pasa a estado OFF se produce un salto de la corriente que circula por el conmutador al transferirse la corriente del interruptor a la capacidad en paralelo, el cual causará pérdidas que aparecerán en cualquier inductancia parásita entre el conmutador y el condensador. En el caso que aquí se detalla, C_S es la capacidad parásita interna del transistor, la cual está minimizada. En cambio si se utilizara alguna capacidad externa (es lo habitual) cualquier inductancia parásita entre el transistor y dicha capacidad provocará cada periodo de conmutación una pérdida de energía en la inductancia parásita definida por la siguiente ecuación (3.8)

$$P_{ON-OFF} = \frac{1}{2} \cdot L_s \cdot f \cdot i_{OFF}^2 \tag{3.8}$$

Siendo f
 la frecuencia de operación y L_s representa la inductancia total de
 la unión colector-emisor, o drenador-fuente en el caso de tener un transistor
 FET.

Conmutación de estado OFF (Abierto) a estado ON (Cerrado)

En esta situación la tensión presente en el dispositivo decrece de forma brusca desde un valor cercano a la tensión de alimentación (V_{dd}) hasta llegar a ser prácticamente nula cuando se cierra el conmutador. Durante el estado OFF, el conmutador se encontraba abierto por lo que el condensador C_S se estaba cargando. La energía acumulada en dicho condensador sumada a la capacidad de carga y la capacidad de salida del transistor antes de producirse la conmutación viene dada por la siguiente ecuación (3.9), siempre asumiendo que las capacidades se consideran lineales.

$$E_{a\ell m} = \frac{1}{2} \cdot C_S \cdot V_{dd}^2 \tag{3.9}$$

En el momento en que conmuta del estado OFF al estado ON, dicha energía acumulada se disipará a través de la resistencia R_{ON} , produciendo unas pérdidas, las cuales se definen mediante la siguiente ecuación 3.10

$$P_{OFF-ON} = \frac{1}{2} \cdot C_s \cdot f \cdot V_{dd}^2 \tag{3.10}$$

En el caso que V_s fuera cero en el instante de conmutación hacia el estado ON, dicho transistor no presentaría perdidas por conmutación. Para asegurar un modo óptimo de operación para un amplificador clase E, es necesario imponer ciertas condiciones que garanticen unas transiciones suaves en la forma de onda de señal, minimizando así las pérdidas provocadas por la conmutación.

• Garantizar que la tensión V_{DS} sea cero en el momento en que se produzca el cambio de estado, con esto se cumple que la carga almacenada en la capacidad paralela C_s va a ser nula.

$$V_{DS}(t = t_{ON}) = 0 (3.11)$$

• Garantizar que la derivada de la tensión V_{DS} respecto de t, cuando $t = t_{ON}$ sea cero, esta condición garantiza la suavidad de las transiciones en los cambios de estado, cumpliéndose i_s , se incrementa de manera gradual desde cero una vez se cierra el conmutador.

$$\left. \frac{\partial v_{DS}}{\partial t} \right|_{t=t_{ON}} = 0 \tag{3.12}$$

En las figuras 3.7, 3.8 y 3.9 se puede observar representadas las formas de onda de la tensión y corriente durante un periodo completo de funcionamiento del conmutador.

En esta, el switch pasa al estado ON en el momento t=0 y al estado OFF cuando $w_s \cdot t = \phi$. Para garantizar el condicionamiento óptimo del clase

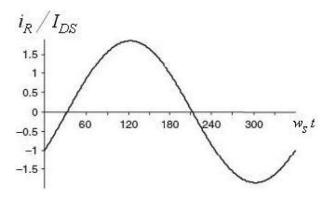


Figura 3.7: Forma de onda normalizada para la corriente en la carga de un amplificador clase E original

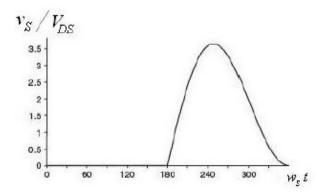


Figura 3.8: Forma de onda normalizada para la tensión en el conmutador de un amplificador clase E original

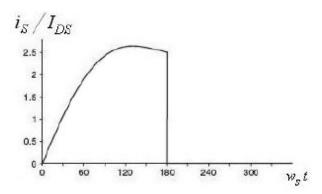


Figura 3.9: Forma de onda normalizada para la corriente por el conmutador de un amplificador clase E original

E, las condiciones (3.11) y (3.12) deben cumplirse en el instante $w_s \cdot t = 2\phi$. Como se puede observar, ambas formas de onda son positivas para un funcionamiento óptimo. Si el factor de calidad es suficientemente alto

Si el factor de calidad es suficientemente alto (generalmente $Q_L \ge 2,5$), la corriente i_s tendrá una forma de onda idealmente sinusoidal durante el estado ON. La forma de onda de la tensión v_s durante el estado OFF, sin embargo, está condicionada por la capacidad paralela de salida.

El que se consigan alcanzar estas condiciones de funcionamiento, depende fundamentalmente de que la impedancia de carga se corresponda con el valor óptimo Z_{opt} . En el caso del clase E original, la impedancia vista desde el conmutador (incluyendo C_s) hacia el circuito resonante deberá ser inductiva si consideramos que el circuito resonante está sintonizado para la frecuencia fundamental (f). De esta forma, se garantiza que la terminación a los armónicos superiores es un abierto. Posteriormente se realizará una análisis en mayor profundidad de las condiciones de carga del amplificador.

3.3.2. Análisis de los Estados y Formas de Onda de un Amplificador Clase E Original

El siguiente paso consiste en analizar cómo se comporta el amplificador según los distintos estados, cabe la posibilidad que el estado en el que se encuentre inicialmente el conmutador sea estado ON (Cerrado) o estado OFF (Abierto), por lo que aparecen dos situaciones distintas, las cuales se pasan a detallar a continuación.

Suponiendo que la resistencia en conducción R_{ON} es idealmente cero, cuando el interruptor está en **estado ON** (cerrado), carecerá de tensión entre sus terminales y circulará por él una corriente sinusoidal más una componente de continua. Por otro lado, en el caso que su resistencia en conducción no sea nula sino que se trate de unas décimas de ohmio, presentará unas pérdidas debido a la disipación de potencia que caerá en dicha resistencia. Estas pérdidas son denominadas pérdidas de conducción.

$$P_{COND} = I_{ms}^2 \cdot R_{ON} \tag{3.13}$$

Cuando el conmutador se encuentre en **estado OFF** (abierto), la corriente sinusoidal continuará circulando, pero sin embargo lo hará a través de la capacidad en paralelo al conmutador, como se puede observar en la siguiente ecuación:

$$C_s \cdot \frac{\partial V_s}{\partial t} = I_{ds} \cdot (1 - a \cdot \sin(w_s \cdot t + \phi)) \tag{3.14}$$

Al integrar la ecuación (3.14) respecto al tiempo, se obtiene la tensión presente en los terminales del conmutador.

$$V_s(t) = \frac{I_{ds}}{C_s} \cdot \int_0^t (1 - a \cdot \sin(w_s \cdot t + \phi)) \cdot dt$$
 (3.15)

Resolviendo esta ecuación se obtiene:

$$V_s(t) = \frac{I_{ds}}{C_s \cdot w_s} \cdot (w_s \cdot t + a \cdot (\cos(w_s \cdot t + \phi) - \cos\phi))$$
 (3.16)

Por tanto si se analiza un ciclo completo del funcionamiento del conmutador se obtendría lo siguiente:

$$v_s(t) = \begin{cases} 0 & 0 \le w_s \cdot t \le \pi \\ \frac{I_{DS}}{w_s \cdot C_s} \cdot ((w_s t - \pi) + a \cdot (\cos(w_s t + \phi) + \cos(\phi))) & \pi \le w_s \cdot t \le 2\pi \end{cases}$$

$$(3.17)$$

$$i_s(t) = \begin{cases} I_{DS} \cdot (1 - a \cdot \sin(w_s t + \phi)) & 0 \le w_s \cdot t \le \pi \\ 0 & \pi \le w_s \cdot t \le 2\pi \end{cases}$$
(3.18)

Sustituyendo la condición (3.11) en la ecuación (3.17) siendo $w_s \cdot t_{ON} = 2\pi$ se obtiene la relación entre la amplitud de la componente de DC de la corriente y la de la componente sinusoidal, denominada a:

$$a = \sqrt{1 + \frac{\pi^2}{4}} \cong 1,8621 \tag{3.19}$$

Utilizando la condición (3.12) siendo $w_s \cdot t = 2\pi$, se obtiene la fase de la señal sinusoidal:

$$\phi = -tan^{-1} \left(\frac{2}{\pi}\right) \cong -32,48^{\circ}$$
 (3.20)

3.3.3. Estudio en DC del Amplificador Clase E Original

Sabiendo que la tensión de DC idealmente es nula en los terminales de una bobina de choque, se puede definir la tensión de DC a la entrada al dispositivo como:

$$V_{DS} = \frac{1}{2\pi} \int_{\pi}^{2\pi} v_s(t) d(wt) = \frac{1}{\pi} \frac{I_{DS}}{w_s \cdot C_s}$$
 (3.21)

Por tanto su corriente de entrada será:

$$I_{DS} = \pi \cdot w_s \cdot C_s \cdot V_{DS} \tag{3.22}$$

Y obteniendo la resistencia como el cociente de la tensión entre la intensidad, la impedancia que vera será:

$$R_{DC} = \frac{1}{\pi \cdot w_s \cdot C_s} \tag{3.23}$$

Por tanto usando las expresiones deducidas anteriormente se llega a la conclusión de que la corriente máxima que puede aceptar el transistor es:

$$I_{max} = (1+a) \cdot I_{DS} \cong 2,8621 \cdot I_{DS}$$
 (3.24)

Mediante dicho análisis, se pude hacer una idea aproximada de la frecuencia máxima de operación del conmutador:

$$f_{max} = \frac{I_{DS}}{2 \cdot \pi^2 \cdot C_s \cdot V_{DS}}$$

$$= \frac{I_{max}}{C_s \cdot V_{DS}} \cdot \frac{1}{2 \cdot \pi^2 \cdot (1+a)}$$

$$\cong \frac{I_{max}}{56.5 \cdot C_s \cdot V_{DS}}$$
(3.25)

Se observa de la ecuación (3.25), que la frecuencia máxima de operación es inversamente proporcional a la tensión de polarización. Esta expresión es fundamental ya que obtiene la frecuencia máxima para la cual un determinado transistor según su capacidad de salida, la tensión de drenador y la corriente máxima puede usarse como un clase E.

3.3.4. Diseño de la Red de Carga

Para poder realizar un correcto diseño de la red de carga es necesario conocer las impedancias complejas del circuito, para ello en necesario realizar un estudio en frecuencia de la componente $v_s(t)$.

Para realizar dicho estudio solamente será necesario considerar el primer armónico, ya que como se demostró en el capitulo 3.3, la impedancia de la red de carga es infinita y por tanto su corriente es nula a las frecuencias de los armónicos. Para el caso de la corriente que circula por la carga se corresponde con una sinusoidal dependiente de la frecuencia de conmutación (3.7), sin embargo la tensión al fundamental debe ser derivada de $v_s(t)$, mediante el uso de series de Fourier.

$$v_s(t) = \sum_{n = -\infty}^{+\infty} K_n \cdot e^{j \cdot n \cdot w_s \cdot t}$$
 (3.26)

Siendo:

$$K_n = \frac{1}{T_s} \int_{T_s/2}^{T_s} v_s(t) \cdot e^{-j \cdot n \cdot w_s \cdot t} dt$$
 (3.27)

Para el 1^{er} armónico (n=1):

$$K_1 = \frac{I_{DS}}{w_s \cdot C_s \cdot T_s} \int_{T_s/2}^{T_s} ((w_s t - \pi) + a \cdot (\cos(w_s t + \varphi) + \cos(\varphi))) dt \quad (3.28)$$

Resolviendo esta ecuación se obtiene:

$$v_s(t)_1 = a_0 \cdot I_{DS} \cdot \sin(w_s t + \varphi_0) \tag{3.29}$$

Donde las constantes de amplitud y fase se definen como:

$$a_0 = \frac{2 \cdot |K_1|}{I_{DS}} = \frac{1}{w_s \cdot C_s} \cdot \sqrt{\frac{\pi^2}{16} + \frac{4}{\pi} - \frac{3}{4}}$$
 (3.30)

$$\varphi_0 = \frac{\pi}{2} + ang(K_1) = \frac{\pi}{2} + arctan\left(\frac{2\pi}{8 - \pi^2}\right)$$
(3.31)

A partir de la ecuación (3.29) y la ecuación de la corriente en la carga (3.7), es posible obtener el fasor de impedancia de la red de carga a la frecuencia de operación:

$$Z_{net} = \frac{a_0}{a} \cdot e^{j \cdot (\varphi_0 - \varphi)}$$

$$\cong \frac{0,1836}{w_s \cdot C_s} + j \cdot \frac{0,2116}{w_s \cdot C_s}$$

$$\cong \frac{0,28015}{w_s \cdot C_s} \cdot e^{j \cdot 49,0524^{\circ}}$$
(3.32)

Se puede apreciar cómo, la magnitud de dicha impedancia de carga es directamente proporcional a la impedancia de C_s a la frecuencia de conmutación. Además, la fase que requiere la impedancia debe ser constante e independiente del resto del circuito, para que opere como un clase E.

Suponiendo en todo momento que se cumplen las condiciones 3.12 y 3.11, se puede asegurar que se satisface la condición de alta impedancia y por tanto la impedancia de la red de carga debe ser igual al valor calculado anteriormente mediante la ecuación (3.32)

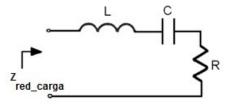


Figura 3.10: Diseño de la red de carga del amplificador clase E original

$$Z_{red_carga} = Z_{red_carga}(f_0) = R + j \cdot X_L - j \cdot X_C = R + j \cdot w_s \cdot L - \frac{1}{j \cdot w_s \cdot C} \quad (3.33)$$

Igualando a (3.32) se obtiene una ecuación compleja con dos incógnitas C_s y C:

$$Z_{net}(f) = R + j \cdot w_s \cdot L - \frac{1}{j \cdot w_s \cdot C} = \frac{0.1836}{w_s \cdot C_s} + j \cdot \frac{0.2116}{w_s \cdot C_s}$$
(3.34)

Con ello se puede deducir que la impedancia Z_{net} es infinita para armónicos superiores al primero, siendo f la frecuencia fundamental.

$$Z_{net}(K \cdot f) = \infty \tag{3.35}$$

Si se define el factor de calidad como:

$$Q_L = \frac{w_s \cdot L}{R} \tag{3.36}$$

El resultado de resolver la ecuación (3.34) es:

$$C_s = \frac{1}{w_s \cdot R \cdot \left(\frac{\pi^2}{4} + 1\right) \cdot \frac{\pi}{2}}$$

$$\cong \frac{1}{w_s \cdot R \cdot 5,447}$$
(3.37)

$$C = C_s \cdot \left(\frac{\left(\frac{\pi^2}{4} + 1\right) \cdot \frac{\pi}{2}}{Q_L} \right) \cdot \left(1 + \frac{\frac{\pi^3}{16} - \frac{\pi}{4}}{Q_L - \frac{\pi^3}{16} - \frac{\pi}{4}} \right)$$

$$\cong C_s \cdot \frac{5,447}{Q_L} \cdot \left(1 + \frac{1,153}{Q_L - 1,153} \right)$$
(3.38)

En [15] Sokal plantea una ecuación ligeramente distinta para el cálculo del valor de C en la cual las constantes han sido ajustadas a partir de datos experimentales. Estos resultados son a menudo obtenidos para un factor de calidad más pequeño, de ahí las variaciones que se puedan apreciar.

$$C = C_s \cdot \left(\frac{5,447}{Q_L}\right) \cdot \left(1 + \frac{1,42}{Q_L - 2,08}\right) \tag{3.39}$$

Para diseñar un amplificador clase E basándose en dicha topología, sería conveniente establecer valores iniciales para w_s L y R a partir de los cuales obtener el valor de Q_L y finalmente calcular las capacidades C_s y C.

3.3.5. Limitaciones del Amplificador Clase E Original

Para el diseño explicado anteriormente aparece una gran limitación a la hora de su puesta en práctica para circuitos de microondas, tanto la frecuencia, como la impedancia de carga o como la capacidad del conmutador se deben definir de manera dependiente.

En condiciones de saturación, la impedancia de carga típica para un amplificador de microondas es de 50Ω y el valor de C_s viene determinado por el transistor a utilizar en el diseño. La frecuencia de operación w_s quedará a

su vez establecida también por los requisitos de trabajo del amplificador, lo que hace que encontrar un valor de Q_L adecuado sea complicado.

A la hora de priorizar tanto la eficiencia como la linealidad, es fundamental disponer de un factor de calidad en el circuito resonante en torno a $5 \le Q_L \le 10$. Sin embargo, desde un punto de vista más práctico, cuanto más pequeño sea el tamaño del transistor, cabe esperar que las constantes de tiempo disminuyan, por lo que presentará menor variación en los tiempos de conmutación. Lo que supone una reducción considerable de la importancia del valor del factor de calidad Q_L a la hora de obtener una eficiencia óptima de colector.

3.4. Amplificador con inversor de impedancia inductiva

Como ya se ha comentado previamente, uno de los aspectos fundamentales para conseguir mantener una eficiencia alta en un amplificador de potencia es, conseguir que la condición de conmutación se realice a voltaje cero durante un gran intervalo de impedancia de carga. El circuito típico de un Clase E compuesto por un diodo anti-paralelo, tiene un comportamiento eficiente para una resistencia de carga, que se encuentre en un rango que engloba desde el valor cero, hasta la impedancia óptima. Según este hecho, se pueden clasificar los amplificadores clase E de la siguiente manera.

- Amplificador Clase E operando de forma óptima: En el momento que el conmutador pasa a estado ON, la tensión de conmutación y la derivada de la tensión de conmutación son cero, provocando con ello, que el valor de la corriente de conmutación no experimente un aumento.
- Amplificador Clase E operando de forma no óptima (subóptima): En el momento que el conmutador pasa al estado ON, la derivada de la tensión de conmutación tiene un valor negativo y como consecuencia, el valor de la corriente de conmutación experimenta un salto negativo.

En ambas situaciones, se consigue que el voltaje sea igual a cero, por lo que se evita tener pérdidas de conmutación, es decir, se consigue un comportamiento eficiente. Aunque en estos casos, la resistencia de carga se encuentra entre $0 \le R \le R_{opt}$, para muchas otras aplicaciones, la resistencia de carga puede tomar valores que se encuentren fuera de este rango, incluyendo un circuito abierto a la salida. Una solución para este problema, es mejorar el amplificador añadiendo un inversor de impedancia inductivo, con el fin de conseguir que la resistencia de carga, vista desde el terminal de drenador se encuentre en todo momento dentro de dicho rango [16].

En la figura 3.11, se puede observar el circuito que proponen M. Kazimierczuk y X. T. BUI, el cual esta compuesto por un conmutador bidireccional, una red de carga y una bobina de choque. El conmutador bidireccional (S) a

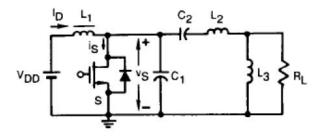


Figura 3.11: Esquema del amplificador con impedancia inversor inductivo de impedancia

su vez esta compuesto por un transistor, el cual puede ser de tipo MOSFET o BJT de conmutación de potencia, seguido de un diodo anti-paralelo. El conmutador cambia al estado ON de manera automática cuando la tensión de conmutación alcanza el valor cero.

La red de carga, esta compuesta por un condensador de derivación C_1 , una bobina L_2 , en serie con una capacidad C_2 y a su vez conectados en paralelo con una bobina L_3 y una resistencia de carga R_L . Es la bobina L_3 la que actúa como inversor de impedancia. Para caracterizar dicho inversor, es necesario transformar L_3 y R_L en paralelo a su equivalente en serie L_S y R, como se muestra en la figura 3.12.

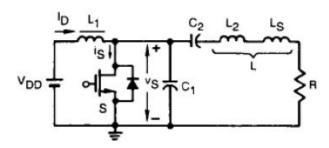


Figura 3.12: Esquema equivalente en serie del amplificador con inversor inductivo de impedancia

3.5. Modelo Generalizado del Amplificador Clase E

El modelo planteado anteriormente para el amplificador clase E, el cual contempla un funcionamiento "óptimo" (o nominal) del mismo según el cuál se deben cumplir las condiciones (3.11) y (3.12). No obstante, si se es totalmente estricto, solamente es necesario que se cumpla la primera de ellas para obtener una eficiencia ideal del 100 %. Cuando la derivada de la tensión en el conmutador es distinta de cero en el cambio de estado, se habla de

un modo de operación "sub-óptimo" cuyo funcionamiento se describe en profundidad en [17].

El análisis que se presenta a continuación está realizado en torno a la idea de utilización de una bobina de choke no ideal (carece de valor infinito), lo que da lugar a una variación en la conmutación. Sin embargo, parte de las condiciones establecidas se siguen manteniendo, por ejemplo, se asume el funcionamiento del transistor como un *switch* ideal, la red de carga mantiene un factor de calidad elevado y se considera que la corriente en dicha red es sinusoidal.

La condición (3.12) se verá alterada, y representará ahora la pendiente de V_{DS} en el momento del cierre del conmutador:

$$\left. \frac{\partial v_{DS}}{\partial t} \right|_{t=t_{ON}} = w_s \cdot V_{DS} \cdot k \tag{3.40}$$

Donde k es un valor real que permite cierto grado de libertad a la hora de diseñar el amplificador. Para k=0 se obtendrá el modo de operación "óptimo" original, el cual puede considerarse como un caso particular de esta extensión.

Esta particularidad permite realizar modificaciones en la red de carga, en función de las especificaciones del diseño. Generalmente, dicha variación se expresa en términos del parámetro de diseño q, definido por Mustafa Acar en [18] como:

$$q = \frac{1}{w_s \sqrt{L_b \cdot C_s}} \tag{3.41}$$

Dicho parámetro determina la contribución de la capacidad paralela y la bobina de choke (L_b) a la impedancia de carga del amplificador. Así pues, se puede redefinir la impedancia de carga óptima como:

$$Z_{net} = j \cdot w_s \cdot L_b || (R + j \cdot X) \tag{3.42}$$

Y se define la máxima potencia de salida como:

$$P_{out} = K_P(q) \cdot \frac{V_{DS}^2}{R} \tag{3.43}$$

Donde R, L_b y X pueden obtenerse como:

$$R = \frac{K_C(q)}{w_s \cdot C_s} \tag{3.44}$$

$$L_b = R \cdot \frac{K_L(q)}{w_s} \tag{3.45}$$

$$X = R \cdot K_X(q) \tag{3.46}$$

Siendo los parámetros $K = \{K_L, K_C, K_P, K_X\}$ (función del parámetro q) los correspondientes al set de diseño obtenido de la resolución de las

ecuaciones planteadas para esta generalización en [19]. Estos parámetros se harán constantes una vez que se establezcan los valores de C_s y w_s para una solución analítica del problema (para un valor de q definido).

$$K_L = \frac{w_s \cdot L_b}{R} \tag{3.47}$$

$$K_C = w_s \cdot C_s \cdot R \tag{3.48}$$

$$K_P = P_{out} \cdot \frac{R}{V_{DS}^2} \tag{3.49}$$

$$K_X = \frac{X}{R} \tag{3.50}$$

En el caso del clase E original (nominal), q=0 y por tanto, $L_b=\infty$ y la impedancia vista desde choke es $Z_E=R_{PA}+j\cdot X_L$

3.5.1. Análisis de Funcionamiento del Amplificador Clase E Generalizado

Para simplificar el análisis de este modelo generalizado, es conveniente partir de unos supuestos similares a los utilizados para el clase E original. Así pues, para un "duty-cycle" 0 < d < 2, siendo $d = \frac{2t}{T}$, suponemos que el conmutador se cierra (ON) en t = 0 y se abre (OFF) en $t_1 = \frac{d\pi}{w_s}$ con periodo $T = \frac{2\pi}{w_s}$. Asumiremos también que las pérdidas reactivas son despreciables y que el factor de calidad del circuito serie L-C (Q_L) es suficientemente alto. De cara a obtener una operación "óptima"sin pérdidas, será además necesario garantizar el cumplimiento de las condiciones ZVS y ZDS en el momento previo al cierre del conmutador $(t_1 = \frac{2\pi}{w_s})$.

Bajo estas hipótesis, la corriente en la carga se asume sinusoidal. Así pues, cuando el conmutador está cerrado $(0 \le w_s t < d\pi)$, la tensión en este vendrá dada por:

$$v_s(w_s t) = V_{DS} - v_L(w_s t) = 0 (3.51)$$

En este intervalo de tiempo, la corriente en el conmutador será, por lo tanto:

$$i_s(w_s t) = \frac{V_{DS}}{wL} wt + I_{DS} \left[\sin(wt + \phi) - \sin \phi \right]$$
 (3.52)

 $^{^1}$ El valor de d determina el ciclo de trabajo del amplificador. Un valor d=1 se corresponde con un "duty-cicle" del 50 %.

Cuando el circuito está abierto (OFF, $d\pi \leq w_s t < 2\pi$), $i_s(w_s t) = 0$ y la corriente a través del condensador paralelo se define como:

$$i_c(w_s t) = i_L(w_s t) + i(w_s t)$$
 (3.53)

Siendo $i(w_s t)$ la corriente en la carga. Esta ecuación puede desplegarse como una ecuación diferencial de segundo orden lineal y no homogénea:

$$LC\frac{d^2v_s(w_st)}{dt^2} + v_s(w_st) - V_{DS} - w_sLI_{DS}\cos(w_st + \phi) = 0$$
 (3.54)

Cuya solución general se obtiene de la forma:

$$v_s(w_s t) = C_1 \cos(q w_s t) + C_2 \sin(q w_s t) + V_{DS} - \frac{q}{1 - q^2} p V_{DS} \cos(w_s t + \phi)$$
(3.55)

Donde

$$q = \frac{1}{w_s \sqrt{LC}} \tag{3.56}$$

$$p = \frac{w_s L I_{DS}}{V_{DS}} \tag{3.57}$$

y los coeficientes C_1 y C_2 vienen determinados por las condiciones de estado iniciales en $w_s t = d \cdot \pi$.

$$C_1 = \left\{ \frac{q^2 \cos(2q\pi)\cos(\phi)}{1 - q^2} p + \frac{\sin(2q\pi)q\sin(\phi)}{1 - q^2} p - \cos(2q\pi) \right\} V_{DS}$$
 (3.58)

$$C_2 = \left\{ \frac{\sin(2q\pi)q^2\cos(\phi)}{1 - q^2} p - \frac{q\cos(2q\pi)\sin(\phi)}{1 - q^2} p - \sin(2q\pi) \right\} V_{DS} \quad (3.59)$$

Por tanto, para unos valores de d, q, p y φ conocidos, $v_s(w_s t)$ e $i_s(w_s t)$ pueden expresarse en términos de la tensión de polarización y la frecuencia de trabajo.

Ambas formas de onda de tensión y corriente en el conmutador, a frecuencia fundamental $(i_{s1}(w_st) \text{ y } v_{s1}(w_st))$, pueden descomponerse en dos componentes de cuadratura: activa (i_R, v_R) y reactiva (i_X, v_X) , cuya amplitud puede obtenerse a partir de un análisis de Fourier.

$$I_R = \frac{1}{\pi} \int_0^{2\pi} i_s(w_s t) \sin(w_s t + \phi) d(wt) = I_{DS}$$
 (3.60)

$$I_X = \frac{1}{\pi} \int_0^{2\pi} i_s(w_s t) \cos(w_s t + \phi) d(wt)$$
 (3.61)

$$V_R = -\frac{1}{\pi} \int_0^{2\pi} v_s(w_s t) \sin(w_s t + \phi) d(wt) = V_{DS}$$
 (3.62)

$$V_X = -\frac{1}{\pi} \int_0^{2\pi} v_s(w_s t) \cos(w_s t + \phi) d(wt)$$
 (3.63)

Capítulo 4

Fundamentos Teóricos del Transmisor *Outphasing*

Como ya se comento previamente en la sección 2.4.1, el precursor de la denominada técnica *Outphasing*, fue H.Chireix en el año 1935. La motivación del estudio fue buscar mejorar, tanto la linealidad como la eficiencia de los transmisores AM. A dicha técnica posteriormente se le empezó a conocer como LINC (*Linear Ampification using Nonlinear Components*), la razón fue porque era capaz de obtener una amplificación lineal, pese a la utilización de elementos no lineales.

El concepto que presentaba Chireix, se basaba en codificar una señal modulada compleja a partir de dos señales, cuya envolvente fuera en todo momento constante y utilizar la fase de cada una de las señales y la variación de fase entre ellas como método para para almacenar la información de la fase y la amplitud de la señal a transmitir.

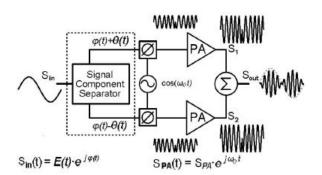


Figura 4.1: Esquema genérico del amplificador Outphasing

4.1. Principio de Modulación en un Amplificador *Outphasing*

Una vez claro el esquema del amplificador Outphasing, se pasará a realizar una descripción del principio de modulación por el cual se rigen los transmisores Outphasing [4]. Las componentes que intervienen en dicho proceso son la frecuencia de portadora w_0 , la señal de entrada banda base $S_{in}(t)$, la envolvente de la misma E(t) y su fase $\phi(t)$, la cual es proporcional a la suma vectorial de dos señales de amplitud constantes $(S_1(t) \text{ y } S_2(t))$. Como se muestra en las siguientes ecuaciones:

$$S_{in}(t) = E(t) \cdot \cos(w_0 t + \phi(t)) \tag{4.1}$$

$$S_1(t) = \cos(w_0 t + \phi(t) - \theta(t))$$
 (4.2)

$$S_2(t) = \cos(w_0 t + \phi(t) + \theta(t))$$
 (4.3)

$$S_{out}(t) = G|S_1(t) + S_2(t)| \propto S_{in}(t)$$
 (4.4)

$$\theta(t) = \arccos\left(\overline{E(t)}\right)$$
 (4.5)

Siendo $S_1(t)$ y $S_2(t)$ las señales moduladas en fase y normalizadas presentes a la salida de cada una de las ramas, G es la ganancia total del transmisor y por ultimo S_{out} es la señal de salida del transmisor, la cual se obtiene de la suma de las dos señales detalladas anteriormente ecuación(4.4). El ángulo de outphasing, equivale a la variación de fase relativa entre las dos señales, la cual viene dada por la ecuación (4.5).

Tanto la señal $S_1(t)$ como la señal $S_2(t)$ se pueden combinar de forma aditiva o sustractiva, de esta manera, a partir del ángulo de *outphasing* $(\theta(t))$ se consigue tener un control de la magnitud de la envolvente de la señal resultante a la salida del transmisor, como se muestra a continuación:

$$\theta(t) = \begin{cases} \arccos\left(\overline{E(t)}\right) & \text{combinación aditiva} \\ \arcsin\left(\overline{E(t)}\right) & \text{combinación sustractiva} \end{cases}$$
(4.6)

O bien:

$$\theta(t) = \arccos\left(\overline{E(t)}\right) + \theta_{offset}$$
 (4.7)

Donde:

$$\theta_{offset} = \begin{cases} -\frac{\pi}{2} & \text{combinación aditiva} \\ 0 & \text{combinación sustractiva} \end{cases}$$
 (4.8)

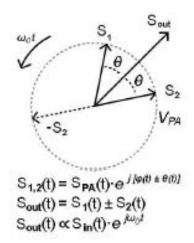


Figura 4.2: Representación de los fasores presentes en el esquema de modulación *Outphasing*

Esta combinación, así como la ecuación (4.4) responden a la resolución de las siguientes relaciones trigonométricas:

$$\cos(w_0t + \varphi(t) + \theta(t)) + \cos(w_0t + \varphi(t) - \theta(t)) = 2 \cdot \cos(\theta(t)) \cdot \cos(w_0t + \varphi(t))$$
(4.9)

$$\cos(w_0t + \varphi(t) + \theta(t)) - \cos(w_0t + \varphi(t) - \theta(t)) = 2 \cdot \sin(\theta(t)) \cdot \sin(w_0t + \varphi(t))$$
(4.10)

Por ultimo, cabe decir que en este caso se ha procedido a explicar el transmisor *Outphasing*, empleando dos ramas debido que es el caso más utilizado en la práctica, pero si se estudia detalladamente la teoría que subyace a esta técnica, no existe ningún límite en cuanto al número de ramas, la única limitación que se debe cumplir es que el numero de estas sea par y tengan la misma magnitud.

4.2. Estudio de la Linealidad del Transmisor Outphasing

En cuanto a la linealidad del proceso, se obtienen unas señales de envolvente constante, las cuales podrían ser obtenidas a la salida de un amplificador conmutado de alta eficiencia ideal pese a las no linealidades que presentan este tipo de amplificadores. La razón de este hecho viene determinado, porque la linealidad de un transmisor *outphasing*, es independiente de la linealidad de cada una de sus ramas. Por esta razón, la técnica *Outphasing* aparece como una posibilidad factible en el uso de un transmisor con unos importantes requisitos de linealidad y eficiencia, dado que la aplicación de

esta técnica permite conservar (idealmente) las variaciones en magnitud y fase de la señal original, cabe suponer que la distorsión a la salida del transmisor dependerá del proceso de conversión AM-PM en el modulador y no de los amplificadores de potencia de cada rama.

4.3. Estudio de la Eficiencia de un Transmisor *Outphasing*

La eficiencia total de un transmisor *Outphasing*, reside prácticamente en su totalidad en tres aspectos principales.

- El elemento combinador empleado a la salida
- La clase de operación de los amplificadores usados en cada rama.
- La señal a transmitir.

4.3.1. Solución para Cualquier Combinador o Clase de Operación

En el caso de que se tengan N fuentes de potencia diferentes, es decir, N amplificadores distintos de potencia (suponiéndolos sin pérdidas), la eficiencia de drenador vendrá determinada por la ecuación 4.11.

$$\eta_{DE_N} = \frac{\sum_{n=1}^{N} P_{out_n}}{\sum_{n=1}^{N} P_{DC_n}}$$
(4.11)

Siendo P_{out_n} la potencia de RF presente a la salida del amplificador \mathbf{n} - $\mathbf{\acute{e}simo}$ y P_{DC_n} la potencia de DC consumida por dicho amplificador. Si ahora se expresan dichas potencias en función de la tensión, corriente y admitancia, se obtienen las siguientes expresiones:

$$P_{out_n} = \frac{1}{2} \mathbf{Re} \{ \mathbf{V_n} \cdot \mathbf{I_n^*} \} = \frac{1}{2} |\mathbf{V_n}|^2 \mathbf{Re} \{ \mathbf{Y_n} \}$$
(4.12)

$$P_{DC_n} = V_{DC_n} \cdot I_{DC_n} = \left(\frac{V_{DC_n}}{|\mathbf{V_n}|} \frac{I_{DC_n}}{|\mathbf{I_n}|}\right) \cdot |\mathbf{V_n}|^2 \cdot |\mathbf{Y_n}|$$
(4.13)

Si se realiza el estudio sobre un transmisor *Outphasing* ideal, todas las amplitudes tendrían el mismo valor, dando lugar a una expresión simplificada de la eficiencia de drenador.

$$\eta_{DE_N} = \eta_S \cdot PF_N \tag{4.14}$$

Sustituyendo:

$$\eta_S = \frac{1}{2} \frac{|\mathbf{V_n}|}{V_{DC_n}} \frac{|\mathbf{I_n}|}{I_{DC_n}} \tag{4.15}$$

$$PF_N = \frac{\sum_{n=1}^N \mathbf{Re}\{\mathbf{Y_n}\}}{\sum_{n=1}^N |\mathbf{Y_n}|}$$
(4.16)

Siendo PF_N el factor de potencia de la red, puede entenderse como una figura de merito del proceso de combinación [20] y por tanto su influencia en el valor de la eficiencia total es bastante limitado.

Por otro lado, η_S representa la eficiencia aparente, la cual esta fuertemente relacionada con la eficiencia de los amplificadores de cada rama, pero siendo ésta independiente de la diferencia de fase entre la tensión y corriente de los mismos. Por lo que dicha eficiencia aparente depende únicamente del modo de operación de los amplificadores de cada rama.

4.4. Estudio del Combinador

Como se ha comentado previamente, el elemento combinador es fundamental en el correcto funcionamiento del amplificador *Outphasing* y por tanto, en la obtención de unas óptimas figuras de merito para su posterior integración como transmisor. Fundamentalmente, en la actualidad existen dos tipos de combinadores que puedan ser implementados en la técnica *Outphasing*, cada uno de los cuales presentan distintos rendimientos, por lo que en esta sección se observará cual de los dos es más optimo para el desarrollo de este trabajo.

4.4.1. Combinadores aislados

La gran particularidad de estos combinadores reside en que aislan cada rama del Outphasing, de esta manera cada amplificador ve una impedancia constante durante todo el proceso de modulación, manteniéndose el factor de potencia constante e igual a uno. Gracias a esto, se consigue una buena linealidad, por lo que son asociados generalmente al termino LINC (linear amplification using nonlinear components). Sin embargo, dicho combinador introducirá pérdidas, las cuales repercuten de forma negativa en la eficiencia total del transmisor, haciéndose critico en el caso de que la señal a transmitir posea un alto valor de PAPR, la razón es porque en este caso los amplificadores funcionarán a potencia constante, incluso en situaciones en las cuales las señales requeridas sean de nivel muy bajo. Es por estas pérdidas que ocasiona, por lo que se le conoce como lossy combiner. Los elementos más comunes presentes en el mercado son el comnbinador Wilkinson, el combinador híbrido de cuadratura, acopladores Lange y otras arquitecturas basadas en baluns, transformadores y líneas de transmisión.

Actualmente, se han desarrollado técnicas con el fin de evitar dicho deterioro de la eficiencia dentro de un transmisor *Outphasing*, como puede ser el uso de amplificadores con recuperación de potencia [21] o los amplificadores LINC multinivel [22]. El problema de estas técnicas, es que con ellas aumenta

en gran medida la complejidad del diseño, por lo que para este trabajo se ha descarto su uso.

4.4.2. Combinadores no aislados

A diferencia de los combinadores aislados, los combinadores no aislados, consiguen que los amplificadores de cada rama interactuen entre sí, comparten una misma carga dinámica, provocando de esta manera que la impedancia vista por una rama sea modificada por la corriente entregada por el amplificador de la otra rama. Este proceso es conocido como modulación de carga. En el caso de tener un transmisor *Outphasing* ideal con dos ramas, su factor de potencia viene definido por la siguiente expresión:

$$PF = \frac{Re\{Y_1\} + Re\{Y_2\}}{|Y_1| + |Y_2|} \tag{4.17}$$

Como se puede observar en la expresión (4.17), la carga se encuentra expresada en admitancias, siendo Y_1 e Y_2 la carga vista por la primera rama y la segunda rama respectivamente. Dicha carga se encuentra modulada durante el Outphasing, presentando de esta manera una componente reactiva que reduce el factor de potencia del combinador y en consecuencia directa, la eficiencia del transmisor en condiciones de $Back-Off^1$. Por ello Chireix, en 1935 propone añadir dos elementos reactivos, cuyas impedancias sean opuestas entre cada rama y el combinador, con el fin de minimizar dicha componente reactiva [12]. Dicha practica, se ha hecho común en el diseño de amplificadores Outphasing, comúnmente denominada amplificador Outphasing Chireix.

4.4.3. Estudio del Combinador Chireix

Como se detallo en secciones anteriores, en la topología propuesta por Chireix [12], la carga se modula mediante el control de fase de las señales a la salida de los dos dispositivos activos. Sin embargo, en un amplificador Outphasing que usa combinadores no aislados, la fase de las componentes de tanto tensión como intensidad en la carga se encuentran influenciadas por ambos dispositivos, esto supone que las formas de onda de corriente y/o voltaje presentes en los amplificadores de cada rama, no se encuentren sujetas a una relación ortogonal, provocando por ello que la eficiencia se deteriore.

La solución deriva en seleccionar un punto de operación denominado de máxima eficiencia para ambos amplificadores y a partir de él, añadir al combinador dos reactancias de compensación con el fin de optimizar la impedancia de carga vista por los dos dispositivos. En la figura 4.3, se muestra la representación de un combinador Chireix con y sin elementos de

¹Es una relación de potencias, compara la potencia en un punto con la potencia máxima

compensación. A la izquierda expresados los amplificadores como fuentes de tensión y a la derecha como fuentes de corriente.

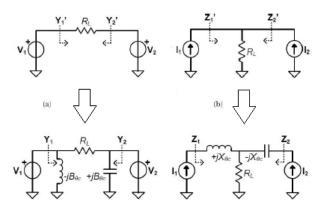


Figura 4.3: Esquema circuital de un combinador Chireix representando los amplificadores como fuentes de tensión

Se considera en este caso que cada rama se comporta como una fuente de corriente 4.3 (b) y que los vectores modulados en fase vienen dados por las siguientes ecuaciones 4.18 y 4.19 respectivamente.

$$i_1(t) = I_{PA} \cdot e^{j \cdot \theta(t)} \tag{4.18}$$

$$i_2(t) = I_{PA} \cdot e^{-j \cdot \theta(t)} \tag{4.19}$$

Por lo que la impedancia dinámica vista en cada rama se define como:

$$Z_1(\theta(t)) = R(\theta(t)) - j \cdot |X(\theta(t)) - X_{\theta c1}| \tag{4.20}$$

$$Z_2(\theta(t)) = R(\theta(t)) + j \cdot |X(\theta(t)) - X_{\theta c2}| \tag{4.21}$$

Una vez obtenidas las impedancias, el siguiente paso consiste en obtener la impedancia compleja que representa la carga, para ello es necesario obtener su parte real y parte imaginaria, las cuales vienen definidas por las ecuaciones (4.22), (4.23) y (4.24).

$$R_{PA} = 2 \cdot R_L \tag{4.22}$$

$$R(\theta(t)) = R_{PA} \cdot \cos^2(\theta(t)) \tag{4.23}$$

$$X(\theta(t)) = R_{PA} \cdot \frac{\sin(2 \cdot \theta(t))}{2} \tag{4.24}$$

Por lo que la potencia entregada a la carga R_L vendrá definida por la ecuación 4.25.

$$P_{out}(t) = I_{PA}^2 \cdot R_{PA} \cdot \cos^2(\theta(t)) \tag{4.25}$$

En el caso de que los dos vectores de corriente se encuentren en fase $(\theta(t)|_{Pout,max} = 0)$, la potencia entregada a la carga presentará su valor máximo, por lo que la impedancia vista por cada rama será $R_{PA} = 2 \cdot R_L$. Esto es lo que se entiende comunmente como un combinador "aditivo".

4.5. Diferencias entre el Transmisor Chireix y la Arquitectura Doherty

Actualmente, los amplificadores Doherty representan unas de las arquitecturas más empleadas en las estaciones base, la razón principal es la sencillez de su implementación sobre la arquitectura I/Q tradicional, sin embargo, cada vez está más presente la posibilidad de buscar una alternativa real a dicha arquitectura. Es por ello por lo que la técnica Chireix, está adquiriendo cada vez más fuerza en este aspecto. A continuación, se buscará comparar ambas técnicas tocando los aspectos más determinantes en un transmisor.

Si se compara en cuanto a la eficiencia, la arquitectura Doherty tiene un eficiencia bastante baja, con el fin de incrementarla un poco implementa inversores de impedancia, el objetivo de esto es aumentar la eficiencia cambiando el sentido de la modulación de carga. Sin embargo, esto provoca un efecto colateral, el ancho de banda de funcionamiento se ve limitado. En el caso del transmisor Chireix permite el uso de amplificadores clase E, los cuales gozan de una eficiencia de drenador mucho más alta que la que puedan ofrecer los amplificadores linealizados (empleados en la arquitectura Doherty), como se puede observar en la representación de la figura 4.4. Además, el transmisor tiene mucho más flexibilidad, dado que la modulación de carga se obtiene a partir del control de fase.

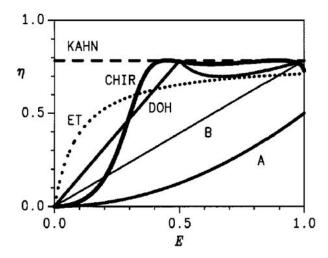


Figura 4.4: Comparación de la eficiencia en función de la salida para distintas arquitecturas de transmisión

Respecto al rango de modulación de carga, la arquitectura Doherty tiene

un rango mucho más reducido y asimétrico, la razón es porque el amplificador principal varia desde [R - R/2], mientras que en el caso del amplificador auxiliar puede ser modulada desde (∞ - R/2]. Sin embargo, en el caso del transmisor Chireix, el rango es el mismo en ambos amplificadores, el cual va desde $[R/2 - \infty)$.

En cuanto a la linealidad, en el caso de la arquitectura Doherty, ésta depende de la linealidad de los propios amplificadores de cada rama, sin embargo en el caso del transmisor Chireix, su linealidad no depende de los amplificadores de cada rama en sí mismos, sino de la descomposición de las señales y su posterior codificación tanto en amplitud como en fase.

Estudios realizados recientemente demuestran, que en caso de comparar ambos sistemas, con unas características similares, la eficiencia que se llega a obtener usando técnicas Outphasing además de ser más elevado, se puede mantener en un rango mayor sobre la potencia de salida, lo cual se convierte en una gran ventaja para señales con un gran PAPR [23] y [24].

Capítulo 5

Diseño e Implementación del Transmisor *Outphasing*

Una vez fijados los conceptos teóricos tanto del esquema circuital completo del transmisor *Outphasing* como de cada una de sus partes, se procederá a explicar de forma detallada el proceso seguido para realizar su diseño y su posterior implementación y caracterización.

5.1. Descripción del Amplificador empleado para realizar el transmisor

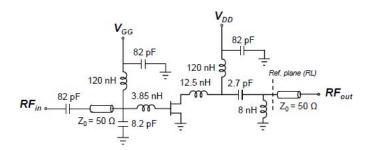


Figura 5.1: Esquema circuital completo del amplificador empleado

Antes de comenzar con el desarrollo del diseño del transmisor, es necesario presentar el amplificador que se ha empleado en el trabajo. En este caso, se utilizó un amplificador diseñado e implementado en la Universidad de Cantabria, por un compañero del departamento. Debido a que no es el objetivo de este trabajo el diseño de ese amplificador, se procederá a detallar ligeramente su estructura y sus prestaciones, con el fin de no extenderse mucho en él, en cualquier caso toda la información del mismo se encuentra recogida en[25], además posteriormente se presentó en el INMMIC17 de Austria[26].

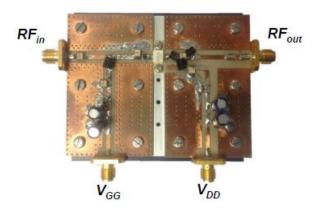


Figura 5.2: Resultado del montaje del amplificador empleado

Para su fabricación, se utilizó como transistor el modelo CGH35030F de Wolfspeed. En cuanto a la red de salida, se utilizó una red de terminación en drenador compuesta por un circuito LC en serie, el cual resonaba cerca de la frecuencia de diseño, a ello se le añadió una bobina a tierra. En cuanto a la red de adaptación de entrada se utilizó un circuito L serie C paralelo, como se puede observar en la figura 5.1.

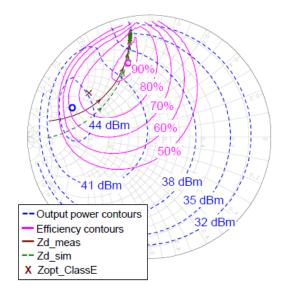


Figura 5.3: Eficiencia (-) y potencia de salida (-) circulos load-pull a partir de simulaciones, junto con la simulación (-) y medida (-) de $Z_{in}(f)$ a su evolución con RL. También se muestra el valor teórico de la impedancia nominal, Z_{opt} .

Para conocer el comportamiento no lineal del modelo del transistor, se realizaron las simulaciones *load-pull*, el objetivo era conseguir una variación de potencia lo más alta posible manteniendo una eficiencia elevada. Como se muestra en la figura 5.3, la trayectoria de la impedancia al fundamental en

drenador al variar la resistencia de carga corta varios círculos de potencia, desde 44 dBm hasta 32 dBm, lo que indicaría que se tendría una eficiencia alta para valores de *back-off* cercanos a 8 dB.

Una vez detallada la estructura del amplificador, el siguiente paso es conocer sus prestaciones. Como se muestra en la figura 5.4, los resultados obtenidos son los que cabían esperar según los resultados de las simulaciones load-pull, la eficiencia se mantiene alta para un rango de control de potencia bastante significativo. Obteniéndose valores de eficiencia del 76 % y 70 % para valores de Back-off de 9.6 dB y 10 dB respectivamente.

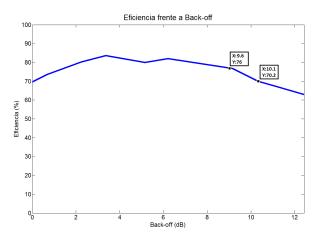


Figura 5.4: Evolución de la eficiencia frente al back-off

Con el fin de conocer la linealidad del amplificador en condición de carga variable, se extrajo la característica de modulación estática RL a AM. Como se puede observar en la figura 5.5, se observa que el voltaje a la salida aumenta de manera lineal respecto a $1/\sqrt[2]{R_L}$, por lo que se ha llegado a la conclusión que la topología propuesta es adecuada para su uso en arquitecturas de transmisores de modulación de carga.

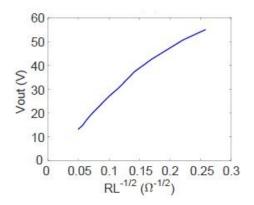


Figura 5.5: Evolución del voltaje de salida con la inversa de la raíz cuadrada de ${\rm RL}$

5.2. Diseño del Combinador y Transformador del Outphasing

El primer paso a realizar fue la elección de las arquitecturas, tanto del combinador como del transformador presentes en el transmisor. En cuanto a la elección del Combinador, en el capítulo anterior se expusieron los distintos tipos con sus pros y contras y finalmente se decantó por el uso de un combinador de tipo Chireix usando parámetros concentrados, por la capacidad de modificación una vez en el laboratorio.

En cuanto al transformador de impedancia, se optó por una estructura formada por dos bobinas en serie y un condensador en paralelo, cuya función consiste en transformar la impedancia vista de 50 Ω a una impedancia a partir de la cual se conseguirá una mejora en las variaciones de potencia y en la eficiencia final del transmisor, quedando de esta manera la estructura del transmisor 5.6.

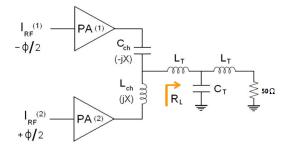


Figura 5.6: Esquema del transmisor *Outphasing* implementado

Una vez decidida la estructura que se iba a utilizar, se procedió a obtener mediante simulación el valor de los elementos concentrados, para ello se recurrió a la herramienta Microwave Office (AWR). La idea de este proceso fue conocer el comportamiento que iban a tener las distintas asociaciones de elementos discretos, es decir, tener una estima del comportamiento previo a su montaje en el laboratorio, por lo que dichas simulaciones no van a ser infalibles, debido a que es imposible tener en cuenta todos los factores que ocurren a la hora de realizar una medida en el laboratorio, pero será de gran ayuda como punto de partida. Después de realizar varias simulaciones, se observó como el comportamiento del transformador y del combinador, dependen de manera directa en el comportamiento final del transmisor y además entre ellos, es decir, en el caso de modificar los elementos del combinador afectará al transformador y viceversa, por lo que se debe buscar el comportamiento óptimo de manera conjunta.

El objetivo era conseguir una variación de potencia lo más alta posible con una elevada eficiencia, para ello fue necesario realizar varias simulaciones de *load-pull*, mediante las cuales se pudo predecir el modelo no lineal del dispositivo. Para ello se generó el circuito de salida que se presenta en la figura

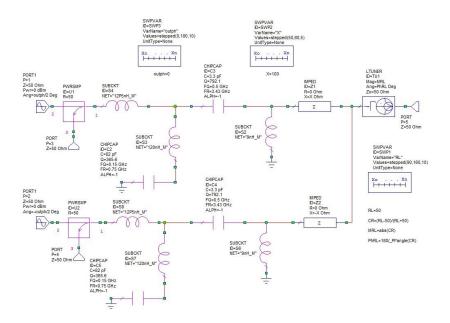


Figura 5.7: Esquemático para estudiar la evolución de la impedancia a ver por el drenador de los transistores utilizando elementos ideales

5.7, en él se puede observar como se ha utilizado la herramienta SWPVAR, mediante la cual se puede realizar un barrido de una variable, en este caso se ha realizado para tres variables (outph, X y R_L). La primera de ellas, es el ángulo entre las dos ramas, dicha variable va a estar presente en todas las simulaciones, debido a que es fundamental variar el desfase entre las ramas, porque de ello dependerá el comportamiento del transmisor. En cuanto a la X y R_L , son el valor de la reactancia y de la resistencia respectivamente, con la primera de ellas se obtuvo la estructura del combinador, como se explico en el capitulo 4. En el caso de la R_L es el valor al que transformar los 50 Ω con el fin de maximizar la eficiencia y conseguir una mejora en las variaciones de potencia.

Una vez que se realizó la simulación y por consiguiente los barridos de las tres variables, se pasó a comparar los resultados obtenidos para los distintos valores, para ello se utilizó la variable *Tunner*, mediante la cual se puede visualizar los resultados obtenidos para cada valor. La combinación de valores con la que se obtuvo un mejor comportamiento fue:

$$X = 50\Omega \tag{5.1}$$

$$X_L = 100\Omega \tag{5.2}$$

Lo que se buscaba, es que la trayectoria óptima de modulación de carga cortara el mayor número de círculos de potencia manteniendo una eficiencia alta, con ello se conseguirá un comportamiento bueno para valores de *Back-off* altos, lo que ocurre con las señales de modulación compleja, las

cuales poseen un alto PAPR. Como se puede observar en la figura (5.8), se conseguían cortar los círculos de 45 dBm, 42 dBm, 39 dBm y 36 dBm, todo ello manteniendo una eficiencia mínima del 80 %.

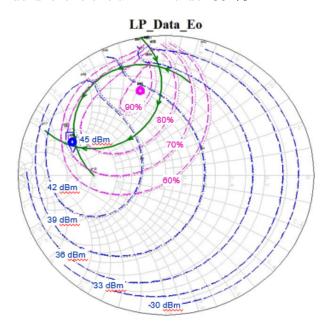


Figura 5.8: Resultado de la simulación utilizando elementos ideales

Esto indicó que dicho transmisor tendría un comportamiento de una eficiencia mínima de 80 % para un valor de *Back-off* de 9 dB, lo cual es un comportamiento bastante óptimo. Cabe decir que esta simulación se realizó con elementos ideales, los cuales carecen de pérdidas y otras características críticas a la hora de realizar las medidas en el laboratorio, por lo que esta simulación servió como punto de partida.

Una vez que se obtuvo el valor de la reactancia y de la resistencia empleando elementos ideales, el siguiente paso consistió en obtener la combinación de elementos reales que permita obtener dichos valores. En este caso, se decidió comenzar con el transformador, pero se podía haber realizado primeramente el diseño del combinador. Ambos elementos son dependientes entre sí, por lo que posteriormente hubo que retocar los valores de manera conjunta.

Con el fin de conseguir unas simulaciones más cercanas a la realidad se decidió emplear elementos reales, para ello se realizaron varias simulaciones con distintas estructuras y distintos valores, para observar su comportamiento. En la figura 5.9, se muestra el resultado de estas simulaciones, como se puede observar, la red que presentó el comportamiento más óptimo es la representada en color rojo, es decir, la que correspondía a la red que se muestra en la figura 5.10. La cual estaba formada por dos bobinas de 12.5 nH en serie y un condensador de 1.8 pF en paralelo, a los cuales se había añadido una lineas con el fin de obtener un rendimiento más optimo.

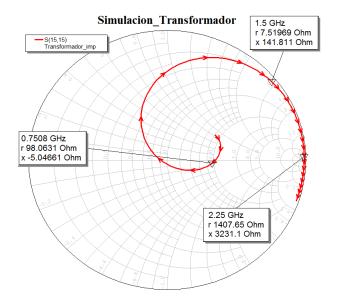


Figura 5.9: Resultados de la simulación del transformador realizada para varias combinaciones de elementos

La razón por la cual se eligió esta red es debido a que la función del transformador es cambiar la impedancia de 50 Ω a una impedancia de 100 Ω , es decir, sin parte reactiva, por lo que se pudo concluir que con dicha asociación se obtenía un comportamiento bastante óptimo. En cuanto a las lineas que se añadieron cabe decir que tenian el ancho equivalente a una impedancia de 50 Ω (1.69 mm), sin embargo lo que variaba entre ellas es la longitud, la cual se obtuvo mediante el uso de la herramienta tunner, a partir de la cual se fue variando el valor elegido, en este caso L y L_2 hasta que se consiguió el comportamiento deseado. Este hecho, nos demuestra de nuevo las limitaciones de los modelos, debido a que una vez en el laboratorio fue necesario realizar varias medidas variando la localización de los componentes hasta que se llegó al punto óptimo.

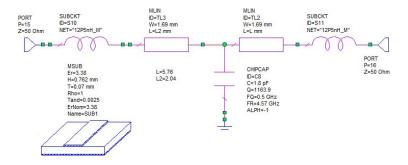


Figura 5.10: Combinación de elementos con la que se obtiene la mejor transformación de impedancia

Una vez que se obtuvo el esquema del transformador empleando elementos

reales, el siguiente paso fue hacer lo mismo para el caso del combinador, el cual estaba compuesto por dos ramas, cada uno de ellas presentaba una reactancia |jX|, sin embargo, como se explicó en los conceptos teóricos del combinador cada una de ellas deberia presentar la carga opuesta (signo contrario), con el fin de cancelar a la hora de sumar las dos señales. Con esta técnica se consiguió un comportamiento más eficiente, dicha técnica se encuentra detallada en la sección 4.4.2.

En la simulación con elementos ideales se obtuvo un valor de reactancia de 50 Ω , por lo que se buscó una asociación de elementos con los que se consiguiera esta carga reactiva, para ello se realizaron las siguientes operaciones:

$$X = 50\Omega \tag{5.3}$$

$$X = jwL (5.4)$$

$$L = \frac{50}{2\pi \cdot 750 \cdot 10^6} \tag{5.5}$$

$$L = 10,78nH \tag{5.6}$$

Dado que no se dispone un gran numero de valores de bobina, se comenzó eligiendo el valor de bobina más cercano disponible, en este caso la bobina de 12.5 nH. Por lo que una vez que se obtuvo la bobina que se iba a utilizar, el siguiente paso fue la búsqueda del condensador, para ello se calculó la reactancia que correspondía con la bobina de 12.5 nH y a partir de ella se obtuvo el valor del condensador.

$$L_{implementada} = 12.5nH (5.7)$$

$$X' = 50,7738 \tag{5.8}$$

$$X' = \frac{j}{wC} \tag{5.9}$$

$$C = \frac{1}{2\pi \cdot 750 \cdot 10^6 \cdot 50,7738} \tag{5.10}$$

$$C = 4.18pF \tag{5.11}$$

$$C_{implementada} = 3.9pF (5.12)$$

Al igual que en el caso de la bobina, no se disponía justamente del valor de condensador para la reactancia obtenida, por lo que se eligió el valor más cercano disponible, un condensador de 3.9 pF. Una vez que se obtuvieron los

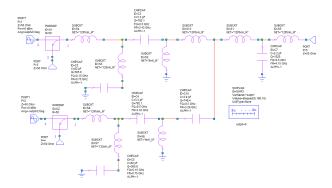


Figura 5.11: Esquemático para comprobar el comportamiento utilizando elementos reales

valores de condensador y bobina que formaban el combinador se realizó una simulación para comprobar su comportamiento junto con el transformador calculado previamente, como se muestra en la figura 5.11. Una vez que se simuló se pudo observar como el comportamiento que se obtuvo se había degradado respecto al obtenido mediante el uso de elementos ideales, lo cual era algo que cabía de esperar, por lo que con el fin de recuperar el comportamiento optimo, se recurrió a retocar los elementos previamente calculados. En este caso se modificó el valor del condensador, aumentando su valor de 1.8 pF a 2.2 pF. Una vez realizado el cambio, se ha comprobado como el resultado obtenido, el cual se muestra en la 5.12, fue correcto debido a que cortaba los mismos círculos de potencia que en la simulación anterior y se mantenía en unos círculos de eficiencia mínima del 80 %.

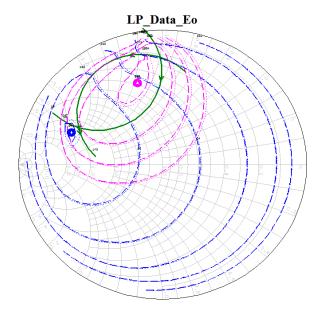


Figura 5.12: Resultado de la simulación utilizando elementos reales

Implementación del Combinador y Trans-5.3. formador del Outphasing

Una vez que obtenidos mediante simulación el valor de los elementos que componen el transformador y el combinador, el siguiente paso fue dirigirse al laboratorio para realizar medidas de los parámetros S con el fin de realizar simulaciones más cercanas a la realidad. En este caso el primer elemento a medir fue el transformador, para ello, se procedió a realizar el montaje del transformador únicamente en una placa auxiliar, con el fin de medir únicamente su comportamiento. La idea fue sustituir los elementos reales del transformador en las simulaciones por un comportamiento más cercano a la realidad.

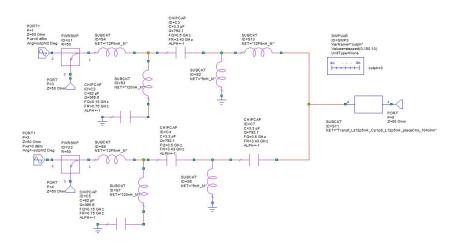


Figura 5.13: Red del combinador usando elementos reales y parámetros Sen el transformador

Para realizar las distintas medidas se hizo uso del analizador de redes (Agilent Technologies E8364A), como ocurre con la mayoría de los instrumentos de medida en un laboratorio, fue necesario realizar como paso previo una calibración del mismo, para ello se utilizó el kit de calibración 3.5 mm del fabricante, compatible con los conectores SMA, en dicho kit hay tres estándares tipo hembra (SHORT, OPEN y THRU) con los que se calibraron los puertos 1 y 2. Con dicho proceso se eliminó de la medida las pérdidas que aportan los cables, además de muchos otros errores asociados a las limitaciones de los elementos de medida que incorpora el analizador de redes, haciendo con ello que la medida sea más correcta. Además con el fin de realizar una medida lo más exacta posible se procedió a eliminar toda contribución ajena al transformador, para ello se hizo uso de la herramienta de Port-extension, en este caso el retraso a cancelar fue de 45 ps. Una vez finalizado el procedimiento previo a la realización de cualquier medida, se realizó la extracción de los parámetros S del transformador, para posteriormente importarlos al simulador. En este caso se duplicó el

ultimo circuito utilizado en simulación, con el fin de únicamente de sustituir los elementos que forman el transformador por su caja de parámetros S. Una vez finalizados los pasos previos se realizó la simulación. De nuevo, al realizar una simulación más cercana a la realidad, se aparecieron efectos y aportaciones que previamente no se habían podido tener en cuenta, por lo que el comportamiento había variado. En ese caso se solucionó disminuyendo el valor del condensador que forma el combinador, el cual anteriormente era de 3.9 pF, como se muestra en la 5.13.

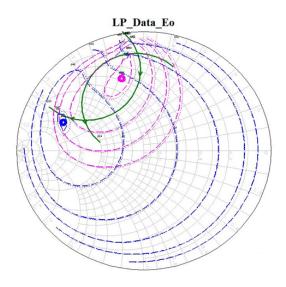


Figura 5.14: Resultados de la simulación utilizando elementos reales para el diseño del combinador y parámetros S en el transformador

Una vez se realizó el cambio, se obtuvo el resultado que se muestra en la figura 5.14, en la cual se puede observar como el circulo se había estrechado, lo cual correspondía a lo esperado, conforme se variaba el valor de la reactancia (X) se estrechaba o se ensanchaba el circulo. Debido a ello la eficiencia había cambiado, llegando a mejorar lo previamente obtenido debido a que se encontraba en círculos de eficiencia más altos (80 %), pero a cambio de cortar menos círculos de potencia, lo cual se tradujo en que la eficiencia conforme aumentaba el valor de back-off, decreciía de una manera más brusca.

Una vez se realizó la medida de los parámetros S del transformador, el siguiente paso fue implementar en la placa auxiliar en combinador y los elementos previos a él, es decir, toda la red de salida, con el fin de medir sus parámetros S, con el fin de importar dichas medidas en el simulador. Por lo que finalmente el circuito estaba solamente compuesto por una caja de parámetros S y los generadores de señal, como se muestra en la figura 5.15. Una vez se simuló se observó como de nuevo la trayectoria óptima de modulación de carga se había visto modificada, por lo que se procedió de nuevo a realizar ajustes en el circuito, en este caso se encontró la solución aumentando de nuevo el valor del combinador (el que se cambió en el paso

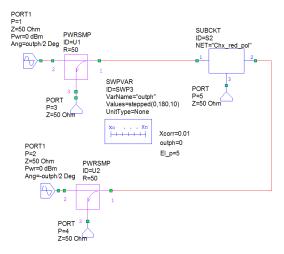


Figura 5.15: Red con los parámetros S de la red de salida del transmisor completa

anterior de 3.9 pF a 3.3 pF) a un valor de 3.9 pF. Por lo que fue necesario cambiar el elemento en la placa auxiliar y medir de nuevo sus parámetros S.

Con dicha simulación se consiguió no dejar nada sin medir de la red de salida, lo cual provocó un acercamiento bastante grande hacia el comportamiento real del combinador y transformador. El resultado obtenido fue peor que el obtenido en las simulaciones previas, el cual se puede observar en la figura 5.17(a), se observó que la eficiencia había decaído hasta un 70%, en cambio se decidió no perder mucho el tiempo en conseguir mejorar este resultado debido a que a la hora de realizar el montaje final, se tiene la posibilidad de retocar de nuevo los valores con una exactitud mayor, que la que se disponía en ese punto del diseño.

Con el fin de poder observar con mayor claridad los resultados obtenidos, se decidió realizar una simulación adicional, en la cual se pudiera observar la evolución de eficiencia frente a las variaciones del valor de back-off de manera directa. Para ello, fue necesario generar un circuito en el cual se englobara todo el transmisor completo, es decir, se incorporó el comportamiento de los dos transistores con sus redes de adaptación y sus redes de terminación de drenador además de la red de salida obtenida. Dando lugar al circuito que se muestra en la figura 5.16, en el se puede observar, como se empleó el modelo equivalente del transistor facilitado por el fabricante con el fin de simular el comportamiento de los transistores. Como se puede observar en la figura 5.17(b), se obtuvo una eficiencia bastante constante, con valores de eficiencia de 76.98 % y 71.57 % para valores de back-off de 9 dB y 10 dB respectivamente. Presentando una eficiencia máxima de 78.26 % para un valor de back-off de 7.9 dB.

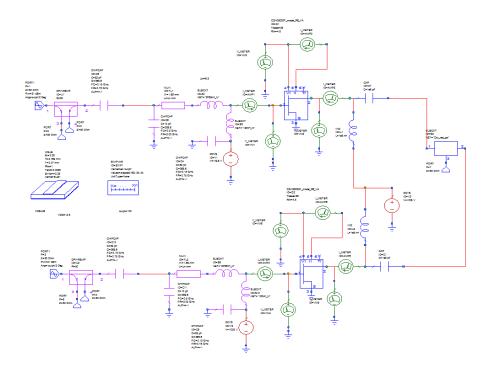


Figura 5.16: Esquemático del transmisor completo

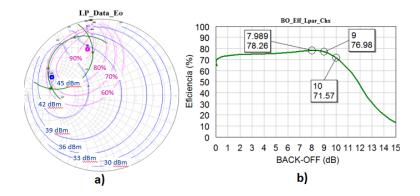


Figura 5.17: (a) Simulación load-pull del circuito con los parámetros S del combinador y transformador (b) Evolución de la eficiencia para distintos valores de back-off

5.4. Diseño del Lay-Out

Una vez finalizadas todas las simulaciones del transmisor, el siguiente paso fue realizar su montaje completo. Hasta el momento solamente se había realizado la fijación del transformador y del combinador en placas auxiliares, lo cual pudo ser posible debido a que no se necesitaba la fijación de ningún transistor, por lo que no fue necesario el diseño específico de placas incorporando las zanjas. Pero una vez se llegó al montaje final, la complejidad aumentó y fue necesario realizar un diseño de placas específico. Dichas placas

juegan un papel muy importante dentro del diseño e implementación de un elemento de RF, ya que serán el soporte donde se van a fijar los elementos que componen el transmisor, por lo que un simple error puede provocar que no sea posible fijar un componente de manera correcta. Para su creación se utilizó la herramienta AutoCAD, además en todo momento se tuvo presente que el diseño obtenido mediante simulaciones podía verse modificado a lo largo del desarrollo del diseño, es decir podrían aparecer ajustes tanto de posición como de valor en los elementos pasivos, por ello a la hora del dibujo de las placas se intento dar la máxima libertad a estos cambios, con el fin de disponer del máximo margen de maniobra posible, sin embargo es necesario tener una idea del número de componentes que se van a fijar, ya que su tamaño o huella condicionará la forma que deben seguir las líneas en la placa, es por lo que las simulaciones tienen una gran importancia en el diseño.

Tabla 5.1: Características técnicas del sustrato usado

Altura del sustrato (H)	$760 \mu \mathrm{m}$
Altura del metalización (T)	$70\mu\mathrm{m}$
Constante dieléctrica relativa (ε_r)	3.38
Factor de disipación(tangente de pérdidas δ)	0.0025

El substrato elegido para la fabricación de las placas es el ARLON 25N. El fabricante destaca como sus principales usos las aplicaciones en sistemas inalámbricos, como teléfonos móviles, amplificadores de bajo ruido o antenas. Sus características más importantes son las mostradas en la tabla 5.1.

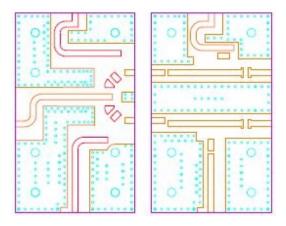


Figura 5.18: Diseño de la placas del transmisor Outphasing

La placa tiene unas dimensiones de 44 mm x 34.5 mm, ya que son las dimensiones de las bases que se encuentran disponibles en el laboratorio, además es necesario añadir diferentes perforaciones para los tornillos, los cuales son necesarios para asegurar un buen contacto a masa y para su posterior fijación en dicha base, la cual es de aluminio de 10 mm de grosor. El diseño final se puede observar en la figura 5.18, las líneas tienen una

anchura 1.69 mm, la razón fue porque con el sustrato utilizado esa debe ser la anchura necesaria para conseguir una impedancia característica de 50 ohmios.

Debido a la cantidad de elementos a soldar en la placa, se procedió a realizar un proceso de prueba con el fin de asegurarse que todo el diseño se había realizado de manera correcta. Con ayuda del propio software se procedió a situar encima de la placa los elementos que se iban a fijar en ella, como se muestra en la figura 5.19.

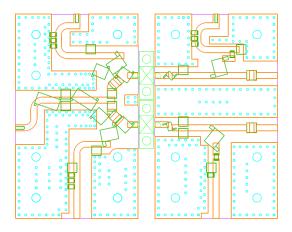


Figura 5.19: Diseño de la placas del transmisor Outphasing con los elementos situados

5.5. Montaje y Caracterización del Transmisor Outphasing

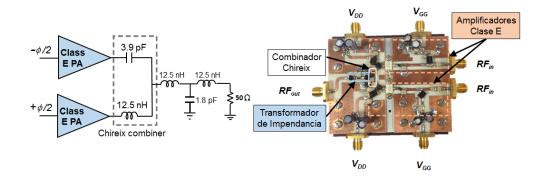


Figura 5.20: Esquema circuital y montaje del transmisor Outphasing

Una vez que se dispusieron de las placas, se comenzó a realizar el montaje completo del transmisor, se comenzó fijando a la placa los dos transistores con sus correspondientes redes terminación en drenador y sus redes de adaptación a la entrada. Como se detalló previamente, los transistores utilizados serán los CGH35030 de Wolfspeed. Una vez que se fijaron fue necesario tener mucho cuidado a la hora de realizar cualquier soldaje, en todo momento que se fuera a soldar un elemento en dicha placa era necesario fijar la tierra del soldador, evitando de esta manera que una intensidad residual pudiera dañar a cualquiera de los transistores.

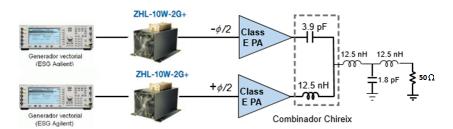


Figura 5.21: Diagrama de preamplificación simplificado empleado para la generación de señales de RF para la caracterización del transmisor *Outphasing*

El montaje es un proceso muy delicado dado que es necesario trasladar la situación exacta de los componentes en las nuevas placas, en este caso fue necesario replicar la situación del combinador y transformador fijado a la placa auxiliar y en cuanto a los amplificadores, se tomó como referencia el montaje que se realizó en su momento. Un simple cambio de unos milimetros puede suponer la degradación total de la eficiencia.

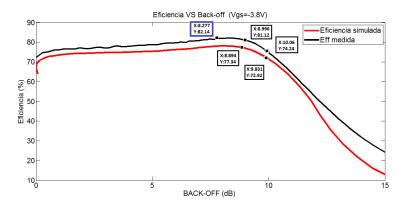


Figura 5.22: Evolución de la eficiencia para distintos valores de back-off

Una vez finalizado el montaje del transmisor, el siguiente paso fue caracterizarlo, es decir, observar su respuesta cuando se le aplican señales a la entrada, para ello se introducirá una señal estática, es decir, señales de onda continua mediante dos generadores vectoriales de la serie ESG de Agilent sincronizados mediante señales de disparo con una referencia de fase ajustada. El problema fue que estos generadores no son capaces de generar un nivel de señal suficiente por lo que fue necesario incorporar una etapa de

pre-amplificación, con el fin de poder enviar una potencia de señal necesaria a la entrada del transmisor. Para ello, se usó un amplificador ZHL-10W-2G+ en cada rama, en un régimen de trabajo altamente lineal y manteniendo la misma ganancia en ambas ramas.

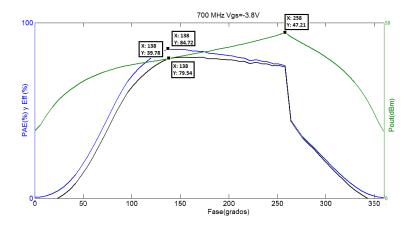


Figura 5.23: Evolución de la eficiencia, PAE y potencia de salida para distintos valores de fase

Con el fin de obtener el comportamiento completo del transmisor, se realizaron varias medidas, la primera de ellas consistió en observar la evolución de la eficiencia para los distintos valores de back-off, la cual se comparó con la que se obtuvo mediante simulación. Como se puede observar los resultados obtenidos a partir de la medida fueron mejores que los obtenidos mediante simulación, llegando a obtenerse una eficiencia del $81.12\,\%$ y $74.24\,\%$ para un back-off de 8.9 dB y 10 dB respectivamente. Dando lugar a un aumento considerable, incluso se obtiene un punto máximo de eficiencia de $82,14\,\%$ para un back-off de 8.2 dB.

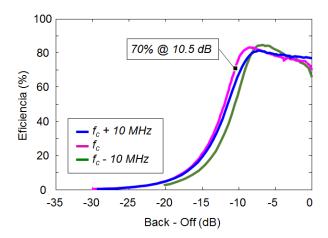


Figura 5.24: Evolución de la eficiencia frente al ángulo de desfase para distintas frecuencias

Con el fin de conocer el comportamiento del transmisor ante variaciones del valor de la fase entre las dos ramas, se representó la PAE (Eficiencia de potencia añadida), la propia eficiencia y la potencia de salida. En este caso solamente se realizó para la frecuencia a la cual se obtuvieron las mejores prestaciones, 700 MHz.

Como se puede observar se obtuvo un comportamiento bastante selectivo en frecuencia, debido a que en el momento que se variaba minimamente la frecuencia de operación (10 MHz), el comportamiento variaba.

Finalmente, con el fin de observar como afectaba el cambio de frecuencia en la evolución de la eficiencia para distintos valores de fase se representó en la misma gráfica tres curvas, separadas 10 MHz entre ellas (690, 700 y 710) MHz.

Capítulo 6

Conclusiones Tomadas Acerca de los Resultados Obtenidos y Posibles Líneas Futuras

En el presente capítulo se procederá explicar las conclusiones sacadas acerca de los resultados obtenidos después de realizar la caracterización del transmisor, además posteriormente se compararon con el estado del arte. Finalmente, se citaran algunos de los posibles estudios posteriores que se pueden seguir a partir del trabajo realizado.

6.1. Conclusiones

Una vez que se finalizó el diseño y caracterización del transmisor, se pasó a fijar el potencial y la valía del trabajo aquí expuesto. Al comienzo del trabajo se planteaba el objetivo de conseguir un perfil de eficiencia cercano al 70 % para un valor de back-off de 9-10 dB. Como se ha podido observar dicho objetivo se ha conseguido. Además en el caso de variar la fase se ha conseguido un comportamiento constantemente eficiente (superior al 70 %) durante una gran variación de la fase, desde 70° hasta 258°, dando lugar a un comportamiento bastante estable en frecuencia ante cambios de fase entre las ramas. También se ha conseguido una curva de PAE frente a la fase bastante cercana a la de eficiencia, lo cual indica que se ha conseguido una buena adaptación a la entrada. Finalmente, en cuanto a la potencia de salida, en el caso del punto de máxima eficiencia se ha obtenido una potencia de 9.5 W, aunque se presenta un pico de 50.11 W. Por lo que se puede concluir que se han cumplido los objetivos marcados al principio del trabajo.

Con el fin de conocer la valía del dispositivo respecto al estado del arte se ha comparado con los estudios realizados hasta el momento en topologías del mismo tipo. Para observarlo con una mayor facilidad se ha realizado una tabla comparativa 6.1.

Por tanto, una vez comparado los resultados con el estado del arte, se

Freq.	P_{out}	η_{max}	η_{6dBBO}	η_{10dBBO}	Tipo	Ref.
700 MHz	9.5 W	84,72%	> 75 %	74,2%	Outphasing	Este trabajo
900 MHz	25 W	> 75 %	$\simeq 70\%$	-	Outphasing	[27]
2.1 GHz	29 W	-	-	55%	Outphasing	[28]
2.14 GHz	93 W	-	-	54 %	Outphasing	[29]
2.25 GHz	70.6 W	> 75 %	> 65 %	70 %	Outphasing	[30]

Tabla 6.1: Comparación de los resultados obtenidos con el estado del arte

puede concluir con que las prestaciones del transmisor son bastante buenas, obteniéndose un valor máximo de eficiencia bastante alto, con una potencia de salida bastante alta. En el caso de tener un valor alto de Back-off, lo cual preocupa especialmente en la actualidad, dicho transmisor mantiene un comportamiento eficiente, por lo que se puede concluir diciendo que de nuevo se vuelve a poner en practica la validez de la topología de los transmisores Outphasing(Chireix) de modulación de carga.

6.2. Líneas Futuras de Trabajo

Una vez concluido tanto el diseño como la caracterización del transmisor *Outphasing*, se abren algunas opciones para continuar avanzando sobre el trabajo ya realizo.

Como se pudo observar en la figura 5.24, se ha obtenido un comportamiento dependiente de la frecuencia, en el momento que se varía levemente la frecuencia de operación, el comporamiento varia. Una posible razón de la reducción del ancho de banda puede estar asociada al método empleado a la hora de realizar la modulación de la impedancia de carga. Por lo tanto surgen varias opciones.

Continuar utilizando un esquema basado en un combinador Chireix, el cual se basa en que la trayectoria de modulación varia fuertemente con la frecuencia, de lo que se origina la gran dependencia sobre la frecuencia de operación. Como solución se puede minimizar utilizando un circuito de salida con menor factor de calidad, para ello por ejemplo se puede sustituir la bobina por un circuito LC paralelo. Con ello se minimizaría la variación en frecuencia a costa de deteriorar la terminación del segundo y tercer armónico.

Otra alternativa podría ser emplear una estructura distinta en el combinador, como puede ser el uso de transformadores, estudios han demostrado que se comportan de mejor manera en cuanto al ancho de banda [31]. El problema de esta técnica es que aumenta considerablemente la complejidad del diseño, debido a la necesidad de herramientas de implementación mucho más avanzadas.

Bibliografía

- [1] CISCO., El tráfico global de datos móviles se multiplicará por siete entre 2016 y 2021, 2017.
- [2] J. A. García, J. de Mingo, G. Montoro, L. Cabria, R. Marante, P. García, C. Sánchez, E. Beltran y P. L. Gilabert, "Emerging Wireless Transmitter Architectures", *TARGET-2007-11-27-WP232-D-D.2-3.0*, November 2007.
- [3] L. R. Kahn, "Single-Sideband Transmission by Envelope Elimination and Restoration", *Proc. IRE*, vol. 40, págs. 803-806, July 1952.
- [4] A. L. B. Temprano, "Transmisor outphasing con amplificadores clase e modo paralelo", 2015.
- [5] G. H. Espeso, "Diseño de inversores y convertidores dc/dc en rf a gan hemt", 2012.
- [6] A. Q. H. Yang Gao, "Feasibility Study of AlGaN/GaN HEMT for Multimegahertz DC/DC Converter Applications", *IPEMC* 2006, 2006.
- [7] L. R. Kahn, "Single-Sideband Transmission by Envelope Elimination and Restoration", *Proc. IRE*, vol. 40, n.º 7, págs. 803-806, Jul 1952.
- [8] F. H. Raab, "Intermodulation Distortion in Kahn-Technique Transmitters", *IEEE Trans. on MTT*, págs. 2273-2278, December 1996.
- [9] J. T. D. Milosevic y A. van Roermund, "Intermodulation Products in the EER Technique Applied to Class-E Amplifiers", *Int. Symp. on Circuits and Syst. Dig. vol. I*, págs. 637-640, May 2004.
- [10] G. Wimpenny, "Envelope Tracking (ET) PA Characterization", Nujira White Paper, Feb 2012.
- [11] E. McCune, "Envelope tracking or polar which is it? [microwave bytes]", *Microwave Magazine*, *IEEE*, vol. 13, n.º 4, págs. 34-56, May 2012.
- [12] H. Chireix, "High Power Outphasing Modulation", *Proc. IRE*, vol. 23, n.º 11, págs. 1370-1392, Nov 1935.
- [13] D. C. Cox, "Linear Amplification with Nonlinear Components", *IEEE Trans. Commun*, vol. COM-23, págs. 1942-1945, Dec 1974.
- [14] W. H. Doherty, "A New High Efficiency Power Amplifier for Modulated Waves", *Proc. IRE*, vol. 24, n.º 9, págs. 1163-1182, Sept 1936.

Bibliografía 64

[15] A. N.Sokal, "Class-E – A New Class of High-Efficiency Tuned Single-Ended Switching Power Amplifiers", IEEE Journal of Solid-State Circuits, Vol. SC-10, No 3, págs. 1385-1388, June 1975.

- [16] M. K. y X. T. BUI, "Class-e amplifier with an inductive impedance inverter. eee transactions on industrial electronics. vol. 37. no 2.",
- [17] M. K. Kazimierczuk y T. Suetsugu, "Analysis of Sub-optimum Operation of Class E Amplifier", *Circuits and Systems*, 2003 IEEE 46th Midwest Symposium on, vol. 3, págs. 1071-1074, Dec 2003.
- [18] M. Acar, A. J. Annema y B. Nauta, "Generalized Design Equations for Class-E Power Amplifiers with Finite DC Feed Inductance", *Microwave Conference*, 2006. 36th European, págs. 1308-1311, Sept 2006.
- [19] A. A. M. Acar y B. Nauta, "Analytical Design Equations for Class-E Power Amplifiers", *Circuits and Systems I: Regular Papers*, *IEEE Transactions on*, vol. 54, n.º 12, págs. 2706-2717, Dec 2007.
- [20] D. J. Perreault, "A New Power Combining and Outphasing Modulation System for High-Efficiency Power Amplification", *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol. 58, n.º 8, págs. 1713-1726, Aug 2011.
- [21] P. A. Godoy, D. J. Perreault y J. L. Dawson, "Outphasing Energy Recovery Amplifier With Resistance Compression for Improved Efficiency", *Microwave Theory and Techniques*, *IEEE Transactions on*, vol. 57,
- [22] K.-Y. Jheng, Y.-J. Chen y A.-Y. Wu, "Multilevel line system designs for power efficiency enhancement of transmitters",
- [23] S. C. Cripps, RF Power Amplifiers for Wireless Communications, 2.a ed.
- [24] D. A. Calvillo, "Energy Efficient and Compact RF High-Power Amplifiers", Tesis doct., Delft University of Technology., 2014.
- [25] F. M. Díaz, "High efficiency class e amplifier under varying load conditions", 2017.
- [26] M. N. R. David Vegas Felipe Moreno y J. A. García, "Efficient class-e power amplifier for variable load operation", INMMIC 2017 — Microwave Journal,
- [27] M. Ozen, "International microwave symposium", 2014.
- [28] M. Pampín-Gonzalez, "Outphasing combiner synthesis from transistor load pull data", 2015.
- [29] T. Barton y D. Perreault, "An rf-input outphasing power amplifier with rf signal decomposition network", 2015.
- [30] D. Calvillo-Cortes, "Ieee trans mtt", 2013.

Bibliografía 65

 $[31]\;\;$ D. A. Calvillo, "Energy efficient and compact rf high-power amplifiers", 2014.