

ESCUELA TÉCNICA SUPERIOR DE INGENIEROS  
INDUSTRIALES Y DE TELECOMUNICACIÓN

UNIVERSIDAD DE CANTABRIA



***Trabajo Fin de Grado***

**Amplificador de potencia de alta eficiencia  
en la banda de 2.6 GHz  
(High Efficiency Power Amplifier for the 2.6  
GHz Frequency Band)**

Para acceder al Título de

***Graduado en  
Ingeniería de Tecnologías de Telecomunicación***

Autor: Hugo Mendiguchia Gutiérrez

Octubre -  
2016



E.T.S. DE INGENIEROS INDUSTRIALES Y DE TELECOMUNICACION

## **GRADUADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN**

### **CALIFICACIÓN DEL TRABAJO FIN DE GRADO**

**Realizado por:** Hugo Mendiguchia Gutiérrez  
**Director del TFG:** José Angel García García

**Título: “Amplificador de potencia de alta eficiencia en la banda de 2.6 GHz”**

**Title: “High Efficiency Power Amplifier for the 2.6 GHz Frequency Band “**

**Presentado a examen el día:**

para acceder al Título de

## **GRADUADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN**

Composición del Tribunal:

Presidente (Apellidos, Nombre): Tomás Fernández Ibáñez  
Secretario (Apellidos, Nombre): Beatriz Aja Abelán  
Vocal (Apellidos, Nombre): José Angel García García

Este Tribunal ha resuelto otorgar la calificación de: .....

Fdo.: El Presidente

Fdo.: El Secretario

Fdo.: El Vocal

Fdo.: El Director del TFG  
(sólo si es distinto del Secretario)

Vº Bº del Subdirector

Trabajo Fin de Grado Nº  
(a asignar por Secretaría)

# Agradecimientos

Antes de nada me gustaría dar las gracias a José Ángel García, mi director del trabajo fin de grado, por todos los conocimientos transmitidos durante esta etapa, por toda la paciencia y dedicación para explicarme cualquier duda que se me presentará y por hacerme sentir siempre parte de este proyecto.

Gracias también a Nieves y José Ramón, por todas las horas en el laboratorio, por la ayuda recibida y por hacer que esta experiencia haya sido mucho más llevadera con su alegría y dedicación.

Por otra parte quiero agradecer a mi familia todo la confianza depositada en mí, además de su incondicional cariño.

Agradecer a Adán toda la ayuda recibida, principalmente en la escritura con  $\text{\LaTeX}$ .

Este trabajo fin de carrera se enmarca dentro de las actividades de investigación de los proyectos TEC2011-29126-C03-1 y TEC2014-58341-C4-1-R del Plan Nacional del I+D+i financiados por el Ministerio de Economía y Competitividad (MINECO) con co-financiación FEDER.

A la memoria de mi abuela Pilar, siempre en mi  
recuerdo

# Resumen

La evolución hacia formatos de modulación digital con altas tasas de transmisión de datos por unidad de ancho de banda, típica de las nuevas generaciones de sistemas de comunicaciones inalámbricas (el caso de 4G), impone fuertes requisitos de linealidad en el diseño de los esquemas de transmisión. La manipulación sin distorsión de señales con una envolvente muy variable y valores para su relación potencia pico a potencia promedio (PAPR de sus siglas en inglés) tan altos como 10 dB, impone además la necesidad de introducir nuevos conceptos y arquitecturas que permitan garantizar la linealidad requerida junto a una eficiencia apropiada en el uso de los limitados recursos de potencia disponibles. Destaca además en esta evolución, la incorporación de nuevas bandas de frecuencia y el uso de señales con un cada vez mayor ancho de banda.

Atendiendo a lo anterior, este proyecto tiene como objetivo el diseño de un amplificador de potencia de alta eficiencia en la banda de 2.6 GHz, el cual permitirá más adelante la implementación de un esquema de transmisión para señales LTE. Se utilizará un dispositivo empaquetado comercial, en tecnología GaN HEMT sobre SiC, explotando al máximo las capacidades que pueden ofrecer los componentes pasivos discretos (bobinas y condensadores), los cuales poseen un alto factor de calidad a estas frecuencias. El diseño se basará en simulaciones mediante el uso del modelo no lineal del transistor ofrecido por su fabricante, en las que se prestará especial atención a la correcta terminación en drenador de los armónicos segundo y tercero. Se realizará la implementación y posterior ajuste, con el fin de conseguir prestaciones en eficiencia pico en el estado de la técnica, completando el trabajo con su caracterización exhaustiva frente a frecuencia, tensión de alimentación y potencia de entrada.

# Índice general

Agradecimientos . . . . .	I
Resumen . . . . .	III
Índice general . . . . .	IV
Índice de figuras . . . . .	VI
Índice de tablas . . . . .	VIII
<b>1 Introducción . . . . .</b>	<b>1</b>
1.1 Compromiso linealidad-eficiencia en transmisión inalámbrica . . . . .	1
1.2 Objetivos . . . . .	2
1.3 Estructuración de la memoria . . . . .	2
<b>2 Fundamentos Teóricos de los Transmisores Inalámbricos . . . . .</b>	<b>4</b>
2.1 Transmisor Cartesiano . . . . .	4
2.2 Transmisor Polar . . . . .	5
2.2.1 Arquitectura . . . . .	5
2.2.2 Mecanismos Lineales de Distorsión, no Idealidades Provocadas por la Arquitectura del Sistema . . . . .	6
2.2.3 Mecanismos no Lineales de Distorsión, no Idealidades Provocadas por Etapa de Modulación . . . . .	7
2.2.4 Influencia de la Rama AM en la Eficiencia del Trans- misor Polar . . . . .	7
2.3 Transmisor Outphasing . . . . .	8
2.3.1 Arquitectura y Fundamentos Teóricos . . . . .	9
2.3.2 Fundamentos del Combinador . . . . .	10
<b>3 Fundamentos Teóricos del Amplificador de Potencia y sus Clases según el Modo de Operación . . . . .</b>	<b>12</b>
3.1 Parámetros más Significativos de los Amplificadores de Potencia . . . . .	12
3.2 Comportamiento no Lineal del Amplificador . . . . .	15
3.3 Clases de Amplificadores de Potencia . . . . .	16
3.3.1 Amplificadores como Fuente de Corriente Dependiente, Clase A, B, AB y C. . . . .	17

3.3.2	Amplificadores Conmutados Clase D, E y F . . . . .	18
3.4	Análisis del Funcionamiento del Amplificador Clase E Original	20
3.4.1	Pérdidas Provocadas por la Conmutación del Transistor	22
3.4.2	Análisis de los Estados y Formas de Onda de un Amplificador Clase E Original . . . . .	24
3.4.3	Estudio en DC del Amplificador Clase E Original . .	26
3.4.4	Diseño de la Red de Carga . . . . .	27
3.4.5	Limitaciones del Amplificador Clase E Original . . .	29
3.5	Modelo Generalizado del Amplificador Clase E . . . . .	29
3.5.1	Análisis de Funcionamiento del Amplificador Clase E Generalizado . . . . .	31
<b>4</b>	<b>Diseño del Amplificador de Potencia . . . . .</b>	<b>34</b>
4.1	Elección del Modelo del Transistor . . . . .	34
4.2	Diseño de las Redes del Amplificador . . . . .	36
4.2.1	Red de Salida . . . . .	37
4.2.2	Red de Entrada . . . . .	41
4.2.3	Red de Polarización . . . . .	42
4.2.4	Resultados Obtenidos Mediante Simulación . . . . .	44
4.3	Diseño del Lay-Out . . . . .	46
<b>5</b>	<b>Implementación, Resultados Finales y Conclusiones . . .</b>	<b>48</b>
5.1	Montaje Final y Caracterización del Amplificador . . . . .	48
5.1.1	Ajuste e Implementación de la Red de Salida . . . . .	49
5.1.2	Ajuste e Implementación de la Red de Entrada . . .	54
5.2	Resultados Obtenidos . . . . .	55
5.3	Amplificador Versión 2 . . . . .	59
<b>6</b>	<b>Conclusiones Tomadas Acerca de los Resultados Obtenidos y Posibles Líneas Futuras . . . . .</b>	<b>63</b>
6.1	Conclusiones . . . . .	63
6.2	Estado del Arte . . . . .	64
6.3	Líneas Futuras de Trabajo . . . . .	64
	<b>Referencias . . . . .</b>	<b>66</b>

# Índice de figuras

2.1	Arquitectura del transmisor cartesiano . . . . .	4
2.2	Arquitectura del transmisor polar . . . . .	6
2.3	Amplificador lineal asistido por conmutación . . . . .	8
2.4	Esquema de un amplificador outphasing genérico. . . . .	9
2.5	Representación mediante fasores del esquema de modulación Outphasing . . . . .	10
3.1	Esquema de un amplificador de potencia de RF . . . . .	13
3.2	Característica I-V de un transistor FET . . . . .	14
3.3	Compresión de ganancia y variación de fase debidas a la saturación de un amplificador de potencia . . . . .	15
3.4	Imagen resumen de los puntos de polarización según las dife- rentes clases de amplificadores de potencia. . . . .	17
3.5	Circuito clase E original . . . . .	20
3.6	Circuito clase E altamente eficiente, asumiendo corriente si- nusoidal en la carga . . . . .	21
3.7	Forma de onda normalizada para la corriente en la carga de un amplificador clase E original . . . . .	23
3.8	Forma de onda normalizada para la tensión en el conmutador de un amplificador clase E original . . . . .	24
3.9	Forma de onda normalizada para la corriente por el conmuta- dor de un amplificador clase E original . . . . .	24
3.10	Diseño de la red de carga del amplificador clase E original . . . . .	28
4.1	Kit de calibración TRL . . . . .	35
4.2	Modelo del fabricante del transistor CGH35030 . . . . .	36
4.3	Circuito para las simulaciones Load-pull . . . . .	37
4.4	Simulación load-pull terminando el segundo y tercer armónico en cortocircuito y dejando a barrer el armónico fundamental . . . . .	39
4.5	Red de salida obtenida mediante simulaciones . . . . .	39
4.6	Comparación del comportamiento deseado con el obtenido para la red de salida diseñada . . . . .	40
4.7	Red de entrada diseñada mediante el simulador . . . . .	41
4.8	Simulación de la red de entrada diseñada . . . . .	42
4.9	Red de polarización de entrada (A) y red de polarización de salida (B) . . . . .	44

4.10	Circuito del amplificador completo diseñado mediante simulación	45
4.11	Comportamiento del amplificador completo mediante simulación	45
4.12	Diseño de la placas mediante AutoCAD, placa para la red de salida (izquierda) y placa para la red de entrada (derecha)	47
5.1	Red de síntesis de impedancia multiarmónica	50
5.2	Montaje para la caracterización del amplificador	51
5.3	Esquema del montaje realizado para la caracterización del amplificador	52
5.4	Etapas de pre-amplificación, driver	52
5.5	Red de entrada completa definitiva	55
5.6	Evolución de la eficiencia y de la potencia a la salida del amplificador en función de la frecuencia, polarizado a $V_{DS} = 28$ V, $V_{GS} = -3,2$ V aplicando una $P_{inRF}$ de 31.32 dBm	56
5.7	Evolución de la PAE y de la potencia a la salida del amplificador en función de la frecuencia, polarizado a $V_{DS} = 28$ V, $V_{GS} = -3,2$ V aplicando una $P_{inRF}$ de 31.32 dBm	56
5.8	Representación de la ganancia para distintos valores de $V_{GS}$ , expresadas en función de la potencia de entrada para una frecuencia de trabajo de 2.6 GHz	57
5.9	Comportamiento de la tensión $V_{out}$ para distintos valores de $V_{DD}$	58
5.10	Diseño de la placas de la segunda versión del amplificador mediante AutoCAD, placa para la implementación de la red de salida (izquierda) y la placa para la red de entrada (derecha)	59
5.11	Evolución de la eficiencia y de la potencia a la salida del amplificador v2 en función de la frecuencia, polarizado a $V_{DS} = 28$ V, $V_{GS} = -3,2$ V aplicando una $P_{inRF}$ de 30.31 dBm	60
5.12	Evolución de la PAE y de la potencia a la salida del amplificador v2 en función de la frecuencia, polarizado a $V_{DS} = 28$ V, $V_{GS} = -3,2$ V aplicando una $P_{inRF}$ de 30.31 dBm	61
5.13	Representación de la ganancia para distintos valores de $V_{GS}$ , expresadas en función de la potencia de entrada para una frecuencia de trabajo de 2.6 GHz	62
5.14	Comportamiento de la tensión $V_{out}$ para distintos valores de $V_{DD}$	62

# Índice de tablas

4.1	Tabla resumen de resultados obtenidos mediante simulación aplicando una $P_{inRF}$ de 28 dBm . . . . .	38
4.2	Tabla resumen de resultados obtenidos mediante simulación aplicando una $P_{inRF}$ de 28 dBm . . . . .	46
4.3	Características técnicas del sustrato usado . . . . .	46
5.1	Tabla resumen de resultados obtenidos para una $P_{inRF}$ de 31.32 dBm . . . . .	59
5.2	Tabla resumen de resultados obtenidos de la versión 2 para una $P_{inRF}$ de 30.31 dBm . . . . .	61

# Capítulo 1

## Introducción

### 1.1. Compromiso linealidad-eficiencia en transmisión inalámbrica

Las aplicaciones de comunicaciones inalámbricas están evolucionando rápidamente exigiendo sistemas cada vez más eficientes y con una respuesta transitoria más rápida. La búsqueda de mayores velocidades de tasa de datos está impulsando la integración de técnicas como WCDMA y EDGE <sup>1</sup> en el sistema global para las comunicaciones móviles (GSM), gracias al uso de técnicas como el seguimiento de la envolvente “Envelope Tracking” (ET), eliminación y restauración de la envolvente “Envelope Elimination and Restoration” (EER) o incluso un híbrido de ellas dos, en el caso en los terminales de usuario, porque en el caso actualmente lo que se está usando actualmente. Del mismo modo la potencia de las redes inalámbricas de área local (WLAN), con el despliegue de los servicios 802.11a/b/g y los desarrollos de la cuarta generación (4G) de tecnología móvil y WiMAX, prometen ofrecer capacidad adicional. Por lo cual será necesario en un futuro no muy lejano soportar el incremento del número de aplicaciones para los dispositivos inalámbricos.

Una parte fundamental de cualquier dispositivo inalámbrico es su transmisor. Los transmisores inalámbricos suelen emplear arquitecturas como la cartesiana, que exigen el uso de amplificadores lineales de RF. Habitualmente se utilizan amplificadores clase A para obtener una amplificación lineal, pero el alto PAPR <sup>2</sup> de los formatos de modulación mencionados requieren una amplificación mucho más eficiente que la que se puede obtener con amplificadores lineales.

Un funcionamiento eficiente del transistor supone uno de los condicionantes más importantes. Conseguir maximizar la autonomía de los terminales de usuario y reducir los gastos relacionados al elevado consumo de potencia

---

<sup>1</sup>Tasa de datos mejorada para la evolución de las comunicaciones móviles

<sup>2</sup>Peak-to-Average Power Ratio, relaciona la diferencia entre la potencia pico de una forma de onda con la potencia promedio de la misma

de las estaciones base, es fundamental, no solo por razones económicas, sino también por razones medioambientales. Por ello aparece la necesidad de utilizar una arquitectura eficiente como puede ser el amplificador Doherty, el transmisor outphasing o el transmisor polar, en defecto del amplificador lineal, el cual es una arquitectura pobre en eficiencia [1] y [2]. Tan importante es la eficiencia en una estación base que aproximadamente el 50 % del gasto de energía correspondiente al transmisor y alrededor de un 25 % del total energético, se debe al comportamiento no eficiente del amplificador de potencia.

Los esquemas de transmisión alternativos al cartesiano, mencionados anteriormente consiguen encontrar un buen compromiso entre linealidad y eficiencia, cumpliendo así los criterios de amplificación y tasas de transmisión de información requeridas en transmisión inalámbrica, por lo que constituyen una buena solución para dicho problema y vienen recabando el interés académico e industrial.

## 1.2. Objetivos

En este proyecto se abordará el diseño e implementación de un amplificador de potencia de RF, sobre tecnología GaN HEMT, en la banda de 2.6 GHz, siendo este un elemento clave en la confección de esquemas de transmisión inalámbrica de alta eficiencia.

Para garantizar un valor elevado de eficiencia en el amplificador, se prestará principal atención a la correcta terminación en drenador de los armónicos segundo y tercero, para ello se implementarán las redes de terminación en puerta y drenador con bobinas y condensadores de alto factor de calidad. Con el fin de lograr dicho propósito de alta eficiencia, se usarán dispositivos de Nitruro de Galio (GaN HEMT) del proveedor Cree, dadas las potencialidades de esta tecnología para la obtención de valores elevados de ganancia y eficiencia, las cuales se presentan en [3].

Se estudiarán las características de los dispositivos de Nitruro de Galio y su uso en topologías, centrándose en el diseño del amplificador, el cual pueda ser optimizado con la finalidad de obtener buenos resultados de eficiencia.

Una vez realizado el montaje total del amplificador se realizarán las medidas necesarias para caracterizar y conocer completamente el comportamiento del mismo.

## 1.3. Estructuración de la memoria

El presente documento sigue una organización por capítulos, los cuales se pasan a describir a continuación.

- Capítulo 1: En el presente capítulo, se ha realizado una pequeña introducción de los temas sobre los que se va a centrar este proyecto, explicándose las metas a alcanzar y las motivaciones que llevan a ello.

- Capítulo 2: Se presentarán las arquitecturas del transmisor cartesiano y algunas de sus alternativas actuales, el caso del transmisor polar y transmisor outphasing. También se hará referencia a las técnicas de linealización usadas en la actualidad para los amplificadores de potencia.
- Capítulo 3: Se describirán las características de los amplificadores de potencia según sus distintas topologías, haciendo un leve hincapié en el clase E, como caso ilustrativo de una clase de operación de alta eficiencia en la que resulta transcendental la correcta terminación de los armónicos. Para concluir se citaran algunas aplicaciones típicas de los dispositivos GaN HEMT en este tipo de sistemas.
- Capítulo 4: Se expondrá de forma detallada el proceso de diseño del amplificador . Se comenzará explicando los pasos seguidos para la obtención del modelo del transistor, para posteriormente continuar explicando las simulaciones realizadas mediante AWR. Se concluirá el capítulo explicando la concepción del lay-out.
- Capítulo 5: Se explicará la implementación del amplificador, con sus correspondientes modificaciones, para posteriormente realizar su caracterización. Se extraerán todas las medidas realizadas, para fijar los parámetros de dicho amplificador, como son la eficiencia, la ganancia y la PAE, para posteriormente sacar las conclusiones acerca del potencial del dispositivo, así como unas posibles líneas futuras en las que se poder seguir investigando a partir del trabajo realizado.

## Capítulo 2

# Fundamentos Teóricos de los Transmisores Inalámbricos

Como se mencionó en el capítulo 1, en la transmisión inalámbrica es de vital importancia conseguir un comportamiento eficiente en el transmisor, para de esta manera poder obtener la mayor autonomía posible. Por dicha razón en el presente capítulo se procederá a explicar de manera detallada algunos de los diferentes tipos de transmisores, observando su evolución y las ventajas y desventajas que presentan cada uno de ellos, situando de esta manera el contexto donde irá centrado el presente trabajo.

### 2.1. Transmisor Cartesiano

En los sistemas de radiocomunicación se transmite la información en frecuencias muy específicas, por lo que se emplea una transmisión paso banda.

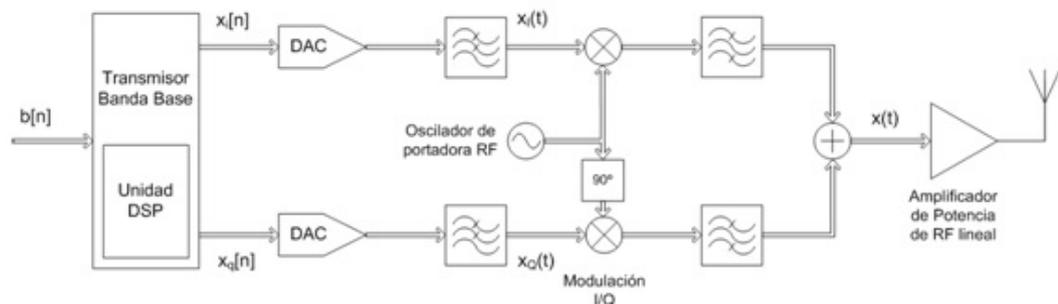


Figura 2.1: Arquitectura del transmisor cartesiano

El transmisor cartesiano es una de las arquitecturas más ampliamente utilizadas durante las últimas décadas en radiofrecuencia en él se representa la señal de entrada en componentes de fase y cuadratura. Como se puede observar en el esquema de transmisión que se muestra en la figura 2.1, las

componentes en fase y cuadratura de la señal a transmitir modulan a las componentes en fase y cuadratura de la señal portadora, respectivamente. Acto seguido, las dos señales moduladas se combinan formando la señal a transmitir, la cual será procesada por un amplificador de potencia de RF (en principio lineal y poco eficiente), para posteriormente ser enviada a través de la antena.

La señal de salida se representará en función de sus componentes en fase y en cuadratura, como se indica en la ecuación (2.1)

$$X(t) = X_i(t) \cdot \cos(W_c \cdot t) - X_q(t) \cdot \sin(W_c \cdot t) \quad (2.1)$$

Sin embargo dicha arquitectura se ve muy limitada actualmente, al menos en su esquema más tradicional, ya que no cumple el compromiso de linealidad y alta eficiencia de potencia, el cual es fundamental en los sistemas inalámbricos actuales. Para alcanzarlo fue necesario la utilización de arquitecturas alternativas, una de ellas fue el transmisor polar.

## 2.2. Transmisor Polar

El transmisor polar, se fundamenta en el concepto de eliminación y restauración de la envolvente (EER) propuesto por Kahn en 1952 [4] con la intención de aprovechar las condiciones operación de máxima eficiencia del amplificador de RF.

### 2.2.1. Arquitectura

A continuación se pasa a presentar una posible implementación del transmisor polar, para el caso de tener una señal a transmitir cuyo ancho de banda sea del rango de los kilohercios, como puede ser el caso de TETRA, figura 2.2. Dicho esquema se basa en la representación de la señal paso banda a transmitir en función de sus componentes de amplitud y fase, las cuales son señales paso bajo, como se expresa en la siguiente ecuación (2.2).

$$X(t) = X_{AM}(t) \cdot \cos(W_c \cdot t + X_{PM}(t)) \quad (2.2)$$

La idea en la que se basa el transmisor polar, consiste en sustituir el modulador I/Q del transmisor cartesiano tradicional, por un modulador AM/PM polar, consiguiendo con esto, independizar las componentes de amplitud  $X_{AM}(t)$  y fase  $X_{PM}(t)$  de la envolvente compleja de la señal de comunicaciones, para finalmente combinarlas en el amplificador de potencia de RF.

Dicho amplificador debe ser un dispositivo de conmutación que opere en modo eficiente, como puede ser un amplificador clase E. Sin embargo para poder asegurar un uso óptimo de la potencia, la rama encargada de la modulación AM debe realizar una amplificación conmutada, como realiza el amplificador clase S por ejemplo.

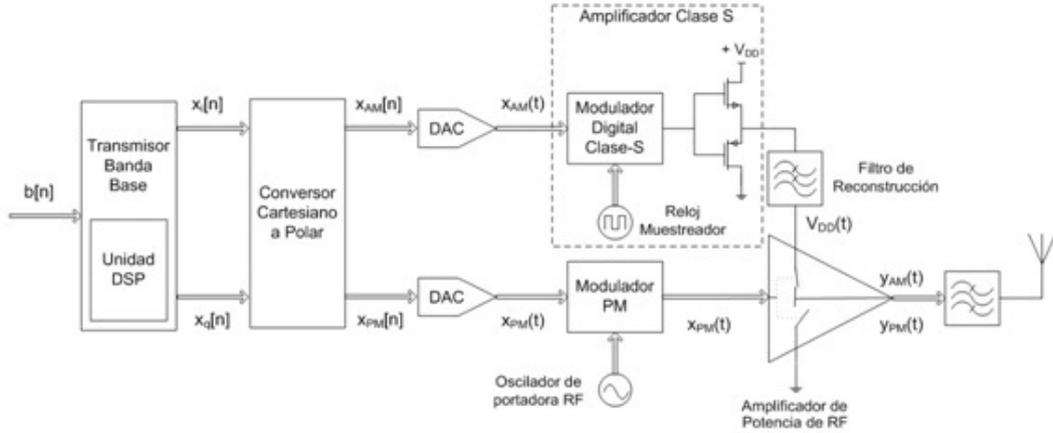


Figura 2.2: Arquitectura del transmisor polar

La componente de fase se transforma en una señal de envolvente constante  $X_{PM}(t)$ , que al no tener variaciones de amplitud, puede servir de excitación del amplificador de potencia eficiente. Por otra parte la componente de amplitud  $X_{AM}(t)$  es codificada en una señal de amplitud constante, en este caso mediante modulación de ancho de pulso (PWM), pudiendo ser de esta manera amplificada de modo eficiente, gracias a una etapa conmutada en el esquema de la figura 2.2. Posteriormente se colocará un filtro de reconstrucción (el cual da un cierto retraso a la señal) para después modular dinámicamente la tensión de polarización en drenador del amplificador clase E. Por lo tanto la señal a la salida contiene tanto información de fase como de amplitud.

Idealmente el transmisor polar sería capaz de ofrecer una eficiencia en potencia del 100 %, estando libre de distorsión, pero en la realidad no es así, esta arquitectura se encuentra limitada por la presencia de una serie de no idealidades, las cuales provocan distorsiones no lineales.

Dichas no idealidades pueden estar provocadas por la propia arquitectura del transmisor polar o por la etapa de modulación. Las cuales se explicaran con más detalle a continuación.

### 2.2.2. Mecanismos Lineales de Distorsión, no Idealidades Provocadas por la Arquitectura del Sistema

Las no idealidades más significativas, pero a su vez más fáciles de controlar, son las que aparecen a nivel de sistema, las cuales son provocadas por la propia arquitectura. Un factor que las puede provocar, es el retraso que se produce entre la componente moduladora de amplitud y la portadora de RF modulada en fase, el cual fue tratado anteriormente en [5], como fijo e independiente de la frecuencia de la envolvente banda base. Al igual que

el ancho de banda finito del modulador fue también tratado de un modo aproximado, asumiendo un filtro de reconstrucción ideal.

Ambos fenómenos anteriores son procesos lineales, pero pueden causar distorsión no lineal, ya que, tanto la generación de las componentes AM y PM en el DSP del transmisor polar, como su recombinación en el amplificador de potencia, son ambos procesos no lineales. Estas dos no idealidades debidas a la arquitectura del sistema fueron inicialmente estudiadas por Raab en [5] y más adelante, en [6], Milosevic consideró un filtro de reconstrucción más general para tratar la distorsión debida al ancho de banda finito del modulador.

Sin embargo, Raab también reconoció la existencia de otras fuentes de distorsión asociadas al estado de modulación, las características  $V_{DD} - AM$  y  $V_{DD} - PM$  del amplificador de potencia.

### 2.2.3. Mecanismos no Lineales de Distorsión, no Idealidades Provocadas por Etapa de Modulación

La distorsión causada en la etapa de modulación se debe a las no linealidades de las características  $V_{DD} - AM$  y  $V_{DD} - PM$  del amplificador de potencia.

Un amplificador de potencia en modo conmutado tiene una conversión  $V_{DD}(t) - Y_{AM}(t)$  no lineal, denotada por una ligera compresión de la característica  $V_{DD}(t) - Y_{AM}(t)$  en niveles altos de  $V_{DD}$ . Además, en niveles bajos de  $V_{DD}$ , aparece un fenómeno denominado feedthrough, el cual se caracteriza por la presencia de nivel de RF a la salida, cuando la tensión de polarización es cero. Este fenómeno también provoca una modulación parásita  $V_{DD}(t) - Y_{PM}(t)$ .

### 2.2.4. Influencia de la Rama AM en la Eficiencia del Transmisor Polar

Una de las principales razones que evitan tener una eficiencia ideal, es la rama superior del transmisor polar.

La eficiencia total del transmisor se calcula como el producto de la eficiencia de la rama AM y la eficiencia del propio amplificador de RF. Por lo cual suponiendo que se consigue valor admisible de eficiencia en un amplificador de RF, como puede ser de en torno al 80 %, el problema ahora es conseguir una eficiencia alta en la red de AM.

Para ello existen dos propuestas para implementar el amplificador de envolvente y así solucionar este problema, el convertidor reductor DC/DC, también denominado amplificador clase S tradicional y el amplificador lineal asistido por conmutación. Este ultimo permite solventar el problema en condiciones de tener un gran ancho de banda, aprovecha el hecho de que la mayor parte de la energía se concentra a muy bajas frecuencias. En la figura 2.3 se muestra un diagrama simplificado de dicha estructura.

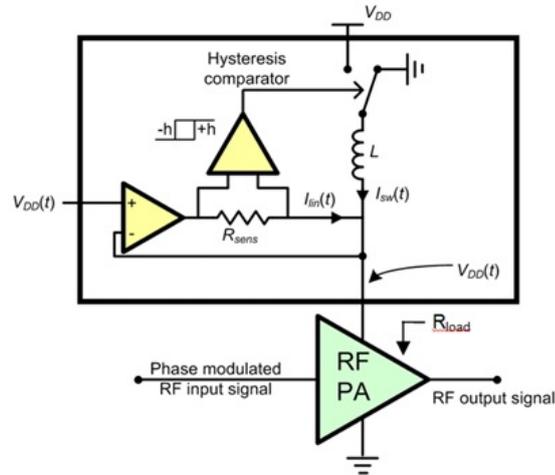


Figura 2.3: Amplificador lineal asistido por conmutación

Dicha topología se basa en combinar una etapa de amplificación lineal de tensión de banda ancha con una etapa de corriente en modo conmutado de alta eficiencia, para ello usa un lazo de realimentación (control de realimentación de corriente mediante un comparador de histéresis). Se trata de una configuración con división de banda, donde el contenido de la potencia en DC le proporciona una fuente conmutada de alta eficiencia a bajas frecuencias, mientras que la potencia a alta frecuencia es suministrada por una fuente de alta fidelidad.

Para los casos de banda estrecha se emplean los convertidores DC/DC conmutados, los cuales dan lugar a excelentes resultados en eficiencia (tanto usando modulación sigma-delta como modulación por anchura de pulso, PWM). Esta sección del capítulo sigue fundamentalmente lo recogido en la referencia [7].

## 2.3. Transmisor Outphasing

Otra arquitectura alternativa al transmisor cartesiano que permite el uso de amplificadores de alta eficiencia es el transmisor Outphasing, la técnica Outphasing fue propuesta por primera vez por H. Chireix en 1935 con la intención mejorar las condiciones de eficiencia y linealidad en los transmisores AM. Posteriormente, este transmisor se denominó LINC (linear amplification using non-linear components, de sus siglas en inglés), la razón fue por el descubrimiento de la capacidad de obtener una amplificación lineal usando para ella, elementos no lineales.

### 2.3.1. Arquitectura y Fundamentos Teóricos

El concepto presentado por Chireix (figura 2.4), se basa en la codificación de una señal modulada compleja mediante dos señales de envolvente constante, cuya variación de fase entre ambas contiene la información de amplitud de la señal original, siendo la variación de fase un termino común en ambas.

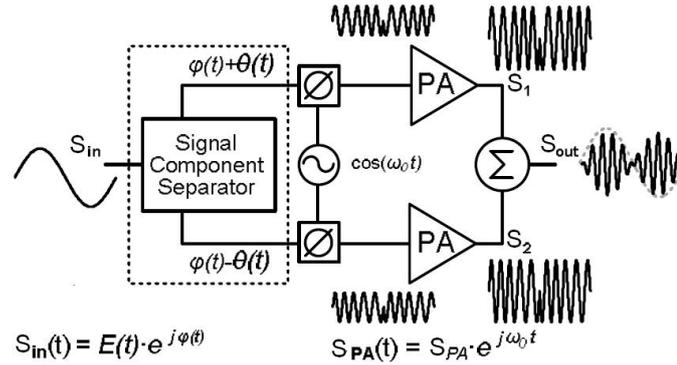


Figura 2.4: Esquema de un amplificador outphasing genérico.

Dicho proceso se verifica mediante las ecuaciones (2.3), (2.4) y (2.5), siendo  $S_{in}(t)$ , la señal de entrada banda base cuya envolvente y fase son  $E(t)$  y  $\varphi(t)$ , respectivamente. La señal de salida proporcional a la entrada se obtiene de la suma vectorial de las dos señales  $S_1$  y  $S_2$ , las cuales poseen una amplitud constante ( $S_1(t)$  y  $S_2(t)$ ), todo ello a la frecuencia de portadora  $\omega_0$ .

$$S_{in}(t) = E(t) \cdot \cos(\omega_0 t + \varphi(t)) \quad (2.3)$$

$$S_1(t) = \cos(\omega_0 t + \varphi(t) - \theta(t)) \quad (2.4)$$

$$S_2(t) = \cos(\omega_0 t + \varphi(t) + \theta(t)) \quad (2.5)$$

Dando lugar a una réplica amplificada  $S_{out}$  de la envolvente de la señal original, como muestra la ecuación (2.6), siendo  $G$  la ganancia total del transmisor. La variación de fase relativa entre las dos señales (ángulo de outphasing) viene definido por  $\theta(t) = \arccos\left(\frac{E(t)}{2}\right)$ .

$$S_{out}(t) = G \cdot [S_1(t) + S_2(t)] \propto S_{in} \quad (2.6)$$

Aunque este tipo de amplificadores presenten no linealidades, la técnica Outphasing permite su utilización en un transmisor con importantes requisitos de linealidad y eficiencia. Esto viene provocado porque la linealidad del transmisor es independiente de la presente en cada una de sus ramas.

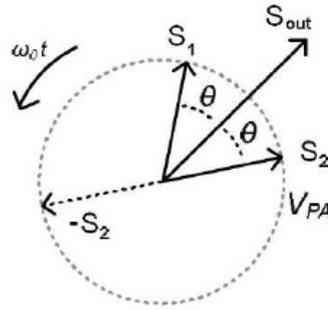


Figura 2.5: Representación mediante fasores del esquema de modulación Outphasing

### 2.3.2. Fundamentos del Combinador

Como ya se ha explicado anteriormente, la combinación de potencia de las ramas del amplificador outphasing cumple un factor determinante en el comportamiento de este por lo que es fundamental realizarse de la mejor manera posible. Existen dos tipos fundamentales de combinadores que pueden utilizarse, cada uno de ellos darán lugar a diferentes alternativas con diferente rendimiento.

- **Combinadores aislados** (*isolating combiners*)

Mediante el uso de *combinadores aislados*, también denominados combinadores con pérdidas, se asocian generalmente al término LINC acuñado por D. Cox en 1974 [8]. Este tipo de combinadores, al aislar cada una de las ramas que componen el *outphasing*, hacen que los amplificadores vean una impedancia constante durante el proceso de modulación (el factor de potencia es constante:  $PF_N = 1$ ). Esto garantiza la linealidad, pero el combinador introduce pérdidas que repercuten de forma negativa en la eficiencia total del transmisor, sobre todo si las señales empleadas poseen una PAPR elevada (los amplificadores funcionan a potencia constante incluso cuando la señal requerida a la salida es muy baja). Existen distintas técnicas para mejorar las condiciones de eficiencia de los transmisores outphasing mediante el uso de combinadores aislados, como pueden ser los amplificadores con recuperación de potencia [9] o los LINC multinivel [10].

- **Combinadores no aislados** (*non-isolating combiners*)

En los transmisores outphasing que emplean combinadores no aislados, los amplificadores de cada rama interactúan entre sí, resultando en una modulación de carga. El concepto de modulación de carga es relativamente sencillo, pero ha demostrado ser de gran uso en este tipo de arquitecturas,

se basa en el uso de dos amplificadores que comparten una misma carga dinámica, la cual influye en las formas de onda de cada rama.

$$PF = \frac{Re(Y_1) + Re(Y_2)}{|Y_1| + |Y_2|} \quad (2.7)$$

Para un transmisor outphasing ideal con dos ramas, el factor de potencia viene dado por la ecuación (2.7), donde la carga vista por cada rama viene dada por  $Y_1$  e  $Y_2$ . Dicha carga es modulada durante el outphasing, presentando una componente reactiva que reduce el factor de potencia del combinador y por tanto, la eficiencia del transmisor en condiciones de back-off. En su artículo de 1935 [11], Chireix propone añadir a la arquitectura dos elementos reactivos con impedancias opuestas entre cada rama y el combinador de cara a minimizar dicha componente. Esta sección del capítulo sigue fundamentalmente lo recogido en la referencia [12].

## Capítulo 3

# Fundamentos Teóricos del Amplificador de Potencia y sus Clases según el Modo de Operación

Una vez explicado con detalle el transmisor polar, se ha podido observar la importancia del amplificador por lo que ha llegado el momento de comenzar con el grosor del trabajo. En la primera parte se procederá a exponer de forma detallada los fundamentos teóricos que describen el funcionamiento de un amplificador, así como las distintas clases según su comportamiento. Estos conocimientos serán la base necesaria para poder realizar correctamente el diseño del amplificador.

### 3.1. Parámetros más Significativos de los Amplificadores de Potencia

Un amplificador de potencia, es una pieza clave como etapa de salida de un transmisor inalámbrico, su función es proporcionar ganancia en tensión y ganancia en corriente, también se le suele denominar transductor, ya que para realizar este proceso convierte la energía procedente de una fuente de potencia de DC en potencia de RF, amplificando así la señal de RF disponible a la entrada del componente. Dicho proceso viene sintetizado en la figura 3.1

Como se ha mencionado previamente, la **eficiencia** es un parámetro fundamental en un amplificador de potencia, pero cabe decir que hay varias maneras de expresarla, según los parámetros de que dependa.

$$\eta = \frac{P_{RFout}}{P_{DCin}} \quad (3.1)$$

La eficiencia en drenador, también conocida como eficiencia de conversión

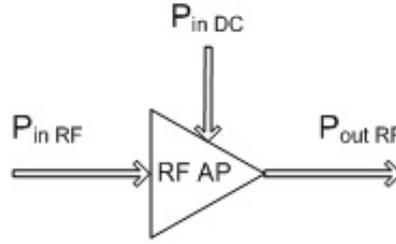


Figura 3.1: Esquema de un amplificador de potencia de RF

DC-RF, representa en qué medida la potencia de DC se convierte en potencia de salida de RF, la cual se define por la siguiente expresión (3.1). Como se puede observar la eficiencia en drenador no depende de la ganancia del propio amplificador, por esta razón aparece el parámetro PAE (eficiencia de potencia añadida, Power-Added Efficiency), el cual se define como la diferencia de potencia de RF entre la salida y la entrada dividida entre la potencia de DC, como se puede observar en la siguiente expresión (3.2).

$$PAE = \frac{P_{RFout} - P_{RFin}}{P_{DCin}} = \frac{P_{RFout} \cdot \left(1 - \frac{P_{RFin}}{P_{RFout}}\right)}{P_{DCin}} = \frac{P_{RFout}}{P_{DCin}} \cdot \left(1 - \frac{1}{G}\right) = \eta \cdot \left(1 - \frac{1}{G}\right) \quad (3.2)$$

Para conseguir maximizar la PAE se debe reducir al máximo la potencia disipada, la razón de esto es porque se evita que se pierda potencia, lo que haría que dicho parámetro decayera, además no solo se traduce en disminución del consumo sino también en la disminución de los requisitos de ventilación.

Esta afirmación se demuestra mediante el principio de conservación de la energía, el cual se define por la siguiente expresión (3.3).

$$P_{inDC} + P_{inRF} = P_{outRF} + P_{disipada} \quad (3.3)$$

Sustituyendo la ecuación (3.3) en la ecuación (3.2) se puede observar la veracidad de la afirmación dada.

$$PAE = \frac{P_{RFout} - P_{RFin}}{P_{DCin}} = \frac{P_{DCin} - P_{dis}}{P_{DCin}} = 1 - \frac{P_{disipada}}{P_{DCin}} \quad (3.4)$$

Para concluir se pasa a explicar la denominada eficiencia total, la cual compara la potencia de entrada y la potencia de DC con la potencia total entregada a la salida, se expresa mediante la siguiente ecuación (3.5).

$$PAE = \frac{P_{RFout}}{P_{RFin} + P_{DCin}} = \frac{\eta_D}{\frac{\eta_D}{G} + 1} \quad (3.5)$$

Una vez detallados los distintos parámetros de eficiencia presentes en un amplificador de potencia, se pasa a explicar la **linealidad**, la cual se define

como la capacidad que posee un dispositivo para reproducir correctamente a la salida la amplitud y fase de la señal de entrada.

Como se pudo observar en el capítulo 2, un comportamiento lineal es básico a la hora del diseño de un transmisor, la razón de esta afirmación es porque si esto no ocurre la amplitud de la señal de salida se comprime, es decir deja de ser proporcional a la señal de entrada, este hecho se denomina distorsión.

Para comprobar la linealidad de un dispositivo a la frecuencia de trabajo (puede que un dispositivo solo sea lineal para un rango de frecuencias específico), se debe comprobar si la amplitud de la señal a la salida varía linealmente con la amplitud de la señal a la entrada, además debe cumplir que la diferencia entre la fase de la señal de salida y la de la señal de entrada permanece en todo momento constante.

La linealidad de un componente viene definido por el tiempo que se encuentra en la zona no lineal, para ello se recurre a la característica I-V del componente. Por lo que para el diseño del amplificador se usó esta técnica, se buscó la característica del transistor con el que se fabricó el amplificador, en este caso un FET. Como se puede observar en la figura 3.2, posee distintas zonas de trabajo.

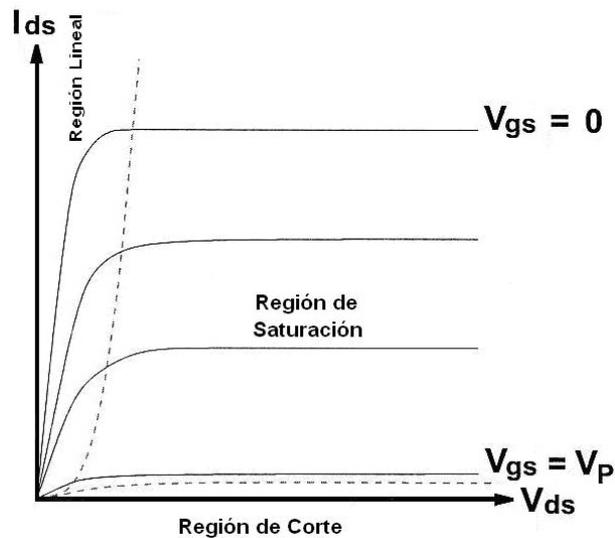


Figura 3.2: Característica I-V de un transistor FET

Por ello si se quiere conseguir una amplificación lo mas lineal posible, se tendrá que conseguir que casi siempre trabaje en la zona llamada lineal.

La no linealidad provocada por la amplitud conlleva mayor distorsión que la provocada por variación de fase, el comportamiento no lineal provocado por la compresión de la ganancia aparece cuando la amplitud de la señal de entrada al amplificador es tan grande que satura al dispositivo, la variación de la fase de la señal de salida también es función del grado de saturación del dispositivo, por lo que se llega a la conclusión que la distorsión de la

señal es más significativa a medida que el amplificador se aproxima a la zona de funcionamiento en saturación. En la figura 3.3 se puede apreciar la típica variación de la compresión de ganancia y de la fase en función de la potencia de entrada.

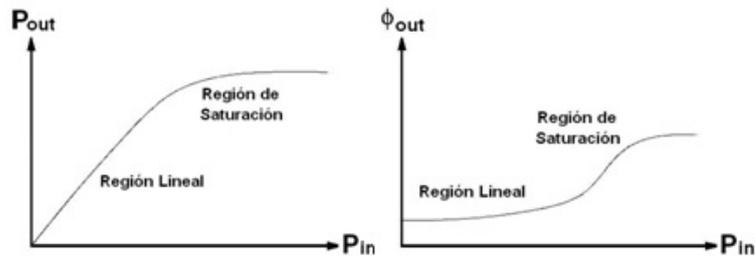


Figura 3.3: Compresión de ganancia y variación de fase debidas a la saturación de un amplificador de potencia

Para obtener una amplificación lineal, el nivel de potencia pico debe mantenerse dentro de la región lineal del amplificador, evitando así los efectos no deseados debido a las no linealidades. Para conseguir una amplificación lo más lineal posible, la opción más común consiste en trabajar lejos del punto de compresión, lo cual conlleva a trabajar en zonas menos eficientes, por lo que se adquiere un compromiso, si se quiere un comportamiento más lineal, también será más ineficiente. Todo depende de las condiciones que nos imponga la aplicación para la que se use este elemento.

Cuando se amplifican señales de amplitud constante no influye la no linealidad del amplificador de potencia. Esto se debe a que la saturación del mismo es función de la amplitud de la señal de entrada, por lo que, si ésta se mantiene constante, la saturación también se produce a un nivel constante y la ganancia del amplificador no varía, este hecho es aprovechable en el diseño de esquemas de transmisión de alta eficiencia como el caso del transmisor polar y el Outphasing.

## 3.2. Comportamiento no Lineal del Amplificador

Para conseguir diseñar un amplificador con una alta eficiencia, es necesario que trabaje cerca del punto de compresión y como se ha visto previamente esto implica que se distorsione la señal de salida, es decir que se comporte como un dispositivo no lineal.

Una forma sencilla de expresar el comportamiento de un amplificador, sin tener en cuenta efectos de memoria, es lo que se muestra en la ecuación (3.6). Se puede observar que relaciona la señal de salida con la señal de

entrada a través de un polinomio de grado  $N$ .

$$V_{out} = G_v \cdot V_{in} + k_2 \cdot V_{in}^2 + k_3 \cdot V_{in}^3 + \dots + k_N \cdot V_{in}^N \quad (3.6)$$

Si se considera solamente los tres primeros términos, el primero de ellos corresponde al término lineal de ganancia por la entrada. El segundo, es proporcional al cuadrado de la tensión de entrada y provoca la distorsión armónica de segundo orden. El tercero, es proporcional al cubo de la tensión de entrada, es el causante de la distorsión de intermodulación también denominada de tercer orden.

Una prueba muy común para observar la distorsión de intermodulación es introducir al amplificador una señal de dos tonos, como la mostrada en la ecuación (3.7), la cual se sustituiría en la ecuación del polinomio general, que se ha explicado antes.

$$V_{in}(t) = V_{in} \cdot \cos(W_1 \cdot t) + V_{in} \cdot \cos(W_2 \cdot t) \quad (3.7)$$

En la señal de salida aparecerán armónicos y productos de intermodulación no deseados debidos a los efectos no lineales de los términos segundo y tercer orden del polinomio. Pueden identificarse componentes en banda y fuera de la banda de frecuencias de la señal original, como la distorsión armónica de segundo y tercer orden además de la distorsión de intermodulación de segundo y tercer orden. La primera de ellas puede eliminarse mediante filtrado, ya que no está lo suficientemente alejado para ello, en cambio no ocurre así con la distorsión producida por los productos de intermodulación, ya que están en banda es decir aparecen demasiado cerca de las frecuencias de la señal, por lo que nos va a resultar imposible eliminarlas sin eliminar también parte de la señal de interés.

### 3.3. Clases de Amplificadores de Potencia

Según los modos de operación de los amplificadores de potencia, podemos separarlos en dos grandes grupos, los que actúan como fuente de corriente dependiente como son el clase **A**, **B**, **AB** o **C** y los que trabajan en modo conmutado clase **D** y **E**. En la figura 3.4 se puede observar el punto de polarización según las clases de un amplificador, cada clase estará definida por su tensión de puerta y la magnitud de la señal de excitación

A continuación se pasará a explicar brevemente todas las clases de amplificadores de potencia excepto la clase **E**, la cual se explicará de una manera más detallada. La razón es porque la clase de amplificación que se realiza en este trabajo no podría restringirse de forma exacta a una clase típica, pero hay rasgos en su comportamiento muy semejantes a los de un amplificador clase **E**, por esta razón se pasará a explicarse de una forma más detallada.

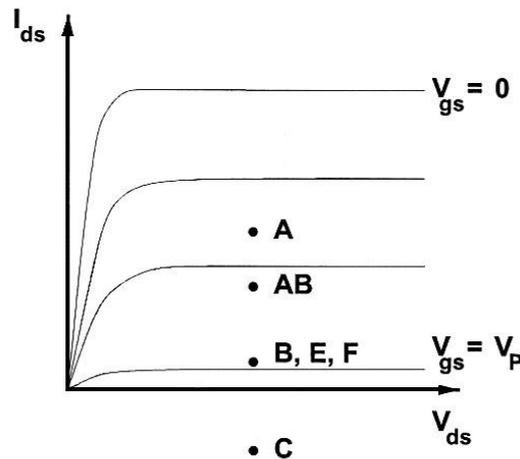


Figura 3.4: Imagen resumen de los puntos de polarización según las diferentes clases de amplificadores de potencia.

### 3.3.1. Amplificadores como Fuente de Corriente Dependiente, Clase A, B, AB y C.

Un amplificador de potencia funciona en **Clase A** cuando el transistor se encuentra siempre polarizado en su región de saturación, mediante la inyección de una corriente continua y constante en drenador, este actúa como una fuente de corriente controlada por la tensión de entrada. La señal mantiene al transistor conduciendo durante los  $360^\circ$  del ciclo y tanto las corrientes como las tensiones presentes en el circuito de salida son una réplica de las señales de entrada. Proporciona la amplificación más lineal y el mayor factor de ganancia de los amplificadores, permitiendo su utilización a frecuencias próximas a la máxima de operación del transistor, ya que no genera armónicos en el proceso de amplificación. Pero como ya se comentó previamente, polarizar el transistor en la zona de saturación provoca que este tenga un comportamiento ineficiente, debido a la gran disipación de potencia, incluso en ausencia de señal de entrada. Para un amplificador de potencia **clase A** ideal la eficiencia máxima que se consigue es del 50 %.

Se dice que un amplificador es de **Clase B** cuando este se encuentra polarizado en el límite entre la región de saturación y la región de corte. Cuando se le aplica una señal a la entrada, el transistor actúa como una fuente de corriente. En esta clase, la conducción sólo se realiza durante un semiciclo, es decir el transistor solo está conduciendo durante  $180^\circ$ . A diferencia del **clase A**, cuando no hay conducción la corriente de polarización es cero, es decir no se tiene el problema de la disipación de energía en ausencia de señal. Por esta razón la eficiencia del amplificador **clase B** es más alta, llegando incluso a alcanzar en condiciones ideales un 78.5 %. Un **clase B** se

caracteriza por tener una tensión de drenador constante, a diferencia del **clase A**, por tener una corriente media de drenador creciente con el aumento de potencia, la cual es proporcional a la amplitud de la señal de entrada. Debido a esto el amplificador **clase B** también tiene un comportamiento bastante lineal.

El amplificador **clase AB** trata de corregir la distorsión de cruce recurriendo al montaje en contrafase mediante el uso de diodos. El punto de trabajo está comprendido entre algo más de  $180^\circ$  y bastante menos de  $360^\circ$ . Esta situación se da cuando el punto de polarización se encuentra en la zona de saturación pero bastante más cerca del corte (también denominado tensión de Pinch Off) que de la zona lineal u óhmica. Posee menor rendimiento que el **clase B**, ya que se consume la potencia necesaria para dicha polarización en reposo. En este caso, si se aplica a la entrada una señal sinusoidal, la señal de salida será cero en un intervalo de tiempo inferior a medio periodo. Proporciona una señal altamente lineal con respecto a la señal de entrada, al igual que la **clase A** ya que, aunque cada dispositivo sólo conduce durante medio ciclo, ambos dispositivos se ceden el trabajo en el paso por cero, se puede entender como una carrera por equipos en la cual se pasan el relevo, de modo que en su conjunto se comportan de manera lineal, especialmente si ambos transistores son idénticos. Su comportamiento en distorsión, es diferente y algo peor al del **clase A**. Por ello, esta modalidad de amplificación se emplea en amplificadores lineales con unas exigencias de linealidad no tan severas como las que requieren un **clase A** puro.

En el amplificador **clase C** el dispositivo se polariza por debajo del corte, acoplándose la carga mediante un circuito LC paralelo, sintonizándose a la frecuencia de la señal de entrada. De esta forma, el dispositivo se encuentra en estado de corte la mayor parte del periodo de dicha señal y amplifica sólo durante pequeños intervalos, se puede decir que casi funciona como un conmutador. Posee mayor eficiencia que las clases anteriores, a costa de reducir su linealidad. Idealmente podría llegar a tener una eficiencia del 100%, a medida que el ángulo de conducción se aproxima a cero. Pero esto conlleva que la ganancia vaya disminuyendo, de manera que la potencia de excitación necesaria va aumentando. La respuesta de un **clase C** es esencialmente no lineal, incluso para la frecuencia fundamental.

### 3.3.2. Amplificadores Conmutados Clase D, E y F

En el diseño de un amplificador **clase D**, se utilizan dos o más transistores enfrentados en régimen de conmutación actuando idealmente, como un interruptor bipolar. Teóricamente su resultado es una onda cuadrada de tensión, de la cual se selecciona su componente fundamental mediante filtrado. La señal de corriente de entrada es una senoide lo suficientemente fuerte como para producir la saturación y el corte de los transistores en el momento adecuado.

Las formas de onda de tensión y corriente se encuentran completamente

desfasadas, de modo que sólo circula corriente cuando la tensión en el transistor es nula, y viceversa. Este es el principio básico de funcionamiento en modo conmutado el cual evitaría por completo cualquier pérdida de potencia en el transistor, obviamente este es un comportamiento ideal. Se puede ver como un **clase B** modificado operando en gran señal, donde la energía que debía disiparse en el transistor se almacena en una capacidad y es entregada al circuito de salida. El valor real distinto de cero de la resistencia en estado ON y los tiempos de conmutación finitos producen que las formas de onda se solapen y no se alcance la eficiencia ideal del 100 %, pero pueden conseguirse muy buenos resultados. Los amplificadores **clase D** se utilizan de forma generalizada para aplicaciones de audio y ocasionalmente, en el rango de las microondas.

Una vez claro la **clase D**, se pasa a una de las topologías probablemente más interesantes a la hora del diseño de amplificadores eficientes, **clase E**. El amplificador **clase E** es un circuito resonante en modo conmutado en el cual el producto de la tensión y la corriente en el dispositivo conmutador es idealmente nulo en todo momento, actuando el transistor como un conmutador.

Y para terminar con las clases de amplificadores conmutados, se pasa a explicar la **clase F**, la cual fue propuesta en 1958 por V.J. Tyler como una mejora a la **clase B**, proponía el uso de resonadores múltiples a los distintos armónicos conformando así la tensión  $V_{DS}(t)$  y de esta manera mejorar la eficiencia. En el **clase F** original,  $V_{DS}(t)$  está formado solamente por los armónicos impares y el fundamental, presentando una forma de onda cuadrada. Por otra parte  $I_{DS}(t)$  está formado por los armónicos pares y el fundamental y su forma de onda se corresponde con la de una semisinusoide.

Si fuera posible controlar todos los armónicos, un número infinito de ellos, se podría llegar a alcanzar una eficiencia ideal del 100 %, sin embargo, esto no es posible ya que los circuitos resonantes introducen pérdidas, lo cual provoca pérdidas en la eficiencia del amplificador. Además de esto, al utilizar circuitos resonantes, la capacidad de salida del transistor no está integrada en la red de salida, por lo que es necesario añadir una inductancia en paralelo para producir resonancia.

El amplificador que se ha diseñado en este proyecto fin de grado se ha intentado optimizar las impedancias a los armónicos para conseguir máxima eficiencia, aunque no se ha hecho el diseño intentando seguir una clase específica de amplificación, algunos rasgos de comportamiento obtenido se pueden aproximar a lo que se conoce como un amplificador **clase E en modo continuo**.

### 3.4. Análisis del Funcionamiento del Amplificador Clase E Original

En 1975 N.O. Sokal y A.D. Sokal diseñaron la clase E original [13], aunque su descubrimiento fue relativamente reciente, su uso quedó relegado hasta alrededor de los años 90, en el que el despliegue de la telefonía móvil requirió de amplificadores altamente eficientes para tratar de economizar batería.

La ventajas que presenta respecto a las demás clases son principalmente una mayor eficiencia, mayor fiabilidad, reducción del tamaño y del peso de los equipos además de su diseño predecible y consistente gracias a la existencia de procesos de diseño claros y definidos. Posteriormente se pasará a explicar en más detalle dicha clase.

Dentro de la familia clase E, se distinguen dos principales grupos, el clase E con conmutación a tensión cero, también denominado clase E original y el clase E inverso o clase E con conmutación a corriente cero. En ambos casos, el dispositivo activo actúa como un conmutador.

En este caso dicha sección se centrará en describir el funcionamiento de la topología clase E original [13], en la cual las formas de onda de corriente y tensión en el conmutador están desplazadas en el tiempo, lo que supone una pérdida de potencia mínima en el dispositivo y por tanto un incremento notable en la eficiencia.

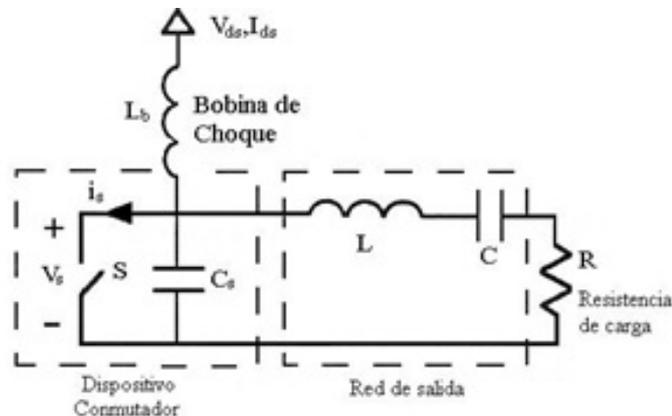


Figura 3.5: Circuito clase E original

El esquema que se propuso fue el de la figura 3.5, se colocó una bobina de inductancia infinita con el fin de considerar la rama del dispositivo de carga como una fuente de corriente continua, la cual se denominará bobina de choque  $L_b$ . Se dispondrá de una red resonante de salida, la cual estará formada por una capacidad en paralelo con el dispositivo, la cual será aportada de manera externa, o bien estará constituida, en parte o completamente por la capacidad parásita de salida del dispositivo. Trabajando a bajas frecuencias, estos circuitos han conseguido eficiencias de hasta el 96%. Idealmente, la

eficiencia sólo estaría limitada por la resistencia drenador-fuente de saturación del transistor y por sus elementos parásitos. Las reactancias parásitas del elemento activo están incluidas en el diseño del circuito sintonizado por lo que no degradan las prestaciones del amplificador. La capacidad  $C_S$  puede representar la capacidad de salida intrínseca del transistor, mientras que parte de la inductancia  $L$  estaría relacionada con el efecto del empaquetado del transistor.

Para conseguir resolver en el dominio del tiempo dicho circuito de una manera exacta, aun asumiendo elementos ideales y un  $C_S$  lineal, es necesario resolver un sistema de ecuaciones diferenciales de tercer orden variante en el tiempo, lo cual resulta bastante complicado. Sin embargo si se cumplen las siguientes condiciones, el sistema se reduce a uno de primer orden variante en el tiempo, como se muestra la Figura 3.6.

El “duty cycle” usado en este análisis es del 50 %, por lo que el conmutador está en estado ON durante la mitad del tiempo y en estado OFF durante la otra mitad del tiempo. Este es el valor que produce un funcionamiento óptimo.

El dispositivo conmutador tiene una resistencia en estado ON denominada  $R_{ON}$  idealmente nula y una resistencia en estado OFF denominada  $R_{OFF}$  idealmente infinita. En la práctica se debe asegurar que la resistencia ofrecida por el dispositivo cuando se encuentra en abierto sea lo suficientemente alta y que la resistencia parásita que ofrece cuando se encuentra en corto sea lo más pequeña posible. El condensador  $C_S$ , para un diseño de frecuencia máxima, consiste únicamente en la capacidad parásita de salida del transistor, la cual se asumirá como lineal para este análisis. En la práctica, la capacidad  $C_S$  suele ser no lineal y cambia en función del voltaje que se aplique.

La corriente que circula a través de la carga será idealmente sinusoidal a la frecuencia de trabajo y la corriente  $I_{ds}$  que fluye por la bobina de choque  $L_b$  se asume constante. Se aplica por tanto, una corriente equivalente a través de la capacidad conmutada, que se compone de un nivel constante (DC) más una senoide (RF).

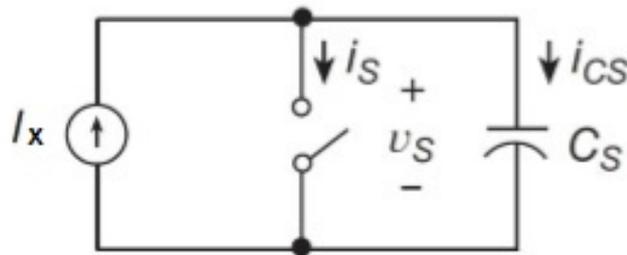


Figura 3.6: Circuito clase E altamente eficiente, asumiendo corriente sinusoidal en la carga

$$I_x = I_{DS} \cdot (1 - a \cdot \sin(\omega_s t + \phi)) \quad (3.8)$$

### 3.4.1. Pérdidas Provocadas por la Conmutación del Transistor

Todo elemento que su comportamiento se asemeje al de un conmutador, es propenso a sufrir las denominadas pérdidas por conmutación, las cuales se producen al pasar de un estado a otro del transistor.

- Conmutación de estado ON (Cerrado) a estado OFF (Abierto)

En el instante en el cual el conmutador pasa a estado OFF se produce un salto de la corriente que circula por el conmutador al transferirse la corriente del interruptor a la capacidad en paralelo, el cual causará pérdidas que aparecerán en cualquier inductancia parásita entre el conmutador y el condensador. En el caso que aquí se detalla,  $C_S$  es la capacidad parásita interna del transistor, la cual está minimizada. En cambio si se utilizara alguna capacidad externa (es lo habitual) cualquier inductancia parásita entre el transistor y dicha capacidad provocará cada periodo de conmutación una pérdida de energía en la inductancia parásita definida por la siguiente ecuación (3.9)

$$P_{ON-OFF} = \frac{1}{2} \cdot L_s \cdot f \cdot i_{OFF}^2 \quad (3.9)$$

Siendo  $f$  la frecuencia de operación y  $L_s$  representa la inductancia total de la unión colector-emisor, o drenador-fuente en el caso de tener un transistor FET.

- Conmutación de estado OFF (Abierto) a estado ON (Cerrado)

En esta situación la tensión presente en el dispositivo decrece de forma brusca desde un valor cercano a la tensión de alimentación ( $V_{dd}$ ) hasta llegar a ser prácticamente nula cuando se cierra el conmutador. Durante el estado OFF, el conmutador se encontraba abierto por lo que el condensador  $C_S$  se estaba cargando. La energía acumulada en dicho condensador sumada a la capacidad de carga y la capacidad de salida del transistor antes de producirse la conmutación viene dada por la siguiente ecuación (3.10), siempre asumiendo que las capacidades se consideran lineales.

$$E_{alm} = \frac{1}{2} \cdot C_S \cdot V_{dd}^2 \quad (3.10)$$

En el momento en que conmuta del estado OFF al estado ON, dicha energía acumulada se disipará a través de la resistencia  $R_{ON}$ , produciendo unas pérdidas, las cuales se definen mediante la siguiente ecuación 3.11

$$P_{OFF-ON} = \frac{1}{2} \cdot C_s \cdot f \cdot V_{dd}^2 \quad (3.11)$$

En el caso que  $V_s$  fuera cero en el instante de conmutación hacia el estado ON, dicho transistor no presentaría pérdidas por conmutación. Para asegurar

un modo óptimo de operación para un amplificador clase E, es necesario imponer ciertas condiciones que garanticen unas transiciones suaves en la forma de onda de señal, minimizando así las pérdidas provocadas por la conmutación.

- Garantizar que la tensión  $V_{DS}$  sea cero en el momento en que se produzca el cambio de estado, con esto se cumple que la carga almacenada en la capacidad paralela  $C_s$  va a ser nula.

$$V_{DS}(t = t_{ON}) = 0 \quad (3.12)$$

- Garantizar que la derivada de la tensión  $V_{DS}$  respecto de  $t$ , cuando  $t = t_{ON}$  sea cero, esta condición garantiza la suavidad de las transiciones en los cambios de estado, cumpliéndose  $i_s$ , se incrementa de manera gradual desde cero una vez se cierra el conmutador.

$$\left. \frac{\partial v_{DS}}{\partial t} \right|_{t=t_{ON}} = 0 \quad (3.13)$$

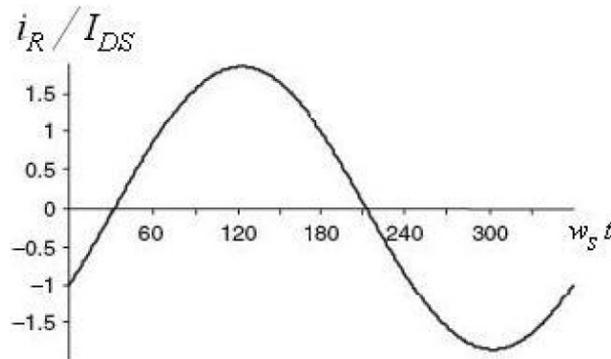


Figura 3.7: Forma de onda normalizada para la corriente en la carga de un amplificador clase E original

En las figuras 3.7, 3.8 y 3.9 se puede observar representadas las formas de onda de la tensión y corriente durante un periodo completo de funcionamiento del conmutador.

En esta, el switch pasa al estado ON en el momento  $t = 0$  y al estado OFF cuando  $w_s \cdot t = \phi$ . Para garantizar el condicionamiento óptimo del clase E, las condiciones (3.12) y (3.13) deben cumplirse en el instante  $w_s \cdot t = 2\phi$ . Como se puede observar, ambas formas de onda son positivas para un funcionamiento óptimo. Si el factor de calidad es suficientemente alto

Si el factor de calidad es suficientemente alto (generalmente  $Q_L \geq 2,5$ ), la corriente  $i_s$  tendrá una forma de onda idealmente sinusoidal durante el estado

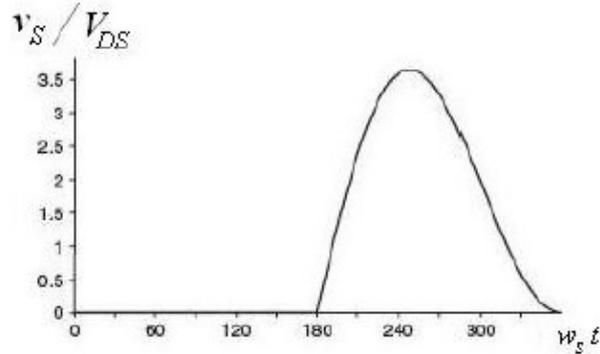


Figura 3.8: Forma de onda normalizada para la tensión en el conmutador de un amplificador clase E original

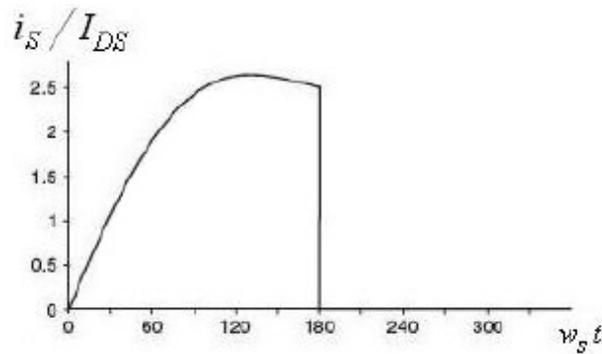


Figura 3.9: Forma de onda normalizada para la corriente por el conmutador de un amplificador clase E original

ON. La forma de onda de la tensión  $v_s$  durante el estado OFF, sin embargo, está condicionada por la capacidad paralela de salida.

El que se consigan alcanzar estas condiciones de funcionamiento, depende fundamentalmente de que la impedancia de carga se corresponda con el valor óptimo  $Z_{opt}$ . En el caso del clase E original, la impedancia vista desde el conmutador (incluyendo  $C_s$ ) hacia el circuito resonante deberá ser inductiva si consideramos que el circuito resonante está sintonizado para la frecuencia fundamental ( $f$ ). De esta forma, se garantiza que la terminación a los armónicos superiores es un abierto. Posteriormente se realizará una análisis en mayor profundidad de las condiciones de carga del amplificador.

### 3.4.2. Análisis de los Estados y Formas de Onda de un Amplificador Clase E Original

El siguiente paso consiste en analizar cómo se comporta el amplificador según los distintos estados, cabe la posibilidad que el estado en el que se encuentre inicialmente el conmutador sea estado ON (Cerrado) o estado

OFF (Abierto), por lo que aparecen dos situaciones distintas, las cuales se pasan a detallar a continuación.

Suponiendo que la resistencia en conducción  $R_{ON}$  es idealmente cero, cuando el interruptor está en **estado ON (cerrado)**, carecerá de tensión entre sus terminales y circulará por el una corriente sinusoidal más una componente de continua. Por otro lado, en el caso que su resistencia en conducción no sea nula sino que se trate de unas décimas de ohmio, presentará unas pérdidas debido a la disipación de potencia que caerá en dicha resistencia. Estas pérdidas son denominadas pérdidas de conducción.

$$P_{COND} = I_{ms}^2 \cdot R_{ON} \quad (3.14)$$

Cuando el conmutador se encuentre en **estado OFF (abierto)**, la corriente sinusoidal continuará circulando, pero sin embargo lo hará a través de la capacidad en paralelo al conmutador, como se puede observar en la siguiente ecuación:

$$C_s \cdot \frac{\partial V_s}{\partial t} = I_{ds} \cdot (1 - a \cdot \sin(w_s \cdot t + \phi)) \quad (3.15)$$

Al integrar la ecuación (3.15) respecto al tiempo, se obtiene la tensión presente en los terminales del conmutador.

$$V_s(t) = \frac{I_{ds}}{C_s} \cdot \int_0^t (1 - a \cdot \sin(w_s \cdot t + \phi)) \cdot dt \quad (3.16)$$

Resolviendo esta ecuación se obtiene:

$$V_s(t) = \frac{I_{ds}}{C_s \cdot w_s} \cdot (w_s \cdot t + a \cdot (\cos(w_s \cdot t + \phi) - \cos\phi)) \quad (3.17)$$

Por tanto si se analiza un ciclo completo del funcionamiento del conmutador se obtendría lo siguiente:

$$v_s(t) = \begin{cases} 0 & 0 \leq w_s \cdot t \leq \pi \\ \frac{I_{DS}}{w_s \cdot C_s} \cdot ((w_s t - \pi) + a \cdot (\cos(w_s t + \phi) + \cos(\phi))) & \pi \leq w_s \cdot t \leq 2\pi \end{cases} \quad (3.18)$$

$$i_s(t) = \begin{cases} I_{DS} \cdot (1 - a \cdot \sin(w_s t + \phi)) & 0 \leq w_s \cdot t \leq \pi \\ 0 & \pi \leq w_s \cdot t \leq 2\pi \end{cases} \quad (3.19)$$

Sustituyendo la condición (3.12) en la ecuación (3.18) siendo  $w_s \cdot t_{ON} = 2\pi$  se obtiene la relación entre la amplitud de la componente de DC de la corriente

y la de la componente sinusoidal, denominada a:

$$a = \sqrt{1 + \frac{\pi^2}{4}} \cong 1,8621 \quad (3.20)$$

Utilizando la condición (3.13) siendo  $w_s \cdot t = 2\pi$ , se obtiene la fase de la señal sinusoidal:

$$\phi = -\tan^{-1}\left(\frac{2}{\pi}\right) \cong -32,48^\circ \quad (3.21)$$

### 3.4.3. Estudio en DC del Amplificador Clase E Original

Sabiendo que la tensión de DC idealmente es nula en los terminales de una bobina de choque, se puede definir la tensión de DC a la entrada al dispositivo como:

$$V_{DS} = \frac{1}{2\pi} \int_{\pi}^{2\pi} v_s(t) d(wt) = \frac{1}{\pi} \frac{I_{DS}}{w_s \cdot C_s} \quad (3.22)$$

Por tanto su corriente de entrada será:

$$I_{DS} = \pi \cdot w_s \cdot C_s \cdot V_{DS} \quad (3.23)$$

Y obteniendo la resistencia como el cociente de la tensión entre la intensidad, la impedancia que vera será:

$$R_{DC} = \frac{1}{\pi \cdot w_s \cdot C_s} \quad (3.24)$$

Por tanto usando las expresiones deducidas anteriormente se llega a la conclusión de que la corriente máxima que puede aceptar el transistor es:

$$I_{max} = (1 + a) \cdot I_{DS} \cong 2,8621 \cdot I_{DS} \quad (3.25)$$

Mediante dicho análisis, se puede hacer una idea aproximada de la frecuencia máxima de operación del conmutador:

$$\begin{aligned} f_{max} &= \frac{I_{DS}}{2 \cdot \pi^2 \cdot C_s \cdot V_{DS}} \\ &= \frac{I_{max}}{C_s \cdot V_{DS}} \cdot \frac{1}{2 \cdot \pi^2 \cdot (1 + a)} \\ &\cong \frac{I_{max}}{56,5 \cdot C_s \cdot V_{DS}} \end{aligned} \quad (3.26)$$

Se observa de la ecuación (3.26), que la frecuencia máxima de operación es inversamente proporcional a la tensión de polarización. Esta expresión es fundamental ya que obtiene la frecuencia máxima para la cual un determinado transistor según su capacidad de salida, la tensión de drenador y la corriente máxima puede usarse como un clase E.

### 3.4.4. Diseño de la Red de Carga

Para poder realizar un correcto diseño de la red de carga es necesario conocer las impedancias complejas del circuito, para ello es necesario realizar un estudio en frecuencia de la componente  $v_s(t)$ .

Para realizar dicho estudio solamente será necesario considerar el primer armónico, ya que como se demostró en el capítulo 3.4, la impedancia de la red de carga es infinita y por tanto su corriente es nula. Para el caso de la corriente que circula por la carga se corresponde con una sinusoidal dependiente de la frecuencia de conmutación (3.8), sin embargo la tensión al fundamental debe ser derivada de  $v_s(t)$ , mediante el uso de series de Fourier.

$$v_s(t) = \sum_{n=-\infty}^{+\infty} K_n \cdot e^{j \cdot n \cdot \omega_s \cdot t} \quad (3.27)$$

Siendo:

$$K_n = \frac{1}{T_s} \int_{T_s/2}^{T_s} v_s(t) \cdot e^{-j \cdot n \cdot \omega_s \cdot t} dt \quad (3.28)$$

Para el 1<sup>er</sup> armónico (n=1):

$$K_1 = \frac{I_{DS}}{\omega_s \cdot C_s \cdot T_s} \int_{T_s/2}^{T_s} ((\omega_s t - \pi) + a \cdot (\cos(\omega_s t + \varphi) + \cos(\varphi))) dt \quad (3.29)$$

Resolviendo esta ecuación se obtiene:

$$v_s(t)_1 = a_0 \cdot I_{DS} \cdot \sin(\omega_s t + \varphi_0) \quad (3.30)$$

Donde las constantes de amplitud y fase se definen como:

$$a_0 = \frac{2 \cdot |K_1|}{I_{DS}} = \frac{1}{\omega_s \cdot C_s} \cdot \sqrt{\frac{\pi^2}{16} + \frac{4}{\pi} - \frac{3}{4}} \quad (3.31)$$

$$\varphi_0 = \frac{\pi}{2} + \text{ang}(K_1) = \frac{\pi}{2} + \arctan\left(\frac{2\pi}{8 - \pi^2}\right) \quad (3.32)$$

A partir de la ecuación (3.30) y la ecuación de la corriente en la carga (3.8), es posible obtener el fasor de impedancia de la red de carga a la frecuencia de operación:

$$\begin{aligned} Z_{net} &= \frac{a_0}{a} \cdot e^{j(\varphi_0 - \varphi)} \\ &\cong \frac{0,1836}{\omega_s \cdot C_s} + j \cdot \frac{0,2116}{\omega_s \cdot C_s} \\ &\cong \frac{0,28015}{\omega_s \cdot C_s} \cdot e^{j \cdot 49,0524^\circ} \end{aligned} \quad (3.33)$$

Se puede apreciar cómo, la magnitud de dicha impedancia de carga es directamente proporcional a la impedancia de  $C_s$  a la frecuencia de

conmutación. Además, la fase que requiere la impedancia debe ser constante e independiente del resto del circuito, para que opere como un clase E.

Suponiendo en todo momento que se cumplen las condiciones 3.13 y 3.12, se puede asegurar que se satisface la condición de alta impedancia y por tanto la impedancia de la red de carga debe ser igual al valor calculado anteriormente mediante la ecuación (3.33)

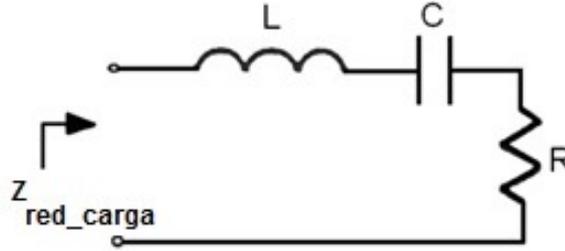


Figura 3.10: Diseño de la red de carga del amplificador clase E original

$$Z_{red\_carga} = Z_{red\_carga}(f_0) = R + j \cdot X_L - j \cdot X_C = R + j \cdot \omega_s \cdot L - \frac{1}{j \cdot \omega_s \cdot C} \quad (3.34)$$

Igualando a (3.33) se obtiene una ecuación compleja con dos incógnitas  $C_s$  y  $C$ :

$$Z_{net}(f) = R + j \cdot \omega_s \cdot L - \frac{1}{j \cdot \omega_s \cdot C} = \frac{0,1836}{\omega_s \cdot C_s} + j \cdot \frac{0,2116}{\omega_s \cdot C_s} \quad (3.35)$$

Con ello se puede deducir:

$$Z_{net}(K \cdot f) = \infty \quad (3.36)$$

Con ello se puede deducir que la impedancia  $Z_{net}$  es infinita para armónicos superiores al primero, siendo  $f$  la frecuencia fundamental.

Si se define el factor de calidad como:

$$Q_L = \frac{\omega_s \cdot L}{R} \quad (3.37)$$

El resultado de resolver la ecuación (3.36) es:

$$\begin{aligned} C_s &= \frac{1}{\omega_s \cdot R \cdot \left( \frac{\pi^2}{4} + 1 \right) \cdot \frac{\pi}{2}} \\ &\cong \frac{1}{\omega_s \cdot R \cdot 5,447} \end{aligned} \quad (3.38)$$

$$\begin{aligned}
C &= C_s \cdot \left( \frac{\left( \frac{\pi^2}{4} + 1 \right) \cdot \frac{\pi}{2}}{Q_L} \right) \cdot \left( 1 + \frac{\frac{\pi^3}{16} - \frac{\pi}{4}}{Q_L - \frac{\pi^3}{16} - \frac{\pi}{4}} \right) \\
&\cong C_s \cdot \frac{5,447}{Q_L} \cdot \left( 1 + \frac{1,153}{Q_L - 1,153} \right)
\end{aligned} \tag{3.39}$$

En [14] Sokal plantea una ecuación ligeramente distinta para el cálculo del valor de  $C$  en la cual las constantes han sido ajustadas a partir de datos experimentales. Estos resultados son a menudo obtenidos para un factor de calidad más pequeño, de ahí las variaciones que se puedan apreciar.

$$C = C_s \cdot \left( \frac{5,447}{Q_L} \right) \cdot \left( 1 + \frac{1,42}{Q_L - 2,08} \right) \tag{3.40}$$

Para diseñar un amplificador clase E basándose en dicha topología, sería conveniente establecer valores iniciales para  $w_s$ ,  $L$  y  $R$  a partir de los cuales obtener el valor de  $Q_L$  y finalmente calcular las capacidades  $C_s$  y  $C$ .

### 3.4.5. Limitaciones del Amplificador Clase E Original

Para el diseño explicado anteriormente aparece una gran limitación a la hora de su puesta en práctica para circuitos de microondas, tanto la frecuencia, como la impedancia de carga o como la capacidad del conmutador se deben definir de manera dependiente.

En condiciones de saturación, la impedancia de carga típica para un amplificador de microondas es de  $50\Omega$  y el valor de  $C_s$  viene determinado por el transistor a utilizar en el diseño. La frecuencia de operación  $w_s$  quedará a su vez establecida también por los requisitos de trabajo del amplificador, lo que hace que encontrar un valor de  $Q_L$  adecuado sea complicado.

A la hora de priorizar tanto la eficiencia como la linealidad, es fundamental disponer de un factor de calidad en el circuito resonante en torno a  $5 \leq Q_L \leq 10$ . Sin embargo, desde un punto de vista más práctico, cuanto más pequeño sea el tamaño del transistor, cabe esperar que las constantes de tiempo disminuyan, por lo que presentará menor variación en los tiempos de conmutación. Lo que supone una reducción considerable de la importancia del valor del factor de calidad  $Q_L$  a la hora de obtener una eficiencia óptima de colector.

## 3.5. Modelo Generalizado del Amplificador Clase E

El modelo planteado anteriormente para el amplificador clase E, el cual contempla un funcionamiento “óptimo”(o nominal) del mismo según el

cuál se deben cumplir las condiciones (3.12) y (3.13). No obstante, si se es totalmente estricto, solamente es necesario que se cumpla la primera de ellas para obtener una eficiencia ideal del 100 %. Cuando la derivada de la tensión en el conmutador es distinta de cero en el cambio de estado, se habla de un modo de operación “sub-óptimo” cuyo funcionamiento se describe en profundidad en [15].

El análisis que se presenta a continuación está realizado en torno a la idea de utilización de una bobina de choke no ideal (carece de valor infinito), lo que da lugar a una variación en la conmutación. Sin embargo, parte de las condiciones establecidas se siguen manteniendo, por ejemplo, se asume el funcionamiento del transistor como un *switch* ideal, la red de carga mantiene un factor de calidad elevado y se considera que la corriente en dicha red es sinusoidal.

La condición (3.13) se verá alterada, y representará ahora la envolvente de  $V_{DS}$  en el momento del cierre del conmutador:

$$\left. \frac{\partial v_{DS}}{\partial t} \right|_{t=t_{ON}} = w_s \cdot V_{DS} \cdot k \quad (3.41)$$

Donde  $k$  es un valor real que permite cierto grado de libertad a la hora de diseñar el amplificador. Para  $k = 0$  se obtendrá el modo de operación “óptimo” original, el cual puede considerarse como un caso particular de esta extensión.

Esta particularidad permite realizar modificaciones en la red de carga, en función de las especificaciones del diseño. Generalmente, dicha variación se expresa en términos del parámetro de diseño  $q$ , definido por Mustafa Acar en [16] como:

$$q = \frac{1}{w_s \sqrt{L_b \cdot C_s}} \quad (3.42)$$

Dicho parámetro determina la contribución de la capacidad paralela y la bobina de choke ( $L_b$ ) a la impedancia de carga del amplificador. Así pues, se puede redefinir la impedancia de carga óptima como:

$$Z_{net} = j \cdot w_s \cdot L_b || (R + j \cdot X) \quad (3.43)$$

Y se define la máxima potencia de salida como:

$$P_{out} = K_P(q) \cdot \frac{V_{DS}^2}{R} \quad (3.44)$$

Donde  $R$ ,  $L_b$  y  $X$  pueden obtenerse como:

$$R = \frac{K_C(q)}{w_s \cdot C_s} \quad (3.45)$$

$$L_b = R \cdot \frac{K_L(q)}{w_s} \quad (3.46)$$

$$X = R \cdot K_X(q) \quad (3.47)$$

Siendo los parámetros  $K = \{K_L, K_C, K_P, K_X\}$  (función del parámetro  $q$ ) los correspondientes al set de diseño obtenido de la resolución de las ecuaciones planteadas para esta generalización en [17]. Estos parámetros se harán constantes una vez que se establezcan los valores de  $C_s$  y  $w_s$  para una solución analítica del problema (para un valor de  $q$  definido).

$$K_L = \frac{w_s \cdot L_b}{R} \quad (3.48)$$

$$K_C = w_s \cdot C_s \cdot R \quad (3.49)$$

$$K_P = P_{out} \cdot \frac{R}{V_{DS}^2} \quad (3.50)$$

$$K_X = \frac{X}{R} \quad (3.51)$$

En el caso del clase E original (nominal),  $q = 0$  y por tanto,  $L_b = \infty$  y la impedancia vista desde choke es  $Z_E = R_{PA} + j \cdot X_L$

### 3.5.1. Análisis de Funcionamiento del Amplificador Clase E Generalizado

Para simplificar el análisis de este modelo generalizado, es conveniente partir de unos supuestos similares a los utilizados para el clase E original. Así pues, para un “duty-cycle”  $0 < d < 2$ , siendo  $d = \frac{2t_1}{T}$ <sup>1</sup>, suponemos que el conmutador se cierra (ON) en  $t = 0$  y se abre (OFF) en  $t_1 = \frac{d\pi}{w_s}$  con periodo  $T = \frac{2\pi}{w_s}$ . Asumiremos también que las pérdidas reactivas son despreciables y que el factor de calidad del circuito serie L-C ( $Q_L$ ) es suficientemente alto. De cara a obtener una operación “óptima” sin pérdidas, será además necesario garantizar el cumplimiento de las condiciones ZVS y ZDS en el momento previo al cierre del conmutador ( $t_1 = \frac{2\pi}{w_s}$ ).

Bajo estas hipótesis, la corriente en la carga se asume sinusoidal. Así pues, cuando el conmutador está cerrado ( $0 \leq w_s t < d\pi$ ), la tensión en este vendrá dada por:

$$v_s(w_s t) = V_{DS} - v_L(w_s t) = 0 \quad (3.52)$$

<sup>1</sup>El valor de  $d$  determina el ciclo de trabajo del amplificador. Un valor  $d = 1$  se corresponde con un “duty-cycle” del 50%.

En este intervalo de tiempo, la corriente en el conmutador será, por lo tanto:

$$i_s(w_s t) = \frac{V_{DS}}{wL} w t + I_{DS} [\sin(w t + \phi) - \sin \phi] \quad (3.53)$$

Cuando el circuito está abierto (OFF,  $d\pi \leq w_s t < 2\pi$ ),  $i_s(w_s t) = 0$  y la corriente a través del condensador paralelo se define como:

$$i_c(w_s t) = i_L(w_s t) + i(w_s t) \quad (3.54)$$

Siendo  $i(w_s t)$  la corriente en la carga. Esta ecuación puede desplegarse como una ecuación diferencial de segundo orden lineal y no homogénea:

$$LC \frac{d^2 v_s(w_s t)}{dt^2} + v_s(w_s t) - V_{DS} - w_s L I_{DS} \cos(w_s t + \phi) = 0 \quad (3.55)$$

Cuya solución general se obtiene de la forma:

$$v_s(w_s t) = C_1 \cos(q w_s t) + C_2 \sin(q w_s t) + V_{DS} - \frac{q}{1 - q^2} p V_{DS} \cos(w_s t + \phi) \quad (3.56)$$

Donde

$$q = \frac{1}{w_s \sqrt{LC}} \quad (3.57)$$

$$p = \frac{w_s L I_{DS}}{V_{DS}} \quad (3.58)$$

y los coeficientes  $C_1$  y  $C_2$  vienen determinados por las condiciones de estado iniciales en  $w_s t = d \cdot \pi$ .

$$C_1 = \left\{ \frac{q^2 \cos(2q\pi) \cos(\phi)}{1 - q^2} p + \frac{\sin(2q\pi) q \sin(\phi)}{1 - q^2} p - \cos(2q\pi) \right\} V_{DS} \quad (3.59)$$

$$C_2 = \left\{ \frac{\sin(2q\pi) q^2 \cos(\phi)}{1 - q^2} p - \frac{q \cos(2q\pi) \sin(\phi)}{1 - q^2} p - \sin(2q\pi) \right\} V_{DS} \quad (3.60)$$

Por tanto, para unos valores de  $d$ ,  $q$ ,  $p$  y  $\phi$  conocidos,  $v_s(w_s t)$  e  $i_s(w_s t)$  pueden expresarse en términos de la tensión de polarización y la frecuencia de trabajo.

Ambas formas de onda de tensión y corriente en el conmutador, a frecuencia fundamental ( $i_{s1}(w_s t)$  y  $v_{s1}(w_s t)$ ), pueden descomponerse en dos componentes de cuadratura: activa ( $i_R, v_R$ ) y reactiva ( $i_X, v_X$ ), cuya amplitud puede obtenerse a partir de un análisis de Fourier.

$$I_R = \frac{1}{\pi} \int_0^{2\pi} i_s(w_s t) \sin(w_s t + \phi) d(w t) = I_{DS} \quad (3.61)$$

$$I_X = \frac{1}{\pi} \int_0^{2\pi} i_s(w_s t) \cos(w_s t + \phi) d(wt) \quad (3.62)$$

$$V_R = -\frac{1}{\pi} \int_0^{2\pi} v_s(w_s t) \sin(w_s t + \phi) d(wt) = V_{DS} \quad (3.63)$$

$$V_X = -\frac{1}{\pi} \int_0^{2\pi} v_s(w_s t) \cos(w_s t + \phi) d(wt) \quad (3.64)$$

## Capítulo 4

# Diseño del Amplificador de Potencia

En este capítulo se procederá a explicar de forma detallada el proceso seguido para el diseño del amplificador de RF a una frecuencia de operación de 2.6 GHz, para ello se utilizó el transistor CGH35030 de Nitruro de Galio (GaN HEMT) del proveedor Cree. Para la realización del diseño fue necesario realizar distintas simulaciones, mediante las cuales se pudo obtener una aproximación de las estructuras de las distintas redes que componen el propio amplificador.

- (a) Red de entrada
- (b) Red de salida
- (c) Red de polarización

Dicho proceso es un largo camino que comprende desde las simulaciones más básicas usando el modelo del transistor utilizado, hasta las medidas experimentales del prototipo ya fabricado, pasando por numerosas etapas de diseño, simulación y montaje.

### 4.1. Elección del Modelo del Transistor

A la hora de realizar el diseño de un amplificador es conveniente realizar previamente un completo estudio con ayuda de un simulador, para ello se utilizó la herramienta Microwave Office (AWR), la idea de este estudio previo fue conseguir conocer al máximo el comportamiento que iba a tener dicho amplificador una vez realizado el montaje. Dicho proceso fue de gran ayuda para poder optimizar al máximo su comportamiento.

Para poder realizar dichas simulaciones fue necesario aproximar el comportamiento del transistor mediante un modelo sencillo que se asemejara lo máximo posible, para de esta manera realizar un estudio lo más cercano a la realidad. Existen varias técnicas para obtenerlo.

- (a) Diseño de un circuito propio que se asemeje al máximo al comportamiento real del transistor
- (b) Utilización del modelo que facilita el fabricante

Para comenzar se puso en práctica la **opción a**, se procedió a medir el comportamiento del transistor mediante un analizador de redes, el utilizado fue el Agilent Technologies E8364A. Para poder realizar dicha medida de una manera correcta fue necesario cancelar el efecto de las propias líneas de transmisión donde se fijo el transistor, posteriormente se explicará todo el proceso de diseño de dichas placas en profundidad. Para ello se uso un kit denominado TRL, el cual se puede observar en la figura 4.1, consta de varios elementos: un reflect, un thru, un line1, line2 y line3, cabe decir que dicho TRL ha sido diseñado en el laboratorio no lo proporciona el fabricante del analizador, ni del transistor.

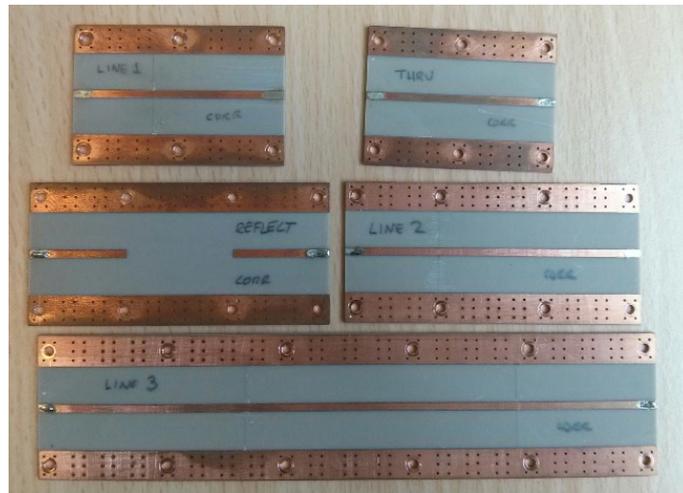


Figura 4.1: Kit de calibración TRL

Una vez terminada la calibración, se pasó a realizar la medida, los resultados indicaban que algo no se había realizado correctamente, la razón fue porque el  $S_{22}$ <sup>1</sup> se salía por fuera de la carta de Smith a la frecuencia de los 7 GHz. Dicho problema no había sido detectado en diseños anteriores, la razón podía ser que para dichos diseños una frecuencia tan alta carecía de importancia en su comportamiento, pero sin embargo para el sistema actual se debía tener en cuenta ya que se encontraba muy cerca del tercer armónico 4.2.

$$2,6 \cdot 10^9 \cdot 2 = 5,2 \cdot 10^9 Hz \quad (4.1)$$

$$2,6 \cdot 10^9 \cdot 3 = 7,8 \cdot 10^9 Hz \quad (4.2)$$

<sup>1</sup>Coefficiente de reflexión en el puerto de salida

Después de comprobar que todo estaba correctamente conectado, se llegó a la conclusión que dicho error estaba siendo provocado por el TRL utilizado, el cual como se ha comentado antes había sido diseñado hace algún tiempo, cuando las frecuencias de operación de los diseños eran más bajas y muchos efectos parásitos carecían de importancia, por lo que se pensó que era una buena idea rediseñarlo, aprovechando que en ese momento se disponían de instrumentos más potentes para su mecanización. Una vez disponible el nuevo TRL, se realizó de nuevo la calibración y posteriormente las medidas, los resultados obtenidos fuera erróneos igualmente, pero con un fallo menor al anterior, seguían produciéndose excursiones fuera de la carta, en menor medida, pero siendo igualmente inasumibles.

Una vez llegado a este punto no se pudo hacer mucho más, dichos problemas eran ajenos al diseño, es un tema mecánico en el cual no se podía hacer mucho más para tratar de solucionarlo, al menos con las medidas disponibles.

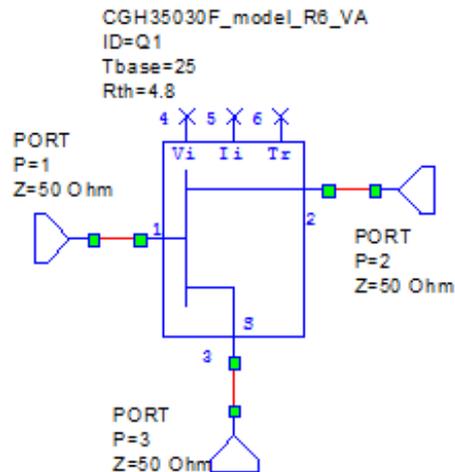


Figura 4.2: Modelo del fabricante del transistor CGH35030

Por lo cual se decidió dar paso a la segunda opción, **opción b**, se utilizó el modelo facilitado por el fabricante, el cual se puede observar en la figura 4.2. En principio los modelos de los fabricantes suelen ser bastante ideales, esta fue la razón por la que se dejó para el final esta opción, por ello el siguiente paso fue comprobar su fiabilidad, para ello se procedió a realizar varias simulaciones, sus resultados fueron bastante exactos, su comportamiento era bastante similar al transistor real, solamente que el modelo del fabricante no presentaba los errores mencionados anteriormente.

## 4.2. Diseño de las Redes del Amplificador

Una vez que se dispone del modelo del transistor se pasó a realizar las simulaciones para el diseño del amplificador, las cuales no darán el diseño

final de las distintas redes del amplificador, pero serán de gran ayuda para conseguirlo.

### 4.2.1. Red de Salida

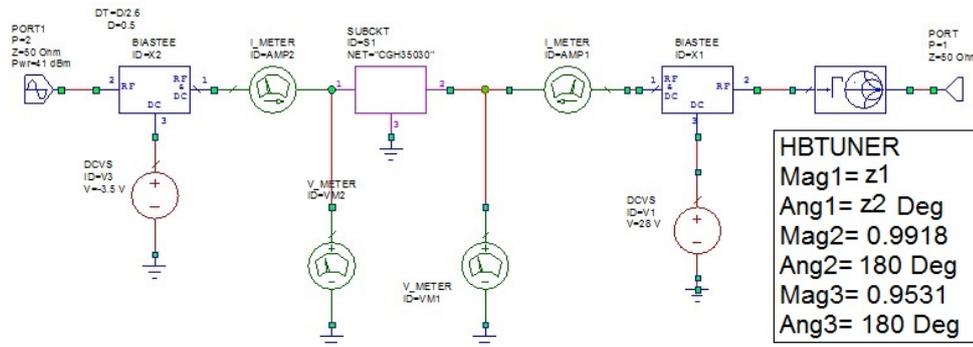


Figura 4.3: Circuito para las simulaciones Load-pull

También denominada red de síntesis multiarmónica, su comportamiento es de vital importancia ya que de ella dependerá en gran parte la eficiencia del amplificador, para su diseño se realizaron las simulaciones load-pull<sup>2</sup>, la importancia de usar estas simulaciones recae en poder conocer el comportamiento del amplificador según varía la impedancia que ve el transistor a la salida. Para ello fue necesario el diseño previo de un circuito que permitiera realizar dicha simulación, el cual se puede observar en la siguiente figura 4.3. Es necesario prestar atención al elemento *HBTUNER*, mediante el cual se realiza el barrido, en este caso se tuvo en cuenta hasta el tercer armónico, ya que después de un estudio previo se comprobó que los armónicos superiores carecían de importancia, para realizar dicho estudio se fijaron las terminaciones de dos de los armónicos, como se puede observar en la captura, se ha dado el valor de 180 grados (cortocircuito) y se ha dejado a barrer el modulo y fase del armónico fundamental  $Z_1$  y  $Z_2$  respectivamente, con la idea de encontrar el punto de máxima eficiencia.

Se decidió terminar el tercer armónico en cortocircuito para todas las simulaciones, ya que se observó que tras realizar un estudio dando varios valores el tercer armónico carecía de relevancia en el resultado final, en cambio el segundo, era de vital importancia, por lo que se realizaron simulaciones exhaustivas en busca de la zona de máxima eficiencia, llegándose incluso a realizarse simulaciones con variaciones de 1 grado en determinadas zonas de interés. Para poder tener los resultados de una forma más visual de

<sup>2</sup>Tipo de simulación o medida que consiste en realizar un barrido de las impedancias de entrada y/o salida vistas por el transistor mediante sintetizadores de impedancia y así estimar su funcionamiento bajo diferentes condiciones de terminación a través de la potencia reflejada y entregada, la potencia de salida, el consumo de DC, la eficiencia en potencia, los niveles de intermodulación, y otros parámetros

Tabla 4.1: Tabla resumen de resultados obtenidos mediante simulación aplicando una  $P_{inRF}$  de 28 dBm

Segundo armónico	Tercer armónico	Eficiencia
0	0	82,873
0	180	83,428
180	0	88,694
180	180	88,728
45	180	84,398
90	180	85,229
135	180	86,538
170	180	88,083
<b>180</b>	<b>180</b>	<b>88,728</b>
185	180	88,549
200	180	84,092
202	180	82,521
201	180	83,739
203	180	80,585
204	180	77,835
205	180	74,87
206	180	72,076
207	180	69,846
210	180	67,365
220	180	69,717
225	180	71,539
270	180	79,853
315	180	82,112

generó la tabla 4.2, en la cual se presentan la evolución de la eficiencia conforme se varían las terminaciones de los armónicos. Se puede observar que el resultado con una eficiencia mayor es el que se obtiene para la terminación de cortocircuito para ambos armónicos.

El siguiente paso consistió en observar dicha simulación para conocer como debe ser su terminación al fundamental, la cual se muestra en la figura 4.4, como se explicó anteriormente la simulación de load-pull consiste en observar como varía la eficiencia según las terminaciones de los armónicos, pero además también se puede observar como varía la potencia de salida. En dichas simulaciones se representan las zonas de diferentes potencias y eficiencias, las cuales se dibujan mediante círculos rosas (eficiencia) y azules (potencia) en este caso, como se puede observar el círculo de potencia máxima y el círculo de máxima eficiencia solo coinciden en una pequeña superficie, por lo cual no tiene porque suponerse que la zona de máxima eficiencia debe ser también la zona de máxima potencia, habrá casos en los que se dé pero no es una condición necesaria.

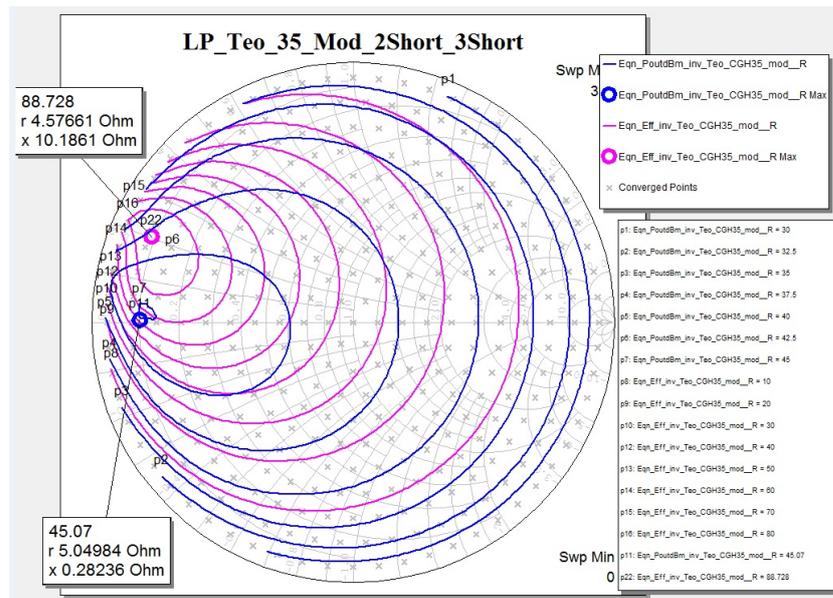


Figura 4.4: Simulación load-pull terminando el segundo y tercer armónico en cortocircuito y dejando a barrer el armónico fundamental

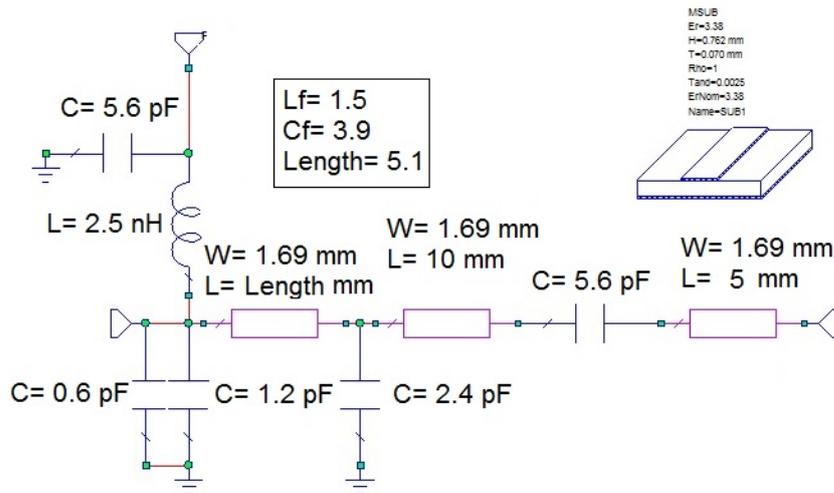


Figura 4.5: Red de salida obtenida mediante simulaciones

En este caso el punto máximo de eficiencia se encontraba en una impedancia  $4,57661 + j10,1861\Omega$ , para la cual se obtenía una eficiencia de 88,72%. Para el caso del punto de máxima potencia de salida, se encontraba en el  $5,04984 + j0,28236\Omega$ , para el cual se obtenía una  $P_{out}$  de 45.07 dBm, en este caso el objetivo únicamente fue la eficiencia pero para otras aplicaciones pudo haber sido interesante centrarse en la potencia de salida o incluso buscar la zona más óptima para ambos casos. Cabe decir que este resultado es el resultado de una simulación, por lo que se usa más como una aproximación

del resultado real que se podría obtener.

Una vez fijado el punto de máxima eficiencia, se pasó a realizar el diseño de la red que permitiría terminar los armónicos en los lugares descritos por las simulaciones de load-pull, para ello se realizaron varias simulaciones, mediante las cuales se ajustó la topología y los valores de condensador y bobina, después de varios ajustes finalmente se llegó a la red que se muestra en la figura 4.5, con la que se obtuvo el resultado que aparece representado en la figura 4.6, en la cual se representa en color azul el  $S_{11}$  deseado y en color negro el  $S_{11}$  obtenido. Se observa que el armónico fundamental se sitúa bastante cerca del punto deseado, al igual que el segundo, sin embargo la terminación del tercer armónico se encuentra bastante alejada de la terminación óptima, la cual se encontraba en el cortocircuito. Dicho error supondrá una pérdida de eficiencia ya que el cortocircuito en términos de impedancia implica una impedancia nula, es decir no opone ninguna resistencia al paso de corriente, sin embargo en ese caso se puede observar que se encuentra bastante en el interior de la carta de Smith, lo que implica una impedancia de parte real distinta a cero. Dicho error restará eficiencia al amplificador, pero es un precio a pagar por tener mejor situados el primer y segundo armónico, los cuales resultaron más influyentes que el tercero.

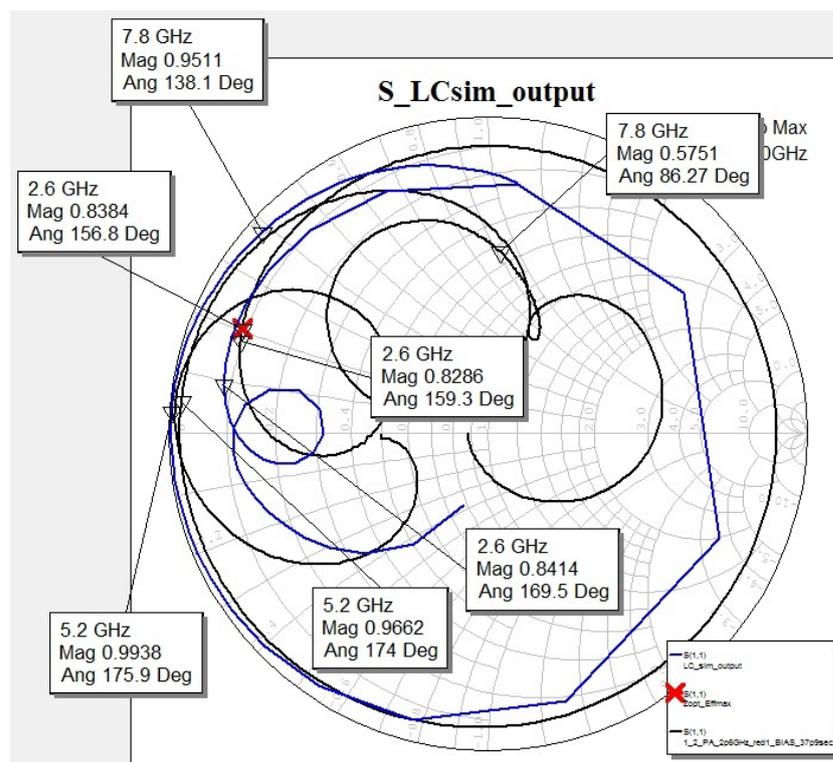


Figura 4.6: Comparación del comportamiento deseado con el obtenido para la red de salida diseñada

### 4.2.2. Red de Entrada

El siguiente paso consistió en el diseño de la red de entrada del amplificador, dicha parte del diseño es un poco más delicada, su función principal es conseguir la mejor adaptación posible <sup>3</sup>, para conseguir que se pierda la menor potencia posible, este hecho es fundamental para evitar la caída de la PAE, dicho parámetro se explicó en detalle en la sección 3.1. Para conseguirlo se pensó en realizar una red LC, como se hizo para proyectos en los cuales su frecuencia de operación era más baja, sin embargo para frecuencias más alta no se obtuvieron los resultados esperados, por dicha razón se procedió a diseñar una red alternativa, la cual se muestra en la figura 4.7.

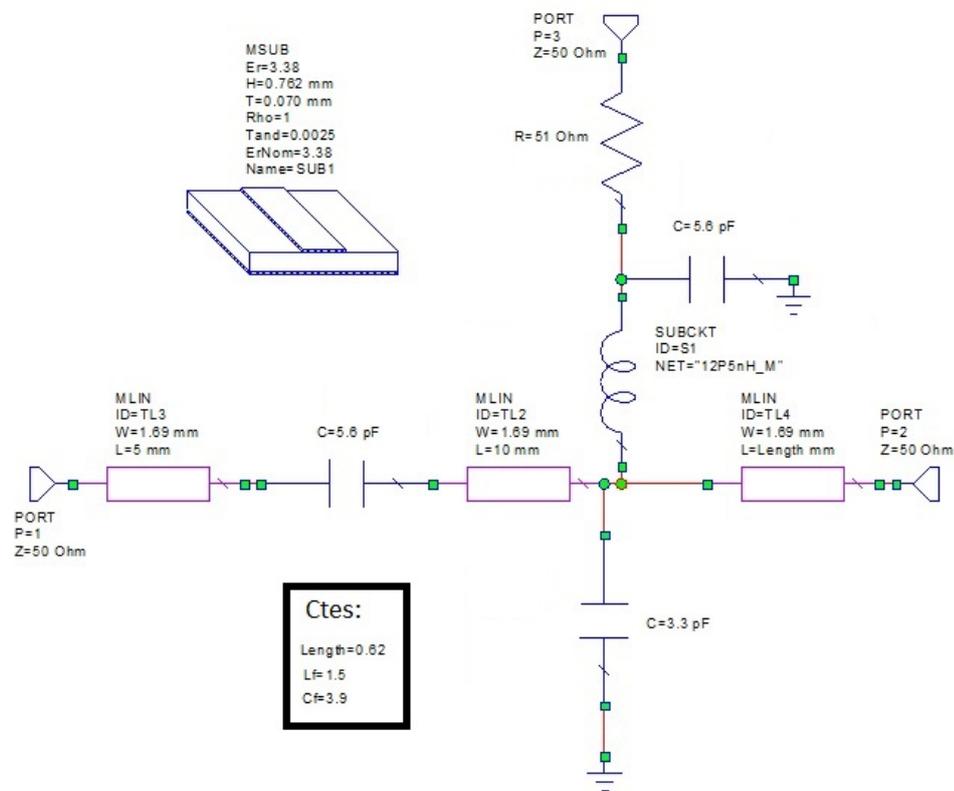


Figura 4.7: Red de entrada diseñada mediante el simulador

Dicha red se diseñó mediante el ajuste de los valores de sus elementos, con el fin de obtener la mejor adaptación posible. Para ello se realizaron varias simulaciones con ayuda de la herramienta *tunner* del simulador AWR, hasta que se obtuvo el mejor comportamiento posible, el resultado se puede observar en la figura 4.8. En ella se ha representado el conjugado del coeficiente de

<sup>3</sup>Se dice que una entrada o salida está adaptada cuando se logra que la impedancia de salida de la fuente y la impedancia de entrada de la carga sean complejas conjugadas, si esto ocurre se dice que existe una máxima transferencia de potencia, es decir, se minimizan las reflexiones causadas por la desadaptación.

reflexión y el  $S_{22}$ , con el fin de encontrar un punto lo más cercano posible a la frecuencia de operación, en este caso 2.6 GHz.

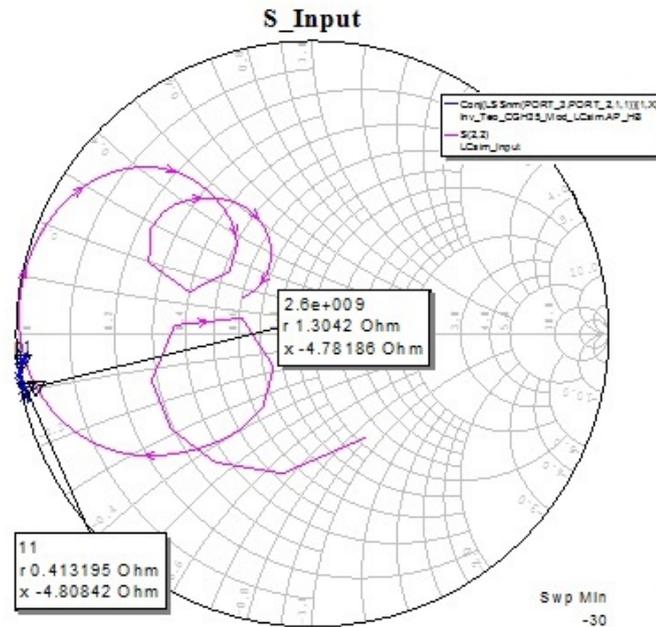


Figura 4.8: Simulación de la red de entrada diseñada

### 4.2.3. Red de Polarización

Por último se procedió al diseño de la red de polarización, la cual se puede entender como una parte de las redes que se han explicado con anterioridad, es decir dicha red se encontrará en ambas, sin embargo para realizar su diseño conviene hacerse de manera individual para evitar acumulación de errores. Su papel es una parte fundamental en el diseño de un amplificador de RF para su correcto comportamiento, ya que a la hora de realizar la amplificación no solo esta presente la señal de radio-frecuencia sino también una señal de continua, la cual formará parte de la alimentación del circuito. Para empezar se ha de bloquear toda señal de continua evitando que aparezca a la entrada y salida del amplificador, de modo a evitar daños al generador, al instrumento de medida conectado a la salida o a las etapas de amplificación que le preceden y suceden. Ocurre lo mismo para el caso de los circuitos de continua, no puede aparecer nada de señal de RF, ya que ésta se podría propagar por los cables de alimentación que debido a su longitud actuarían como antenas, afectando a cualquier equipo de RF cercano, además de poder afectar y dañar a las fuentes.

Lo ideal en este tipo de redes es que los condensadores en RF sean cortocircuitos y en continua sean circuitos abiertos, mientras que las bobinas deben comportarse de manera antagónica. Pero por la no idealidad de los

componentes esto nunca ocurre, por lo que teniendo en cuenta esto se ha de elegir el valor más óptimo posible, sin olvidarse que la resonancia de los mismos debido a sus parásitos puede destrozar el comportamiento del circuito, por ello se eligen unos valores que su frecuencia de resonancia esté lo más cercana posible a la frecuencia de trabajo del circuito, en este caso 2.6 GHz. Para llegar a esto se recurre a la resonancia en paralelo de la bobina y a la resonancia en serie del condensador.

Se eligió el condensador de 5.6 pf (100B5R6CT de ATC) y la bobina de 27 nH (1812SMS-27N-L Midi de Coilcraft). Esta bobina de 27 nH es la bobina de choque para el amplificador y resuena a la frecuencia de 2.7 GHz, la cual está muy cerca de la frecuencia de trabajo. Se utilizará un condensador de 5.6 nF justo en la entrada de señal RF, para evitar que se introduzca al generador tensión de continua con ello además de protegerle se deja pasar la RF.

En DC se quiere aplicar tensión al dispositivo y en RF evitar que la señal se vaya hacia la fuente, ese es el motivo de colocar la bobina de 27 nH. La misión del segundo condensador es por precaución, por si la bobina dejara que se colara algo de señal, cancelarla por completo.

Por lo general, los transistores suelen tener más ganancia a frecuencias más bajas por lo cual hay más posibilidades de oscilación en dicha zona, por esta razón están presentes los condensadores de la red de polarización a baja frecuencia, para forzar un cortocircuito a bajas frecuencias, además evitan inestabilidades y ayudan a que no haya variaciones en la fuente de tensión. Si la fuente fuese ideal su equivalente sería un cortocircuito a todas las frecuencias y no habría ningún problema, pero esto no es así ya que la fuente es un buen cortocircuito solamente a muy bajas frecuencias, por lo que a frecuencias más altas puede presentar una impedancia desconocida, lo cual puede hacer variar la tensión.

Además se añadió una resistencia de 51  $\Omega$  para que el transistor vea ese valor como impedancia de puerta en baja frecuencia, además también protege al circuito de puerta, pero principalmente es para la terminación, con el fin de aportar estabilidad, si no llega a ser así se hubiera elegido una resistencia de mayor valor. En drenador se evita ponerla porque disiparía corriente, lo cual afectaría a la eficiencia.

Para la red de polarización de baja frecuencia se utilizan tres condensadores cerámicos de 1 nF, 10 nF y 100 nF y dos condensadores electrolíticos de 1  $\mu\text{F}$  y 10  $\mu\text{F}$ , es muy importante tener presente que se polariza la puerta con tensión negativa así que es necesario respetar dicha polaridad en los condensadores electrolíticos, soldando la pata positiva a tierra y la negativa a la línea de polarización.

El resultado final de las redes de polarización de entrada y salida es el que aparece en la figura 4.9, se debe tener en cuenta que las tensiones en puerta serán más bajas que en drenador por lo que los condensadores electrolíticos de la puerta tendrán una tensión de ruptura más baja.

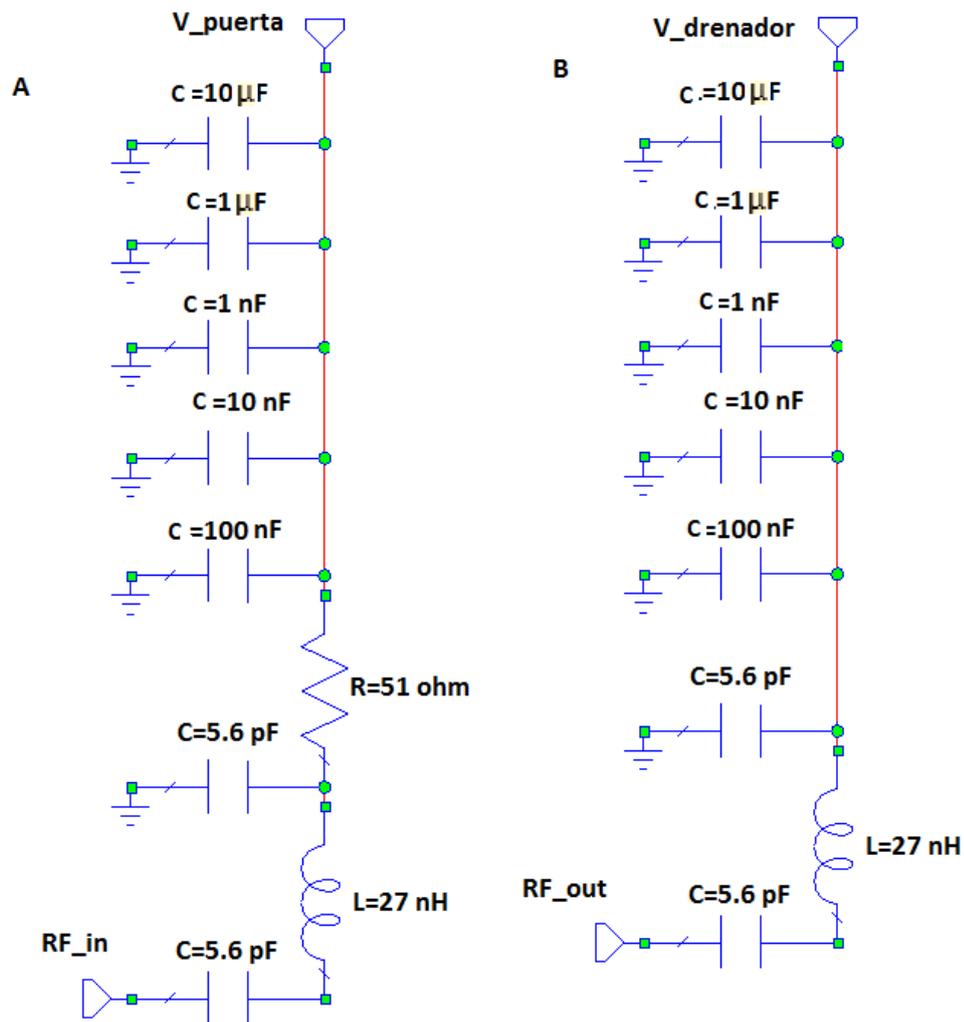


Figura 4.9: Red de polarización de entrada (A) y red de polarización de salida (B)

#### 4.2.4. Resultados Obtenidos Mediante Simulación

Después de comprobar el comportamiento de las redes mediante simulaciones independientes, se pasó a simular el comportamiento del amplificador completo, para ello se diseñó el siguiente circuito, el cual se puede observar en la figura 4.10.

La caja 1 equivale a la red de entrada simulada en la sección 4.2.2 y la caja 2 equivale a la red de salida, la cual se simuló en la sección 4.2.1. Antes de valorar los resultados obtenidos conviene recordar que cuando se realizaron las simulaciones de load-pull, se obtuvo un valor de eficiencia del 88,72 %, como se observó en la figura 4.4.

En la imagen 4.11, vienen representados los resultados simulados que se obtendrían si se usaran las redes previamente diseñadas, para una  $P_{inRF}$  de 28 dBm.

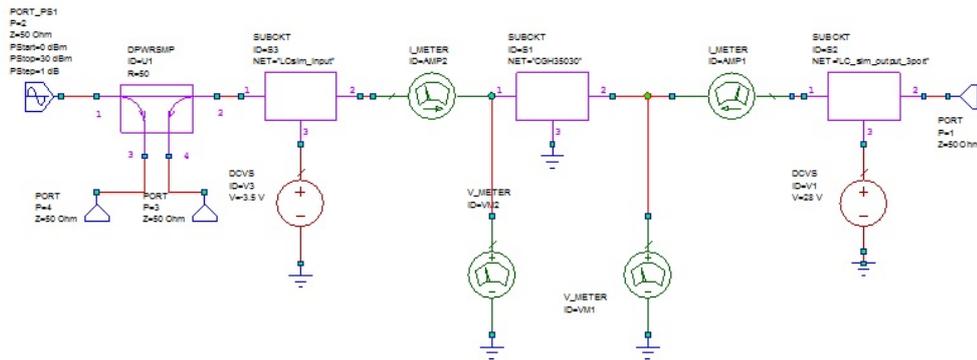


Figura 4.10: Circuito del amplificador completo diseñado mediante simulación

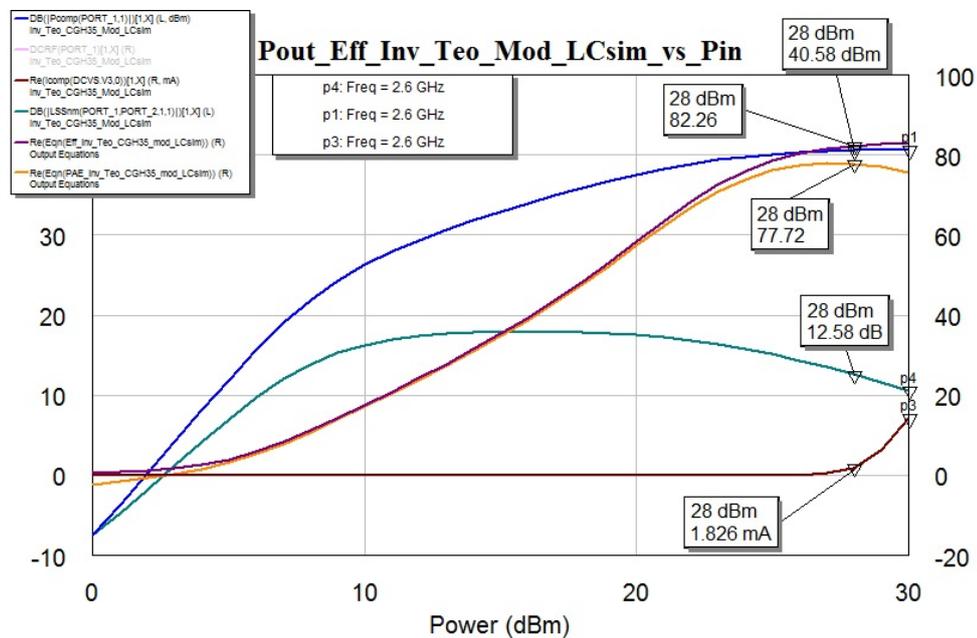


Figura 4.11: Comportamiento del amplificador completo mediante simulación

- Representada en color azul la potencia de salida
- Representada en color morado la eficiencia de drenador
- Representada en color naranja la PAE
- Representada en color verde la ganancia
- Representada en color marrón la corriente de DC en puerta

Obteniéndose los siguientes resultados:

Como se puede observar en la tabla 4.2, el valor obtenido de la eficiencia ha caído considerablemente respecto a lo que se esperaba obtener según las

Tabla 4.2: Tabla resumen de resultados obtenidos mediante simulación aplicando una  $P_{inRF}$  de 28 dBm

Eficiencia	82.26 %
Potencia de salida	40.58 dBm
PAE	77.72 %
Ganancia	12.58 dB

simulaciones de load-pull, lo cual es algo normal ya que para este caso se han introducido elementos pasivos, los cuales restarán eficiencia al sistema, para el caso de la PAE, ya se observa que será considerablemente más baja que la eficiencia, lo cual viene provocado por la incapacidad de poder realizar una adaptación de entrada del todo óptima, tanto potencia de salida como en ganancia y eficiencia los resultados serían buenos para un amplificador de RF en esta banda.

### 4.3. Diseño del Lay-Out

Una vez diseñado las redes mediante el simulador se pasó realizar su montaje en el laboratorio, para ello fue necesario previamente realizar el diseño de las placas, estas son de vital importancia ya que serán el soporte donde se van a fijar los elementos que componen el amplificador, para ello se utilizó la herramienta AutoCAD. En todo momento se tuvo presente que el diseño obtenido mediante simulaciones podía verse modificado a lo largo del desarrollo del diseño, es decir podrían aparecer ajustes tanto de posición como de valor en los elementos pasivos, por ello a la hora del dibujo de las placas se intento dar la máxima libertad a estos cambios, con el fin de disponer del máximo margen de maniobra posible, sin embargo es necesario tener una idea del número de componentes que se van a fijar, ya que su tamaño o huella condicionará la forma que deben seguir las líneas en la placa, es por lo que las simulaciones tienen una gran importancia en el diseño.

Tabla 4.3: Características técnicas del sustrato usado

Altura del sustrato (H)	760 $\mu$ m
Altura del metalización (T)	70 $\mu$ m
Constante dieléctrica relativa ( $\epsilon_r$ )	3.38
Factor de disipación(tangente de pérdidas $\delta$ )	0.0025

El sustrato elegido para la fabricación de las placas es el ARLON 25N [18]. El fabricante destaca como sus principales usos las aplicaciones en sistemas inalámbricos, como teléfonos móviles, amplificadores de bajo ruido o antenas. Sus características más importantes son las mostradas en la tabla 4.3.

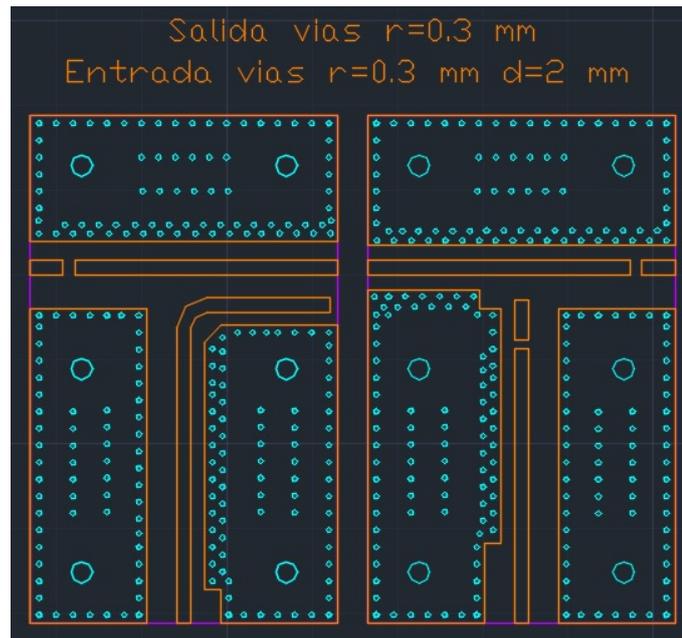


Figura 4.12: Diseño de la placas mediante AutoCAD, placa para la red de salida (izquierda) y placa para la red de entrada (derecha)

La placa tendrá unas dimensiones de 44 mm x 34.5 mm, ya que son las dimensiones de las bases que se encuentran disponibles en el laboratorio, además será necesario añadir diferentes perforaciones para los tornillos, los cuales son necesarios para asegurar un buen contacto a masa y para su posterior fijación en dicha base, la cual es de aluminio de 10 mm de grosor. El diseño final se puede observar en la figura 4.12, las líneas tienen una anchura 1.69 mm, la razón fue porque con el sustrato utilizado esa debe ser la anchura necesaria para conseguir una impedancia característica de 50 ohmios.

## Capítulo 5

# Implementación, Resultados Finales y Conclusiones

Una vez realizadas todas las simulaciones previas, el siguiente paso consiste en realizar el montaje en el laboratorio, teniendo presente que los resultados obtenidos hasta el momento no tienen una fiabilidad del 100 %, es decir, pueden aparecer modificaciones, tanto de valores como de posición, por lo que se ha intentado dejar el máximo margen de maniobra posible. Para concluir el capítulo se expondrán los resultados obtenidos y sus correspondientes conclusiones.

### 5.1. Montaje Final y Caracterización del Amplificador

Una vez diseñados todos los lay-out se comenzó a realizar los montajes de las redes simuladas, se decidió realizar la implementación de una manera progresiva para así poder detectar los errores de una manera más sencilla y rápida. Antes de realizar cualquier medida de parámetros S para la red de salida es necesario realizar una calibración para evitar errores sistemáticos, para ello se utilizó el kit de calibración 3.5 mm del fabricante, compatible con los conectores SMA, en dicho kit hay tres estándares tipo hembra (SHORT, OPEN y THRU) con los que se calibraron los puertos 1 y 2. Con dicho proceso se eliminó de la medida las pérdidas que aportan los cables, además de muchos otros errores asociados a las limitaciones de los elementos de medida que incorpora el analizador de redes, haciendo con ello que la medida sea más correcta.

Por ultimo es necesario además eliminar el retardo que introducen los conectores, para ello se realiza una medida con un conector, al cual se le ha cortado la pata con la que se suelda a la placa, para con ello eliminar de modo aproximado el retardo que introduce. La razón por la cual se corta la pata del conector, es porque de no tener en cuenta esto, se cancelaría también el efecto de parte de la línea, lo cual no sería correcto. Puede parecer

una técnica poco rigurosa pero se obtienen muy buenos resultados, en este caso el retardo a cancelar es 37 ps.

### 5.1.1. Ajuste e Implementación de la Red de Salida

Una vez realizada la calibración completa se procedió a medir su comportamiento con el analizador, conviene recordar que la red de salida simulada era la representada en la figura 4.5, una vez claro se pasó a realizar el montaje sobre las placas, en este caso como se iba a realizar el montaje completo del amplificador, la superficie de esta debe ser mayor, incluyendo una zanja para la fijación del transistor. Una vez realizado dicho montaje se procedió a realizar una medida con el analizador de redes (Agilent Technologies E8364A) para comprobar su comportamiento. Los resultados obtenidos fueron bastante malos, no se consiguió que las terminaciones se encontraran en los lugares deseados, por lo que se procedió a realizar un ajuste en la red, variando el valor y la posición de los elementos discretos, para de esta manera tratar de solventar dichos errores.

Como se puede observar en la figura 5.1, se retocó el valor de los condensadores conectados en paralelo, se sustituyó el de 0.6 pF por uno de 0.7 pF y el condensador de 1.2 pF por uno de 1.5 pF, los condensadores pertenecen a la serie 100B de ATC. Una vez rediseñada la red de salida se pasó a repetir las medidas, esta vez los resultados se asemejaban bastante más a los obtenidos en las simulaciones previas, por lo que se dio un paso más, se pasó a fijar el transistor en la placa. A partir de este momento es muy importante asegurar la fiabilidad del mismo, ya que es muy sensible y se debe evitar a toda costa que sufra daños, para ello se coloca un disipador<sup>1</sup> como medida de protección, el cual se fija en la parte inferior de la base, para tratar de facilitar la disipación de la energía en forma de calor, ya que en algunos casos se someterá al amplificador a condiciones extremas de potencia disipada (tensiones de puerta muy alta sin señal a la entrada), lo cual podría provocar daños en el transistor o incluso la destrucción del mismo.

Antes de comenzar con la caracterización del amplificador es muy importante asegurarse que todas las conexiones se han realizado de manera correcta, porque si no es así un simple condensador de desacoplo que no este soldado de manera correcta puede hacer que se rompa un instrumento de medida del laboratorio, cosa que no se puede permitir, por lo cual previamente siempre hay que hacer un repaso exhaustivo de las conexiones del circuito. Dicha verificación se realiza con ayuda de un polímetro, mediante el cual se pueden observar la resistencia en DC que muestran las conexiones. Algunas de las verificaciones seguidas fueron las siguientes:

- La conexión de entrada de RF con la conexión de puerta del transistor,

---

<sup>1</sup>Instrumento utilizado para bajar la temperatura de algunos componentes electrónicos, en este caso un amplificador, con ello se favorece la disipación del calor, con lo cual se evita el calentamiento del dispositivo

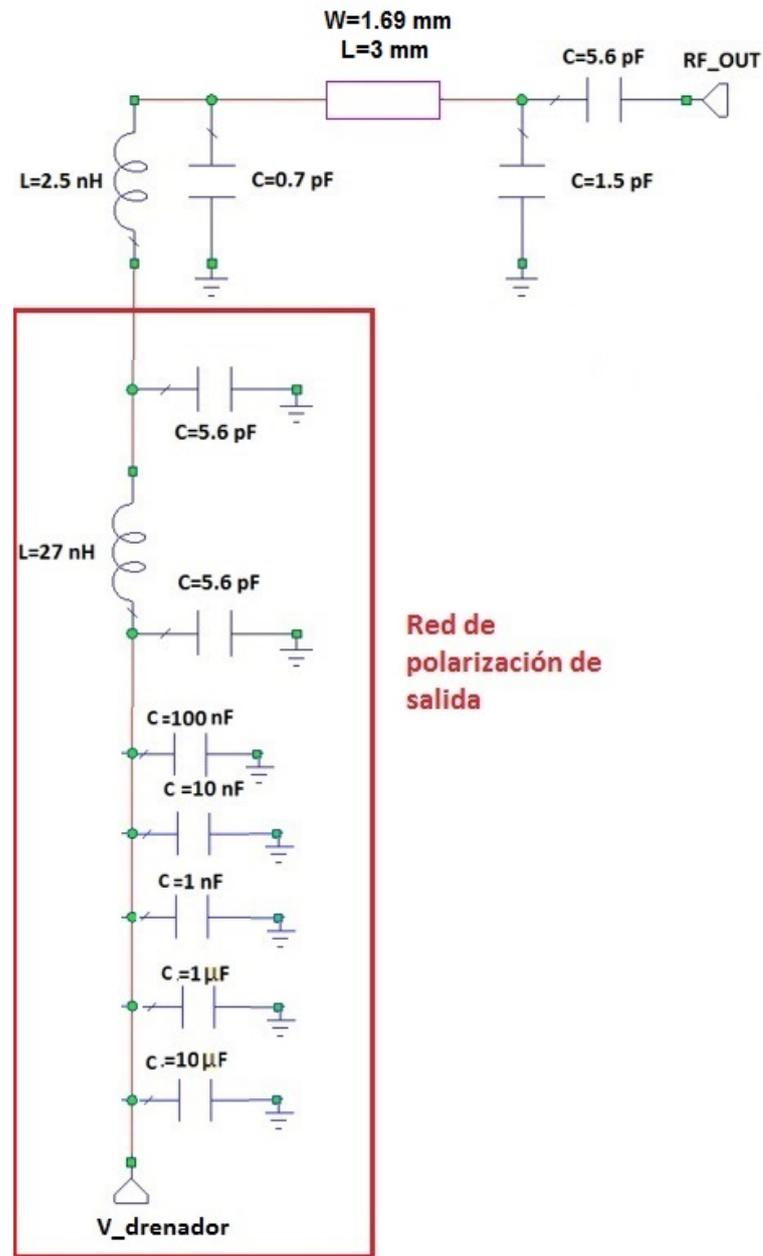


Figura 5.1: Red de síntesis de impedancia multiarmónica

tenemos un circuito abierto, esto es correcto, es lo que se busca mediante el condensador que se coloca de  $5.6 \text{ pF}$ , hacer que sea un circuito abierto para continua y así evitar que aparezca continua en el conector de entrada.

- La conexión de entrada de RF con la conexión de  $V_{GS}$ , se ve un circuito abierto, con ello se puede observar que todas las conexiones están bien realizadas.

- La conexión de puerta del transistor con la conexión de  $V_{GS}$ , se ve también un cortocircuito.

Una vez verificado que todo está en orden, se pasó a realizar el montaje del circuito para proceder a la caracterización del amplificador, la finalidad de realizar esta caracterización es conocer de una manera completa el comportamiento del amplificador en diferentes condiciones de trabajo, para poder realizar esto fue necesaria la implementación del sistema de medida que se observa en la figura 5.2.

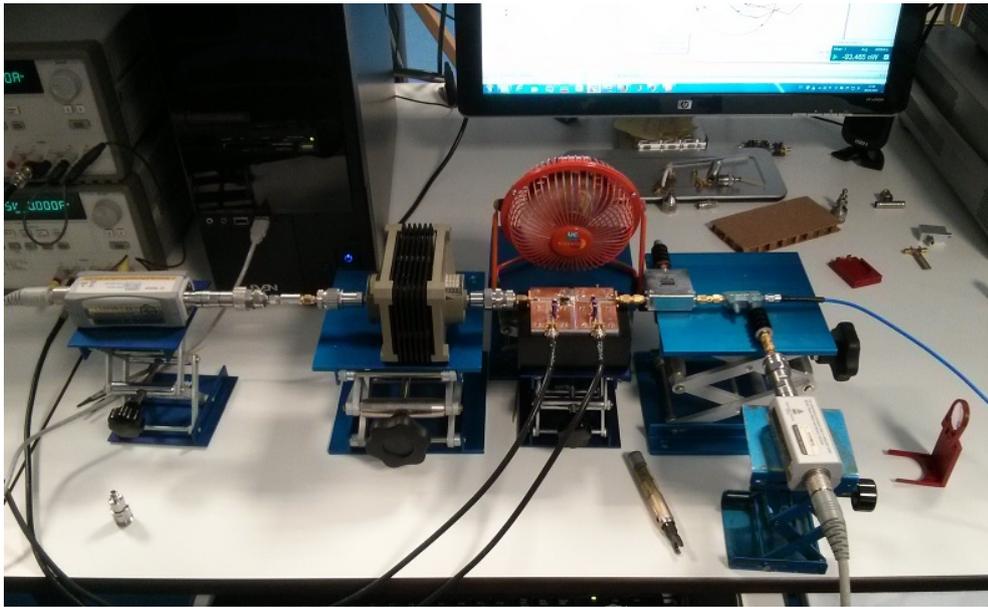


Figura 5.2: Montaje para la caracterización del amplificador

A continuación se pasa a explicar más detalladamente cada una de las partes del montaje. Para poder hacerlo con mayor claridad, se realizó un esquema en el cual aparecen los elementos que lo componen, cabe decir que en el laboratorio el circuito está colocado de una manera distinta a como se muestra en la figura 5.3, es decir lo más intuitivo hubiera sido situarlo de izquierda a derecha, entrando la RF por la izquierda y saliendo por la derecha, en cambio la disposición de los instrumentos de medida impidió dicha distribución.

Comenzando de derecha a izquierda, se dispone de un Generator Agilent ESG E4438C, el cual generará una señal de RF de potencia máxima de 17 dBm, siendo este un valor insuficiente para que aparezca rectificación en la puerta del transistor (en las simulaciones mediante AWR se necesitaba poner a la entrada una potencia de 43 dBm). Por ello fue necesario colocar una etapa de pre-amplificación, denominada Driver, la cual se puede observar en la siguiente figura 5.4, está formada por dos amplificadores, el primero de ellos CMPA0060002F de una potencia de 2 W, el cual se polarizó con una  $V_{DS} = 28V$  y una  $V_{GS} = -2,8V$ . Seguido de él se encuentra el amplificador

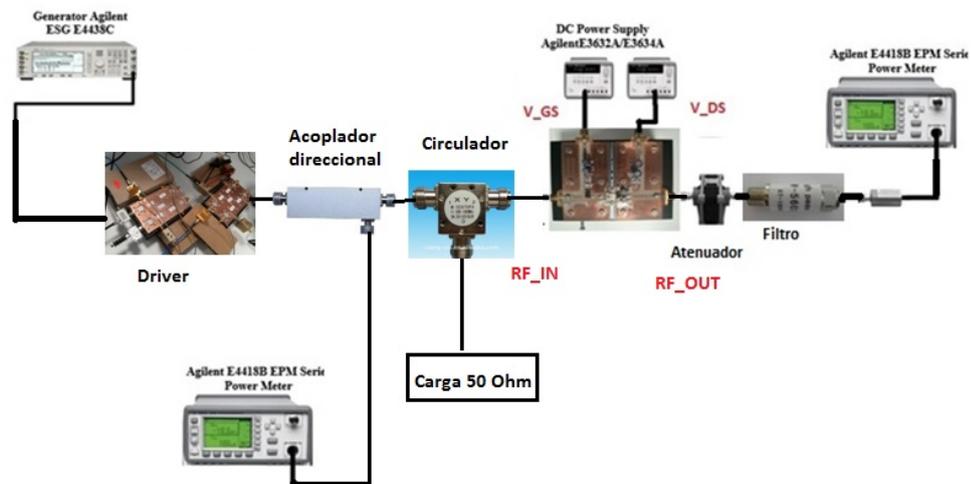


Figura 5.3: Esquema del montaje realizado para la caracterización del amplificador

CMPA0060025F de 25 W de potencia, el cual se polarizó con una  $V_{DS} = 36V$  y una  $V_{GS} = -2,8V$ , por lo que fue necesario usar una fuente de tensión distinta para la polarización de drenador. El conjunto completo del driver posee una ganancia de 30.42 dB, para la polarización definida previamente.

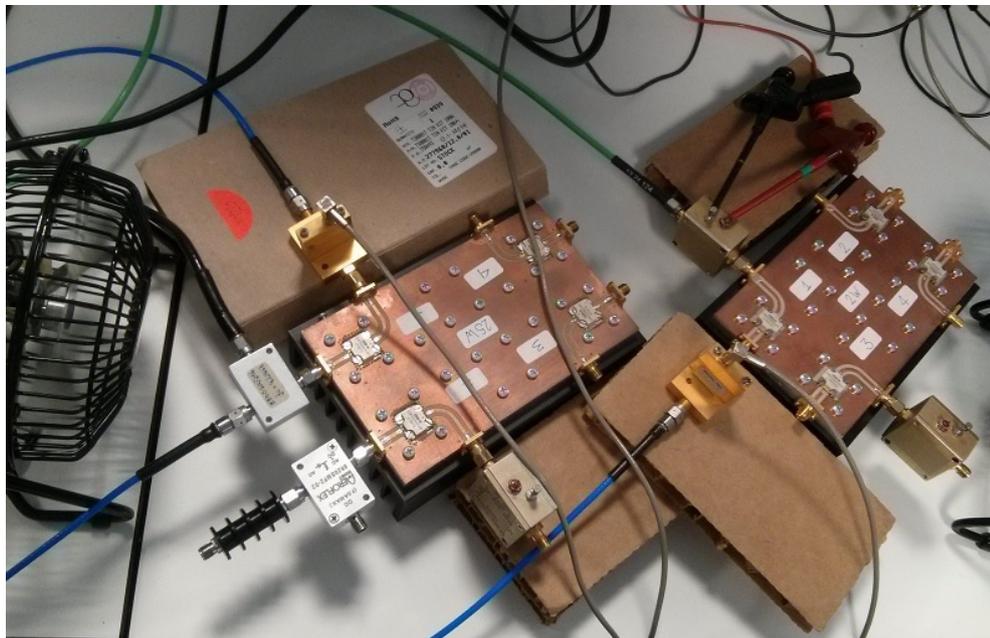


Figura 5.4: Etapa de pre-amplificación, driver

Se añadió un acoplador direccional<sup>2</sup> el cual se introduce en la red para conocer en todo momento cuánta potencia real se le está aplicando a la

<sup>2</sup>Componente pasivo de radiofrecuencia, su función básica en este caso, consiste en

entrada del amplificador, para ello se conecta un sensor al puerto acoplado en el cual aparece una potencia de 20 dB menos que lo que realmente se está aplicando a la entrada del amplificador. Tanto el factor de acoplo del propio acoplador como las pérdidas que provoca el mismo, se tendrán en cuenta a la hora de calibrar el sensor, es decir se eliminará para poder medir la potencia a la entrada del amplificador. Cabe decir que fue necesario colocar un atenuador de 10 dB antes de la etapa de medición, ya que el sensor Agilent E4418B EPM Series Power Meter tiene una potencia máxima de medición de 10 dBm y en algunos caso se le estuvo aplicando potencia de 35 dBm y en casos como este es mejor ser precavidos.

Seguido del acoplador se colocó un circulador <sup>3</sup>, el cual evita posibles reflexiones de la señal de RF, dicho elemento se compone de tres puertas. En la tercera se colocó un atenuador de 10 dB y se terminó con una carga de 50 Ohm para favorecer la adaptación.

A la salida del amplificador se colocó un atenuador de 30 dB, para evitar daños en los instrumentos de medidas, además se colocó un filtro a la entrada del sensor de potencia para cancelar el efecto de los armónicos y que estos no supongan una ayuda extra a la potencia de salida, dicha colaboración provocaría que se viera como una ganancia algo que realmente no lo es.

Y por último se llega a la segunda etapa de medición, la cual medirá la potencia a la salida del amplificador, para ello se dispone de un sensor Agilent E4418B EPM Series Power Meter.

Antes de comenzar con la medición fue necesario realizar una calibración previa, para ello se calcularon las pérdidas generadas por todos los componentes ajenos al comportamiento del amplificador, para después sumárselo a la potencia obtenida a la salida del amplificador y así cancelar su efecto.

Para situar tanto el driver como el propio amplificador en un punto optimo de polarización, se dispone de cuatro generadores de continua, los siguientes modelos concretamente, DC Power Supply Agilent E3632A/E3634A, mediante los cuales se introduce la tensión necesaria para polarizar la puerta y el drenador de ambos amplificadores. Se usarán de la siguiente manera dos de ellos para el driver y los otros dos para la polarización del amplificador a testear.

Una vez que todo estuvo en orden se pasó a realizar la caracterización del amplificador, en una primera medida se realizó sin fijar la red de entrada, es decir se dejó el transistor únicamente con la red de polarización, con el fin de poder ajustar la red de salida para conseguir máxima eficiencia a la frecuencia deseada. Como cabía de esperar lo que ocurrió fue que el pico de máxima eficiencia se encontraba desplazado en frecuencia, se encontraba sobre los 2.68 GHz, para solventar dicho problema bastó con modificar la posición de los elementos pasivos discretos de la red de polarización. Una

---

obtener una muestra de la señal de entrada pero con una potencia mucho menor

<sup>3</sup>Dispositivo de microondas de tres puertas, numeradas. Toda la energía que incide por la puerta 1 se transmite a la puerta 2, la incidente por la puerta 2 pasa a la 3 y la incidente por la puerta 3, sale por la 1. La transmisión en sentido inverso no se produce

vez hecho esto el resultado obtenido fue muy pobre, en torno al 65 % de eficiencia, la razón de este hecho estaba provocada porque la potencia que se le estaba suministrando al transistor era inferior a la necesaria para que este trabajara en una zona eficiente, lo cual es normal porque cabe recordar que se estaban realizando las medidas sin una adaptación a la entrada.

### 5.1.2. Ajuste e Implementación de la Red de Entrada

Una vez fijada la red de salida, se pasó a comprobar el comportamiento del amplificador añadiéndole además la red de entrada. Se observó que implementando la red de entrada que se obtuvo mediante simulación no se obtenía una buena adaptación por lo que se decantó por hacer unas variaciones llegando a la topología que se muestra en la figura 5.5.

Se intentó adaptar con un condensador de gran valor, ya que cuanto mayor sea la capacidad del condensador más favorable será la adaptación de entrada, el problema es que a la hora de hacer las medidas se observaba que cuanto más pegado al transistor se encontrara mejores resultados se obtenían, por lo que se optó por usar dos condensadores de 1.8 pF en paralelo, soldados lo más pegados posible.

Una vez realizado el montaje definitivo del amplificador completo se dispuso a realizar la caracterización del mismo, se comprobó que introduciendo una potencia de 0.82 dBm (generador), el transistor se encontraba en un punto de trabajo óptimo.

$$P_{inRF} = 10^{\frac{31,32}{10}} = 13552mW = 1,35W \quad (5.1)$$

Para buscar el comportamiento óptimo se polarizó el transistor a una tensión  $V_{DD}$  de 28 V y a tensión  $V_{GS}$  de -3.2 V para una de  $P_{IN} = 31,32$  dBm

Para concluir, en este capítulo se mostrarán los resultados obtenidos comparándolos con lo conseguido mediante las distintas simulaciones y todo ello con el estado del arte. Además se comentarán posibles líneas futuras a seguir a partir del trabajo realizado.

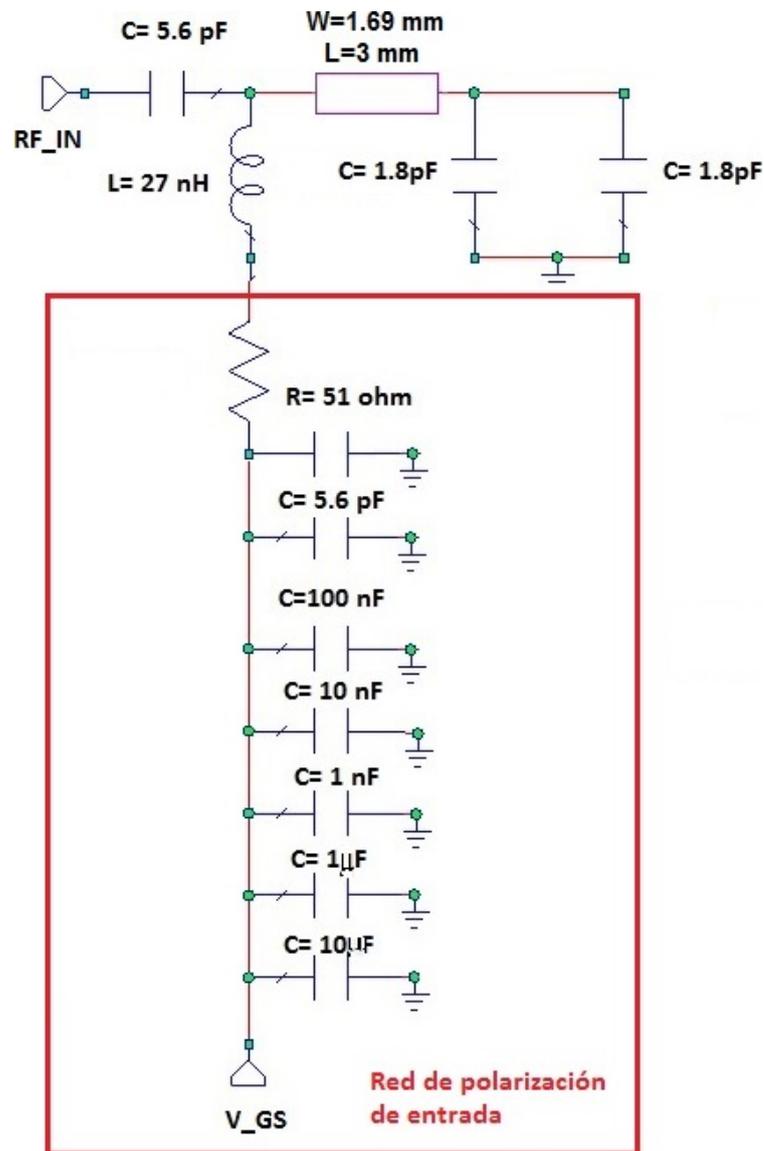


Figura 5.5: Red de entrada completa definitiva

## 5.2. Resultados Obtenidos

Una vez todo correctamente implementado, se pasó a observar los resultados obtenidos y a partir de ahí valorar el diseño realizado.

La evolución de la eficiencia se ha representado en la figura 5.6 junto con la  $P_{out}$  (dBm). Ambas se representan frente a la frecuencia, se puede observar que en el caso de la eficiencia dicho amplificador posee un rango de operación de 2.52 GHz a 2.725 GHz, a partir del cual la eficiencia se encuentra por debajo del 70%, por lo que se confirma que es un elemento selectivo en frecuencia. Para el caso de la  $P_{out}$ , se puede observar que ésta decae conforme aumenta la frecuencia. Si se relacionan ambas magnitudes se

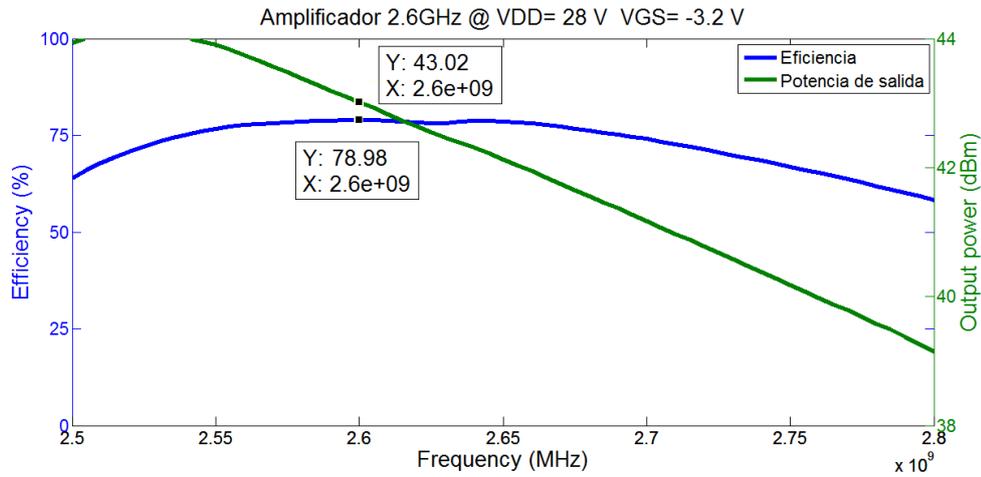


Figura 5.6: Evolución de la eficiencia y de la potencia a la salida del amplificador en función de la frecuencia, polarizado a  $V_{DS} = 28$  V,  $V_{GS} = -3,2$  V aplicando una  $P_{inRF}$  de 31.32 dBm

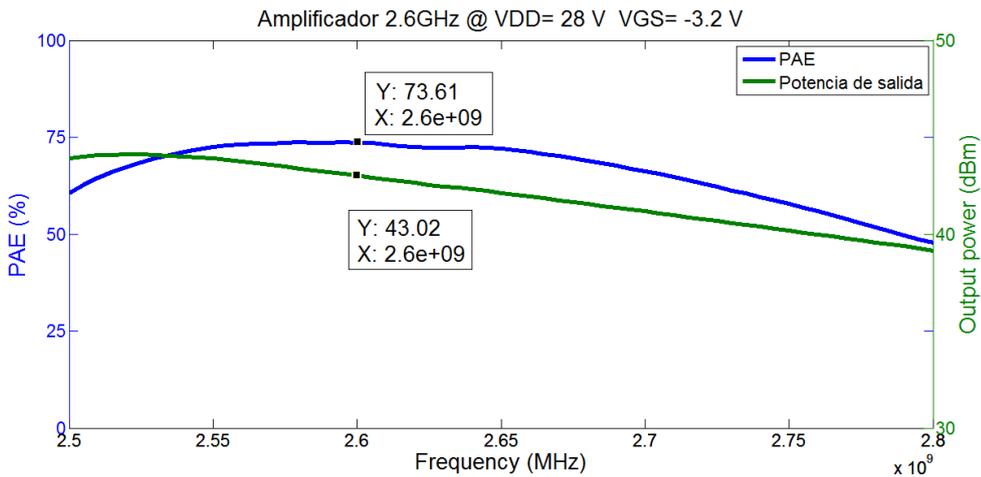


Figura 5.7: Evolución de la PAE y de la potencia a la salida del amplificador en función de la frecuencia, polarizado a  $V_{DS} = 28$  V,  $V_{GS} = -3,2$  V aplicando una  $P_{inRF}$  de 31.32 dBm

verifica la afirmación planteada anteriormente en la sección 4.2.1, el punto de máxima potencia a la salida no tiene por qué coincidir con el punto de máxima eficiencia.

Otro parámetro fundamental a la hora de caracterizar el comportamiento de un amplificador es la PAE, para ello se ha representado al igual que en el caso de la eficiencia junto la potencia de salida, como se observa en la figura 5.7. El resultado obtenido resulta más bajo que el de la eficiencia, esto es algo normal ya que su valor depende de más parámetros que la eficiencia, como

se puede observar en la ecuación (3.2), el problema es que el resultado ha sido más bajo de la previamente esperado (73.61 %), la causa de este hecho ha sido una mala adaptación de entrada, la cual viene provocada por la dificultad de realizar un diseño a frecuencias tan altas utilizando únicamente elementos pasivos discretos. Al igual que la eficiencia, la PAE decae muy rápido conforme nos alejamos de la frecuencia de trabajo.

Por último se pasó a estudiar la ganancia que presentaba el amplificador, para ello se representó en función de la potencia de entrada, además para este caso se decidió incluir en la figura 5.8, la ganancia para distintas  $V_{GS}$ . Es interesante dicha opción porque según se varié la polarización, el amplificador se encontrará polarizado en una zona distinta, variando así su comportamiento, lo cual se explica de manera teórica en la sección 3.3. Dicho aspecto es fundamental en las aplicaciones de un amplificador, por ejemplo si se aplica un  $V_{GS} = -2,2$  V, se puede observar cómo la ganancia es prácticamente constante, en cambio para una  $V_{GS} = -3,4$  V, posee un comportamiento totalmente distinto al mencionado anteriormente. En el diseño se decidió buscar la zona de máxima eficiencia, para ello fue necesario una  $V_{GS} = -3,2$  V, para la cual aplicando una  $P_{IN} = 31,32$  dBm, se obtuvo una ganancia de 11.73 dB.

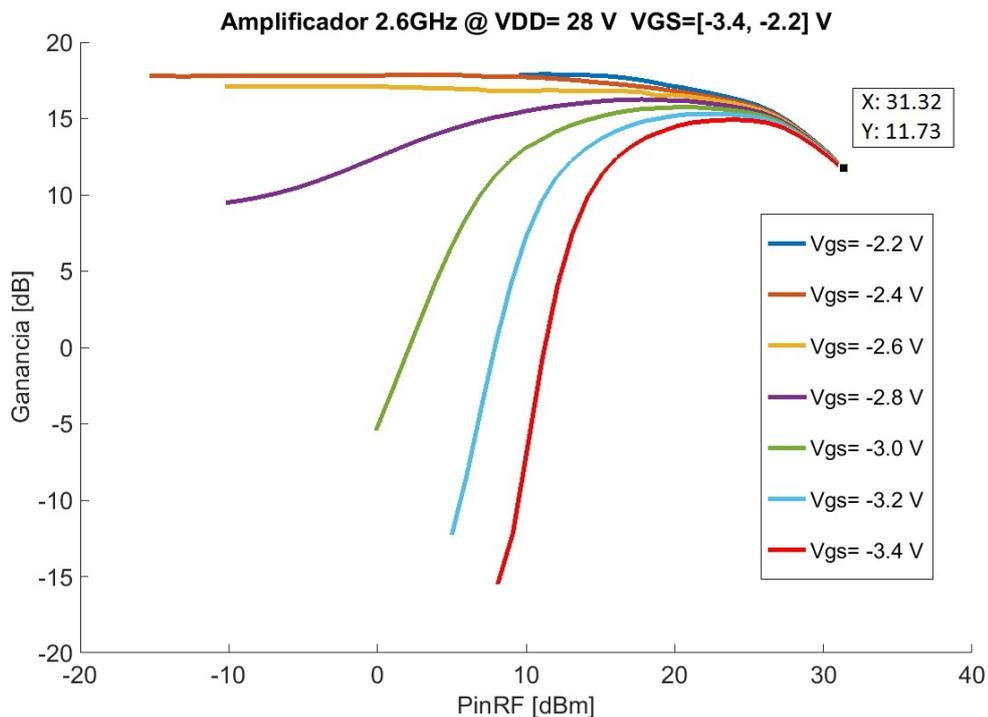


Figura 5.8: Representación de la ganancia para distintos valores de  $V_{GS}$ , expresadas en función de la potencia de entrada para una frecuencia de trabajo de 2.6 GHz

Por último se pasó a estudiar la ganancia que presentaba el amplificador.

Como se ha explicado anteriormente en la sección 3.2, un amplificador es un elemento no lineal por lo que para observar de una manera completa su comportamiento es necesario realizar un barrido para diferentes potencias de entrada. Además en este caso se ha querido observar cómo cambia la ganancia para diferentes valores tal como se puede observar en la figura 5.8. Además se ha realizado un barrido para diferentes  $V_{gs}$ , la razón es porque según la aplicación en la que se use dicho amplificador puede ser necesaria, una polarización y otra, por ejemplo si se busca un comportamiento totalmente lineal se buscaría trabajar en la zona en la que la ganancia es plana ( $V_{GS} = -2,2$  V o  $V_{GS} = -2,4$  V). En este caso se buscó la zona donde la eficiencia fuera máxima, obteniéndose una ganancia de  $G = 11,73$  dB.

Un aspecto fundamental a la hora de utilizar el amplificador en un transmisor polar es la linealidad, por ello es necesario poder caracterizarla. Se puede observar en la figura 5.9 que la tensión a la salida del amplificador crece de manera perfectamente proporcional a los valores de  $V_{DD}$ .

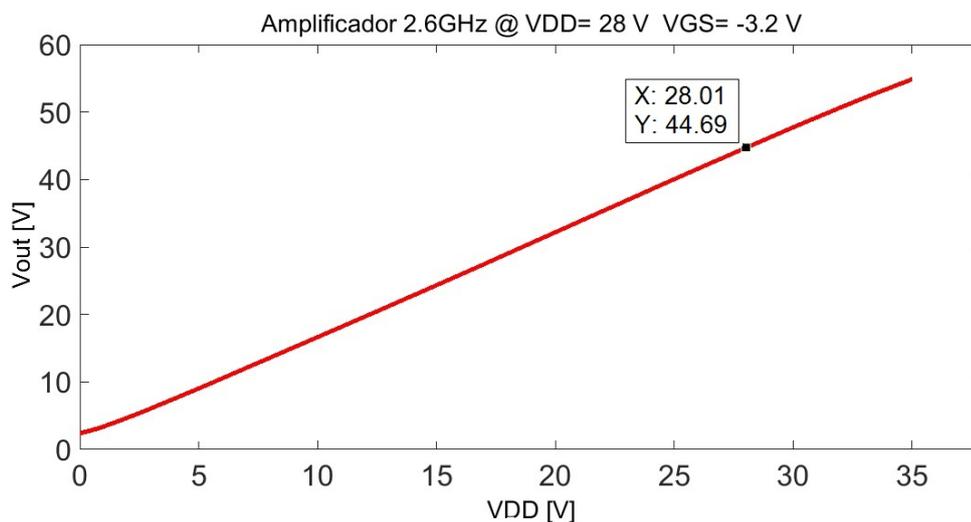


Figura 5.9: Comportamiento de la tensión  $V_{out}$  para distintos valores de  $V_{DD}$

Para concluir es conveniente comparar los resultados obtenidos en el laboratorio con los obtenidos en las simulaciones previas, como se puede observar en la tabla 4.2, se consiguió una eficiencia un poco por debajo de la obtenida mediante simulación, lo cual es normal debido a los parásitos de los elementos, lo mismo ocurrió para el caso de la PAE, se obtuvo un resultado un poco por debajo de lo esperado (2%), para el caso de la ganancia se obtuvo un resultado bastante cercano a lo obtenido en simulación. Por lo cual, se concluye diciendo, que se ha conseguido un comportamiento bastante óptimo, obteniéndose resultados bastante cercanos a lo que se observó mediante las simulaciones previas.

Tabla 5.1: Tabla resumen de resultados obtenidos para una  $P_{inRF}$  de 31.32 dBm

Eficiencia	78.98 %
Potencia de salida	43.02 dBm
PAE	73.61 %
Ganancia	11.73 dB

### 5.3. Amplificador Versión 2

Una vez finalizado el diseño del amplificador, se llegó a la conclusión que podría ser interesante mejorar la adaptación de entrada, con el fin de conseguir un valor más óptimo de PAE. Para conseguirlo se procedió a rediseñar de nuevo el amplificador, se decidió modificar únicamente la red de entrada, ya que se obtuvieron unos valores óptimos de eficiencia para la red de salida diseñada. El objetivo era mejorar la ganancia, ya que como se detalla en la ecuación (3.2), es directamente proporcional al valor de la PAE, es así como nace la versión 2 del amplificador a 2.6 GHz.

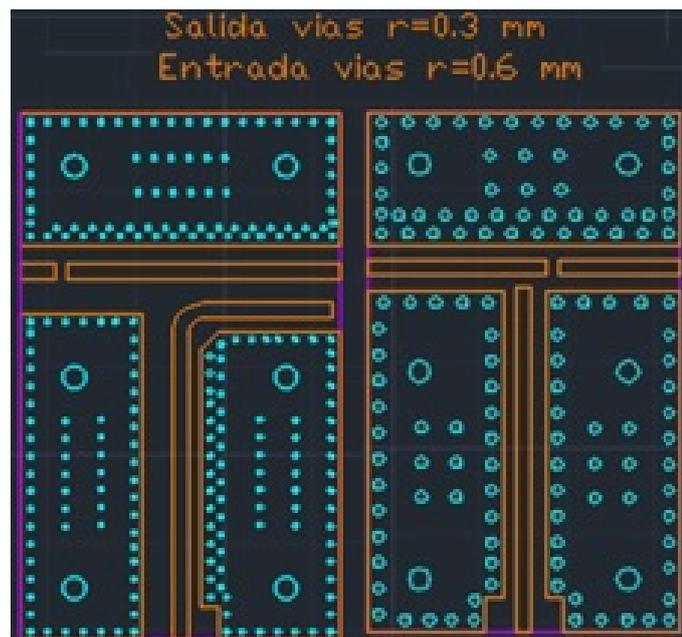


Figura 5.10: Diseño de la placas de la segunda versión del amplificador mediante AutoCAD, placa para la implementación de la red de salida (izquierda) y la placa para la red de entrada (derecha)

El primer paso fue encontrar errores en el anterior diseño, uno de ellos pudo haber sido no tener en cuenta el efecto parásito que introducen las vías a masa, el cual no se había tenido en cuenta previamente, la razón fue porque al igual que muchos otros parásitos carecían de importancia para frecuencias menores y porque se esperaba poder corregir su efecto con

el reajuste de los valores y de la posición en el circuito de entrada. Para solucionarlo se pensó en incrementar el tamaño de las masas de la red de entrada, pasando de los 0.3 cm actuales hasta los 0.6 cm, la red de salida se dejó lo más parecida posible. Para realizar dicho cambio fue necesario rediseñar de nuevo las placas, para ello se siguieron los mismos pasos que para el primer amplificador, dicho proceso se encuentra explicado en detalle en el capítulo 4.3, las placas empleadas para la implementación del amplificador versión 2 son las que se observan en la figura 5.10.

Una vez terminado el proceso de mecanización de las nuevas placas se pasó a verificar su validez, para ello se realizó el montaje de la red de entrada del amplificador original, se observó que con este cambio, el circuito presenta menos carga inductiva, lo cual equivale a tener menos longitud de línea. Dicho efecto favorece notablemente la adaptación, ya que de esta manera es posible fijar un condensador de mayor valor, lo cual es más positivo para el factor de calidad, como se observó en la sección 5.1.2 fue necesario colocar un condensador de valor más pequeño porque se obtenía un mejor resultado cuanto más pegado se encontrara el condensador al transistor. De esta manera se consiguió fijar un condensador de 2.4 pF, situado lo más pegado posible al transistor.

Una vez hecho el montaje completo incluyendo la fijación del transistor en la placa, se siguió el mismo procedimiento que para la primera versión del amplificador, los cuales se explican en detalle al comienzo de este capítulo, una vez concluida la caracterización del amplificador v2, se pasó a exponer los resultados obtenidos.

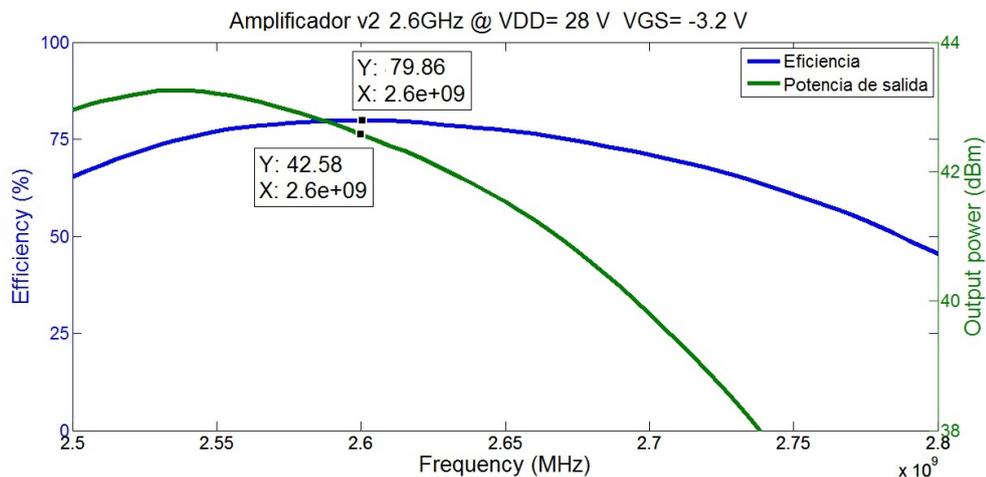


Figura 5.11: Evolución de la eficiencia y de la potencia a la salida del amplificador v2 en función de la frecuencia, polarizado a  $V_{DS} = 28$  V,  $V_{GS} = -3,2$  V aplicando una  $P_{inRF}$  de 30.31 dBm

Al igual que para el primer amplificador, se han hecho las mismas representaciones para compararlos de la manera más equitativa posible, de nuevo se obtuvo un comportamiento selectivo en frecuencia con un rango

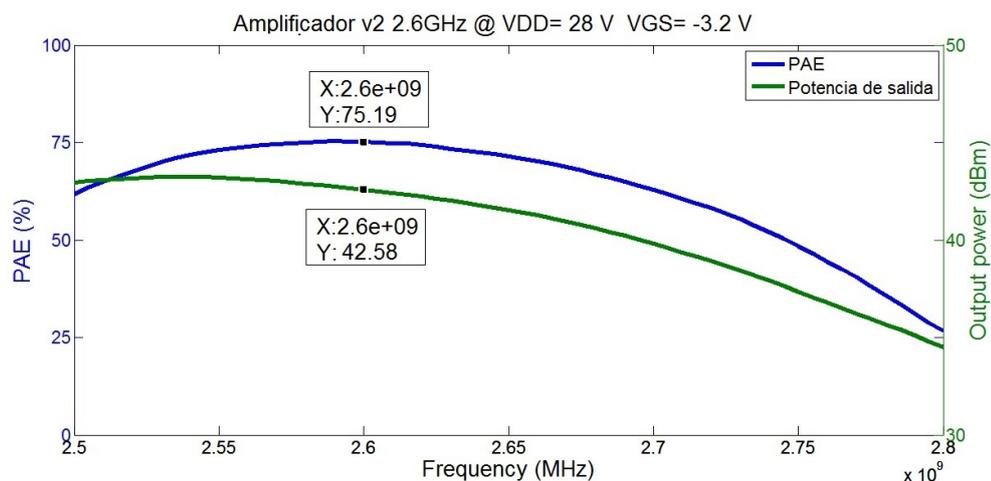


Figura 5.12: Evolución de la PAE y de la potencia a la salida del amplificador v2 en función de la frecuencia, polarizado a  $V_{DS} = 28$  V,  $V_{GS} = -3,2$  V aplicando una  $P_{inRF}$  de 30.31 dBm

de operación de 2.52 GHz a 2.70 GHz, prácticamente idéntico al del primer amplificador, figura 5.11. Para el caso de la PAE, se obtiene un rango un poco menor, de 2.52 GHz a 2.65 GHz, figura 5.12, tomándose en ambos casos un criterio de comportamiento por encima del 70 %.

Al igual que para el primer amplificador se ha realizado un barrido para distintos  $V_{GS}$ , obteniéndose para la polarización de  $V_{GS} = -3,2$  V una ganancia de 12.29 dB, como se puede observar en la gráfica 5.13.

Cabe decir que la amplificación se realiza en todo momento de manera lineal, figura 5.14.

Al igual que para el primer diseño del amplificador, se obtuvo una respuesta perfectamente lineal, lo cual es un aspecto muy positivo a tener en cuenta, sabiendo cómo son de estrictos a día de hoy los requerimientos de linealidad en las comunicaciones inalámbricas.

Tabla 5.2: Tabla resumen de resultados obtenidos de la versión 2 para una  $P_{inRF}$  de 30.31 dBm

Eficiencia	79.86 %
Potencia de salida	42.58 dBm
PAE	75.19 %
Ganancia	12.29 dB

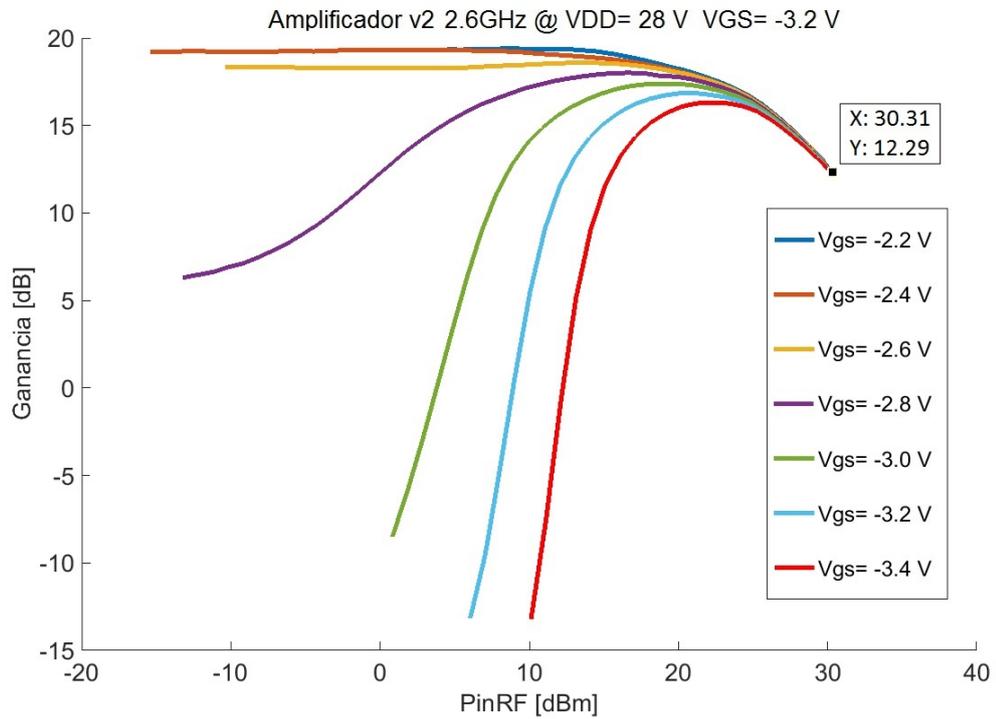


Figura 5.13: Representación de la ganancia para distintos valores de  $V_{GS}$ , expresadas en función de la potencia de entrada para una frecuencia de trabajo de 2.6 GHz

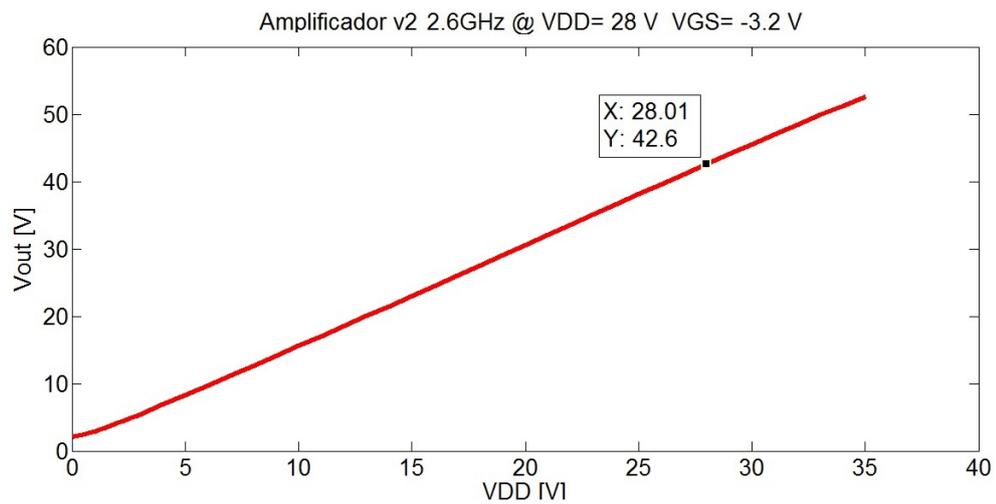


Figura 5.14: Comportamiento de la tensión  $V_{out}$  para distintos valores de  $V_{DD}$

## Capítulo 6

# Conclusiones Tomadas Acerca de los Resultados Obtenidos y Posibles Líneas Futuras

En el presente capítulo se procederá a catalogar los resultados obtenidos para ambos amplificadores, comparándolos entre sí y con el estado del arte. Además se citaran algunos de los posibles estudios que se pueden seguir a partir del trabajo realizado.

### 6.1. Conclusiones

Después de tener a disposición la caracterización completa de ambos amplificadores con todas las medidas y los correspondientes resultados, se puede concluir diciendo que se ha llegado a conseguir el diseño de dos amplificadores con un comportamiento muy favorable, consiguiéndose para ambos casos una eficiencia de en torno al 79 %, una ganancia por encima de los 11.5 dB y una potencia de salida de entorno a los 16 W todos ellos a la frecuencia de trabajo de 2.6 GHz.

En cambio se pudo observar que la PAE continua siendo demasiado baja, obteniéndose un valor un poco por encima de un 74 %, lo cual es más bajo que el valor de la eficiencia, esta degradación, puede ser el resultado de no haber conseguido realizar una adaptación a la entrada óptima, la cual es casi imposible de mejorar debido a que solamente se emplearon elementos discretos, los cuales poseen una limitaciones que crecen conforme se incrementa la frecuencia de operación.

Si se hace una comparación más exhaustiva entre las dos versiones de los amplificadores se observa que se ha conseguido mejorar gratamente los resultados obtenidos para la primera versión del amplificador.

Se han conseguido mejorar todos los parámetros, la eficiencia a mejorado un 1 %, lo cual no es una barbaridad pero a estas frecuencias la complejidad es elevada, la PAE se ha incrementado en torno a 2 %, el cual era el objetivo principal y se incrementó la ganancia en 0.6 dB. Cabe decir además que se

ha conseguido obtener un sistema con mejores prestaciones y que además es más eficiente energéticamente que su predecesor, necesitando una excitación de RF 1 dB menor.

Por lo cual se concluye diciendo que se han completado de manera satisfactoria los objetivos de este trabajo fin de grado, obteniéndose unos resultados bastante buenos con el primer diseño del amplificador e incluso llegándose a mejorarse mediante el rediseño del mismo, consiguiendo mejoras sustanciales. Además hay que tener presente que ambos diseños se han realizado a una frecuencia considerablemente alta usando elementos discretos, como son condensadores y bobinas, lo cual complica aun más su diseño.

## 6.2. Estado del Arte

Una vez caracterizada completamente los dos amplificadores, es necesario comparar los resultados obtenidos con otros amplificadores diseñados, para saber dónde se encuentran en una escala de potencial, para ello se ha buscado en la página oficial del IEEE y se han obtenido los siguientes resultados.

Los dos diseños de amplificadores que se muestran a continuación usan la misma tecnología de transistores GaN HEMT, en cambio ambos se diseñaron mediante líneas de transmisión, en vez de elementos discretos, dicha variación supone una gran evolución, ya que como se ha comentado antes la dificultad de este diseño es hacerlo a una frecuencia de operación de 2.6 GHz usando únicamente elementos discretos.

El primero de ellos posee un rango de operación desde los 2.2 GHz hasta los 2.7 GHz, con una eficiencia máxima de 75.2 % y una potencia de salida máxima de 42.6 dBm. Dichos resultados comparados con el diseño realizado se encuentran por debajo.

Se encontró otro amplificador, sin embargo su rango de operación era bastante más pobre que el anterior, trabaja desde los 2.62 GHz a los 2.69 GHz manteniendo una eficiencia de un 74 % y una ganancia de 15 dB, en este caso la ganancia de este queda un poco por encima pero sin embargo la eficiencia sigue quedando por debajo.

Los artículos completos del primer y segundo modelo se puede encontrar en [19] y [20] respectivamente.

## 6.3. Líneas Futuras de Trabajo

Una vez concluido tanto el diseño como la caracterización de ambos amplificadores de potencia, los cuales trabajan a 2.6 GHz, se abren algunas opciones para continuar avanzando en este rango de frecuencias. Algunas de ellas pueden ser las siguientes:

- Diseño de un convertidor DC/DC
- Diseño de un amplificador a 2.6 GHz usando líneas de transmisión.

- Diseño de un amplificador banda ancha.

Ya se pudo ver en el capítulo 2.2.4, la importancia del convertidor DC/DC en el proceso de una amplificación de manera eficiente por ejemplo en la rama AM de un transmisor polar, por lo cual aprovechando que se han diseñado dos amplificadores muy parejos, cabría la posibilidad de usarlos para conseguir un convertidor DC/DC, lo cual no sería tarea sencilla ya que su frecuencia de operación es alta.

La segunda propuesta, consistiría en realizar un diseño mediante líneas de transmisión, para las cuales es posible que se obtengan prestaciones mejores, pero para ello sería necesario realizar simulaciones electromagnéticas, ya que sus simulaciones deben ser más exhaustivas ya que una vez obtenido el diseño se dispone de un pequeño margen de maniobra a la hora de modificar elementos.

Y para concluir, la tercer propuesta sería interesante ya que en ambos diseños los amplificadores eran bastante selectivos en frecuencia, lo cual es un efecto que limita bastante su rango de operación, por lo que sería bastante positivo intentar conseguirlo.

## Bibliografía

- [1] J. A. García, J. de Mingo, G. Montoro, L. Cabria, R. Marante, P. García, C. Sánchez, E. Beltran y P. L. Gilabert, “Emerging Wireless Transmitter Architectures”, *TARGET-2007-11-27-WP232-D-D.2-3.0*, November 2007.
- [2] L. R. Kahn, “Single-Sideband Transmission by Envelope Elimination and Restoration”, *Proc. IRE*, vol. 40, págs. 803-806, July 1952.
- [3] A. Q. H. Yang Gao, “Feasibility Study of AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT for Multimegahertz DC/DC Converter Applications”, *IPEMC 2006*, 2006.
- [4] L. R. Kahn, “Single-Sideband Transmission by Envelope Elimination and Restoration”, *Proc. IRE*, vol. 40, n.º 7, págs. 803-806, Jul 1952.
- [5] F. H. Raab, “Intermodulation Distortion in Kahn-Technique Transmitters”, *IEEE Trans. on MTT*, págs. 2273-2278, December 1996.
- [6] J. T. D. Milosevic y A. van Roermund, “Intermodulation Products in the EER Technique Applied to Class-E Amplifiers”, *Int. Symp. on Circuits and Syst. Dig. vol. I*, págs. 637-640, May 2004.
- [7] G. Hernández, “Design of rf inverters and dc/dc converters using gan hemts”,
- [8] D. C. Cox, “Linear Amplification with Nonlinear Components”, *IEEE Trans. Commun*, vol. COM-23, págs. 1942-1945, Dec 1974.
- [9] P. A. Godoy, D. J. Perreault y J. L. Dawson, “Outphasing Energy Recovery Amplifier With Resistance Compression for Improved Efficiency”, *Microwave Theory and Techniques, IEEE Transactions on*, vol. 57,
- [10] K.-Y. Jheng, Y.-J. Chen y A.-Y. Wu, “Multilevel line system designs for power efficiency enhancement of transmitters”,
- [11] H. Chireix, “High Power Outphasing Modulation”, *Proc. IRE*, vol. 23, n.º 11, págs. 1370-1392, Nov 1935.
- [12] A. L. Benito, “Outphasing transmitter with parallel class e amplifiers”,
- [13] A. N.Sokal, “Class-E – A New Class of High-Efficiency Tuned Single-Ended Switching Power Amplifiers”, *IEEE Journal of Solid-State Circuits*, Vol. SC-10, Nº 3, págs. 1385-1388, June 1975.

- 
- [14] N. O. Sokal y A. D. Sokal, "Class E, A New Class of High-Efficiency Tuned Single-Ended Switching Power Amplifiers", *IEEE J. Solid-State Circ*, vol. Sc-10, n.º 16, págs. 168-176, Jun 1975.
  - [15] M. K. Kazimierczuk y T. Suetsugu, "Analysis of Sub-optimum Operation of Class E Amplifier", *Circuits and Systems, 2003 IEEE 46th Midwest Symposium on*, vol. 3, págs. 1071-1074, Dec 2003.
  - [16] M. Acar, A. J. Annema y B. Nauta, "Generalized Design Equations for Class-E Power Amplifiers with Finite DC Feed Inductance", *Microwave Conference, 2006. 36th European*, págs. 1308-1311, Sept 2006.
  - [17] A. A. M. Acar y B. Nauta, "Analytical Design Equations for Class-E Power Amplifiers", *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol. 54, n.º 12, págs. 2706-2717, Dec 2007.
  - [18] C. Inc., *Cgh35030f*.
  - [19] S. Preis, Z. Zhang y M. Arnous, "Design of a gan hemt power amplifier using resistive loaded harmonic tuning", en *European Microwave Integrated Circuit Conference (EuMIC), 2014 9th*, 2014, págs. 552-555.
  - [20] H. Tango, T. Hashinaga, K. Totani, H. Kuriyama, Y. Hamada y T. Asaina, "A 602.6ghz lte base station with in/output harmonic tuning", en *Microwave Symposium Digest (IMS), 2013 IEEE MTT-S International*, 2013, págs. 1-4.