

LINEALIZACIÓN A NIVEL DE DISPOSITIVO MEDIANTE LA UTILIZACIÓN DEL COMPORTAMIENTO GRAN SEÑAL DE LOS FET's

José A. García, Emigdio Malaver, Lorena Cabria.

Departamento de Ingeniería de Comunicaciones
Universidad de Cantabria
joseangel.garcia@unican.es

ABSTRACT

Important efforts are currently being made on linear amplification, and novel techniques are being developed, based on the transistor characteristics. This paper proposes the use of the large-signal behavior of the in-band intermodulation distortion (IMD) components in FET devices for linearization of class B amplifiers.

1. INTRODUCCIÓN

La creciente utilización de formatos complejos de modulación y de multiplexado de la señal ha impuesto requisitos de linealidad importantes a las etapas de radiofrecuencia (RF) de los sistemas de comunicaciones. Dado lo ineficiente que resulta evitar recortes en los picos de la envolvente de tales señales, operando los amplificadores con un gran nivel de back-off, se viene prestando especial atención al desarrollo de técnicas de linealización de diversos tipos, aplicadas a clases de amplificadores con alta eficiencia [1].

Entre todo el conjunto de técnicas, destacan aquellas aplicadas a nivel del dispositivo. Se intenta crear una especie de “dispositivo lineal”, mediante la utilización de algún elemento activo auxiliar capaz de cancelar los productos de distorsión del transistor principal. Dicho dispositivo auxiliar puede utilizarse como predistorcionador [2], cancelador derivadas [3], etc.

En este artículo estudiaremos estas técnicas: la predistorsión y la cancelación de derivadas. A diferencia del tratamiento hecho en [2-3], basado en el comportamiento de los transistores FET's en régimen de pequeña señal, se propone utilizar aquí algunas peculiaridades del comportamiento de los FET's en régimen gran señal (cerca o por encima del punto de compresión de potencia de 1 dB), de manera de garantizar una mayor eficiencia del amplificador linealizado.

2. COMPORTAMIENTO IMD GRAN SEÑAL

Recientemente, se ha descrito la existencia de puntos óptimos de operación en términos de distorsión de intermodulación, “sweet spots”, en transistores FET's operados en régimen gran señal [4]. Estos puntos aparecen en la característica Pin/Pout si el transistor es operado en un punto con tercera derivada

$Gm_3 = \frac{1}{6} \cdot \frac{\partial^3 I_{ds}}{\partial V_{gs}^3}$ positiva, tal y como se muestra en la Figura 1

para el NE3210S01. Tales puntos coinciden con la clase B de amplificadores, que se caracterizan por una alta eficiencia.

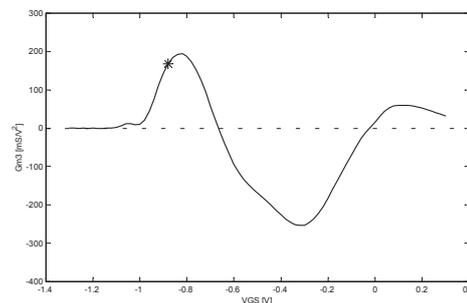


Figura 1. Evolución de Gm_3 con V_{GS} para $V_{DS} = 2V$.

Según se describe en [4], la existencia de esta clase de “sweet spot” se debe a que en este tipo de transistores las componentes de distorsión de tercer orden en banda de la fuente de corriente, $I_{ds}(2f_1-f_2)$ e $I_{ds}(2f_2-f_1)$, evolucionan hacia un valor de fase igual a 180° cuando se alcanza la saturación de la característica de potencia. Partiendo de un punto de Gm_3 positiva, resulta evidente que existirá un punto óptimo en que dichas componentes han de cambiar de signo (cruzar por cero).

La existencia de dos zonas peculiares en la característica Pin/Pout alrededor de este punto, donde podemos tener un control de la amplitud de la componente IMD de la corriente con los dos posibles signos, es lo que ha sugerido la posibilidad de utilizar los transistores en clase B para implementar las técnicas de linealización a nivel de dispositivo en régimen gran señal.

3. PREDISTORSIÓN

En la Figura 2a se presenta un esquema simplificado de la conexión en cascada de dos transistores. Si ellos operan, a modo de ilustración, en las tensiones $V_{GS_prin} = V_{GS_aux}$ y $V_{DS_prin} = V_{DS_aux}$ del punto * (ver Figura 1), es posible entonces encontrar un nivel de potencia para el cual la componente de distorsión total de la conexión en cascada sea mínima. Ello ocurre debido a la cancelación de la componente que genera el transistor principal (vía A) mediante la componente IMD producida por el auxiliar y amplificada por el principal (vía B).

La característica Pin/Pout del producto IMD de la vía A se obtendría de desplazar a la izquierda la característica del transistor principal en el valor de la ganancia del transistor auxiliar, mientras que la característica Pin/Pout del producto IMD de la vía B se obtendría de desplazar hacia arriba la

característica del transistor auxiliar en el valor de la ganancia del transistor principal. Tales desplazamientos indican la existencia de un punto donde $I_{dsA}(2fi-fj) = -I_{dsB}(2fi-fj)$.

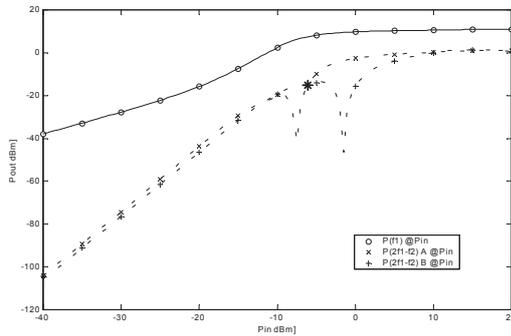
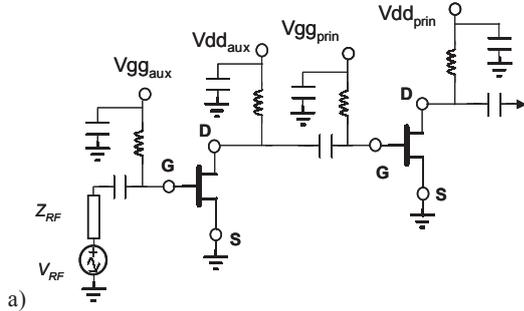


Figura 2. a) Esquema simplificado de la técnica de predistorsión, b) Características Pin/Pout de las dos vías.

4. CANCELACIÓN DE LAS DERIVADAS

En la Figura 3a se presenta el esquema simplificado de la técnica de cancelación de las derivadas, basada en el comportamiento gran señal previamente descrito.

Si el transistor principal opera, a modo de ejemplo, en las tensiones V_{GS_prin} y V_{DS_prin} , de modo tal que al nivel de entrada se haya sobrepasado el “sweet spot”, las componentes de distorsión en banda $I_{ds_prin}(2fi-fj)$ serán negativas. Si el transistor auxiliar se polariza a la misma tensión de drenador, $V_{DS_aux} = V_{DS_prin}$, sería posible entonces encontrar un valor de su tensión en puerta, $V_{GS_aux} < V_{GS_prin}$ para el cual no se haya alcanzado el “sweet spot” de manera que sus componentes de distorsión tengan la misma amplitud y signo contrario que las del dispositivo principal, $I_{ds_aux}(2fi-fj) = -I_{ds_prin}(2fi-fj)$. Lograríamos así la cancelación de las componentes de distorsión, aunque la contribución del dispositivo auxiliar a la potencia total en las componentes deseadas (fi) sería inferior a la del principal, algo típico en esta clase de técnicas [3].

Sin embargo, sería más interesante poder garantizar $I_{ds_aux}(2fi-fj) = -I_{ds_prin}(2fi-fj)$ e $I_{ds_aux}(fi) = I_{ds_prin}(fi)$, de modo que el dispositivo auxiliar contribuya a la amplificación de la componente deseada, y la eficiencia del conjunto sea superior. Un análisis exhaustivo del comportamiento de los “sweet spots” en función de las dos tensiones de control ha demostrado que esto es posible, siempre que ellas sean ajustadas con precisión en los rangos, $V_{GS_aux} < V_{GS_prin}$ y $V_{DS_aux} > V_{DS_prin}$.

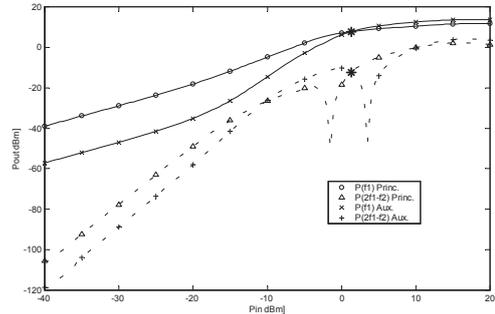
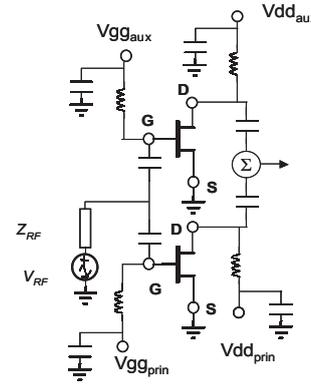


Figura 3. a) Esquema simplificado de la técnica de cancelación, b) Características Pin/Pout de los dos transistores.

5. CONCLUSIONES

Se ha considerado en este artículo la posibilidad de utilizar el comportamiento en IMD gran señal de los transistores FET's operados en clase B para la implementación de técnicas de linealización a nivel de dispositivo con el rasgo característico de su operación en alta eficiencia.

6. AGRADECIMIENTOS

J. A. García agradece al Programa Ramón y Cajal del MCyT.

7. REFERENCIAS

- [1] P. Kenington, High-Linearity RF Amplifier Design, Artech House, 2000.
- [2] M. Kim et al., “An FET-Level Linearisation Meted Using a Predistortion Branch FET,” *IEEE Microwave Guided Wave Lett.*, pp. 233-235, June 1999.
- [3] D. R. Webster et al., “Control of Circuit Distortion by the Derivative Superposition Method,” *IEEE Microwave Guided Wave Lett.*, pp. 123-125, March 1996.
- [4] N. Borges and J.C. Pedro, “Large- and Small-Signal IMD Behavior of Microwave Power Amplifiers,” *IEEE Trans. Microwave Theory Tech.*, pp. 2364-2374, Dec. 1999.