

LNA en tecnología de SiGe para aplicaciones WLAN IEEE802.11a/HiperLAN

Yolanda Jato Llano⁽¹⁾, Amparo Herrera Guardado⁽¹⁾

yolandaj@dicom.unican.es, amparo@dicom.unican.es

⁽¹⁾ Dpto. De Ingeniería de Comunicaciones . Universidad de Cantabria
Avda. de los Castros s/n. 39005. Santander. Cantabria.

Abstract- A MMIC for the IEEE 802.11a/HiperLAN WLAN standard has been designed and fabricated in a 0.4- μm SiGe BiCMOS technology. The IC is part of a direct conversion receiver and is composed of three differential stages to ensure good output phase balance and high isolation. The LNA exhibits in simulation a gain of 14 dB and wideband input and output matching. An output 1-dB compression point of -6 dBm and a noise figure of 4.6 dB were achieved at the frequency of interest. The MMIC LNA was mounted and measured to test the similarity with simulations.

I. INTRODUCCIÓN

El rápido desarrollo de las comunicaciones inalámbricas exige cada día circuitos más rápidos y de pequeño tamaño. Esta es una de las causas por la que se investigan nuevas arquitecturas de transceptores que permitan sustituir el tradicional transceptor superheterodino por otro más compacto y de mayor simplicidad en vista también a los costes totales del sistema.

La conversión directa, también llamada conversión Zero-IF u homodina [1], es una de las posibles opciones. Consiste en trasladar la banda de interés a frecuencia cero (DC) y transmitir esta señal de continua. Una de las principales ventajas de este tipo de conversión es que al no existir frecuencia intermedia se elimina el problema de la frecuencia imagen evitándose así el filtro de IF generalmente externo al receptor y que limita las posibilidades de integración del diseño. En la siguiente figura se muestra el esquema básico de un receptor superheterodino:

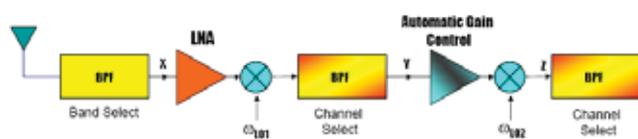


Fig. 1. Esquema de receptor superheterodino.

Como se puede ver en la Figura 1, el receptor consta de un filtro paso banda para escoger la frecuencia de interés, dos mezcladores que bajarán la señal de RF a una frecuencia intermedia (IF) y unos filtros de rechazo de frecuencia imagen que son los que se encuentran después de los mezcladores. En la siguiente figura se presenta el esquema del receptor Zero-IF u homodino:

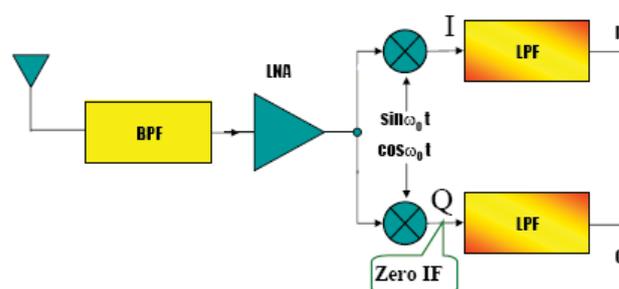


Fig. 2. Esquema de receptor Zero-IF (conversión directa).

Como se puede comprobar en la figura anterior, otra de las ventajas es la reducción de los costes al tratarse de circuitos más sencillos y compactos.

Por otro lado, el uso de esta arquitectura también presenta varias desventajas [2,3] que pueden ser eliminadas mediante un diseño cuidadoso [4]. Se requiere un elevado aislamiento en los circuitos con el fin de evitar pérdidas entre el LNA, el mezclador y el oscilador local que pueden desembocar en la aparición de un offset de DC que corromperá la señal de información. Es necesaria la utilización de señales en cuadratura ya que ambas bandas laterales contienen distinta información que se verá distorsionada si se superponen.

El LNA que se presenta en este artículo forma parte del receptor de un sistema de conversión directa. Se eligió la tecnología de SiGe ya que ofrece bajo coste y alta integración y fiabilidad. El artículo consta de cuatro apartados además de la introducción, en el II se presentará el diseño del LNA, en el III la comparación de las simulaciones con las medidas realizadas sobre el circuito y por último en el apartado IV se exponen las conclusiones obtenidas.

II. DISEÑO DEL LNA

El diseño de circuitos para sistemas basados en conversión directa es bastante más exigente que en el caso de un receptor superheterodino. En el diseño del LNA, además de tratar de conseguir mínimo ruido, un buen valor de ganancia y un punto de compresión 1 dB elevado, es necesario tomar en cuenta otros factores que pueden afectar al comportamiento del circuito, como son por ejemplo el aislamiento y las no linealidades de segundo orden.

El circuito consta de tres etapas, en la primera se realiza la conversión de la señal "single" proveniente de la antena, a

una señal diferencial. En esta etapa también se produce una pequeña amplificación de la señal aunque la principal preocupación en su diseño fue la de conseguir el mínimo ruido, ya que al tratarse de la etapa de entrada, será ésta la que determine el ruido del amplificador completo. Se ha conseguido asimismo una buena adaptación de entrada a 50 Ohmios para lo cual se utilizó una bobina antes del condensador de desacoplo.

La amplificación más importante de la señal se realiza en la segunda etapa, donde se emplea una topología diferencial en doble celda de Gilbert. Con la utilización de las configuraciones diferenciales conseguimos obtener buenos aislamientos entre la entrada y salida del circuito [5], muy importantes para este tipo de configuración con el fin de evitar el temido offset de DC. Otro parámetro muy importante al que hay que prestar atención es el desfase existente entre las señales de salida del amplificador. El desfase debe ser lo más cercano posible a 180° para que la señal no se corrompa. Ésta es la razón por la cual se incluyó la tercera etapa en el diseño. Las señales a la salida de la segunda etapa no se encontraban desfasadas 180° con lo que fue necesario el diseño de un nuevo circuito que corrigiese la fase de estas señales. El circuito utilizado es un simple par diferencial que incluye dos condensadores cruzados desde los colectores de los transistores a la alimentación, siendo éstos los encargados de corregir la fase de salida.

En la Figura 3 se presenta un esquema de esta última etapa del circuito, mostrándose en rojo los condensadores encargados de la corrección de la fase.

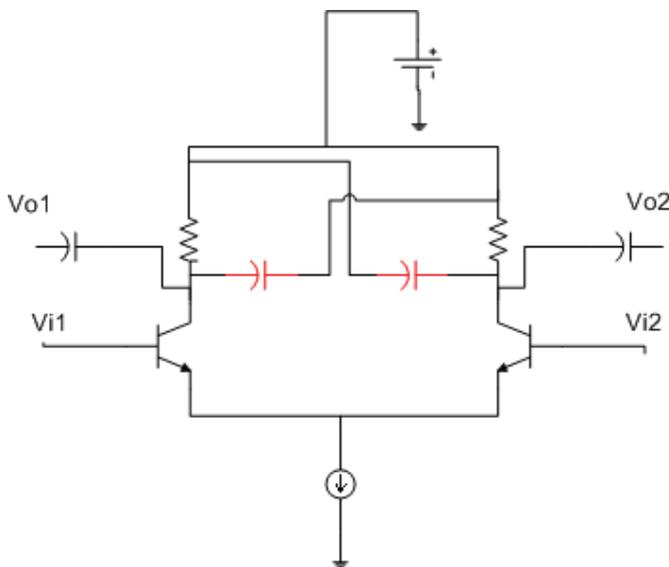


Fig. 3. Esquemático de la tercera etapa del LNA.

Por otro lado, y gracias a esta topología escogida para la etapa de salida, se consigue una adaptación de banda ancha sin utilizar ningún componente adicional para tal fin que hubiera aumentado el tamaño final del circuito.

III. RESULTADOS DE SIMULACIONES Y MEDIDAS.

Para el diseño se utilizó el software comercial ADS2005A. En las simulaciones además del modelo de los componentes, se incluyó también el modelo de las líneas de transmisión ya que la frecuencia de trabajo es lo suficientemente alta como para que éstas comiencen a influir en el comportamiento del circuito. También se han simulado de manera aproximada los bondings del circuito que se incluirán una vez sea montado, y que se simulan como unas bobinas de pequeño valor.

En simulación se consiguió una ganancia de unos 13 dB a la frecuencia de 5.8 GHz, una figura de ruido de 4.52 dB y buenas adaptaciones de entrada y salida. El valor del punto de compresión 1 dB a la entrada es de -17 dBm y de -6.3 dBm a la salida.

Una vez fabricado y montado se procede a la medida del mismo. En la siguiente figura (Fig. 4) se puede ver una foto del chip ya montado en una caja sobre un substrato de CuClad ($\epsilon = 2.17$, $H = 0.254$ mm).

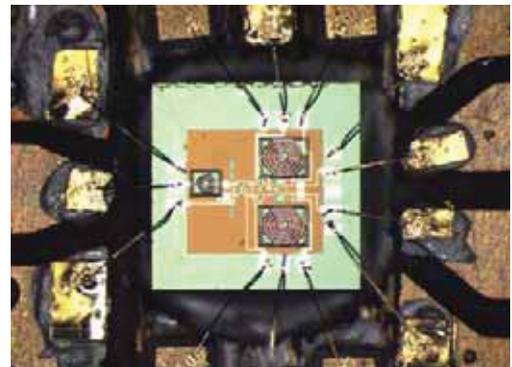
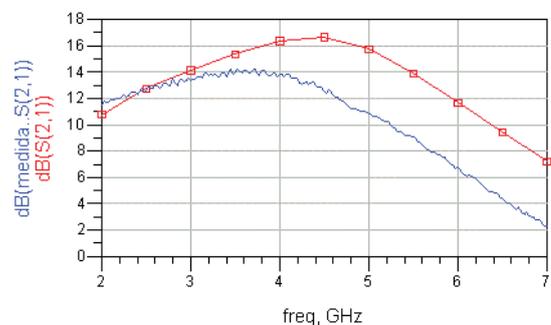
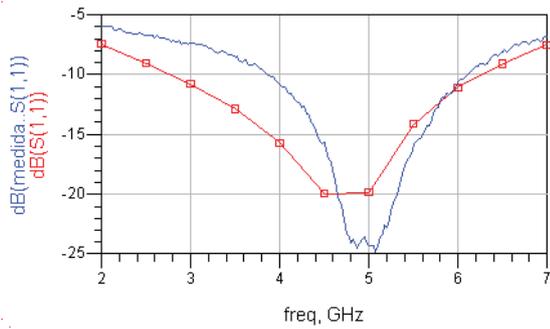


Fig. 4. Fotografía del LNA en el montaje final.

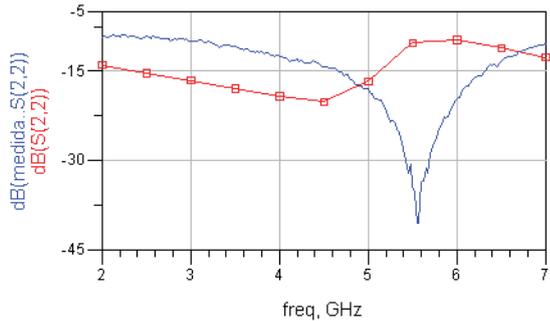
Las siguientes gráficas recogen la comparación de los resultados de simulación con los que se obtuvieron durante las medidas. En rojo y con cuadrados se presenta la simulación y en azul y línea continua las medidas:



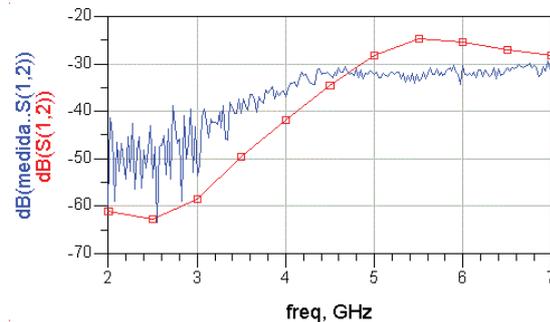
(a)



(b)



(c)



(d)

Fig. 5. Comparación de las simulaciones con las medidas, (a) ganancia, (b) adaptación de entrada, (c) adaptación de salida, (d) aislamiento.

Como se puede ver en las figuras anteriores, se consiguen adaptaciones bastante buenas en banda ancha tanto para la entrada como para la salida del circuito, manteniéndose ambas por debajo de los -10 dB de 3 a 6 GHz. El aislamiento conseguido en la medida es mejor que el de simulación, manteniéndose por debajo de los 30 dB.

En cuanto a la ganancia se comprueba que el valor obtenido es bastante más bajo que el simulado, la causa de esto es debida al modelo que se ha utilizado para las bobinas del circuito. Como el modelo de ADS que incluía la librería solo llegaba hasta 5 GHz, se decidió crear un modelo propio mediante la simulación de la bobina en el simulador electromagnético Momentum, siendo éste el utilizado en las simulaciones. Posteriormente al envío del circuito para su fabricación se pudo utilizar el modelo de RFDE de las bobinas, mucho más completo que el modelo de Momentum ya que como se puede ver en la Figura 6 aproxima mucho mejor la simulación con la medida.

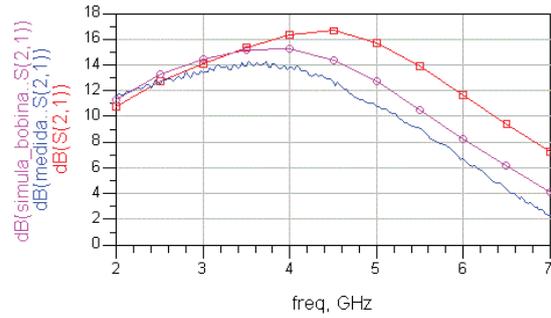


Fig. 6. Comparación de la curva de ganancia para medida y simulación con distintos modelos de bobina.

En la gráfica anterior se representa en trazo continuo el resultado de la medida, con cuadrados el de la simulación con el modelo de bobina extraído de Momentum y con círculos la simulación con el modelo de la librería de RFDE. Se puede comprobar que el modelo de RFDE es más completo que el obtenido de Momentum ya que la curva de simulación y la de medida son casi iguales.

A continuación se representa también la comparación de la figura de ruido medida y simulada:

Figura de ruido

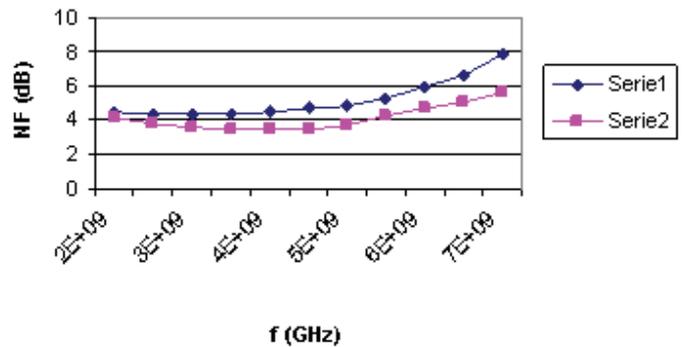


Fig. 7. Figura de ruido medida y simulada, (Serie 1) medida, y (Serie 2) simulada.

Se puede apreciar en la gráfica anterior que la figura de ruido en medida es un poco mayor que la que se obtuvo en simulación, esto es debido principalmente al hecho de que también en medida la ganancia es más pequeña. Todo esto es consecuencia directa, como se ha dicho anteriormente, de que el modelo de inductancia que usamos en las simulaciones no recoge todos los efectos concernientes a la bobina, como pueden ser por ejemplo acoplos o parásitos. Mientras que en simulación, el ruido permanecía en torno a los 4 dB, en medidas aumenta hasta un valor de 5.7 dB a la frecuencia de interés.

Otro resultado que también se midió fue el desfase existente entre las señales de salida del amplificador, en simulación se obtuvo una diferencia de fase de 180° y los resultados de las medidas también fueron bastante buenos, obteniéndose un desfase de 181.76° entre las salidas. En la siguiente gráfica se muestran las fases de salida donde se puede apreciar que el desfase es de casi 180° .

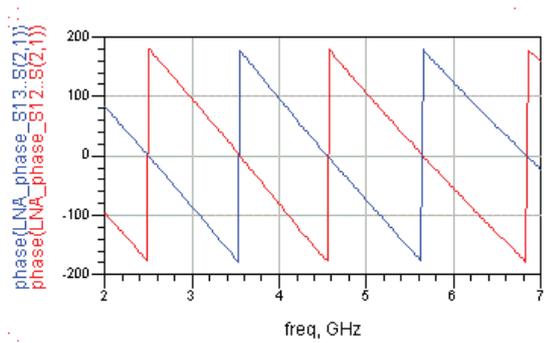


Fig. 8. Fase de las señales de salida del amplificador.

También se realizaron simulaciones para obtener el valor del punto de compresión 1 dB a la salida del circuito. Se presentan a continuación en la figura 9 las dos gráficas que nos permiten obtener el P1dB tanto a la entrada como a la salida del amplificador.

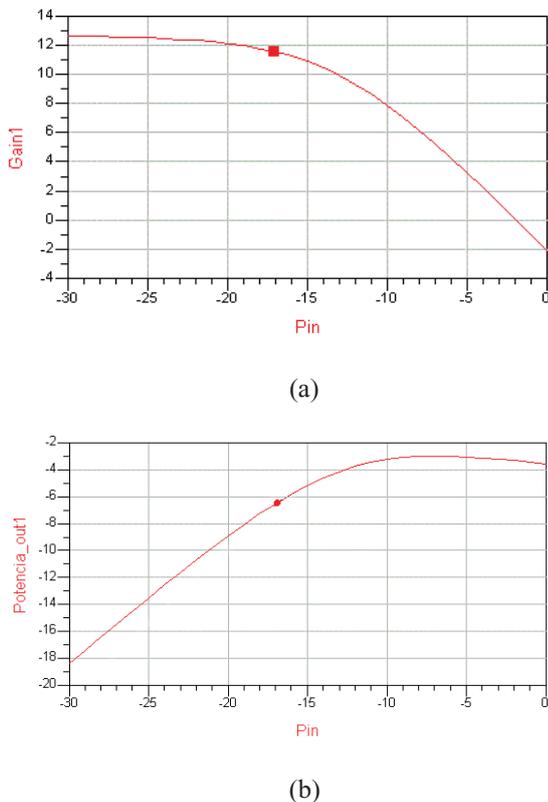


Fig. 9. (a) Punto de compresión 1dB a la entrada del LNA, (b) punto de compresión 1 dB a la salida.

En simulación el punto de compresión 1 dB a la entrada es de -17 dBm, correspondiéndose como se puede ver en la Figura 9 con un P1 dB de salida de unos -6.3 dBm. En el caso de las medidas, para la frecuencia de trabajo el P1 dB a la entrada es algo superior, alcanzando los -14.9 dBm, y a la salida se obtiene un valor de -7.8 dBm.

IV. CONCLUSIONES

Se ha diseñado, simulado y medido un amplificador monolítico de bajo ruido en tecnología de SiGe:C para aplicaciones WLAN 802.11 a. El chip posee un tamaño

compacto de 1.37×1.29 mm. Se ha seguido un cuidadoso proceso de diseño con el fin de minimizar los inconvenientes propios del uso de una topología de conversión directa, utilizándose configuraciones diferenciales para tal fin.

Se ha obtenido en medida una ganancia de unos 8 dB, buenas adaptaciones de entrada y salida y una figura de ruido de 5.7 dB. Las señales de salida poseen un desfase muy cercano a los 180° , con lo que no habrá problemas de desequilibrio entre las dos señales. La discrepancia existente entre la simulación y la medida es debida al empleo de un modelo de bobina que no contempla todos los posibles efectos existentes. Los resultados serían mucho más parecidos si se usase un modelo de inductancia lo suficientemente completo. Este será el siguiente paso en el desarrollo de una nueva versión del LNA, el correcto modelado de la bobina para predecir con mayor fiabilidad el comportamiento real del circuito.

AGRADECIMIENTOS

Este trabajo ha sido financiado por el proyecto “Transceptores integrados multielemento y monocircuito para radiocomunicación digital de banda ancha”, TIC-2003-09061-C03-03.

REFERENCIAS

- [1] J. Laskar, B. Matinpour, S. Chakraborty, “ Modern Receiver Front-Ends,” *John Wiley & Sons, 2004.*
- [2] S. Chakraborty, S. K. Reynolds et al., “ Architectural Trade-offs for SiGe BiCMOS Direct Conversion Receiver Front-ends for IEEE802.11a,” *IEEE GaAs Digest 2002.*
- [3] B. Razavi, “ Design considerations for Direct-Conversion Receivers,” *IEEE Transactions on Circuits and Systems- II : Analog and Digital Signal Processing*, Vol. 44, No. 6, June 1997.
- [4] A. Pärssinen, “ Direct Conversion Receivers in Wide-band systems,” *Kluwer Academic Publishers 2001.*
- [5] H. Bazzi, S. Bosse et al. “ Using HBT BiCMOS Differential Structures at Microwaves in SiGe Technologies,” *Gallium Arsenide Applications Symposium 2002.*