

XV. Ulusal Mekanik Kongresi, 3-7 Eylül 2007, ISPARTA

## GERİLME TABANLI KENDİLİĞİNDEN BİRLEŞME: MİKRO NANO ENTEGRASYONUNDA KIRILMA MEKANIĞI UYGULAMALARI

B. Erdem Alaca

Koç Üniversitesi, Makina Mühendisliği Bölümü, 34450 Sarıyer, İstanbul

### ÖZET

Katmanlı yapılarda gözlemlenen kırılma, yapı üzerinde etkili olan mekanik gerilimlerin doğasına bağlı olarak çeşitli çatlak şekillerine yol açmaktadır. Çatlakların gerek açıklıkları gerek yönleri, tamamen katmanlı yapı özellikleri ve gerilimlerin uygulanış biçimine bağlı olarak numuneden numuneye tekrar edilebilir şekilde gözlemlenebilir. Bunun sonucunda gerilimleri kontrol ederek çatlak yönlerini tayin etme fırsatı ortaya çıkmaktadır. Yön tayini, ilk önce tek kristal yapıya sahip Si alttaşı üzerindeki ince SiO<sub>2</sub> kaplamalarında gösterilmiştir. Alttaşın derin reaktif iyon aşındırması gibi tekniklerle mikro boyutta şekillendirilmesi ile tayin edilen gerilim dağılımı, aynı anda binlerce çatlağın deterministik bir şekilde oluşmasını sağlamaktadır. Ayrıca çatlak açıklıklarının nano mertebesinde olması ve çatlağın SiO<sub>2</sub> ve Si arayüzünde durması sayesinde, çatlakların ikinci bir malzeme ile doldurulmaları, nanotel imalatını mümkün kılmaktadır. Böylece çatlak ağı, bir nanotel ağına dönüştürülür. Yonga üzerinde her çatlağın başlangıç noktasının koordinatı ve yönü bilindiği için üst yapıların litografi kullanılarak bu nanotel ağına göre hizalanması mümkün olmaktadır. Bu tür bir sistem entegrasyonu, mikro bir tahrik mekanizmasının iki nanotele göre hizalanarak imaline dayalı bir cımbız cihazının bünyesinde gerçekleştirilmiştir. Çalışma, nanoteknolojinin büyük ihtiyaçlarından biri olan, nano yapıların kontrollü imalatına yönelik olup, uygulamalı mekaniğin bu alanda üstlenebileceği role işaret etmektedir.

## ABSTRACT

Various crack patterns are observed in multilayers depending on the nature of applied stresses. Crack opening and propagation paths can be obtained in a repeatable fashion if multilayer material properties and the stress state are precisely controlled. This leads to the possibility of dictating crack paths by controlling the stress state, which was first demonstrated on SiO<sub>2</sub>-coated Si samples. By patterning the Si substrate through deep reactive ion etching one can determine the distribution of stresses and dictate the simultaneous formation of thousands of cracks. Furthermore, since crack openings are at nanoscale and they arrest at the substrate/thin film interface, one can fill the cracks with a second material and obtain nanowires. Hence, a network of cracks is transformed into a network of nanowires. Since one knows the coordinates of the initiation point of cracks and their orientation, one can easily align subsequent lithography steps with respect to the existing nanowires. This aspect of system integration is demonstrated in the case of a gripper device with two nanoscale end-effectors attached at the tip of a microscale actuator. The study addresses the issue of controlled fabrication of nanostructures, one of the main issues faced by nanotechnology, and the role that applied mechanics can play in this field.

## 1. GİRİŞ

Günümüzde çeşitli tek boyutlu nano yapılar, yani nanoteller ve nanotüpler, imal edilebilmektedir. İmalatta karşılaşılan birçok yapısal sorunun üstesinden gelinmiş ya da sorunun çözümünde önemli yol kat edilmiştir. Yapısal alanda, metalik ve yarıiletken nanotüplerin ayrıştırılması, nanotel kristal yapısının çeşitli kristal büyütme teknikleri ile tayin edilmesi, çeşitli katışkı malzemelerin nanotel ve nanotüplere eklenerek yarı-iletken özelliklerin tayini gibi gelişmeler kaydedilmiştir. Gerek çap gerek uzunluk bakımından boyutların kontrolünde de aynı derecede başarı sağlanmıştır. Yüksek çözünürlüklü litografi teknikleri, katalizör parçacık boyutlarının ayarlanması, büyütme esnasında yüksek kaliteli kalıplar kullanılması, imalat sonucu ortaya çıkacak olan yapıların boyutlarının tayinin kolaylaştırmasıdır. Bu gelişmelerin doğal bir sonucu olarak da 1990'ların başından itibaren, alan etkili transistörlerden lazer kaynaklarına kadar çeşitli nanotel ve nanotüp cihaz uygulamaları kaydedilmeye başlanmıştır.

Bütün bu gelişmelere rağmen, önerilen cihazlar, parça (component) seviyesinde kalmış, parçadan sisteme, mesela nanotel transistörlerden oluşan bir devreye, geçiş gerçekleştirilmemiştir. Nano yapıların üst sistem parçalarına uygun hizalanmasını sağlayan tekniklere ihtiyaç duyulmaktadır. Yakın bir gelecekte, bir imalat tekniğinin üst sistemlerle entegrasyon kolaylığı, o tekniğin ürettiği nano yapıların kalitesi kadar önemli olacaktır.

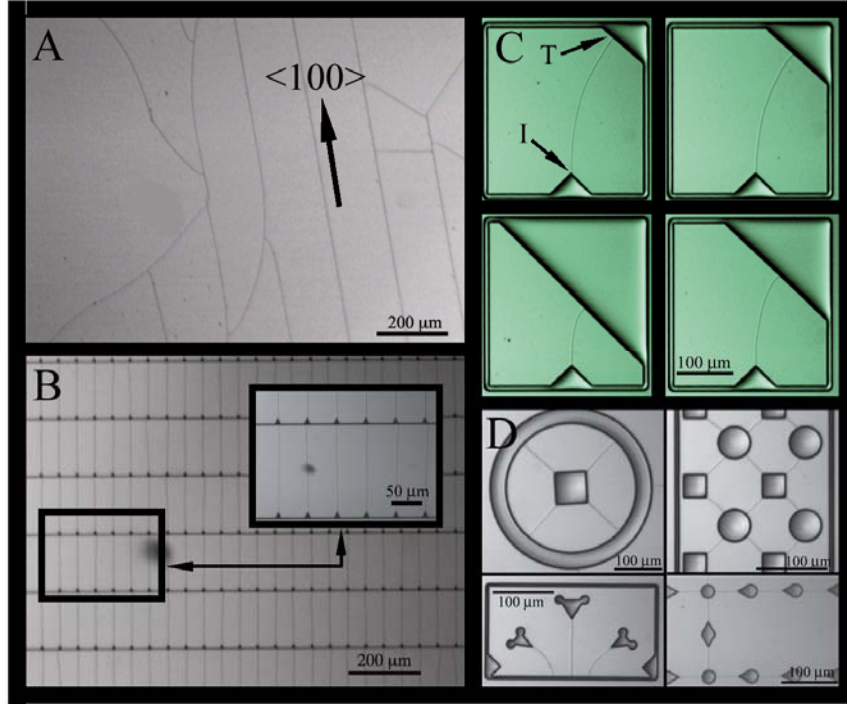
Mevcut entegrasyon tekniklerine bakıldığında yukarıdan-aşağıya tabir edilen yüksek çözünürlüklü tekniklerin yön ve boyut kontrolü bakımından en iyi sonuçları verdiği görülmektedir. Fakat paralel değil seri çalışmaları, yani yonga üzerindeki her nanoteli ardı ardına üretme zorunluluğu ve ekipman maliyetleri, bu tür yöntemleri ticari alanda güçsüz kılmış ve hatta bertaraf etmiştir. Diğer taraftan kendiliğinden birleşme yöntemine dayalı entegrasyon, bir alternatif sunmakla beraber yapıların yön kontrolünde oldukça zayıf

kalmaktadır. Bu noktada yüksek çözünürlüklü litografinin sağladığı yön ve boyut kontrolüne yaklaşan kendiliğinden birleşme felsefesine dayalı yöntemlere ihtiyaç doğmaktadır.

Bu çalışma, bu ihtiyaca yönelik olarak, deterministik çatlak şekillerinin nanotel imalatında kullanımı ve cihaz entegrasyonuna uygulanması üzerinde durmaktadır. İlk bölümde kırılma prensipleri ve nanotel imalatı anlatıldıktan sonra nano cımbız örneği ele alınarak entegrasyon sorunu tartışılacaktır.

## 2. ÇATLAK LİTOGRAFİSİ

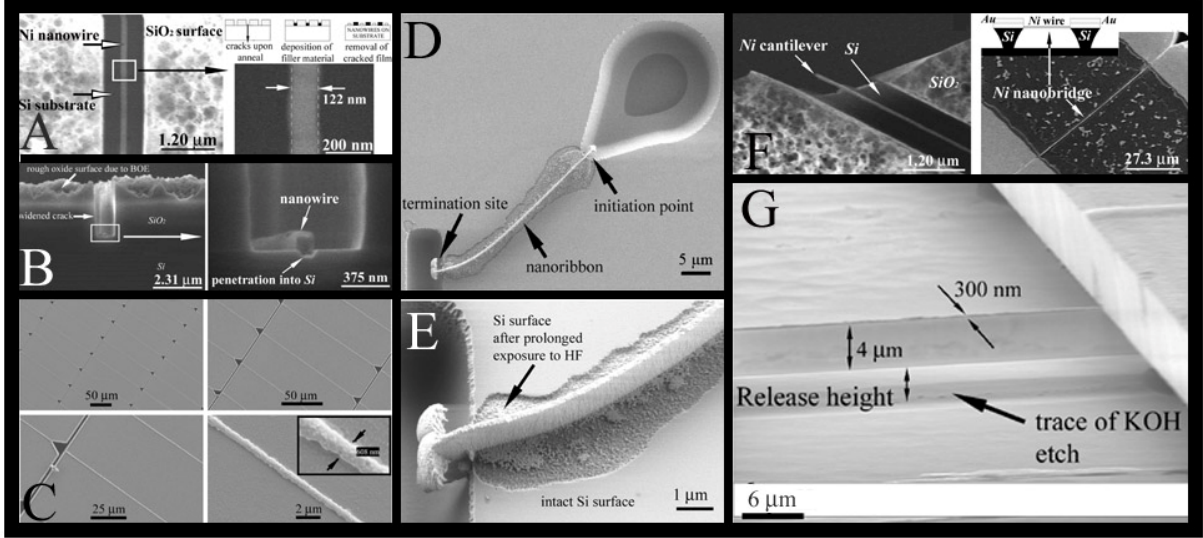
Çatlak litografisi fikri ilk önce 2004 yılında ortaya atıldı [1]. Teknik, Si alttaşı üzerindeki 5 µm kalınlığındaki SiO<sub>2</sub> katmanının ısıtılması sonucunda kırılmasına dayanır. Si üzerinde çatlak başlangıcı için keskin köşeler derin reaktif iyon aşındırma yöntemi ile 10 µm derinliğinde çukurlar halinde açılır. Aynı şekilde çatlakları kendisine çekecek düşey düzlemler yaratılır. Bu sayede elde edilmiş bazı çatlak şekilleri, Şekil 2.1’de gösterilmektedir.



Şekil 2.1 Çatlak şekillerinin örnekleri. A) İyon aşındırması ile şekillendirilmemiş Si alttaşı üzerindeki çatlama. B) Aynı sistemde aşındırma ile şekillendirme sonucu elde edilen çatlak ağı. Çatlak yoğunluğu ve yönlendirilmesindeki değişiklik dikkat çekicidir. C) Çatlak yönünün, düşey düzleme doğru kayması. Düşey düzlemler, çatlakların doksan derece ile kavuşacakları platformlar sunarak ideal çatlak bitirme noktaları olarak görev yaparlar. D) Farklı geometriler.

[1]

Çatlakların Si/SiO<sub>2</sub> arayüzünde durduğu ve açıklıklarının nano mertebesinde olduğu gözlemlenmiştir. Bu sayede çatlakların ikinci bir malzeme ile doldurulup (elektriksiz ya da elektrokaplama ile) nanotel imalatında kullanılması mümkün olmuştur. Bu şekilde elde edilmiş bazı yapılar Şekil 2.2’de gösterilmektedir.



Şekil 2.2 Çatlakların doldurulması ile elde edilen bazı metalik yapı örnekleri. A) Bir Ni nanotelin üstten görünüşü, B) Aynı nanotelin çatlak dibinde profil görünüşü, C) NiFe nanotel ağı, D) ve E) Bir Ni nanotelin keskin köşeden başlayıp düşey yüzeyde bitişini gösteren mikroskop resimleri, F) Altı aşındırılarak alttaştan bağımsız hale getirilmiş Ni nanotel, G) Aşırı kesit oranına sahip Ni yapı. [1, 2]

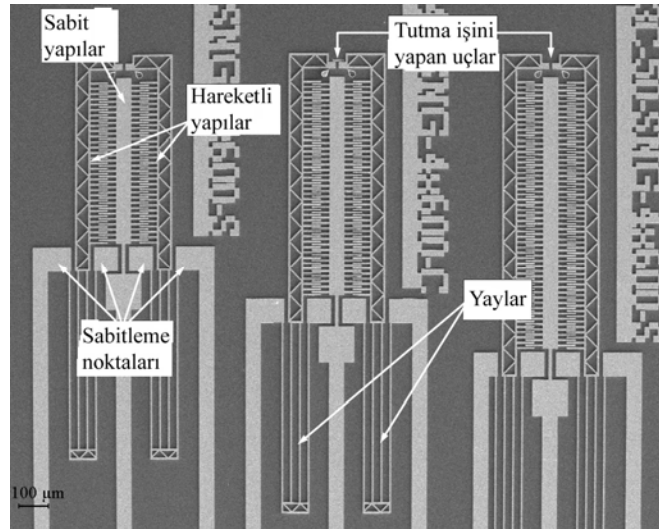
### 3. NANO CIMBİZ: BİR ENTEGRASYON PLATFORMU

Çatlak litografisinin sınanmasında ve entegrasyonun başarı seviyesinin tespitinde kullanılacak mikro sistemin sahip olması gereken özellikleri sıralamamız gerekirse ilk önce söz konusu mikro sistemin, basit bir elektrot-nanotel bağlantısının ötesinde, zor bir entegrasyon platformu sunmasının gerekliliği gelir. Zira, eğer çatlak litografisi başarılı bir entegrasyon yöntemi ise, zor topografyaları, onlarca mikrometrelik girinti çıkıntıları olan, bir çok farklı malzemeden imal edilen mikro elektromekanik sistemlerde (MEMS) de işe yaralıdır. Buna ilaveten önerilecek mikro sistemin, işlevini yerine getirebilmesi için sadece belli sayıda nanotele ihtiyaç duyması gerekir ve bu nanotellerin mikro sisteme göre konumunun gelişigüzel değil belli değerler içerisinde olması lazımdır.

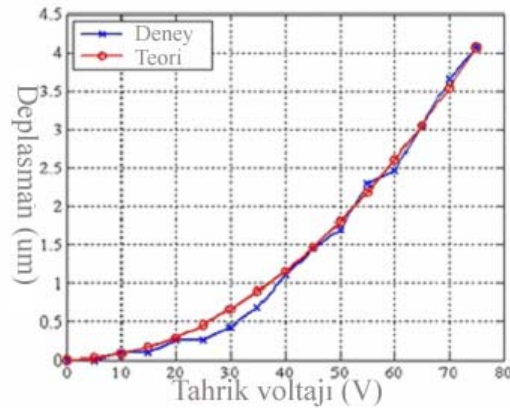
Bu noktadan bakacak olursak üzeri tamamen nanotellerle kaplı bir MEMS'in, ki bu tür cihazlar özellikle mikro boyutta yapışma testleri için önerilmektedir, entegrasyonun başarı seviyesinin tespitinde yetersiz kalacağını görürüz. Zira böyle bir MEMS'in işlevselliğinin, üzerindeki nanotellerin mutlak sayısı, yeri ve doğrultusundan bağımsız, istatistiksel bir doğası vardır. Bunun tersine, cımbız olarak çalışacak ve iki parçadan oluşan bir cihaz düşünelim. Birinci kısım, sisteme hareket kabiliyeti kazandıran mikro ölçekte bir tahrik mekanizması, ikinci kısım ise tahrik mekanizmasına bağlanmış ve onunla beraber hareket eden nano boyutta parmaklardır. Bu cımbız cihazının işlevselliği için entegrasyonun deterministik olması gereklidir ve nano parmakların mutlak sayısı, mikro sisteme eklendikleri yerler ve doğrultuları son derece önem kazanmaktadır. Öyle ki, elektrostatik tahrik mekanizması kullanılması durumunda yanlış bir yere yapıştırılacak tek bir nano parmak, kısa devreye yol açarak tüm cihazı işlemez hale getirebilir. Bu sebepten dolayı, nano cımbız, evvelki

bölmelerde anlatılan ve çatlakların doldurulması prensibine dayalı imalat tekniğinin sınanması için bir uygulama alanı olarak seçilmiştir. Bildirinin bu son bölümünde, nano cımbızın imalatı, detayları ile anlatılacaktır.

İlk önce mikro boyutta imal edilen tahrik mekanizmasına bakalım. Şekil 3.1, elektrostatik olarak seçilen tahrik mekanizmasını göstermektedir. Her cihazdaki tahrik mekanizması, üç ana parçadan oluşur. Bunlardan ortada duranı, altına sabitlenmiş, sağ ve sol kenarlara yerleştirilmiş olanlar ise altları oyulmak suretiyle altına bağımsız hale getirilmiştir. Bu serbest yapılar, arka uçlarındaki uzun yaylar vasıtasıyla altına iliştilirler. Sabit ve hareketli yapıların arayüzünde, iç içe geçmiş parmaklar (tarak dişleri) bulunur. Hareketli yapılar topraklanıp, sabit yapıya elektriksel potansiyel uygulanması halinde oluşan elektrostatik çekim kuvveti, hareketli yapıları, sabit yapıya doğru çekerken, gerilen yaylar aksi istikamette bir kuvvet yaratarak dengeyi sağlarlar. Bu şekilde, yavaş yavaş arttırılan potansiyel sonucu, cımbızın parmakları kapanır. Potansiyel azaltıldığı vakit ise yaylar vasıtası ile parmaklar eski vaziyetlerine dönerler. Uygulanan potansiyele göre elde edilen deplasman değerleri, belirli bir tip cihaz için, Şekil 3.2’de gösterilmektedir.



Şekil 3.1: Cımbız cihazına hareket kabiliyeti kazandıran elektrostatik tahrik mekanizması. Şekilde, üç farklı boyutta cihaz gösterilmektedir. [3]



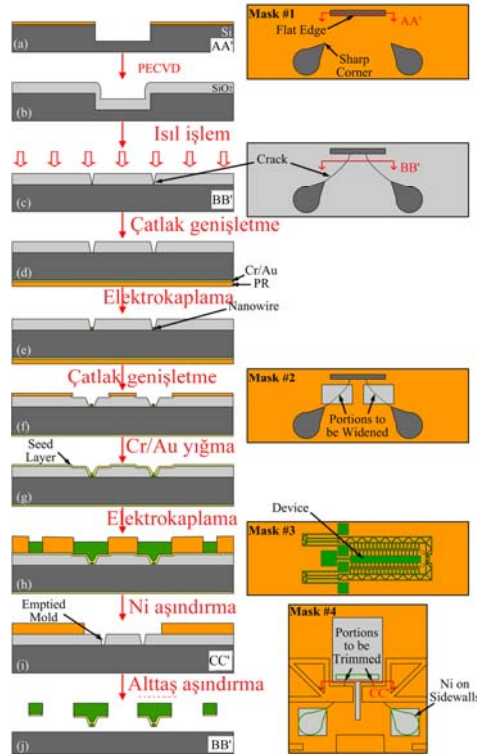
Şekil 3.2: Uygulanan elektriksel potansiyel ile elde edilen deplasman değerlerinin değişimi. [3]

Cımbız tasarımında bir çok parametre denenmiş ve bunlar tasarlanan ve imalat sonucu elde edilen halleriyle Tablo 3.1’de özetlenmiştir.

	Tasarım parametresi	İmalat sonucu
<b>Tarak yapı dişleri</b>		
toplam sayı	30, 40 ve 50	
yükseklik	7 $\mu\text{m}$	5-6 $\mu\text{m}$
sıfır Volt kesişme uzunluğu	30 $\mu\text{m}$	30-32.5 $\mu\text{m}$
komşu iki diş arası mesafe	4 $\mu\text{m}$	2.5-4 $\mu\text{m}$
diş ucu ile komşu yapı arası mesafe	30 $\mu\text{m}$	27.5-30 $\mu\text{m}$
<b>Yaylar</b>		
yükseklik	7 $\mu\text{m}$	5-6 $\mu\text{m}$
genişlik	3-4 $\mu\text{m}$	3.5-5 $\mu\text{m}$
uzunluk	300, 400, 500 ve 600 $\mu\text{m}$	

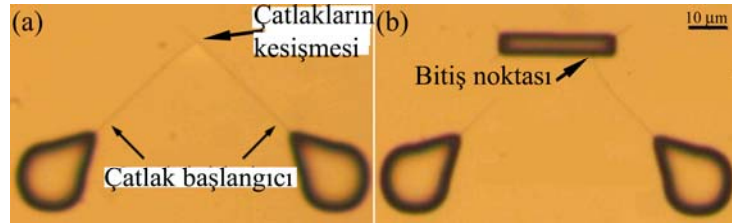
Tablo 3.1: Tahrik mekanizmasının tasarım parametreleri ve imalat sonucu elde edilen değerler.

Cımbız imalatı beş adımdan oluşmaktadır: 1) Kırılma, 2) Çatlakların doldurulması (nanotel imalatı), 3) Tahrik mekanizmasının imalatı, 4) Nano uçların kesilmesi, 5) Cihazın alttaştan ayrılması. Süreç, adımlar halinde Şekil 3.3’te gösterilmektedir.



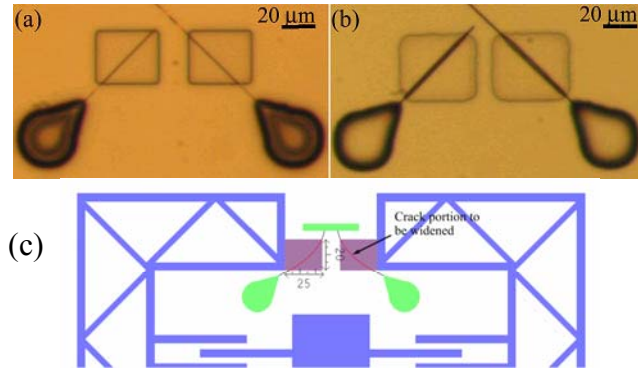
Şekil 3.3 Cihazın üretim süreci [3]

Üretimde ilk adım, çatlak başlangıcı olarak görev yapacak olan keskin köşelerin ve çatlakları kendisine çekecek olan serbest düşey düzlemlerin imal edilmesidir. Bu iş için Si alttaş içerisine, ICP-DRIE yöntemi ile 10  $\mu\text{m}$  derinliğinde şekiller açılır. Daha sonra bütün alttaşın üzeri, PECVD oksit ile kaplanır ve numune ısıtılma işlemine tabi tutulur. Isıl işlem sonucu, istenen noktalarda ve istenilen doğrultularda çatlaklar oluşur. Çatlakların hidroflorik asit içerisinde genişletilerek Si arayüzünde kalmış olabilecek oksidin aşındırılmasını takiben çatlaklar, elektrokaplama yöntemi ile doldurulurlar. Bu adımın sonucunda elde edilen yapıların bir örneği, Şekil 3.4’te verilmektedir. Entegrasyon çalışmasının en önemli noktası bu sayede hayata geçirilmektedir. Zira yonga üzerindeki bütün nanotellerin başlangıç noktalarının koordinatları ve doğrultuları bilinmektedir. Daha sonra eklenecek olan litografi adımları, otomatik olarak nanotellere göre hizalanmış olacaktır.



Şekil 3.4 a) ve b) Farklı çatlak başlangıç ve bitiş geometrileri. [3] Çatlakların doldurulmuş halleri Şekil 2.2 D) ve E)’de gösterilmektedir.

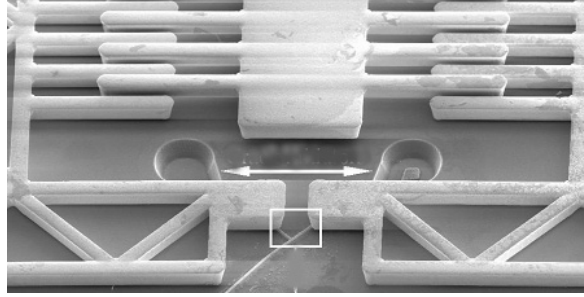
Nanotel imalatından sonra, ilk adım olarak nanotellerin tahrik mekanizması ile birleşeceği kısımların etrafı genişletilerek açılır. Bu sayede bir sonraki adım olan Cr ve Au buharlaştırması esnasında söz konusu malzemelerin oksit tabakadaki bu açıklıkların derinliklerine nüfuz etmesi ve nanotellerin üzerini kaplaması amaçlanır. Kare şeklinde açılan bu platformların serim ve yonga üzerindeki görüntüleri Şekil 3.5’te gösterilmektedir.



Şekil 3.5 a) ve b) Çatlak açıklığının genişletildiği ikinci litografi basamağının sonuçlarını gösteren resimler, c) Serim üzerinde çatlaklar ve cihaz kademelerine göre hizalanmış kare açıklıklar. [3]

Daha sonra üçüncü litografi basamağı ile şekillendirilen tahrik mekanizması Ni elektrokaplama yöntemi ile imal edilir. Bunu takibeden oksit aşındırması ile hem nanoteller ortaya çıkar hem de hareketli mekanizma alttaştan ayrılarak işlevselliğine kavuşur. Bu aşamadaki cihazın görünümü Şekil 3.6’da verilmektedir. Tabii bu geometride birbirine bitişik imal edilmiş olan nanotellerin uçlarının ilave bir litografi ile aşındırılması ve iki hareketli

kısmın birbirlerinden tamamen ayrılması gereklidir. Süreç detayları ve cihaz karakterizasyonu ile ilgili detaylı bilgi [3]'te verilmektedir.



Şekil 3.6 Entegrasyon sonucunu gösteren mikroskop resmi. Burada beyaz kare içerisindeki bölge, nanoteller ile tahrik mekanizması arasındaki başarılı hizalamayı göstermektedir. [3]

#### 4. SONUÇ

Çatlak litografisi kullanılarak, sistem geliştirmede çok ihtiyaç duyulan, mikro yapılara göre hizalandırılarak üretilmiş metalik nanoteller elde edilebilmektedir. Zor topografyalara sahip MEMS için tekniğin kullanılabilirliği ispat edilmiştir. İki noktada gelişme kaydedilmesine ihtiyaç vardır. Bunlardan birincisi nanotel boyutlarındaki küçülmedir. Hizalandırma yapmadan çatlak doldurulması üzerine yapılmış erken bir çalışmada, katmanlı yapı malzemeleri ve kalınlıklarının değiştirilerek nanotel boyutlarında 10nm altına düşülebileceği gösterilmiştir [4]. Diğer husus ise hem çatlak açıklıkları hem yönlerinin serim hazırlanmadan önce hesaplamalı çalışma ile belirlenmesidir. Başlangıç için bu çalışmada zikredilen geometriler her ne kadar yeterli de olsa daha karmaşık sistem entegrasyonlarında özellikle evvelki şekillendirmelerden kalma topografyanın çatlak ilerlemesini etkileyeceği muhakkaktır. Bu konularda kısıtlı da olsa hesaplamalı çalışmalar devam etmektedir [5].

#### KAYNAKLAR

- [1] B. E. Alaca, H. Sehitoglu, and T. Saif, "Guided self-assembly of metallic nanowires and channels", *Applied Physics Letters* 84(23), 4669-4671 (2004).
- [2] O. Sardan, A. D. Yalcinkaya, and B. E. Alaca, "Self-assembly-based batch fabrication of nickel-iron nanowires by electroplating", *Nanotechnology* 17(9), 2227-2233 (2006).
- [3] O. Sardan, B. E. Alaca, A. D. Yalcinkaya, P. Boggild, P. T. Tang, and O. Hansen, "Microgrippers: a case study for batch-compatible integration of MEMS with nanostructures", *Nanotechnology* 18, 375501 (2007).
- [4] R. Adelung, O. C. Aktas, J. Franc, A. Biswas, R. Kunz, M. Elbahri, J. Kanzow, U. Schürmann, and F. Faupel, "Strain-controlled growth of nanowires within thin film cracks", *Nature Materials* 3, 375-379 (2004).
- [5] D. Salac and W. Lu, "Design nanocrack patterns in heterogeneous films", *Nanotechnology* 17(20), 5185-5191 (2006).