

В. П. НЕЗДОРОВІН, К. Л. ГОРЯЩЕНКО

Хмельницький національний університет

Є. Г. МАХРОВА

Буковинський державний медичний університет

АРХІТЕКТУРА ARM ЯК ПОТЕНЦІЙНА ОСНОВА ГРІД-ІНФРАСТРУКТУРИ НАУКОВОЇ БАЗИ УКРАЇНИ

В роботі проаналізовано енергетичний аспект використання кластерів обчислювачів, що входять в грід мережу. Проаналізовано проблеми збільшення швидкодії таких систем та оцінка їх згідно закону Амдала. Представлено порівняння систем архітектури x86 та ARM.

This paper analyzes the energy aspect of the use of clusters that comprise the grid network. Analyzed the problem of increasing the performance of such systems and rating them according to Amdahl's law. Presented comparison of systems architecture x86 and ARM.

Ключові слова: закон Амдала, багатопроцесорна система, ARM.

Згідно з постановою кабінету міністрів України від 23 вересня 2009 року затверджено Державну цільову науково-технічну програму впровадження і застосування грід-технологій на 2009-2013 роки в Україні. Як вказано на головній сторінці відповідного інтернет-ресурсу "Станом на 30 січня 2012 року, завершено прийом запитів на участь в конкурсах проектів Державної Програми з грід-технологій у 2012 р. На конкурс проектів в НАН України надійшло 54 запити" [1].

В Україні, як і у більшості розвинених країн світу будується та розвивається мережа обчислювальних ресурсів. Метою проекту побудови Української академічної Грід-інфраструктури є об'єднання обчислювальних ресурсів наукових установ Національної академії наук України, навчальних закладів та інших організацій для ефективного розв'язання складних задач, що вимагають значних обчислювальних ресурсів. Побудова високошвидкісної оптоволоконної мережі, проектування і налаштування обчислювальних кластерів і систем зберігання даних, використання програмного забезпечення для об'єднання обчислювальних ресурсів дозволило створити повнофункціональну Грід-систему, що надає доступ користувачам до цих ресурсів.

Грід-інфраструктура складається з двох основних частин – це обчислювальні машини та інформаційна мережа, що їх об'єднує. Керує цією інфраструктурою супервізор, який призначає окремі задачі для виконання та обробляє отриманий результат.

Побудова розвинутої грід-інфраструктури пов'язано може бути розв'язане такими шляхами як:

Перший спосіб, що передбачає поступове нарощування обчислювальних ресурсів у наукових установах, які вже мають досвід роботи з грід-технологіями, з подальшим їх впровадженням в інші сфери і передачу набутого досвіду заінтересованим установам, призведе до уповільнення широкого впровадження грід-технологій і збільшить відставання України в зазначеній галузі від провідних країн.

Другий спосіб передбачає створення багаторівневої міжвідомчої грід-мережі з урахуванням специфіки застосування грід-технологій у різних галузях і регіонах. Такий підхід призведе до створення грід-сегментів з різною специфікою та стане перешкодою до їх об'єднання у національну грід-інфраструктуру.

Третій, оптимальний спосіб, що полягає у створенні багаторівневої міжвідомчої грід-мережі з елементами централізованого управління. Цей підхід дасть змогу врахувати галузеві і регіональні інтереси під час створення національної грід-інфраструктури та забезпечити її інтеграцію до європейської і світової грід-інфраструктури.

З метою створення національної грід-інфраструктури та забезпечення її розвитку передбачається утворити:

- базовий грід-центр Національної академії наук;
- ресурсні та регіональні грід-центри, робота яких буде координуватися установами Національної академії наук і МОН;
- грід-вузли в заінтересованих установах;
- координаційний комітет як виконавчий орган, що представлятиме національну грід-інфраструктуру в Україні та за кордоном;
- центри моніторингу функціонування грід-мережі;
- міжвідомчу координаційну раду з визначення основних засад створення та забезпечення розвитку національної грід-інфраструктури;
- центр сертифікації і його філії, які реєструватимуть віртуальні організації, грід-вузли та індивідуальних користувачів згідно з прийнятими міжнародними стандартами.

В Україні впровадження Грід-технологій у наукових дослідженнях перебуває на початку свого життєвого циклу – фактично на стадії науково-дослідних розробок. Перший в Україні Грід-вузол був створений у Харківському фізико-технічному інституті НАН України в рамках спільних проектів з Об'єднаним інститутом ядерних досліджень (м. Дубна, Росія) та Європейським центром ядерних досліджень

(ЦЕРН) (м. Женева, Швейцарія). У 2005 році за ініціативою Інституту теоретичної фізики ім. М.М. Боголюбова НАН України (ІТФ) і Інформаційно-обчислювального центру Київського національного університету імені Тараса Шевченка (КНУ) у рамках системи AliEn-GRID для обробки даних експерименту ALICE у ЦЕРНі були створені ще два вузли [3, 4], однак національною Грід-системою їх назвати не можна, оскільки вони орієнтовані на розв'язання спеціалізованих завдань фізики високих енергій.

За концептуальну основу побудови обчислювальних кластерів у НАН України була прийнята концепція, відома як Beowulf [6], що базується на таких основних положеннях:

1) як сервери для виконання обчислень використовуються сервери з стандартною архітектурою PC, розподіленою оперативною пам'яттю і з стандартним мережевим обладнанням;

2) для об'єднання серверів як мережеве обладнання використовуються мережеві технології широкого вжитку, такі як Gigabit Ethernet;

3) як програмне забезпечення (операційна система й система керування завданнями) використовується вільно розповсюджене програмне забезпечення (Linux, Torque).

Враховуючи ці вимоги, всі обчислювальні кластери в НАН України і в КНУ побудовані на базі платформ x86 та x86_64, мають двох- і (чотирьох-) процесорні сервери з 1–4 Гбайтами оперативної пам'яті (RAM) і жорсткі диски (HDD) об'ємом 36–80 Гбайт. Для забезпечення міжсерверного обміну використана технологія Gigabit Ethernet з пропускною здатністю 1 Гбіт/с і тільки для двох кластерів використовується технологія InfiniBand з пропускною здатністю 2,5 Гбіт/с.

Поточні значення технічних параметрів, а також результати вимірювання продуктивності постійно змінюються і доступні на WWW-сайтах відповідних установ, а також частково на сайтах моніторингу (наприклад <http://lcg.bitp.kiev.ua/loadmon.php>). Приклад такого завантаження на 30.01.12 р. представлено в таблиці 1.

Таблиця 1

Завантаження ресурсів українського сегменту грід-мережі

Ресурс	ЦП	Завантаження (процеси)	Ресурс	ЦП	Завантаження (процеси)
BITP Cluster	96		IMP Cluster	84	
BITP training cluster	2		Inparcom Cluster	8	
CHIMERA	48		IOP Cluster	80	
DFTI Cluster	112		IRE Cluster	72	
IAP Cluster	40		ISMA Cluster	290	
ICMP Cluster	164		ISOFTS Cluster	8	
ICYB SCIT-3	824		KMA Grid Cluster	28	
IEP Cluster	48		MAO Cluster	104	
IFBG Cluster	40		MHI Cluster	112	
ILTPE Cluster	88		PIMEE Cluster	24	
IMATH Cluster	24		RI Cluster	24	
IMBG ARC	136		SRI Cluster	16	
IMMSP Cluster	24		THEI Cluster	8	

26 об'єктів 2504 150 + 1130
 Процеси: – Грід – місцеві

З представленої вище інформації можна побачити, що сучасне інформаційне середовище намагається розв'язати все більш складні та ресурсомісткі задачі. Досягнення мети досягається за рахунок збільшення обсягів обчислювальних ресурсів.

Що лежить в основі обчислювальної потужності сучасного кластеру? Кластер є сукупністю універсальних та (або) спеціальних комп'ютерів, що побудовані на певній архітектурі. Історично склалось, що архітектура сучасного персонального комп'ютера базується на використанні систем на базі процесорів сімейства x86. Де факто широка доступність та, відповідно, порівняно низька вартість систем на базі процесорів сімейства x86 зробила їх популярними для складання кластерів обчислювальних систем.

Працездатність процесорної системи, в загальному, можна оцінити таким виразом:

$$\text{Працездатність} = \frac{\text{Кількість інструкцій}}{\text{Час виконання}},$$

де $\text{Кількість інструкцій}$ – загальна кількість виконаних команд програми;
 Час виконання – час, потрібний для виконання програми.

Кількість інструкцій, або команд процесора, є зрозуміла величина. Зі значенням величини "Час виконання" не все так просто. В архітектурі процесорів сімейства x86 час виконання є відносно стала величина за умови виконання лінійного алгоритму. У випадку виконання умовних або безумовних переходів відбувається втрата контенту конвеєра процесора, що призводить до відповідного зменшення працездатності.

Час виконання програми залежить фактично від тактової частоти та часу, що необхідний для виконання кожної команди. Таким чином, час можна визначити як:

$$\text{Час виконання} = \sum n_i \cdot f^{-1}, \quad (1)$$

де n_i – кількість тактів для i -ї команди;
 f – тактова частота процесора, Гц.

Не вдаючись в деталі конструкції процесорів Intel, можна відзначити, що за останній час має місце тенденція, що відображає вираз (1) – тактова частота процесорів поступово збільшується. Кількість тактів, що потрібно для виконання команди в архітектурі сімейства x86 залишається відносно сталою величиною.

За останні декілька років, тактова частота процесорів зросла від 1 ГГц до 3,8 ГГц. Проте, збільшення тактової частоти не стало панaceaю зростання обчислювальної потужності системи. На заводі стало зростання енергоспоживання системи.

Потужність споживання процесорної системи в розрізі споживання тільки центральним процесором можна представити за відомим виразом як:

$$P = U \cdot I \cdot \cos j, \text{ або просто } P = U \cdot I$$

де U – напруга живлення;
 I – сила струму;
 j – кут зсуву фази.

Сила струму визначається як [7]:

$$I = \frac{U}{Z_C} = U \cdot wC,$$

де R_C – реактивний опір так званої динамічної ємності, значення якої є змінно в часі;
 $w = 2\pi f$ – циклічна частота, рад.

Таким чином, потужність споживання вже буде визначатись як:

$$P = U^2 \cdot 2\pi f \cdot C. \quad (2)$$

Оскільки при збільшенні тактової частоти системи необхідно додатково збільшувати і напругу живлення, фактично вираз (2) буде:

$$P = [U(f)]^2 \cdot 2\pi f \cdot C.$$

А тому лінійне зростання загальної обчислювальної потужності буде вести до нелінійного зростання потужності споживання. Так дослідження показують [5], що при збільшенні тактової частоти у 1,2 рази відбувається зростання потужності живлення в 1,7 рази.

Альтернативним підходом у підвищенні обчислювальної потужності є зростання кількості обчислень при сталій тактовій частоті за рахунок розпаралелювання виконання на окремі потоки, що виконуються одночасно на зв'язаних між собою обчислювачах. Такий спосіб вже знайшов своє відображення у технології створення багатоядерних процесорів.

Але, як зміниться обчислювальна потужність при умові лінійного зростання кількості обчислювачів? На це питання дає відповідь закон Амдала. Суть закону зводиться до простого – час виконання дії, що складаються з ряду дій, які виконуються в паралельній системі, не може бути меншим за час виконання найдовшої дії. Нехай a обрахунків мають бути виконані послідовно, тоді $1-a$ обрахунків можна виконати паралельно. В результаті, в системі з p процесорів загальне пришвидшення буде:

$$S_p = \frac{1}{a + \frac{1-a}{p}}. \quad (3)$$

Моделювання виразу (3) при різних кількостях процесорів та ступеню паралельності наведено в таблиці 2. Таблиця 2 показує, що збільшення кількості процесорів дає лінійний результат для ідеального випадку – 0% послідовних обчислень. Це вказує на те, що зростання обчислювальної потужності шляхом збільшення кількості обчислювачів у N раз дає збільшення споживаної потужності у таку ж кількість раз, але не працездатності всієї системи в цілому.

Моделювання закону Амдала

a \ p	10	100	1000
0%	10	100	1000
10%	5,263	9,174	9,910
25%	3,077	3,883	3,988
40%	2,174	2,463	2,496

Чому процесори архітектури ARM стають настільки актуальні?

Процесори архітектури ARM використовуються в індустрії від 90-х років минулого століття. К 2005 року в світі було вироблено понад 1,5 млрд. ядер, з яких 1 млрд. пішов в мобільну індустрію.

Ліцензіями на ARM в різних формах володіє багато компаній: Apple, Analog Devices, Atmel, Broadcom, Cirrus Logic, Freescale, Fujitsu, Intel, IBM, Infineon Technologies, Marvell Technology Group, Nintendo, NVIDIA, NXP Semiconductors, Qualcomm, Samsung, Sharp STMicroelectronics, Texas Instruments та інші. Лідер виробництва програмного забезпечення, корпорація Microsoft заявила про готовність представити найновішу операційну систему Windows 8 для розробників систем з архітектурою ARM в лютому 2012 року. А такі операційні системи як Windows CE, Windows Mobile корпорації Microsoft вже давно адаптовані під процесори архітектури ARM.

Не є новиною і те, що з 2009 року доля нетбуків на базі процесорів архітектури ARM починає відбирати долю сегменту процесорів архітектури x86. При значно нижчій ціні процесорів архітектури ARM та відносно дешеве чи повністю безкоштовне програмне забезпечення як для розробника апаратної частини - hardware так і розробника програмної частини - software, такий крок є цілком очікуваний. Ведучі компанії світу прийняли так звану програму "дешевого комп'ютера для дітей з країн, що розвиваються", мета якої виготовлення персонального комп'ютера не дорожче 100 дол. США. У кінці 2011 році концепція була випробувана більшістю виробників. Але досягти ціни у бажаних 100 дол. США змогли лише нетбуки з процесорами ARM. Конкуруючі моделі тільки пройшли поріг в 200 дол. США.

Станом на 2010 рік процесорів ARM вироблено понад 10 млрд. ядер, з подальшим зростанням до 5 млрд в рік. Цей факт є наслідком набагато нижчої ціни ніж процесори Intel або AMD. Але найбільш важливим є наднизьке споживання. Для прикладу StrongARM (ARM6, 1992 рік) при частоті 233 МГц споживав 1 Вт. Сучасний двоядерний процесор nVidia TEGRA 2 здатний споживати 1 Вт потужності на всю систему з 2 ядер Cortex A9, одного ядра A7 та 8 ядерного відеопроцесора, що робить його практично недосяжним по співвідношенню швидкодія/потужність для сучасних класичних процесорів (рис. 1).

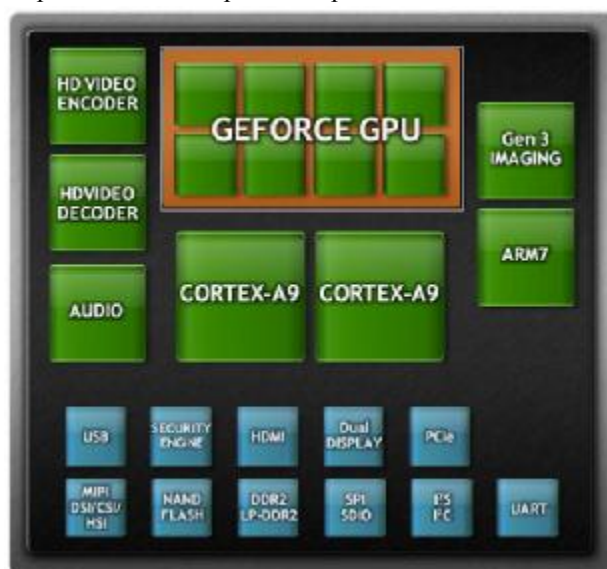


Рис. 1. nVidia TEGRA 2

Висновок: Енергоефективність сучасного процесора визначається витратами потужності на виконання однієї інструкції програмного коду. Витрати потужності на виконання однієї команди обумовлені наявним апаратним забезпеченням. Таким чином, створення енергоефективної грид-мережі базується на використанні надсучасних технічних досягнень з найменшою собівартістю та прийнятною доступністю. В цьому розрізі процесори архітектури ARM виглядають як один з вдалих технічних пристроїв. А розповсюдженість програмного забезпечення, в тому числі і відкритого такого як Linux, робить грид-мережу достатньо швидкою при мінімальних втратах енергії.

Література

1. Головна сторінка Державної цільової науково-технічної програми впровадження та застосування грид-технологій на 2009-2013 роки // <http://grid.nas.gov.ua/index.php>
2. Харківський ресурсно-операційний центр. Grid-центр // <http://grid.kture.kharkov.ua/index.php>
3. ISSN 1028-9763. Математичні машини 76 і системи, 2008, № 1. – С. 76
4. Судаков О.О., Бойко Ю.В. GRID ресурси інформаційно-обчислювального центру Київського національного університету імені Тараса Шевченка // Проблеми програмування. Матеріали 5 міжнародної науково-практичної конференції з програмування УкрПРОГ. Київ, 23–25 травня 2006 р. – Київ, 2006. – С. 165–169.
5. Kyiv National Taras Shevchenko University High Performance Computing Cluster / Yu.V. Boyko, O.O.

Vystoropsky, T.V. Nychyporuk et al // Proc. Third International Young Scientists Conference on Applied Physics. Kyiv, Ukraine, June 18–20 2003. – Kyiv, 2003. – P. 180–181. <http://www.cluster.kiev.ua>.

6. Эра многоядерных энергоэффективных процессоров // <http://www.compress.ru/article.aspx?id=16962&iid=786>

7. Гельфгат И.М. Физика в таблицах / И. М. Гельфгат, Л. Э. Генденштейн, Л. А. Кирик, Е. Ю. Свириновская, изд-во "Илекса", "Гимназия" Москва - Харьков, 1998. – 270 с.

Надійшла 2.11.2011 р.
Рецензент: д.т.н. Троцишин І.В.

За зміст повідомлень редакція відповідальності не несе

Повні вимоги до оформлення рукопису **<http://visniktup.narod.ru/rules/>**

**Рекомендовано до друку рішенням вченої ради Хмельницького національного університету,
протокол № 6 від 31.01.2012**

Підп. до друку 1.02.2012 р. Ум.друк.арк. 18,26 Обл.-вид.арк. 22,65
Формат 30x42/4, папір офсетний. Друк різнографією.
Наклад 100, зам. № _____

Тиражування здійснено з оригінал-макету, виготовленого
редакцією журналу "Вісник Хмельницького національного університету"
редакційно-видавничим центром Хмельницького національного університету
29016, м. Хмельницький, вул. Інститутська, 7/1. тел (0382) 72-83-63