

공학석사 학위논문

저 누설전류 동작을 위한 $1.3\mu\text{m}$
PBH-LD의 설계 및 제작에 관한 연구

A Study on the Design and the Fabrication of $1.3\mu\text{m}$ Planar
Buried Heterostructure Laser Diode for low leakage current

지도교수 박 동 국

2004年 2月

한국해양대학교 대학원

전자통신공학과

최 미 숙

목 차

제 1 장 서 론	1
제 2 장 PSpice를 이용한 PBH-LD의 설계	4
2.1 활성영역의 전기적 등가회로 설계	5
2.2 누설경로의 전기적 등가회로 설계	10
2.3 결과 및 검토	15
제 3 장 LPE를 이용한 PBH-LD의 제작	21
3.1 MQW-DH 웨이퍼성장	23
3.2 LPE에 의한 전류 차단층 성장	25
3.2 3rd growth PBH-LD 제작	27
제 4 장 PBH-LD의 측정 및 결과분석	30
4.1 PBH-LD의 전기·광학적 특성	30
4.2 PBH-LD의 해석과 측정결과 비교	34
제 5 장 결론	36
참고문헌	38
부록	45

표 목차

<표 2-1> 해석에 사용된 Parameters	9
<표 2-2> 다이오드 설계 Parameters	14

그림 목차

<그림 2-1> PBH-LD구조의 단면도	5
<그림 2-2> PBH-LD의 활성영역의 캐리어 이동 과정	6
<그림 2-3> 캐리어밀도에 대한 비율방정식의 전기적 등가회로	7
<그림 2-4> 광자밀도에 대한 비율방정식의 전기적 등가회로	8
<그림 2-5> PBH-LD의 단면도 및 누설 경로	0
<그림 2-6> p-InP층의 도핑 농도에 대한 누설 폭에 따른 누설 저항변화	1
<그림 2-7> 전류 메카니즘의 차이	13
<그림 2-8> PBH-LD의 해석 회로	15
<그림 2-9> 총 주입전류에 대한 활성 영역과 누설 경로의 전류분포	6
<그림 2-10> 누설 폭에 따른 전류분포의 비	7
<그림 2-11> p-InP층 도핑 농도의 변화에 따른 누설 폭에 따른 I-L특성	8
<그림 2-12> 누설 폭에 따른 발진임계전류의 변화	0
<그림 3-1> PBH-LD의 제작 공정	22
<그림 3-2> MQW 결정성장을 위한 온도프로그램	24
<그림 3-3> 성장된 DH-MQW 웨이퍼의 SEM 단면사진	3
<그림 3-4> wet etching에 의해 형성된 mesa 형성	6
<그림 3-5> 2차 재성장을 위한 온도프로그램	6
<그림 3-6> 2차 재성장의 SEM 단면 사진	2
<그림 3-7> 3차 재성장을 위한 온도프로그램	28
<그림 3-8> 3차 재성장에 의한 성장된 웨이퍼의 SEM 단면사진	8
<그림 3-9> LPE장치에 의해 성장된 PBH-LD SEM 단면사진	9
<그림 4-1> 제작된 PBH-LD의 I-V 특성	0
<그림 4-2> I-L 및 스펙트럼측정을 위하여 구성한 장치도	1
<그림 4-3> 온도에 따른 I-L 특성	3
<그림 4-4> 온도에 따른 I_{th} 의 변화	3
<그림 4-5> 시뮬레이션에 의한 I-L 특성	3
<그림 4-6> 설계 및 실험에 의한 I-L 특성 비교	3

ABSTRACT

Uncooled operation of the laser diodes up to $-45\sim 85$ °C is an important requirement, because in low-cost transmitter modules thermoelectric cooler of the laser is too expensive and therefore has to be avoided.

We have theoretically investigated a $1.3\ \mu\text{m}$ InGaAsP/InPFP (Fabry-Perot) PBH-LD(Planar Buried Heterostructure-Laser Diode) for high temperature operation with low threshold current. Based on the rate equations, we proposed the electrical equivalent circuit of PBH-LD with p-n-p-n current blocking layer. The leakage width and the concentration of p-InP blocking layer can be expressed by a resistor. Consequently, the resistor must be large to reduce leakage current through leakage path. The electrical equivalent circuit was simulated with PSpice circuit simulator.

The PBH-LD is fabricated by using the vertical type LPE (Liquid Phase Epitaxy) system. The simulation results were as follows. For $300\ \mu\text{m}$ cavity length at 25 °C, the threshold current and the output power were respectively 6mA and 33 mW with the leakage width of $0.1\ \mu\text{m}$. Here, the concentration of p-InP blocking layer was $5\times 10^{17}\ \text{cm}^{-3}$. In order to reduce the leakage current in the electrical equivalent circuit of PBH-LD, we need to decrease the concentration of p-InP blocking layer because it means the increase of the resistor.

The output power of the fabricated PBH-LD was measured. From the measurement, low threshold current of 6 mA was obtained in $300\ \mu\text{m}$ cavity length PBH-LD at 25 °C. Also, the output power of 29 mW was obtained at about 100 mA.

From the comparison between simulation and measurement, we confirmed that the threshold current has same value of 6 mA and the output power of the simulation was larger than measurement because the electrical equivalent circuit wasn't been considered with the dependence of temperature.

Hence, if we consider the temperature parameter in the electrical equivalent circuit of PBH-LD, we will achieve more accurate analysis compared with the measurement.

In addition, if we could control the precise growth time and temperature in the fabrication of LD, we may fabricate LDs which operates with very low threshold current, high output power, and stable transverse mode at high temperature up to 85 °C.

제 1 장 서 론

현대사회가 고도정보화 사회로 나아감에 따라 대량의 정보를 빠른 시간 내에 받고 보낼 수 있는 광대역 고속 정보통신망이 요구되고 있다. 이러한 요구에 부응하여 각광받기 시작한 것이 “꿈의 통신”으로 일컬어지는 광통신이다.

이런 광통신 개발은 세계적으로 1980년대 초를 기점으로 본격적으로 시작되었고, 1990년대에는 광전송시스템의 실용화와 대중화에 기반이 되어왔으며, 2000년대를 시작으로 폭발적인 인터넷 수요로 정보 용량의 증가로 인해 지역정보통신망(Local Area Network : LAN) 및 도시권통신망(Metropolitan Area Network : MAN)에서 10 Gb/s 및 그 이상의 광통신 시스템을 요구하고 있다. 통신속도를 증가시키는 여러 가지 방법 중에서 파장분할 다중방식(Wavelength Division Multiplexing : WDM)은 전송량을 가장 손쉽게 높일 수 있는 방법이며 망 운용을 효과적으로 할 수 있는 전광 통신망의 핵심기술이다.

WDM 전송 및 채널 고속화를 위해 요구되는 기술에는 여러 가지 있으며, 이 중 정확한 파장을 유지하는 반도체레이저는 없어서는 안될 필수 요소이다. 특히 가입자망에 사용되는 레이저다이오드는 Gbps급 초고속 광전송의 경우와는 달리, 전송속도가 수 백 Mbps정도에 불과하며 10 km 이하의 단거리 전송을 하게 되므로, 분산천이 되지 않는 광섬유에 적용이 쉬운 1.3 μm 발진파장의 페브리 페롯(Fabry Perot : FP)형 uncooled-LD가 사용된다. 여기서 uncooled-LD라 함은, 광송신기의 가격을 낮추기 위해 광송신 모듈내에 TEC(thermo-electric cooler)를 장착하지 않기 때문에 붙여진 이름으로서, $-40\text{ }^{\circ}\text{C} \sim 85\text{ }^{\circ}\text{C}$ 의 온도영역에서 안정된 동작특성을 가져야 하며, 특히 LD에서 문제가 되는 고온에서의 동작특성이 양호하여야 한다. 따라서, 가입자망에 사용되는 uncooled-LD는

고온에서의 안정된 레이저 동작을 위해 높은 특성온도를 가져야 할 뿐만 아니라, 낮은 발진 임계전류를 가지기 위해 LD의 누설전류를 줄이는 것이 가장 중요한 고려 사항이다^[1].

이와 같은 요건을 충족시키기 위해서는 횡방향 단일모드 특성과 낮은 임계전류를 가지는 InGaAsP/InP계 매립형 구조의 레이저 다이오드가 적합하다. 매립형 구조 중에 하나인 평면 매립형(Planar Buried Hetero-structure : PBH)-레이저다이오드(Laser Diode : LD)는 활성층의 양측에 p-n-p-n 전류 차단 구조를 가지고 있으므로 전류를 효과적으로 가두어 줌으로써 위와 같은 특성을 가진다. 그러나, PBH-LD는 성장장비나 기술상의 한계로 활성층과 n-InP 차단층 사이의 누설 폭이 존재하게 된다. 이런 누설 폭으로 인해 높은 임계전류로 급격한 전력소비와 동시에 광 출력이 떨어지면서 포화되어 LD의 성능이 저하된다.

따라서 누설 전류를 막기 위해서, DC(Double Channel)-PBH^{[2],[3]}, BC(Buried Crescent) V-grooved inner stripe on p-substrate^{[4],[5]} 등의 다양한 레이저 구조가 제시되었고, 전기적인 등가 회로 모델을 이용하여 누설전류를 해석하는데 사용되었다. 그러나 이들 모델에서 광학적인 요소들은 포함되기가 어렵고 누설 전류의 기하학적인 의존성을 정량적으로 평가하기가 어려웠다.

최근, 외국의 경우 전자회로 설계·해석에 널리 이용되고 있는 회로 시뮬레이터인 피스파이스(Professional Simulation Program with Integrated : PSpice)를 이용하여 시판되고 있는 PBH-LD의 전류-광출력 특성 및 주파수 응답 특성에 관한 평가도 보고되고 있는 반면에 국내에서는 범용으로 사용되는 회로 해석 시뮬레이터를 이용하여 LD의 등가회로 모델 제시, 특성 평가에 대한 내용은 아직 보고되지 않았다. 그리고, 범용 시뮬레이터를 이용하여 LD의 특성을 보다 정확하게 평가할 수 있다면, 통신용 광원의 설계 및 제작에 유용한 자료로 활용되리라 생각된다^[6].

따라서 본 논문에서는 1.3 μm 파장대역의 InGaAsP/InP PBH-LD의 누

설전류를 낮춤으로써 향후 고온동작이 가능한 광소자의 제작을 위하여 범용시뮬레이터인 PSpice를 이용하여 PBH-LD를 전기적 등가회로 모델을 제안하였고, 해석 결과 및 측정결과를 비교하였으며, 그 내용을 다음과 같이 기술하였다.

먼저 제 2장에서는 PBH-LD의 활성영역과 누설경로를 각각 PSpice를 이용하여 전기적 등가회로의 제안에 대하여 기술하였다. 제 3장에서는 2장의 설계를 바탕으로 본 실험실에서 제작한 액상결정성장(Liquid Phase Epitaxy : LPE) 장비를 이용하여 PBH-LD의 제작에 관하여 기술하였다. 제 4장에서는 PBH-LD의 전기적 등가회로 모델의 시뮬레이션 결과와 측정 데이터를 비교·분석하였다. 그리고 제 5장에서 결과를 기술하였다.

제 2 장 PSpice를 이용한 PBH-LD의 설계

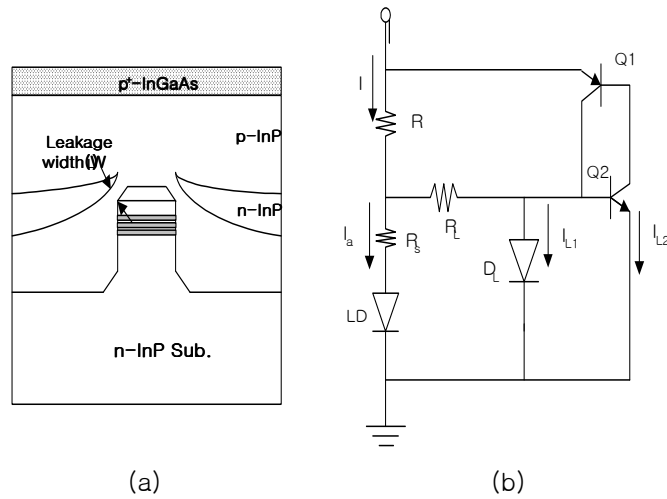
InGaAsP/InP PBH-LD는 고효율, 변조의 간편성, 소형의 장점으로 인하여 광섬유 통신 시스템과 광집적 시스템의 중요한 광원 중에 하나이므로^[7] PBH-LD의 동작 특성에 관한 상세한 해석은 고속의 광링크의 설계에 중요하다.

PBH-LD의 동작특성 해석을 위해 비율방정식(rate equation)을 회로 모델로 변환하여, 회로 해석을 이용하여 레이저의 특성을 평가할 수 있다^{[8]-[10]}. 반도체 레이저의 회로 모델링은 컴퓨터를 이용한 설계와 광전자 집적 시스템의 해석을 위한 필수적인 과정이다. 회로 모델링 접근법의 큰 장점은 소자에 대한 직관적인 물리학 아이디어 기여와 회로 시뮬레이션으로 광시스템^{[11]-[13]}의 설계와 해석의 유용함으로 잘 알려져 있다. 그러므로 정확한 회로 모델링은 레이저와 같은 광소자를 분석하는 데에 사용되어야 한다.

따라서, 본 장에서는 회로 시뮬레이터인 PSpice를 이용하여 PBH-LD의 기본 구조를 활성영역과 누설경로로 나누어 설계된 전기적 등가회로를 제안하였다.

2.1 활성영역의 전기적 등가회로설계

본 논문에서 설계하고자 하는 PBH-LD는 활성층 상하 및 좌우에 에너지 갭이 큰 재료로 둘러 싸여 캐리어 및 광이 활성층에 가두어지는 strongly index-guided 구조로 <그림 2-1>에 나타내었다.

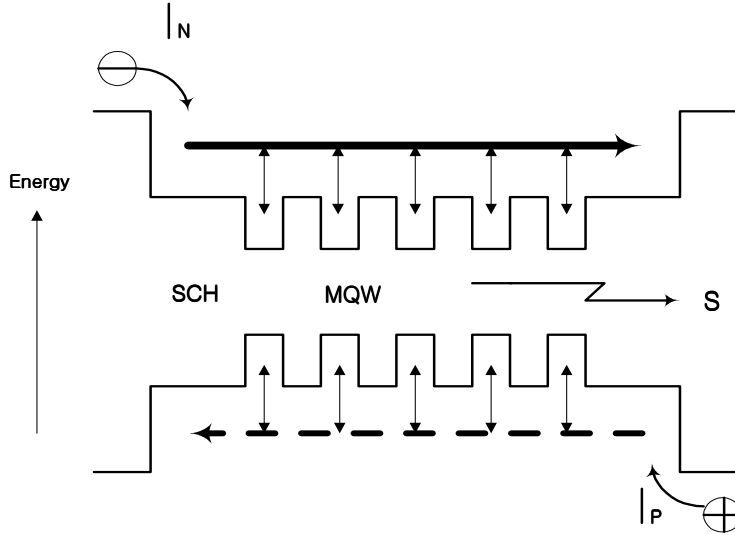


<그림 2-1> PBH-LD구조의 단면도

<Fig. 2-1> Schematic plane view of the PBH-LD structure

<그림 2-1>에서 활성영역에 대한 구조는 InGaAsP/InP 다중양자우물 (Multi Quantum Well : MQW)로 구성되어 있다. 이러한 내부구조 및 캐리어 이동과정은 <그림 2-2>에 나타내었다. 활성영역의 폭, 두께 그리고 길이는 각각 $1 \mu\text{m}$, $0.08 \mu\text{m}$, $300 \mu\text{m}$ 이다. <그림 2-2>에서 전자의 이동과정은 실선, 정공은 점선으로 나타내었다.

이 특정 구조는 구체적 설계결과를 얻기 위해 사용된 것으로 본 논문에서 설계할 전기적 등가회로는 LD의 구조에 관계없이 적용될 수 있다.



<그림 2-2> PBH-LD의 활성영역의 캐리어 이동과정

<Fig. 2-2> Carrier drift process of active region of PBH-LD

PBH-LD의 동작을 기술하는 기본적인 rate equation은 아래의 식 (2-1)과 식 (2-2)와 같다^[6].

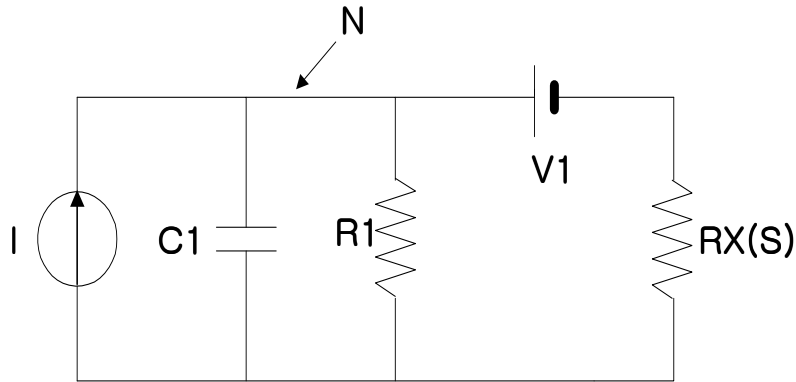
$$\frac{dN}{dt} = \frac{I}{qV} - g_0(N - N_0)(1 - \epsilon S)S - \frac{N}{\tau_s} \quad (2-1)$$

$$\frac{dS}{dt} = \Gamma g_0(N - N_0)(1 - \epsilon S)S - \frac{S}{\tau_p} + \Gamma \beta \frac{N}{\tau_s} \quad (2-2)$$

여기서, I 는 주입된 전류를 나타내며, V 는 활성영역의 체적, N_0 는 제로 이득 캐리어 밀도, S 는 활성층 내의 광자밀도, τ_s 는 캐리어의 수명시간, τ_p 는 광자의 수명시간, ϵ 는 이득 포화 계수, Γ 는 광가둠 계수, β 는 자연방출계수, g_0 는 이득을 나타낸다. 위의 rate equation을 변형함으로써 각각의 캐리어와 광자밀도는 전압과 전류에 대한 node 방정식으로 바꿀 수 있다. 먼저 식 (2-1)을 주입전류에 대해 정리하면 식 (2-3)을 얻을 수 있다.

$$I = qV \frac{dN}{dt} + \frac{qV}{\tau_s} N + qVg_0(N - N_0)(1 - \epsilon S)S \quad (2-3)$$

I를 전류, N을 전압으로 간주하면, 변형된 식 (2-3)의 오른쪽 첫 번째 항은 주입된 전류에 의해 활성영역 체적 V에 일정하게 발생하는 전자를 qV값을 가지는 콘덴서 (C1)로, 두 번째 항은 활성층 내에 자연방출 (spontaneous emission)과 비방사재결합(nonradiative recombination)으로 소모되어지는 캐리어 밀도를 τ_s/qV 값을 가지는 저항(R1)으로, 세 번째 항인 V1은 주입되는 캐리어 밀도가 투명캐리어 밀도보다 많아져서 유도방출(stimulated emission)이 일어나 광자로 바뀌게 되는 N_0 의 전압원으로 표현한다. RX는 광자밀도 S에 의한 그 값이 변화하는 비선형저항이다. 위와 같이 표현된 식을 사용해서 설계한 회로는 아래의 <그림 2-3>에 나타나있다. 이 회로는 전체 LD의 전기적 등가회로 중에서 활성영역의 양자 우물로 주입된 캐리어에 의해 자연방출과 유도방출에 의해 광자 즉 빛으로 바뀌는 것을 나타낸 관계식임을 알 수 있다.



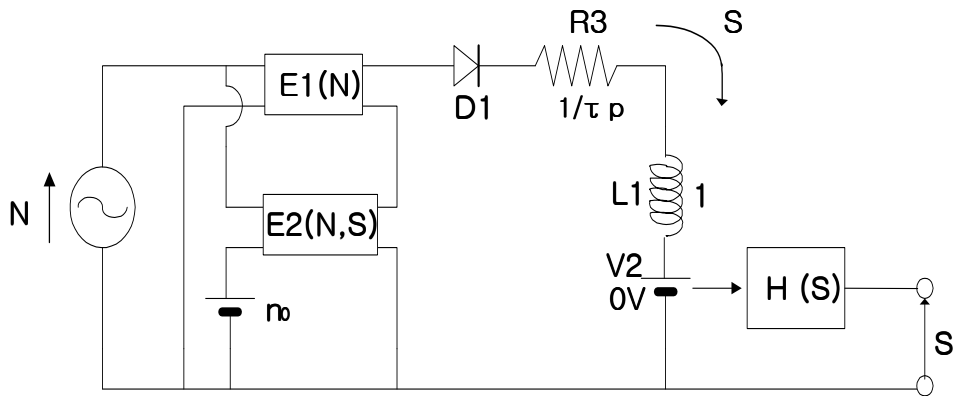
<그림 2-3> 캐리어 밀도에 대한 비율방정식의 전기적 등가회로

<Fig. 2-3> Electrical equivalent circuit of the rate equation with respect to carrier density

다시 식 (2-2)을 식 (2-4)으로 고쳐 쓰고 N을 전압, S를 전류로 간주하면, <그림 2-4>의 전기적 등가회로가 얻어진다.

$$\frac{\Gamma\beta}{\tau_s} N + \Gamma g_0 (N - N_0) (1 - \epsilon S) S = -\frac{S}{\tau_p} + \frac{dS}{dt} \quad (2-4)$$

여기서, E1, E2는 전압 제어 전압원이지만, E2는 특히 전압 N(캐리어 밀도)과 전류 S(광자밀도)의 값에 의해 출력전압이 결정되는 특수한 전압원이다. D1은 전류 S가 음(negative)으로 되지 않도록 삽입하였다. V2는 전류 S의 값을 검출하기 위해 삽입한 전압 0V의 전압원이다. R3는 발생된 광자가 레이저 출력으로 방출되거나 흡수와 같은 여러 가지 손실 메카니즘들에 의하여 없어지는 광자밀도로서 $1/\tau_p$ 값을 가지는 저항이다. H는 전류 S의 값을 전압으로 변환하고 E2와 RX로 주어지기 때문에 전류 제어 전압원이다. 방정식 (2-4)로 나타낸 회로는 양자 우물내의 캐리어와 광자의 관계를 나타낸 것이다.



<그림 2-4> 광자 밀도에 대한 비율방정식의 전기적 등가회로

<Fig. 2-4> Electrical equivalent circuit of the rate equation with respect to photon density

본 논문에서 사용한 시뮬레이터 PSpice 에서는 광출력을 취급하지 않

기 때문에, 반도체레이저(LD)와 포토다이오드(PD)와 같은 광 디바이스의 모델 라이브러리는 제공하고 있지 않다. 이런 이유로 광자밀도 S의 값을 실제의 광 출력으로 변환하고 편의상 전압으로 표시될 수 있도록 설계하였다.

예를 들면, 소자길이는 $L=300 \mu m$, 전면반사율과 후면반사율은 동일하게 30 %라고 가정하면, 거울손실 $\alpha_{mf} = (1/2L)\ln(1/R_f) \approx 20 \text{ cm}^{-1}$ 로 되고. 다시 광 출력 P와 광자밀도 S의 관계는 파장 $1.3 \mu m$ FP-LD의 경우 다음 식으로 주어진다^[14].

$$P = \frac{\alpha_{mf}}{\alpha_i + \alpha_{mf} + \alpha_{mr}} \frac{SV}{\Gamma} \hbar\nu = 2 \times 10^{-5} S (W) \quad (2-5)$$

PBH-LD 설계에 사용된 파라메타는 소자 길이랑 단면 반사율과 같이 미리 값을 알고 있는 것에 관해서는 그 값을 이용하였고, 이득계수나 자연방출광 계수와 같은 물성정수는 일반적인 값을 사용하였다. 물성정수 및 구조정수의 값은 <표 2-1>에 나타낸 것과 같다.

<표 2-1> 해석에 사용된 Material Parameters

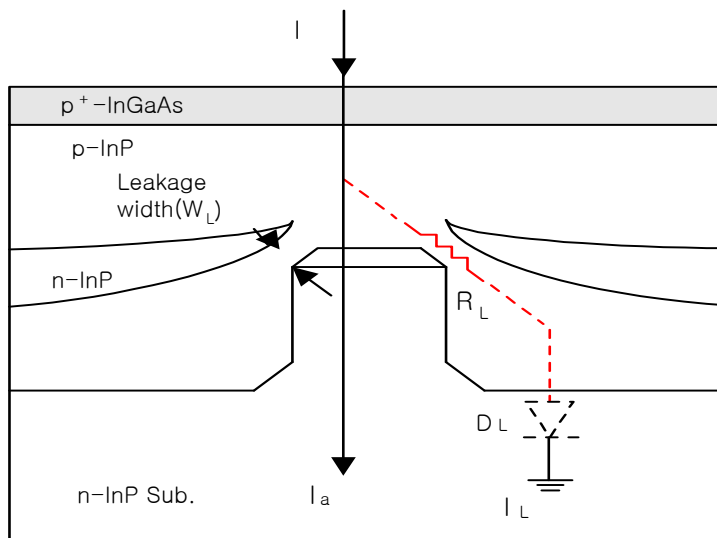
<Table 2-1> Material parameters for analysis

변수	정의	값	단위
V	활성층의 체적	24	μm^3
q	전하량	1.602×10^{-19}	C
g_0	이득계수	2×10^7	$\mu m^3 s^{-1}$
Γ	광가둠 계수	0.1	-
τ_s	캐리어수명시간	2×10^{-9}	s
ε	이득포화역압계수	6×10^{-5}	μm^3
β	자연방출광계수	1×10^{-4}	-
τ_p	광자수명시간	3×10^{-12}	s
λ	파장	1.3	μm
n_0	투명 캐리어 밀도	1×10^6	μm^{-3}

2.2 누설영역의 전기적 등가회로 설계

PBH-LD의 구조는 <그림 2-5>와 같이 활성영역과 n-InP 전류 차단층 사이에 누설경로가 존재한다. 이런 누설경로로 인해 주입 전류를 크게 함에 따라 누설전류는 증가된다. 그러므로 LD의 임계전류 증가, 고온에서의 불안정한 동작특성, 광출력 특성의 포화 등과 같이 레이저의 성능에 나쁜 영향을 미친다^[15]. 따라서, PBH-LD의 누설전류의 의존성을 활성층과 n-InP 차단층 사이의 누설 폭 (W_L)과 같은 구조적인 누설 경로와 누설 전류의 양을 결정하는 파라미터의 최적화를 위해 전기 등가회로를 설계하였다.

먼저, 누설 경로를 통하여 흐르는 누설 전류는 그림 2.5에서 I_L 로 나타내었다. 다이오드 누설 성분(I_L)은 p-n 순방향 바이어스 동종접합을(<그림 2-5>의 D_L ; p-InP 차단층과 n-InP기판으로 구성) 통해 흐르는 누설 전류이다. <그림 2-5>에서 I , I_a , 그리고 R_L 은 각각 총 주입전류, 활성층의 주입 전류 그리고 누설 경로의 저항을 나타내었다.



<그림 2-5> PBH-LD 단면도 및 누설경로

<Fig. 2-5> Leakage path and schematic of the PBH-LD

<그림 2-5>에서 누설 경로인 p-n 접합다이오드를 통해 흐르는 누설 전류의 양을 결정하는 주 파라미터는 누설저항 R_L 이고, 이는 $1/W_L$ 에 비례한다. 여기서 W_L 은 활성층과 n-InP차단층 사이의 거리를 말한다.

따라서, 강하게 도핑이 되고, 넓은 면적에 전류가 분포할수록 더 큰 누설전류를 야기시킨다. 누설 전류는 누설 폭에 따라서 달라지고, 이 누설 폭은 전기적 등가회로에서 저항으로 표현된다. 따라서, 누설 폭에 따른 저항 값을 수식으로 표현^[16]하면 식 (2-6)과 같다. 그리고 저항률을 ($1/q\mu_p$)로 대체하면 식 (2-7)과 같이 나타낼 수 있다.

$$R_L = \rho \frac{d}{W \times L} \quad (2-6)$$

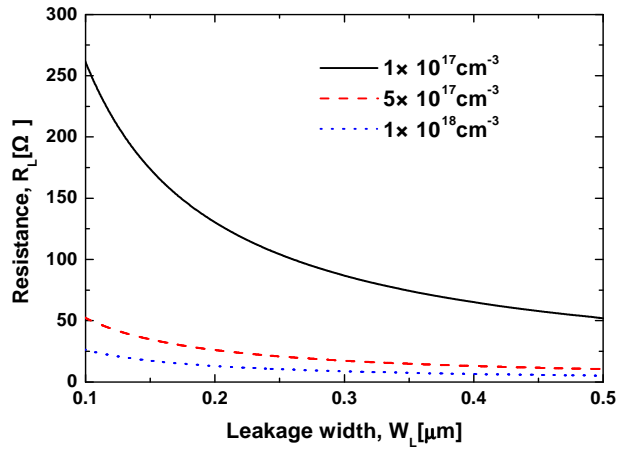
$$\downarrow \left(\rho = \frac{1}{\sigma} = \frac{1}{q\mu_p} \right)$$

$$R_L = \frac{d}{q\mu_p L} \cdot \frac{1}{W} \quad (2-7)$$

여기서 ρ 는 p-InP의 저항률, d 는 p-InP층의 성장 두께, W 는 누설 폭 그리고 L 은 공진기 길이이다.

p-InP층의 도핑농도의 변화에 따른 누설 폭에 대한 저항 값들을 계산하여 <그림 2-6>에 나타내었다. 성장 두께 $d=1\mu\text{m}$ 의 값을 가지고, 공진기 길이 $L=300\mu\text{m}$ 일 때, p-InP의 도핑농도와 누설 폭을 변화시키면서 누설저항을 얻었다.

다이오드 누설성분(I_L)을 통한 누설전류는 다이오드의 포화전류(saturation current) I_s , 다이오드의 이상계수(ideality factor) N , InP의 에너지 갭 E_g 내부전위(p-n junction potential), 영전압접합용량(zero bias junction capacitance) CJO , grading coefficient M , 포화전류 온도계수 XTI , 순방향 바이어스 공핍 용량계수(forward-bias depletion capacitance coefficient) FC 와 같은 파라미터들에 의해 설계하였다.



<그림 2-6> p-InP층의 도핑농도에 대한 누설 폭에 따른
누설 저항 변화

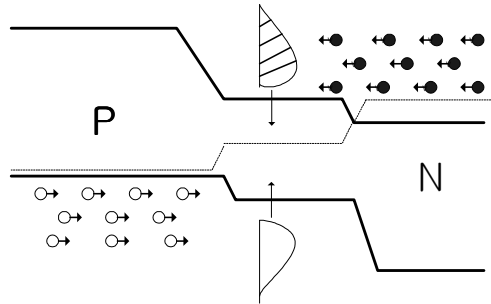
<Fig. 2-6> The variation of leakage resistor according to leakage width with respect to doping concentration of p-InP layer

먼저 포화전류 I_s 는 식 (2-8)에 의해 주어진다^[17].

$$I_s = A \cdot J_s = A \cdot \left[\frac{q n_i^2 D_p}{L_p \mathcal{R} (= N_D)} + \frac{q n_i^2 D_n}{L_n \mathcal{M} (= N_A)} \right] \quad (2-8)$$

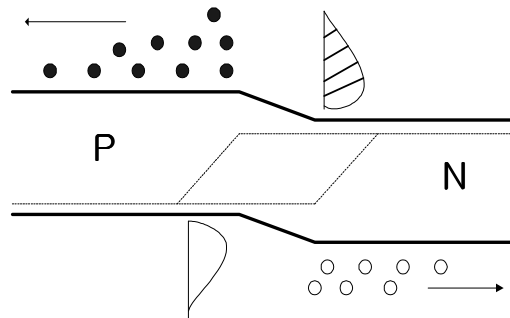
여기서 A 는 누설다이오드(DL)의 유효면적이고, J_s 는 다이오드의 포화 전류 밀도, n_i 는 진성 캐리어농도이다. $L_{p,n}$, $D_{p,n}$, 그리고 $N_{A,D}$ 는 각각 p-type 층과 n-type 층의 확산길이, 확산상수 그리고 도핑농도를 나타낸다. 포화전류 I_s 는 p-InP차단층과 n-InP 기판사이의 접촉면적으로 정의되어진 A 는 전류확산에 의해 결정되어지는 파라미터이다. 누설 폭이 최대인 경우를 $0.5 \mu\text{m}$ 라고 가정했을 때, 실제로 흘러 들어가는 전류의 분포 면적을 $10 \mu\text{m} \times 300 \mu\text{m}$ 으로 하였다.

두 번째 파라미터로는 이상계수 N 이다. 이 파라미터는 <그림 2-7>에
 서와 같이 확산전류 영역에서의 이상적인 경우는 N 은 '1'의 값을 갖고,
 재결합 전류영역 또는 높은 전류주입에서는 대략 '2' 가 되지만 물리적인
 이유로 조금씩 다른 N 값을 가진다. 따라서 이런 것을 고려해서 N 값을
 '1.2'로 하였다.



(a) 활성영역 : 다수 캐리어의 이동(drift)전류

(a) Active region : the drift current of majority carrier



(b) 누설경로 : 소수 캐리어의 확산(diffusion)전류

(b) Leakage path : the diffusion current of minority carrier

<그림 2-7> 전류 메카니즘의 차이

<Fig. 2-7> The difference of current mechanism

세 번째 파라미터로는 내부전위 V_J 이다. 이 파라미터는 평형상태에서

공핍영역에 걸쳐서 발생하는 전압강하는 중요한 접합 파라미터로 식 (2-9)에 의해서 표현된다^[18].

$$VJ = \frac{kT}{q} \ln \frac{N_A N_D}{n_i^2} \quad (2-9)$$

네 번째 파라미터인 CJO는 내부전위 VJ를 알게 되면 식 (2-10)에 의해 구할 수 있다^[19].

$$CJO = \sqrt{\frac{q_s \epsilon}{2(VJ - V_D)(1/N_D + 1/N_D)}} \quad (2-10)$$

그 외 에너지 갭 E_g , grading 계수 M, 포화전류 온도계수 XTI, 순방향 바이어스 공핍 용량계수 FC는 물질적인 상수 및 디폴트값으로 주어진다. 이와 같은 누설경로를 전기적 등가회로로 설계하기 위해서 각각의 파라미터 값을 <표 2-2>와 같이 추출하여 시뮬레이션 툴인 PSpice를 이용해서 p-n 동종접합 다이오드를 설계하였다.

<표 2-2> 다이오드 설계 Parameters

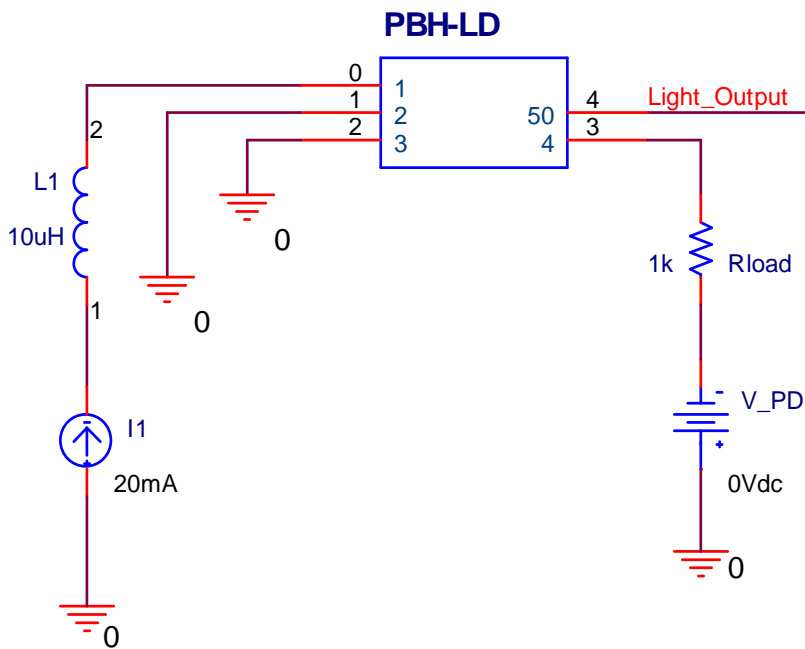
<Table 2-2> Design parameters of the diode

변수	정의	값	단위
IS	포화전류	1.73e-22	A
N	이상계수	1.2	-
Eg	에너지 갭	1.35	eV
VJ	내부전위	1.28	V
CJO	영전압접합용량	1.51e-7	F/cm ²
M	grading 계수	0.5	-
XTI	IS 온도계수	3	-
FC	순방향 바이어스 공핍 용량계수	0.5	-

2.3 결과 및 검토

PBH-LD의 등가 회로 모델을 해석하기 위해 이용한 시뮬레이터는 PSpice를 이용하였다. 그러나 소자설계를 위해 이용한 시뮬레이터 PSpice는 광 출력을 취급하지 않았기 때문에, 반도체레이저와 포토다이오드와 같은 광 디바이스의 모델 라이브러리가 제공하고 있지 않다.

그러므로 2.2절에서 설계된 PBH-LD의 해석하기 위해 아래의 <그림 2-8>과 같은 PBH-LD를 포함한 전자회로를 이용하였다. 여기서 모니터 PD 대 LD를 PBH-LD로 표기되어 있고, 이들에 저항 Rmatch를 삽입하고 DC 전류원 I1이 접속되어 있다.

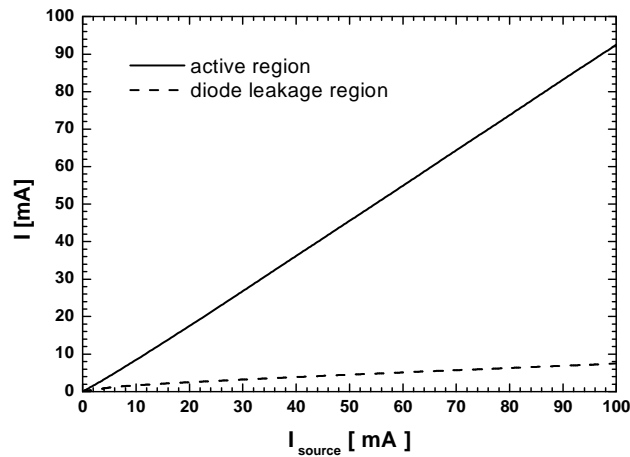


<그림 2-8> PBH-LD의 해석회로

<Fig. 2-8> Analysis circuit of PBH-LD

<그림 2-8>과 같은 해석회로를 설계한 후, 설계된 PBH-LD의 특성을 얻기 위해 PSpice 상에서 DC Sweep을 행함으로써 얻어진다.

먼저 PBH-LD에서 다이오드를 통한 누설을 시뮬레이션을 통해 확인하였다. 차단층과 활성영역 간의 연결 폭은 약 0.3 μm 이고, p-InP 차단층의 도핑농도는 $1 \times 10^{17} \text{ cm}^{-3}$ 이며, 이 때의 누설 저항 값(R_L)은 약 86 Ω 의 값을 가진다. <그림 2-9>는 총 주입 전류에 대한 활성영역으로의 전류와 누설 다이오드로의 전류 분포를 보여주고 있다. 누설 다이오드를 통한 전류는 총 주입전류 100 mA에서 약 8 mA의 값으로 적은 값을 가진다.



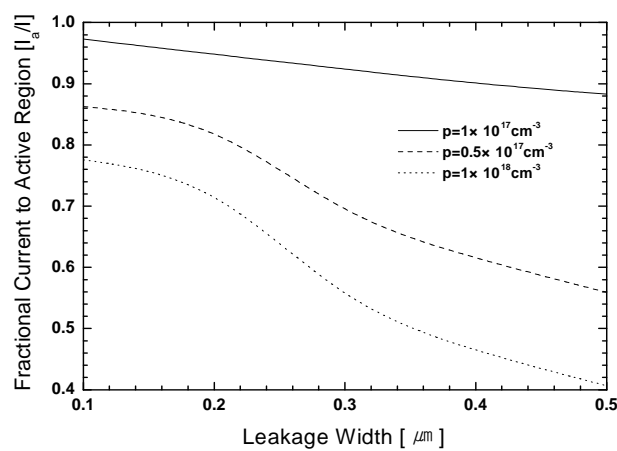
<그림 2-9> 총 주입전류에 대한 활성영역과 누설경로의 전류분포

<Fig. 2-9> Current distribution of active region and leakage path according to total injected current

한편, <그림 2-10>은 누설 폭에 따른 총 주입전류 대 활성영역으로의 전류 비를 보여주고 있다. p-InP 차단층의 도핑 농도가 낮을 경우에는

누설영역으로는 전류가 거의 흐르지 않고, 활성영역으로 대부분의 전류가 주입되는 것을 알 수 있다.

따라서, 누설 폭이 좁을수록, 도핑농도가 낮을수록 누설 저항이 커서, 누설 전류는 줄어들게 될 것이다. 누설 다이오드의 관점에서 보면, p-InP 층의 도핑 농도를 낮출수록 저항이 클 것으로 생각할 수 있다. 따라서, 누설 다이오드를 통한 캐리어 손실을 막기 위해서는 도핑 농도를 낮게 성장시키는 것이 효과적일 것으로 생각된다.

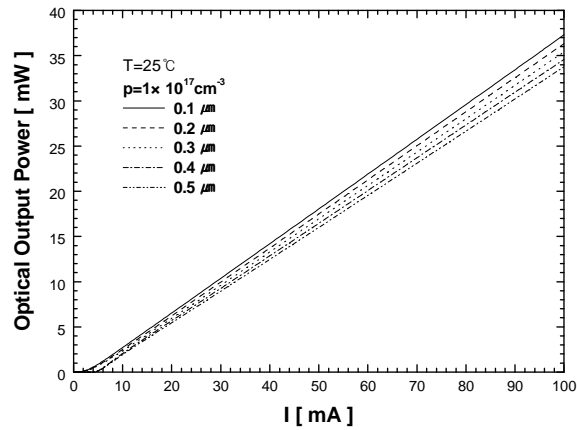


<그림 2-10> 누설 폭에 따른 총 주입전류 대 활성영역으로의 전류 비
 <Fig. 2-10> The rate of current total injected current to active region according to the leakage width

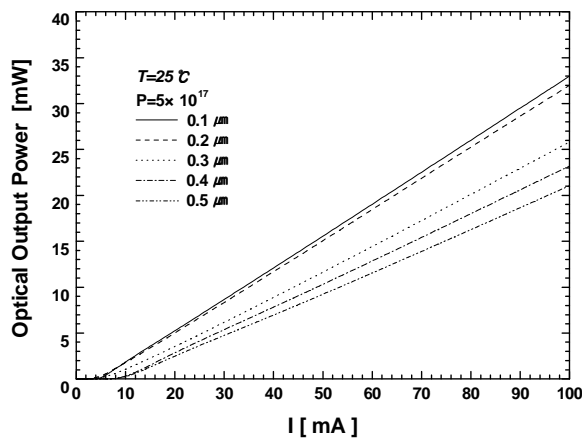
<그림 2-11>은 p-InP 차단층의 도핑 농도를 변화시키면서 누설 폭에 따른 광출력 특성을 나타내었고, 도핑 농도가 증가함에 따라 누설 폭이 증가하면 출력이 현저히 줄어드는 것을 알 수 있다. 이것은 차단층의 도핑 농도가 높아지면 누설 저항이 작아지는 것과 누설 폭이 증가하면 저항이 $(1/W_L)$ 에 비례해서 작아지기 때문에 누설 전류가 크게 증가하였기

때문이다.

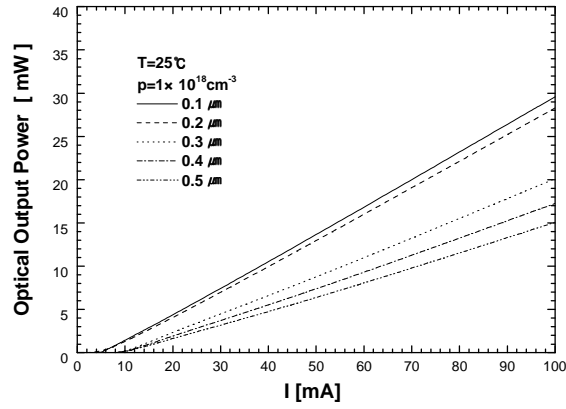
<그림 2-12>는 p-InP 도핑농도를 $1 \times 10^{17} \text{ cm}^{-3}$, $5 \times 10^{17} \text{ cm}^{-3}$ 그리고 $1 \times 10^{18} \text{ cm}^{-3}$ 으로 했을 때, 누설 폭에 따른 발진 임계전류를 나타내었다. 그 결과 누설 폭이 커짐에 따라 누설전류의 증가로 LD의 발진 임계전류는 증가하게 되는 관계가 있음을 알 수 있다.



(a) 도핑농도 : $1 \times 10^{17} \text{ cm}^{-3}$



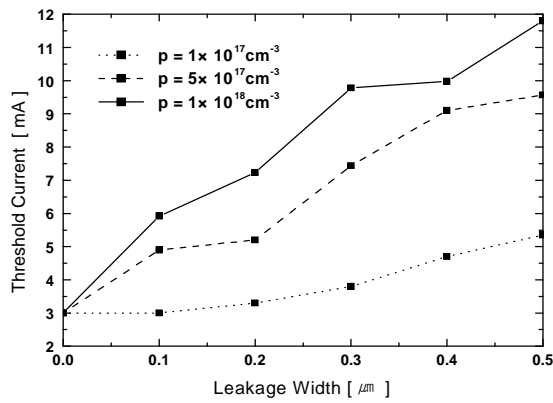
(b) 도핑농도 : $5 \times 10^{17} \text{ cm}^{-3}$



(c) 도핑농도 : $1 \times 10^{18} \text{ cm}^{-3}$

<그림 2-11> p-InP층 도핑농도와 누설 폭에 따른 I-L 특성

<Fig. 2-11> The characteristics of I-L according to p-InP doping concentration and leakage width



<그림 2-12> p-InP층 도핑농도에 대하여 누설 폭에 따른 발진임계전류의 변화.

<Fig. 2-12> The variation of threshold current according to the leakage current with respect to the number of well layer

<그림 2-11>에서 보는 것처럼 전류 차단층의 도핑 농도를 작게 함으로써 차단층의 저항을 크게 하기는 쉽다.

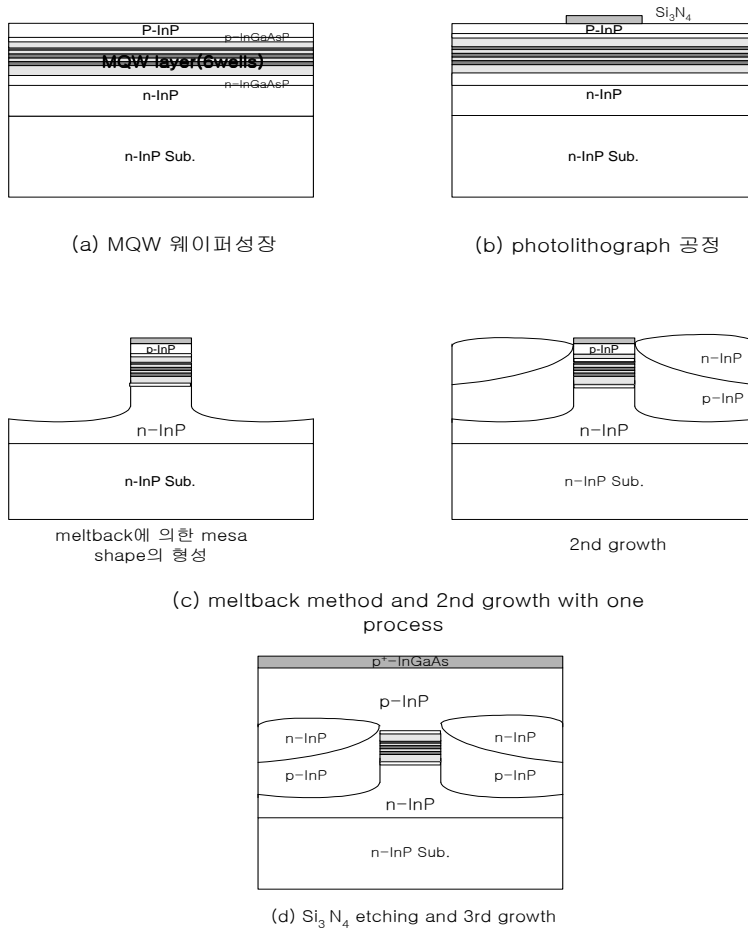
따라서, p-InP 전류 차단층의 도핑 농도를 줄여줌으로써 낮은 임계전류로 동작하는 PBH-LD를 제작할 수 있을 것으로 사료된다.

제 3 장 LPE를 이용한 PBH-LD의 제작

LD는 광이 도파되는 메카니즘에 의해 다음과 같이 크게 3가지로 분류될 수 있는데, 첫째는 strongly index-guide LD로 활성층의 상하 및 좌우에 에너지 갭이 큰 재료로 둘러싸여 캐리어 및 광이 활성층으로 가두어지는 구조로 BH^{[20]-[23]} 형태를 들 수 있다. 이와 같이 활성층 구조 자체에 굴절률의 불연속성을 가지는 LD 종류에는 DCPBH(Double Channel Planar Buried Heterostructure)^[24], MSBH(Mesa Substrate Buried Heterostructure)^[25], CSBH(Channel-Substrate Buried Hetero-structure)^[26], BCBH(Buried-Crescent Buried-Heterostructure)^{[4],[5]} 등이 있다. 둘째로 접합면의 평행한 방향에 대해서 활성층 자체가 굴절률의 불연속성을 가지지는 않으나, 횡방향 도파모드에 의해 굴절률차가 생기는 LD를 weakly index-guide LD라 한다. 대표적인 weakly index-guide LD로는 RWG(Ridge Wave Guide)^{[27]-[33]}와 RS(Rib Stripe)^[34], PCW(Planar Channeled Waveguide)^[35], PS(Planar Stripe)^[36], NOS(Native Oxide Stripe)^[37], IS(Inner Stripe)^[38] 등이 있다. 마지막으로 굴절률차에 의해 광이 도파되는 것이 아니라 주입된 캐리어에 의해 발생하는 이득에 의해 도파되는 LD를 gain-guide LD라고 하며, 일반적으로 스트라이프(stripe)형 LD가 이 범주에 속한다. 이러한 도파 메카니즘에 따라 장단점이 있겠지만, 특성 측면에 있어서 strongly index-guide 구조인 PBH-LD는 낮은 임계전류와 고출력의 특성을 가진다.

따라서, 본 논문에서는 자체 제작한 수직형 LPE 장치를 이용하여 PBH-LD를 제작하였다. <그림 3-1>은 PBH-LD의 제작공정을 나타내었다. (100) 방향의 n-InP 기판 위에 <그림 3-1(a)>처럼 600 Å의 n-InP 버퍼층을 성장시키고, Te으로 $7 \times 10^{17} \text{ cm}^{-3}$ 도핑된 n-InGaAsP SCH(Separate

Confinement Heterostructure; SCH)층, 6 well의 다중양자 우물층, Zn로 $7 \times 10^{17} \text{ cm}^{-3}$ 도핑된 p-InGaAsP SCH층, p-InP 층을 각각 성장시킨 후 <그림 3-1(b)>에서처럼 $3 \mu\text{m}$ stripe으로 패턴을 형성하였다. 다중양자 우물층은 50 \AA 이고, 장벽층은 100 \AA 이다. 그리고 metback 방법을 이용함으로써 제작 공정을 줄이고, 재성장시 발생할 수 있는 메사 계면의 열 손상으로 인한 LD의 성능 저하를 방지할 수 있다.



<그림 3-1> PBH-LD의 제작공정

<Fig. 3-1> The fabrication process of the PBH-LD

3.1 MQW-DH 웨이퍼성장

실험은 자체 제작되어 운용돼 온 수직형 LPE 장비를 이용하였으며, 성장 온도 630 °C에서 2상 용액법을 적용하였다^{[1],[39]}.

LPE에 의한 결정성장방법으로는 성장 온도와 용액의 상태에 따라 균일냉각법, 계단냉각법, 과냉각법, 2상 용액법의 네 가지로 나눌 수 있다.

얇은 층을 성장하고자 할 때 균일 냉각법이 가장 유리한 것으로 나타나 있긴 하지만, 이 방법은 성장 온도를 용액의 포화온도에 정확히 일치시키지 못하면 용액이 불포화상태에 있게 되거나 과포화 될 우려가 있어서 성장 조건을 맞추는 것이 매우 어렵다.

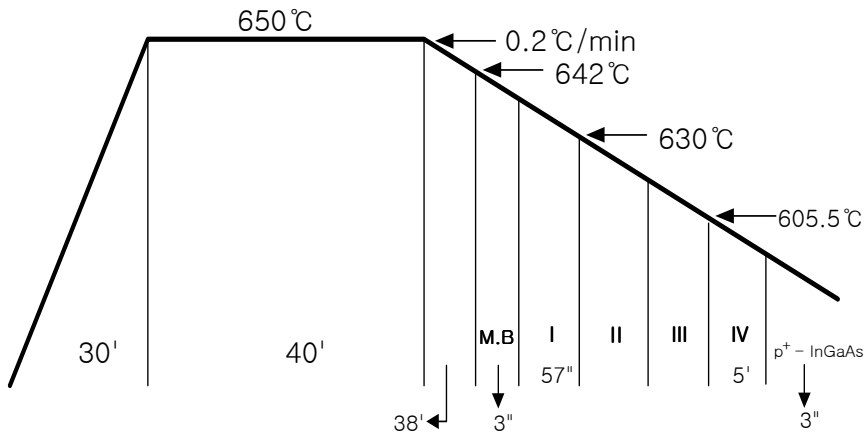
2상 용액법에서는 InP의 양을 포화량보다 훨씬 많이 넣어주게 되며, 냉각 과정 동안 과포화용액 상부에 고체상태의 InP가 상존하고 있으므로 이 InP에서도 성장이 일어나게 된다. 따라서 초기 과포화도가 줄어들기 때문에 초기 성장률을 상당히 억제할 수 있다. 성장층의 두께를 예견하기 힘든 단점이 있긴 하지만 동시에 거의 균일냉각법과 비슷한 수준의 초기 성장률을 갖는다는 장점이 있다.

성장방법의 선택은 원하는 에피층의 성격에 따라 결정되며, InGaAsP 성장의 경우 앞서 언급된 문제로 인해 2상 용액법이 주로 사용된다.

먼저 에칭된 In과 GaAs, InAs, InP를 흑연 보트에 삽입하고 성장 용액의 불순물 제거 및 열평형을 위해 포화온도보다 20 °C 더 높은 온도에서 3시간 source baking을 하였다. 이어서 n-InP 기판과 InP cover crystal을 cleaning 및 etching 과정을 거친 후 흑연 보트에 삽입하였다. 성장을 시작하기에 앞서 성장용액을 균일하게 녹이면서 가능한 기판의 열 손상을 최대한 줄이기 위해 성장온도보다 20 °C 더 높은 650 °C에서 40분 간 soaking을 하였으며 이 경우, cover crystal을 기판 위에 들지라도 기판의 표면이 다소의 열 손상을 입을 수 있으므로 이를 제거하기 위

해 성장 직전에 3초 동안 meltback을 하였다.

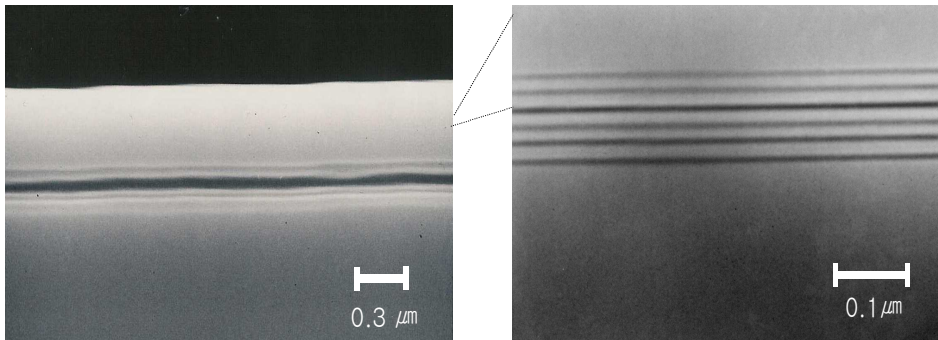
<그림 3-2>는 1.3 μm InGaAsP/1.1 μm InGaAsP MQW 웨이퍼 성장을 위한 온도프로그램 및 성장 순서를 나타낸다. 냉각 속도 0.2 $^{\circ}\text{C}/\text{min}$ 으로 6-well과 5-barrier로 이뤄진 활성층을 630 $^{\circ}\text{C}$ 에서 과정 II, III을 1초 씩 6회 반복하여 성장시켰다. 마지막의 저항접촉층(ohmic contact layer)인 p^+ -InGaAs층은 3초간 성장시켰다. n형 dopant로는 Te/In alloy를 사용했으며, p형 dopant로는 Zn/In alloy를 사용했다.



I : n-InP, II : 1.1 μm InGaAsP, III : 1.3 μm InGaAsP
 IV : p-InP, V : p^+ -InGaAs

<그림 3-2> MQW 결정 성장을 위한 온도프로그램

<Fig. 3-2> The temperature program for MQW crystal growth

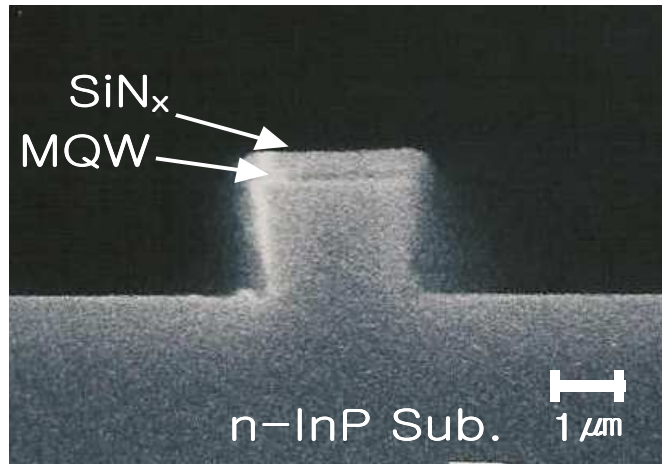


<그림 3-3> 성장된 DH-MQW 웨이퍼의 SEM 단면 사진
 <Fig. 3-3> SEM cross section of grown DH-MQW wafer

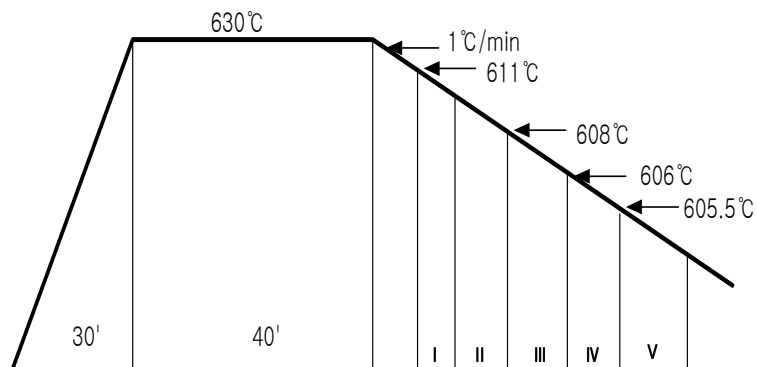
3.2 전류차단층 성장

PBH-LD의 전류 차단층을 성장하기에 앞서 에피 웨이퍼를 TCE-Acetone-Methanol순으로 각각 10분씩 cleaning한 후 메사 형태로 만들기 위해 화학적 에칭을 하였다. 활성층을 $H_2SO_4+H_2O_2+H_2O$ (1:1:5)용액으로 30초간 에칭한 후 InP층을 H_3PO_4+HCl (4:1)용액으로 2분30초간 에칭하였다. 이렇게 에칭된 mesa 형태의 웨이퍼를 SEM단면사진은 <그림 3-4>이다.

그리고 80 %의 불포화용액을 이용하여 630 °C에서 10초 melt-back을 하고 난 후 전류 차단층을 성장하였다. 2차 재성장을 위한 온도 프로그램을 <그림 3-5>에 나타내었다. 그리고 p-InP층과 n-InP층의 도핑은 각각 Zn/In와 Te/In alloy를 사용하였으며, 도핑 농도는 각각 $5 \times 10^{18} \text{ cm}^{-3}$ 과 $1 \times 10^{18} \text{ cm}^{-3}$ 으로 하였다.

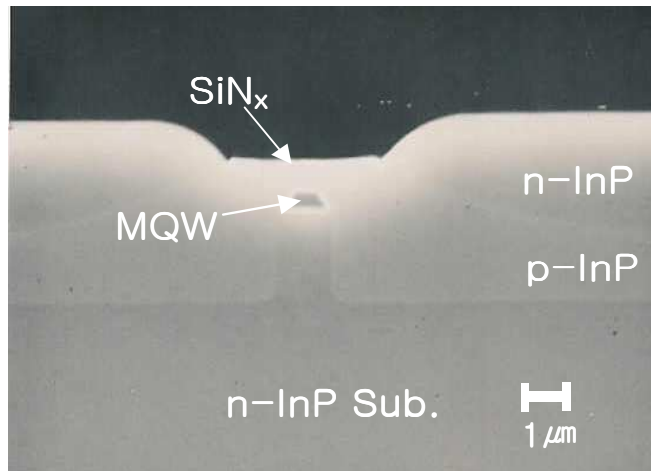


<그림 3-4> wet etching에 의해 형성된 mesa SEM 단면 사진
 <Fig. 3-4> The formed mesa SEM cross section by wet etching



I : meltback(3sec), II : p-InP, III : n-InP, IV : p-InP, V : p⁺-InGaAs

<그림 3-5> 2차 재성장을 위한 온도 프로그램.
 <Fig. 3-5> The temperature program for the 2nd regrowth



<그림 3-6> 2차 재성장의 SEM 단면 사진

<Fig. 3-6> SEM cross section of the 2nd

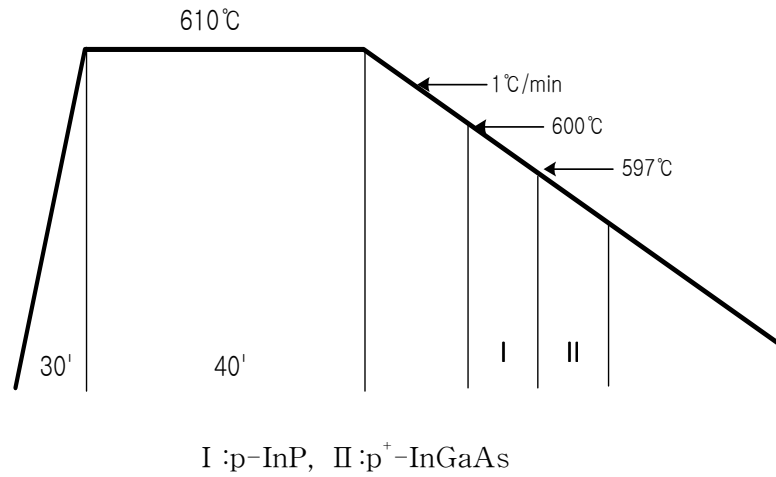
이렇게 성장된 웨이퍼의 SEM 단면 사진을 <그림 3-6>에 나타내었다. <그림 3-6>에서 p⁺-InGaAs 층이 관찰되지 않는데 이는 wet etching시 제거되었기 때문이다. 그리고 성장된 DH 웨이퍼에서 3 μm 폭의 스트라이프 패턴을 Si₃N₄로 형성하였다.

고출력에서도 횡모드가 단일모드로 유지되도록 wet etching과 meltback으로 0.8~1.2 μm 정도의^{[40]-[42]} 메사를 형성한 후 p-n-p 전류 차단층을 성장할 때, 활성층 바깥부분으로 흐르는 누설전류를 줄이는 것이 I-L 특성의 향상과 고온동작에 상당히 중요하다.

3.3 3rd growth PBH-LD의 제작

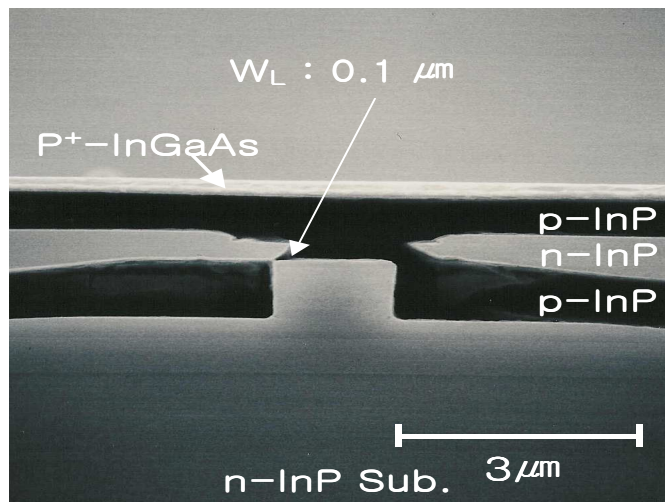
<그림 3-6>에서 2차 성장된 PBH-LD 에서 3차 재성장을 위해 Si₃N₄ 마스크를 6:1 BOE(Buffered Oxide Etchant)로 제거한 후, 열손상 방지용으로 성장된 p⁺-InGaAs층을 제거하였다. 3차 재성장을 위한 온도 프로그램의 경우 <그림 3-7>을 이용하여, p-InP의 도핑농

도는 $5 \times 10^{17} \text{ cm}^{-3}$ 로 하였으며, 오음접촉을 위한 p^+ -InGaAs의 도핑 농도는 $1 \times 10^{18} \text{ cm}^{-3}$ 로 하였다. 3차 재성장에 의해 성장된 웨이퍼의 단면 사진을 <그림 3-8>에 나타내었다.



<그림 3-7> 3차 재성장을 위한 온도 프로그램.

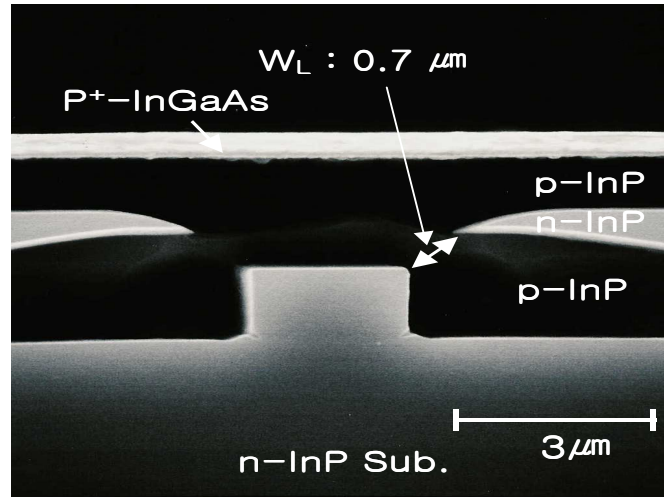
<Fig. 3-7> The temperature program for the 3rd regrowth



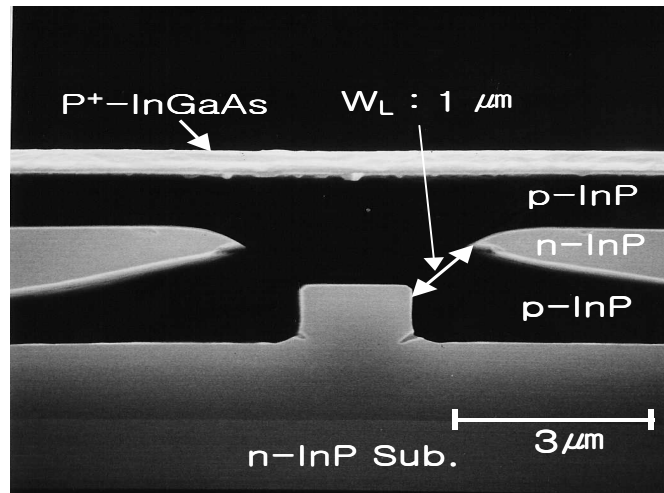
<그림 3-8> 3차 재성장에 의해 성장된 웨이퍼의 SEM 단면 사진.

<Fig. 3-8> SEM cross section picture of the 3rd growth

<그림 3-8>에서 활성층과 n-InP 전류차단층 사이의 거리인 누설 폭 (W_L)이 좌우 각각 $0.1 \mu\text{m}$ 와 $0.3 \mu\text{m}$ 로 존재하였다. 그리고 앞에서 서술한 성장과정으로 성장된 다른 웨이퍼의 단면 사진을 <그림 3-9>에 나타내었다.



(a) 누설 폭 : $0.7 \mu\text{m}$



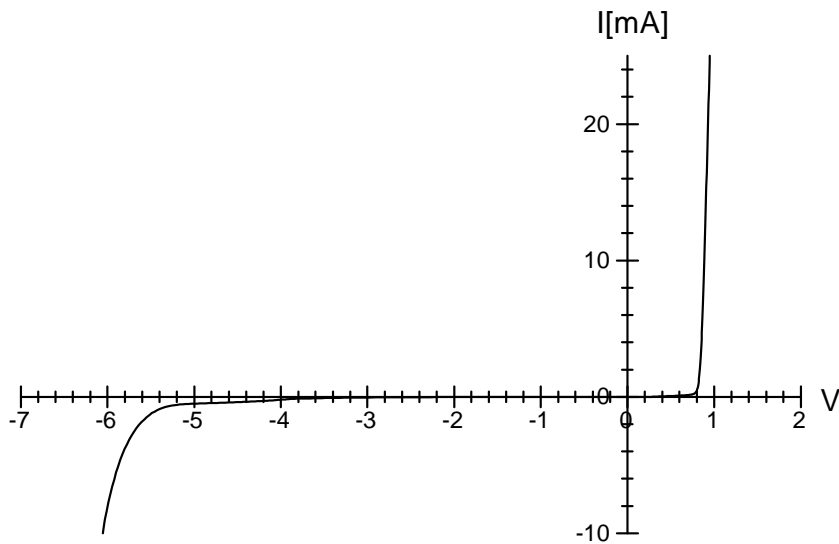
(b) 누설 폭 : $1 \mu\text{m}$

<그림 3-9> LPE 장치에 의해 성장된 PBH-LD SEM 단면 사진
 <Fig. 3-9> The fabricated PBH-LD SEM cross section by LPE

제 4 장 PBH-LD의 측정 및 결과분석

4.1 PBH-LD의 전기·광학적 특성

<그림 4-1>은 제작된 PBH-LD의 I-V 특성을 나타낸 것이다. 순방향 임계전압이 0.8 V이고, 역방향 항복전압은 5.8 V정도이었고 직렬저항은 5 Ω 정도이었다. 이것은 상용의 1.3 μm InGaAsP/InP LD가 가지는 I-V 특성을 나타내는 것으로 제작된 LD와 비슷한 특성을 가짐을 알 수 있다.

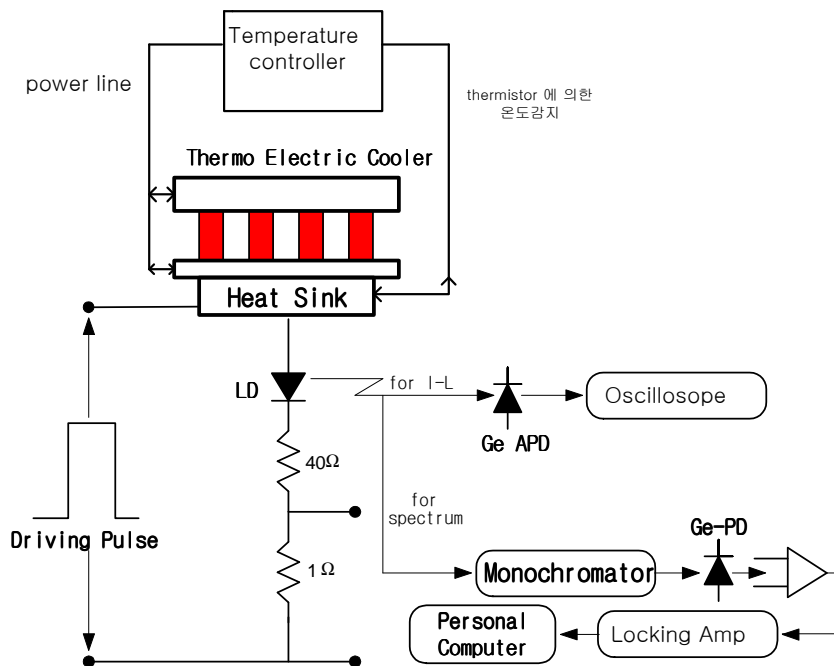


<그림 4-1> 제작된 PBH-LD의 I-V 특성.

<Fig. 4-1> I-V characteristic of fabricated PBH-LD

LD의 I-L 특성 측정실험에서는 활성층에서 발생하는 Joule 열의 영향

을 줄이기 위하여 펄스 주기 1 ms, 펄스 폭 10 μ s로 1 % duty cycle인 전류펄스로 LD를 구동시켰다. 그림 4.2는 I-L 특성을 측정하기 위한 장치도 이다. 그림에서 40 Ω 은 임피던스 정합을 위하여 사용된 저항이며, 전류의 모니터링을 위하여 1 Ω 의 저항을 직렬로 삽입하였다. 또한 온도 특성을 측정하기 위하여 열전소자와 열전소자의 온도를 제어하는 온도제어장치를 이용하였다. I-L 특성 측정에 사용된 수광소자로는 Ge-APD (직경 80 mm)를 사용하였으며, Optical Powermeter(Anritsu, ML9001)를 사용하여 보정하였다. 발진과장을 측정하기 위하여 사용한 분광기는 Fastie-Ebert mount 형태로, 회절자 1 mm당 600 grooves이고 600 nm에서 2.0 μ m까지의 측정 영역을 가지며, 반사경에서 출사슬릿까지의 초점거리는 275 mm, 분산은 6 nm/mm이다. 출사슬릿 폭에 대한 분해능은 출사슬릿 폭과 분산의 곱으로 폭 25 μ m인 슬릿을 사용하면 약 1 \AA 정도의 분해능을 얻을 수 있다.



<그림 4-2> I-L 및 스펙트럼 측정을 위하여 구성된 장치도

<Fig. 4-2> The schematic diagram of I-L characteristic and

spectrum measurement

LD의 I-L특성으로부터 얻어 낼 수 있는 정보들로는 임계전류 I_{th} 및 I_{th} 의 온도의존성, 외부양자효율(external differential quantum efficiency) η_d , 내부손실(internal loss) α_{int} , 내부양자효율(internal quantum efficiency) η_i 등이 있다. I_{th} 의 온도의존성은 LD를 통신시스템에 적용할 때 중요한 파라미터로서 이득계수 β 의 온도의존성^[43]이나 누설전류의 온도의존성 때문에 온도에 따라 크게 변화하게 된다. 이러한 I_{th} 의 온도의존성은 캐리어의 비발광 재결합, 이중접합계면에서의 캐리어 재결합이나 활성층에서의 Auger 재결합 등 여러 가지 원인으로 분석되고 있으며^{[44]-[48]} 이와 같은 현상을 조합하여 나타낸 것이 Pankov에 의해 정의된 다음의 식이다^[49].

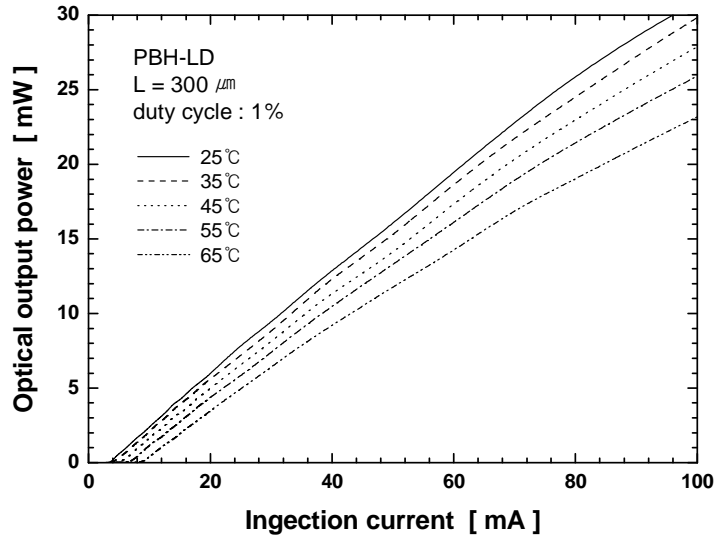
$$I_{th} = I_0 e^{-\frac{T}{T_0}} \quad (4-1)$$

여기서 I_0 는 비례상수이며, T_0 는 LD의 특성온도로서 이 값이 클수록 온도 변화에 따라 민감하게 반응하지 않으므로 좋은 특성을 나타내는 것이다. AlGaAs/GaAs계 LD인 경우 특성온도 T_0 가 120-160 K^{[44]-[48]}이고, InGaAsP/InP계 LD인 경우는 50-77 K^{[50]-[53]} 정도로 알려져 있다. 이와 같은 I_{th} 의 온도의존성은 통신시스템에 적용할 경우 레이저 동작의 불안정과 고온 동작여부를 결정하는 중요한 변수이기 때문에 LD 특성조사에 중요한 부분이라 할 수 있다.

<그림 4-3>은 공진기 길이가 300 μm 일 때 온도에 따른 I-L곡선을 나타낸 것으로 그림으로부터 온도가 상승함에 따라 I_{th} 가 증가함을 알 수 있다.

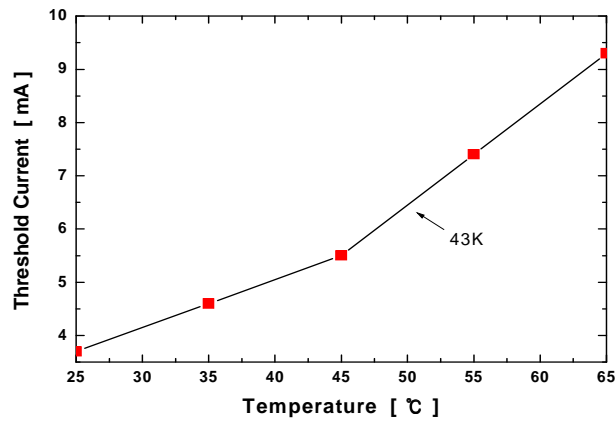
한편 식 (4-1)로 기술되는 I_{th} 로부터 특성온도를 구할 수 있으며, 특성온도 T_0 는 온도 20 °C에서 65 °C사이범위에서 43 K로 나타났다. <그림 4-4>는 온도에 따른 I_{th} 의 변화를 나타낸 것이다. 이 그림에서 실선은 온

도에 따른 I_{th} 를 측정하여 T_0 를 계산한 곡선이다.



<그림 4-3> 온도에 따른 I-L 특성

<Fig. 4-3> I-L characteristics according to the temperature

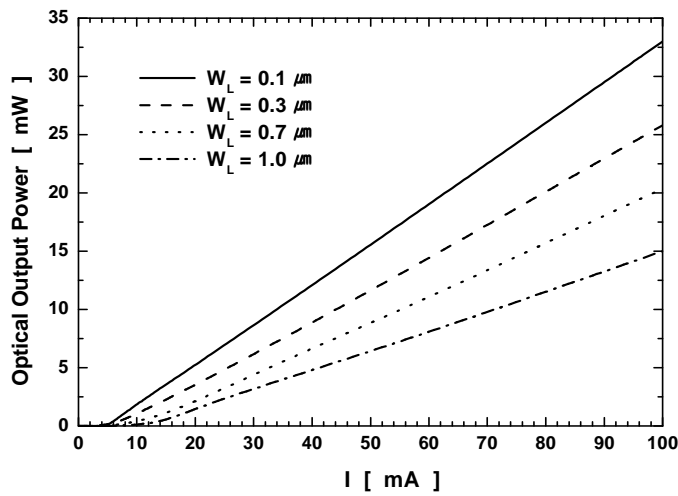


<그림 4-4> 온도에 따른 I_{th} 의 변화

<Fig. 4-4> The temperature dependence of threshold current

4.2 PBH-LD의 해석과 측정결과 비교

설계된 PBH-LD의 I-L 특성곡선은 <그림 4-5>에 나타내었다. 공진기 길이는 300 μm , p-InP 차단층의 도핑농도는 $5 \times 10^{17} \text{ cm}^{-3}$ 일 때 활성층과 n-InP 차단층 사이의 누설 폭(W_L) 0.1 μm ~1.0 μm 에 따른 주입 전류 대 광 출력 특성이다.



<그림 4-5> 시뮬레이션에 의한 I-L특성

<Fig. 4-5> I-L characteristics by with different leakage widths

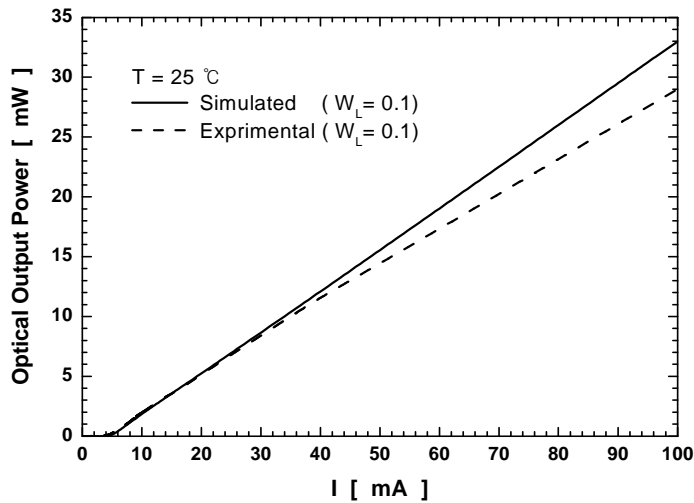
누설 폭에 따른 발진 임계전류는 6~12 mA이고, 100 mA의 전류를 주입했을 경우 광출력은 누설 폭 0.1 μm 일 때 33 mW이고, 1.0 μm 일 때 15 mW이다. 따라서, 누설 폭이 작을수록 활성영역 외부인 누설경로로 흐르는 누설 전류가 작아져서 주입되는 전류는 광출력으로 모두 기여됨을 알 수 있다. 또한, 누설 폭의 증가에 따른 누설 전류의 증가로 발진임계전류가

커짐을 확인 할 수 있었다.

<그림 4-6>에서 누설 폭이 $0.1 \mu\text{m}$ 일 때의 시뮬레이션 결과와 본 논문에서 직접 제작한 PBH-LD의 측정 결과인 I-L 특성을 비교하였다. 전기적 등가회로로 설계된 PBH-LD의 유용성과 정확성을 증명하기 위해, 설계 및 실험상의 p-InP 도핑농도 $5 \times 10^{17} \text{ cm}^{-3}$ 와 누설 폭 $0.1 \mu\text{m}$ 을 동일하게 하였다. 그 결과는 <그림 4-6>에 나타내었다.

발진 임계전류는 6 mA로 동일하였고, I-L은 주입전류 100 mA일 때, 실험적인 값이 약 4 mW정도 작지만, 경향은 동일함을 알 수 있다.

이것은 시뮬레이션에서 온도영향을 고려하지 않았기 때문으로 생각된다.



<그림 4-6> 설계 및 실험에 의한 I-L 특성 비교

<Fig. 4-6> The I-L characteristic of designed and experimented measured PBH-LD

제 5 장 결론

본 연구에서는 1.3 μm 파장대역의 InGaAsP/InP 재료계인 uncooled PBH-LD의 누설전류의 의존성을 활성층과 n-InP 차단층 사이의 누설 폭(W_L)을 최적화한 전기적 등가회로를 범용회로 시뮬레이터인 PSpice를 이용하여 활성영역과 누설경로를 각각 설계하였다. 이러한 설계를 바탕으로 본 연구실에서 직접 제작하여 운용 중인 수직형 LPE장치를 이용하여 MQW웨이퍼성장, wet etching을 통한 mesa형성, 전류 차단층 성장 그리고 3rd 성장으로 PBH-LD를 제작하였다. 그리고 I-L특성으로부터 PBH-LD의 동작특성을 조사 및 시뮬레이션 결과와 비교 분석하였다.

이러한 과정으로 통해 얻은 결과를 정리해 보면 다음과 같다.

첫째, PBH-LD의 활성영역과 누설경로의 전류분포는 누설 폭과 p-InP 차단층의 도핑농도가 낮을수록 누설 영역으로의 전류가 거의 흐르지 않고, 활성영역으로 주입되는 것을 알 수 있었다.

둘째, 누설 폭이 0.1-1 μm 로 증가할 때와 p-InP 차단층의 도핑 농도가 $5 \times 10^{17} \text{ cm}^{-3}$ 일 때 임계전류가 6~12 mA의 값을 가졌고, 광출력은 주입전류 100 mA에서 33-15 mW의 특성을 얻었다.

셋째, 제작된 PBH-LD중에 누설 폭 0.1 μm 이 존재하는 소자의 I-L특성 측정결과로는 임계전류가 6 mA이고, 주입전류 100 mA일 때 약 29 mW를 얻었다.

이러한 시뮬레이션 결과 및 측정결과를 볼 때, 제작된 PBH-LD의 임계전류는 6 mA로 동일하며, 광출력 특성은 약 4 mW정도 차이가 있었다.

이것은 시뮬레이션에서 온도영향을 고려하지 않았기 때문이라 생각된다.

따라서, 온도에 따른 영향을 제외한 PBH-LD의 전기적 등가회로 설계를 통한 시뮬레이션 결과와 실험적 데이터를 비교·분석을 통해 경향이 동일함을 증명하였다. 또한, PBH-LD의 성장과정에서 성장 시간 및 성장온도를 정밀하게 제어하여 누설 폭을 최소화함과 동시에 p-InP 전류 차단층의 도핑농도를 $5 \times 10^{17} \text{ cm}^{-3}$ 이하로 줄여줌으로써 누설 전류가 줄어 고 주입전류에서도 낮은 발진 임계전류와 안정된 광출력 특성을 얻을 수 있을 것으로 사료된다.

향후 온도변수를 고려하여 보다 정확한 설계가 된다면 더욱 실제 소자의 특성과 동일한 해석 결과를 얻을 수 있으리라 생각된다.

참고문헌

- [1] 조호성, 박경현, 이증기, 장동훈, 김정수, 박기성, 박철순, 김홍만, 편광의 “응력완화 1.3 μm GaInAsP/InP Uncooled-LD의 다중양자우물층과 SCH층 구조에 따른 동작특성,” 대한전자공학회지, 제33권 A편 제7호, pp. 185-197, 1996.
- [2] Martinus P. J. G. Versleijen, P. I. Kuindersma, GIOK- DJAN D. Khoe, “Accurate Analysis of dc Electrical Characteristics of 1.3 μm DCPBH Laser Diodes,” *IEEE J. Quantum Electron.*, vol. 23, no. 6, pp. 925-935, 1987.
- [3] I. Mito, M. Kitamura, K. Kobayashi, S. Murata, M. Seki, Y. Odagiri, H. Nishimoto, M. Yamaguchi and K. Kobayashi, “InGaAsP-D-C-planar-buried-hetero-structure laser diode (DCPBH-LD) with effective current confinement,” *J. Lightwave Technol.*, vol. LT-1, p. 195, 1983.
- [4] T. Murotani, E. Oomura, H. Higuchi, H. Namizaki and W. Susaki, “InGaAsP /InP buried crescent laser emitting at 1.3 μm with very low threshold current,” *Electron. Lett.*, vol. 16, pp. 556-558, 1980.
- [5] T. Murotani, E. Oomura, H. Higuchi, H. Namizaki and W. Susak “Low threshold InGaAsP/InP buried crescent laser with double current confinement structure,” *IEEE J. Quantum Electron.*, vol. 17, pp. 646-650, 1981.
- [6] 山田博仁, “A Spice Model for Laser diode,” *電子情報通信學會誌*, vol. 85, no. 6, pp. 434-437, 2002
- [7] D. McDonald and R. F. O’Dowd, “Comparasion of two-and three-level rate equations in the modeling of quantum-well

- lasers," *IEEE J. Quantum Electron.*, vol. 31, pp. 1927-1936, 1995
- [8] R. Ghayour and M. R. Salehi, "Physical analysis and large signal circuit modeling of QW lasers for computer design of the optoelectronic integrated circuit," in *Proc. ICEE*, pp. 24-31, May, 1995.
- [9] P. V. Mena et al., "Rate-equation-based laser models with a single solution regime," *IEEE J. Lightwave Technol.*, vol. 15, pp. 717-730, Apr. 1997.
- [10] T. W. Carr and T. Erneux, "Dimensionless rate equations and simple conditions for self-pulsing in laser diodes," *IEEE J. Quantum Electron.*, vol. 37, pp. 1171-1177, 2001.
- [11] S. C. Kan and K. Y. Lau, "Intrinsic equivalent circuit of quantum-well lasers," *IEEE Photon. Technol. Lett.*, vol. 4, pp. 528-530, 1992.
- [12] B. P. C. Tsou and D. L. Pulfrey, "A versatile SPICE model for quantum-well lasers," *IEEE J. Quantum Electron.*, vol. 33, pp. 246-254, 1997
- [13] M. R. Salehi and R. Ghayour, "Modeling and simulation of the incoherent reflection of the characteristic semiconductor lasers," in *Proc. ICEE*, pp. 25-29, 1998.
- [14] M. R. Salehi and R. Ghayour, "Modeling and simulation of the incoherent reflection of the characteristic semiconductor lasers," in *Proc. ICEE*, pp. 25-29, 1998.
- [15] 埋込み構造半導体レーザーのリーク電流低減化に関する研究 龜谷雅明, 1998年 2月, 東京工業大学院 理工學研究科 電子物理工學専攻 碩士課程
- [16] MARTINUS P. J. G. VERSLEIJEN, P. I. KUINDERSMA, GIOK-DJAN

- D. KHOE, SENIOR MEMBER, IEEE, AND LAMBERTUS J. MEULEMAN, "Accurate Analysis of dc Electrical Characteristics of 1.3 μm DCPBH Laser Diodes," *IEEE J. Quantum Electron.*, vol. 23, no. 6, pp. 925-935, 1987.
- [17] Ho Sung CHO, Dong Hoon JANG, Jung Kee LEE, Kyung Hyun PARK, Jeong Soo KIM, Seung Won LEE, Hong Man KIM and Hyung-Moo PARK, "High-Performance Strain-Compensate Multiple Quantum Well Planar Buried Heterostructure Laser Diodes with Low Leakage Current," *Jpn. J. Appl. Phys.* vol. 35, no. 3, pp. 1751-1757, 1996.
- [18] Robert F. Pierret, *Semiconductor Device Fundamentals*, Addison Wesley
- [19] Giuseppe Massobrio, Paolo Antognetti. *Semiconductor Device Modeling with SPICE*, McGraw-Hill, Inc.
- [20] T. Tsukada, "GaAs-GaAlAs buried-heterostructure injection lasers," *J. Appl. Phys.*, vol. 45, pp. 4899-4906, 1974.
- [21] J. J. Hsieh and C. C. Shen, "Room-temperature CW operation of buried stripe double heterostructure GaInAsP/InP diode lasers," *Appl. Phys. Lett.*, vol. 30, pp. 429-431, 1977.
- [22] K. Mizuishi, M. Hirao, S. Tsuji, et al., "Accelerated aging characteristics of InGaAsP/InP buried heterostructure lasers emitting at 1.3 μm ," *Jpn. J. Appl. Phys.*, vol. 19, pp. 429-437, 1980.
- [23] S. Matsumoto, R. Iga, Y. Kadota, M. Yamaomoto, M. Fukuda, K. Kishi and Y. Itaya "Low resistance 1.55 μm InGaAsP/InP sem-insulating buried heterostructure laser diodes using a multilayer contact structure" *Electron. Lett.*, vol. 31, no. 11, pp. 882-883, 1995.
- [24] I. Mito, M. Kitamura, K. Kobayashi, S. Murata, M. Seki, Y.

- Odagiri, H. Nishimoto, M. Yamaguchi and K. Kobayashi, "InGaAsP -D-C-planar -buried-hetero-structure laser diode (DCPBH-LD) with effective current confinement," *J. Lightwave Technol.*, vol. LT-1, p.195, 1983.
- [25] K. Kishino, Y. Suematsu and Y. Itaya, "Mesa substrate buried heterostructure GaInAsP/InP lasers," *Electron. Lett.*, vol. 15, pp. 134-136, 1979.
- [26] N. K. Dutta, D. P. Wilt, P. Besomi, W. C. Dautremont-Smith, P. D. Wright and R. J. Nelson, *Appl. Phys. Lett.*, vol. 44, p. 483, 1984.
- [27] I. P. Kaminow, R. E. Nahory, L. W. Stulz and J. C. Dewinter, "Performance of an improved InGaAsP ridge waveguide laser at $1.3\mu\text{m}$ wavelength," *Electron. Lett.*, vol. 17, pp. 318-320, 1981.
- [28] I. P. Kaminow, L. W. Stulz, J. S. Ko, A. Dental, R. E. Nahory, J. C. Dewinter and R. L. Hartman, "Low threshold InGaAsP ridge waveguide lasers at $1.3\mu\text{m}$," *IEEE Quantum Electron.*, vol. 19, pp. 1312-1218, 1983.
- [29] M. C. Amann and B. Stenmuller, "Narrow-stripe metal-clad ridge waveguide lasers for $1.3\mu\text{m}$ wavelength," *Appl. Phys. Lett.*, vol. 48, pp. 1027-1029, 1986.
- [30] B. Stegmuller, E. Veuhoff, J. Rieger and H. Hedrich. "High-temperature(130°C) CW operation of $1.53\mu\text{m}$ InGaAsP ridge-waveguide lasers using strained quaternary quantum wells," *Electron. Lett.*, vol. 29, no. 19, pp. 1691-1693, 1993.
- [31] A. Doi, N. Chinone, K. Aiki and R. Ito, "GaxIn $_{1-x}$ AsyP $_{1-y}$ /InP rib waveguide injection lasers made by one-step LPE," *Appl. Phys. Lett.*, vol. 34, pp. 393-495, 1979.

- [32] K. Endo, T. Suzuki, I. Sakuma, et al. "Life test of 1.3 μ m wavelength InGaAsP /InP PCW lasers," *National Convention Record of Japan. Society of Applied Physics*, 17p-Q-11, p. 164, 1981.
- [33] H. Yonezu, I. Sakuma, K. Kobayashi, et al., "A GaAs-AlxGa1-xAsx double hetetostructure planar stripe laser," *Jpn J. Appl. Phys.*, vol. 12, pp. 127-134, 1973.
- [34] S. Iida, K. Takata and Y. Unno, "Spectral behavior and line width of (GaAl) As-GaAs double heterostructure lasers at room temperature with stripe geometry configuration," *IEEE J.Quantum Electron.*, vol. 9, pp. 361-366, 1973.
- [35] M. Takusagawa, S. Ohasaka, N. Takagi, et al., "An internally stripe planar laser with 3 μ m stripe width oscillating in transverse single mode," *Proc. IEEE*, vol. 61, pp. 1758-1759, 1973.
- [36] A. Accard, J. Benoit and R. Vergn명, "LPE Growth of InP thin layer from super-cooled solutions by two-phase technique, *J. Crystal Growth.*, Vol. 54, pp. 235~238, 1982.
- [37] R. F. Dazarinov, W. A. Nordland, W. R. Wagner and H. Temkin, "Near equilibrium LPE growth In1-xGaxAsyP1-y lattice matched to InP," *J. Crystal Growth*, Vol. 60, pp. 235-238, 1982.
- [38] I. Ladany and F. Z. Hawrylo, "Comparison of single and two-phase LPE growth methods for InGaAsP/InP lasers and LEDs," *J. Crystal. Growth.*, Vol. 54, pp. 69-75, 1981.
- [39] 김운섭, 황상구, 김정호, 김동욱, 홍창희, "InGaAsP/InP계 SCH-MQW-PBH 레이저 다이오드의 특성 해석을 위한 소자 Simulatio에 관한 연구," 대한전자공학회 한국통신학회 부산,경남 지부 추계 학술발표회 논문집, 제 8 권, 제 2 호, pp. 43-48, 1999.
- [40] 황상구, 오수환, 김정호, 김운섭, 김동욱, 홍창희, "Meltback을 이용

- 한 mesh shape의 형성과 평면 매립형 반도체 레이저의 제작,”
Hankook Kwanghak Hoeji, vol. 10, no. 6, pp. 518-522, 1999.
- [41] M. Yamada and H. Isliguro, “Gain calculation of undoped GaAs injection laser taking account of electric intra-band relaxation,”
Jpn. J. Appl. Phys., vol. 20, pp. 1279-1288, 1981.
- [42] Y. Horikoshi and Y. Furukawa, “Temperature sensitive threshold current of InGaAsP-InP double hetrostructure lasers,” *Jpn. J. Appl. Phys.*, vol. 18, pp. 809-815, 1979.
- [43] M. Yano, H. Nishi and M. Takusagawa, “Influence of interfacial recombination on oscillation characteristics of InGaAsP/InP DH lasers,” *IEEE J. Quantum Electron.*, vol. 16, pp. 661-667, 1980
- [44] A. Sugimura, “Band-to-band Auger recombination effect on InGaAsP laser threshold,” *IEEE J. Quantum Electron.*, vol. 17, pp.627-635, 1981.
- [45] M. Yano, H. Imai and M. Takusagawa, “Analysis of threshold temperature characteristics for InGaAsP/InP double heterojunction lasers,” *J. Appl. Phys.*, vol. 52, pp. 3172-3175, 1981.
- [46] A. sugimura, “Band-to-band Auger recombination in InGaAsP lasers,” *Appl. Phys. Lett.*, vol. 39, pp. 21-23, 1981.
- [47] J. I. Pankove, “Temperature dependence of emission efficiently and lasing threshold in laser diodes,” *IEEE J. Quantum Electron.*, vol. 4, pp. 119-122, 1968.
- [48] M. B. Panish, I. Hayashi and Sumski, “Double-heterostructure injection laser with room-temperature threshold as low as 2300A/cm², *Appl. Phys. Lett.*, vol. 16, pp. 326-327, 1970.
- [49] I. Hayashi, M. B. Panish and F. K. Reinhert, “GaAs-Al_xGa_{1-x}As double heterostructure injection lasers,” *J. Appl. Phys.*, vol. 42,

pp. 1929-1941, 1971.

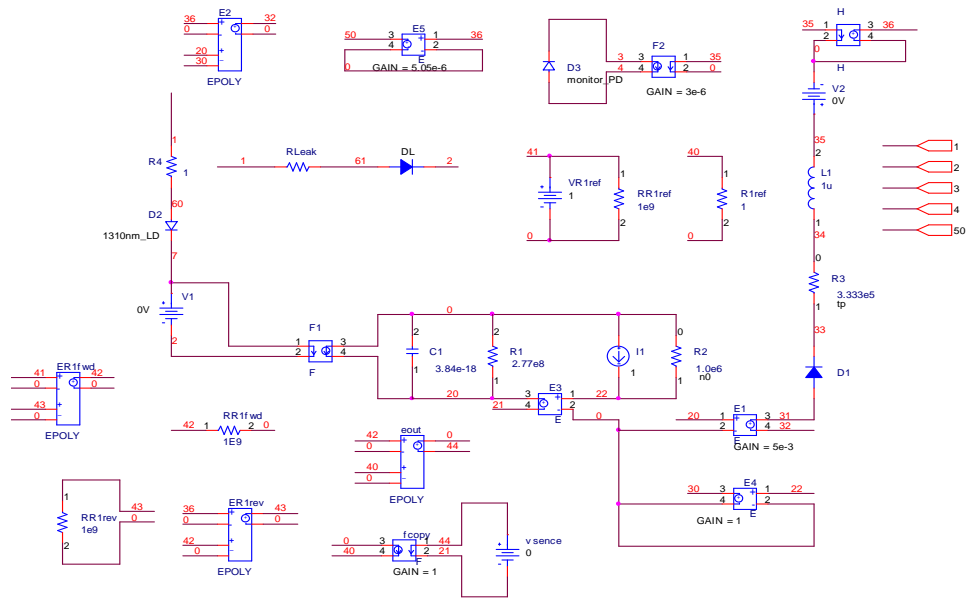
- [50] M. Uueno, I. Sakuma, T. Furuse, Y. Matsumoto, H. Kawemo, Y. Ide and S. Matsumoto, "Transverse mode stabilized InGaAsP/InP ($\lambda=1.3\mu\text{m}$) plane-convex waveguide lasers," *IEEE J. Quantum Electron.*, vol.17, pp. 1930-1940, 1981.
- [51] Y. Itaya, S. Arai, K. Kishino, M. Asada and Y. Suematsu, "1.6 μm wavelength GaInAsP/InP laser prepared by two-phase solution technique," *IEEE J. Quantum Electron.*, vol. 17, pp. 635-640, 1981.
- [52] H. C. Casey, Jr., "Temperature dependence of threshold current density in InP-Ga_{0.28}In_{0.72}As_{0.6}P_{0.4}($\lambda=1.3\mu\text{m}$) double Heterosturcture laser," *J. Appl. Phys.*, vol. 57, pp. 1959-1964, 1984.
- [53] Y. Sasai, N. Hase, M. Ogura and T. Kajiwarw, "Fabrication and lasing characteristics of 1.3 μm InGaAsP multiple quantum-well lasers," *J. Appl. Phys.*, vol. 59(1), pp. 28-31, 1986.

부 록

부록 1. PBH-LD 전기적 등가회로 도면

부록 2. PBH-LD 전기적 등가회로의 PSpice netlist

부록 1. PBH-LD의 전기적 등가회로 도면도



부록 2. PBH-LD의 전기적 등가회로의 PSpice netlist.

```
.SUBCKT NDL7004 1 2 3 4 50
.model 1310nm_LD D ( CJO=10PF EG=.95 N=1.2 RS=5 )
.model D1 D
.model Monitor_PD D ( CJO=10PF EG=.8 RS=0.1)
.model n0 RES (TC1=0.018 TC2=0.00015)
.model tp RES (TC1=0.006 TC2=0.00006)
D2 6 7 1310nm_LD
V1 7 2 0V
F1 0 20 V1 1
C1 20 0 1.442e-17
R1 20 0 1.387e8
E3 (20,21) (22,0) 1
```

```

I1 0 22 1
R2 22 0 n0 1.0e6
E1 (31,32) (20,0) 5e-3
E2 32 0 POLY(2) (36,0) (20,30) 0 0 0 0 2 0 0 -1.2E-4
E4 (30,0) (22,0) 1
D1 31 33 DIN4496
R3 33 34 tp 3.333e5
L1 34 35 1uH
V2 35 0 0V
H 36 0 V2 1
E5 (50,0) (36,0) 2.1e-5
VR1ref 41 0 1
RR1ref 41 0 1e9
ER1fwd 42 0 POLY(2) (41,0) (43,0) 0 1E9 -1E9
RR1fwd 42 0 1E9
ER1rev 43 0 POLY(2) (36,0) (42,0) 0 0 0 0 2.884E-10 0 0 -1.73E-14
RR1rev 43 0 1e9
R1ref 40 0 1
eout 0 44 POLY(2) 42 0 40 0 0 0 0 0 1
fcopy 0 40 vsence 1
vsence 44 21 0
.Monitor PD
F_F2 3 4 V2 3e-6
D_D3 4 3 monitor_PD
DL 61 2 Dbreak
RLeak 1 61 100
Q1 1 68 Dbreak
Q2 67 68 Dbreak
R5 67 1 1
.END

```

감사의 글

삶이 끝나는 그 순간까지도 실험실에 남아 있는 제자를 걱정하신 고흥창희 교수님께 말로는 못하지만 맘속 깊이 감사드립니다. 그리고 사랑합니다. 그리고 항상 아이처럼 밝은 미소를 가지신 사모님께 진심으로 감사드립니다. 항상 건강하십시오.

교수님이 돌아가신 후 지도를 맡아주신 박동국 교수님, 논문의 심사를 맡아주신 김기문 교수님, 손경락 교수님, 그리고, 학문적으로 많은 가르침을 주신 양규식 교수님, 이상배 교수님, 임재홍 교수님, 그리고 신라대학교 최영규 교수님께 진심으로 감사드립니다.

광전자 연구실에서 부족한 저를 지켜봐 주시고 물심양면으로, 학문적으로 지도를 아끼지 않으신 움토*온의 조호성박사님, 황상구박사님, 그리고 고 하홍춘 선배님, 광주과학기술원의 이석정박사님, ETRI의 오수환박사님, 휴먼라이트의 박윤희박사님, 사라콤의 배정철박사님, 이영섭박사님, 이채호선배님, 움토웨이퍼렉의 김동욱선배님, 고등광기술원의 김운섭선배님, 모수종선배님, KT의 김선근차장님, 산업기술연구소의 전중성박사님 그리고, 실험실의 안세경선배님, 김정호선배님, 양승국선배님 정말 감사드립니다.

2년 동안 늘 항상 같이 했던 정인식, 김동원, 조희제, 유재환 그리고 기숙사 룸메이트로 만났던 안순영, 오현경 언니에게도 고마움을 전합니다.

마지막으로 몸은 떨어져 있지만 항상 저를 걱정하고 도와주신 언니와 형부, 그리고 작은 언니와 동생 미선이에게 늘 감사하고 있습니다. 평생토록 자식생각에 노심초사하시며 자식 잘 되길 두 손 모아 빌어주시는 아버지, 어머니께 이 글을 바칩니다.