

FACULDADE DE ENGENHARIA DA UNIVERSIDADE DO PORTO



**FEUP**

**Monitorização em tempo-real de  
parâmetros de qualidade da rede  
elétrica a partir de diferentes locais em  
Portugal Continental**

**Nuno Miguel Salgado Campos**

Mestrado Integrado em Engenharia Electrotécnica e de Computadores

Orientador: Aníbal Ferreira (Prof. Dr. Eng.)

Co-orientador: Ricardo Sousa (Dr. Eng.)

11 de Março de 2013



# Resumo

O objetivo principal deste projeto é proporcionar a monitorização em tempo-real (via Internet) de parâmetros fundamentais de qualidade da rede elétrica de energia, em diferentes localidades geograficamente distribuídas em Portugal. Os parâmetros mais importantes a recolher são a frequência de rede (Electric Network Frequency – ENF) e a distorção harmónica total (Total Harmonic Distortion - THD).

Para tal, foram desenvolvidos dois sensores que, de modo autónomo, analisam os diversos parâmetros a partir de uma vulgar tomada da rede elétrica de baixa tensão, e que enviam essa informação, via Web, para um servidor. Este servidor processa o alinhamento temporal dos dados e disponibiliza graficamente, em tempo real, toda a informação relevante, através de uma interface Web.

Os sensores foram colocados quatro locais, progressivamente mais distantes, até cerca de 70 km, tendo-se efetuado registos dos parâmetros em oito dias diferentes.

Os resultados confirmam a elevada consistência geográfica da ENF, assim como a sua baixa correlação temporal. Em relação à THD, concluiu-se que existem alguns comportamentos comuns observáveis nos diferentes locais, mas que as variações são sobretudo influenciadas por fatores locais.



# Abstract

The main objective of this project is to afford real time monitoring (via Internet) of fundamental quality parameters of the electrical grid power, that are geographically distributed in different locations in Portugal. The most important parameters to be gathered are the Electric Network Frequency - ENF and the Total Harmonic Distortion - THD.

To achieve this, two sensors were developed in order to independently analyze the various parameters from an ordinary low voltage wall outlet and send this information to a web server. This server processes the time alignment of the data and provides graphically, in real time, all relevant information via a web interface.

The sensors were placed in four locations progressively more distant to about 70 km, having been performed records of the parameters in eight different days.

The results confirmed the high geographical consistency of ENF, as well as its low temporal correlation. Regarding the THD, it was found that there are some common behaviors, observables in different places, but that variations are mainly influenced by local factors.



# Agradecimentos

Agradeço ao professor Doutor Aníbal Ferreira pela motivação e orientação dada para este projeto, assim como ao Doutor Ricardo Sousa, por toda a ajuda e tempo disponibilizado ao longo desta dissertação.

Agradeço também a todos os meus colegas e amigos que percorreram comigo esta fase da minha vida, pelo excelente "clima" de amizade e entreajuda que foi criado. Quero agradecer particularmente ao Daniel Gomes, Eduardo Carvalho, Mário Sousa, Ricardo Dias, Rui Amaro, Tiago Campos e Tiago Monteiro pela colaboração em diversas etapas do desenvolvimento deste projeto.

Um agradecimento especial a toda a minha família, aos meus pais e irmãos pelo apoio incondicional que me dão e por tornarem possível toda a minha aprendizagem até este ponto, assim como pela confiança que sempre demonstraram em mim e naquilo que faço.

A todos os que me apoiaram, principalmente aos meus amigos que não participaram diretamente nesta dissertação, mas que estiveram sempre comigo e sem os quais não teria chegado até aqui, muito obrigado.

Nuno Campos





*“Happiness is not the absence of problems but the ability to deal with them.”*

Charles Louis de Montesquieu



# Conteúdo

<b>1</b>	<b>Introdução</b>	<b>1</b>
1.1	Caraterização do Problema . . . . .	1
1.2	Enquadramento e Motivação . . . . .	3
1.3	Objetivos . . . . .	4
1.4	Estrutura do Documento . . . . .	4
<b>2</b>	<b>Estado da Arte</b>	<b>7</b>
2.1	Trabalhos na Área . . . . .	7
2.2	Soluções Existentes . . . . .	9
2.3	Normas Relacionadas . . . . .	10
2.3.1	Norma NE/EN 50160 . . . . .	11
2.3.2	Norma CEI/IEC 61000 . . . . .	12
2.3.3	Norma ANSI/IEEE 519 – 1992 . . . . .	13
2.4	Considerações finais . . . . .	13
<b>3</b>	<b>Arquitetura do Sistema</b>	<b>15</b>
3.1	Módulo de aquisição . . . . .	16
3.1.1	Transdutor de tensão . . . . .	16
3.1.2	Conversor analógico-digital . . . . .	16
3.1.3	Circuito de condicionamento . . . . .	17
3.1.4	Eagle . . . . .	18
3.2	Fonte de alimentação . . . . .	19
3.3	Módulo de processamento . . . . .	19
3.3.1	Arduino . . . . .	21
3.4	Servidor e interface . . . . .	21
3.4.1	PHP . . . . .	21
3.4.2	SQL . . . . .	22
3.5	Considerações finais . . . . .	22
<b>4</b>	<b>Processamento e Algoritmos</b>	<b>23</b>
4.1	Programação do microcontrolador . . . . .	23
4.1.1	MPIDE . . . . .	25
4.1.2	MATLAB . . . . .	26
4.1.3	FFT ( <i>Fast Fourier Transform</i> ) . . . . .	26
4.1.4	Algoritmo para estimação da frequência . . . . .	26
4.2	Servidor . . . . .	27
4.3	Base de dados . . . . .	27
4.4	Considerações finais . . . . .	28

<b>5</b>	<b>Procedimento Experimental</b>	<b>29</b>
5.1	Testes dos componentes do protótipo . . . . .	29
5.1.1	Testes do módulo de aquisição . . . . .	29
5.1.2	Testes da fonte de alimentação . . . . .	29
5.1.3	Testes do módulo de processamento . . . . .	30
5.2	Testes Globais . . . . .	31
5.3	Considerações finais . . . . .	31
<b>6</b>	<b>Resultados</b>	<b>33</b>
6.1	Locais de monitorização da rede elétrica . . . . .	33
6.2	Caraterização dos Sinais . . . . .	34
6.3	Estudos de correlação . . . . .	36
6.3.1	Correlação espacial . . . . .	36
6.3.2	Correlação temporal . . . . .	37
6.4	Análise dos resultados . . . . .	40
6.5	Considerações finais . . . . .	41
<b>7</b>	<b>Conclusão</b>	<b>43</b>
7.1	Satisfação dos objetivos . . . . .	43
7.2	Principais dificuldades . . . . .	44
7.3	Trabalho Futuro . . . . .	44
7.4	Considerações finais . . . . .	45
<b>A</b>	<b>Anexos</b>	<b>47</b>
A.1	Dimensionamento das resistências do circuito de aquisição de sinal . . . . .	47
A.2	Dimensionamento das resistências do circuito de condicionamento de sinal . . . . .	48
A.3	Esquemas do Módulo de Aquisição . . . . .	51
A.4	Esquemas da Fonte de Alimentação . . . . .	52
A.5	Gráficos da ENF e da THD . . . . .	53
A.6	Código das funções “FFT” e “Accuratedeltaell” . . . . .	54
A.7	LEM LV25P . . . . .	57
A.8	AD7738 . . . . .	61
A.9	OP284 . . . . .	66
A.10	Transformador . . . . .	69
A.11	LD7915 . . . . .	72
A.12	LD7905 . . . . .	76
A.13	LD1117AV33 . . . . .	79
A.14	LD7805 . . . . .	83
A.15	LD7815 . . . . .	86
A.16	Cerebot MX7cK . . . . .	89
	<b>Referências</b>	<b>95</b>

# Lista de Figuras

1.1	Problemas de qualidade da energia elétrica . . . . .	2
2.1	Aplicação desenvolvida em LabView . . . . .	8
2.2	Diagrama de blocos representativo do analisador da qualidade de energia . . . . .	9
2.3	PM3000 . . . . .	10
2.4	Fluke 435 . . . . .	10
2.5	CM3000 . . . . .	10
2.6	PQube . . . . .	10
3.1	Arquitetura do Sistema . . . . .	15
3.2	Esquema e montagem típica do AD7738 . . . . .	17
3.3	Esquema do módulo de aquisição . . . . .	17
3.4	Desenho de esquema funcional no Eagle . . . . .	18
3.5	Fonte de Alimentação em <i>breadboard</i> . . . . .	19
3.6	Fotografia da placa Cerebot MX7cK . . . . .	20
3.7	Interface da aplicação Web . . . . .	22
4.1	Sessão de trabalho no MPIDE . . . . .	25
4.2	Protocolo de comunicação entre o módulo de processamento e o servidor . . . . .	27
5.1	Testes do transdutor com fonte de alimentação externa . . . . .	30
5.2	Segundo Protótipo . . . . .	32
6.1	Localização dos dispositivos durante a monitorização . . . . .	33
6.2	Função densidade da ENF e da THD no local A . . . . .	35
6.3	Função densidade da ENF e da THD no local D . . . . .	35
6.4	Gráficos da ENF e da THD registados em simultâneo no locais A e B . . . . .	37
6.5	Gráficos da ENF e da THD registados local A em quatro dias diferentes . . . . .	38
6.6	Gráficos da ENF e da THD registados no local A em três dias diferentes . . . . .	39
6.7	ENF registada no dia 3 de Março (Domingo) . . . . .	40
6.8	Consumo de energia elétrica na Europa e em Portugal (Domingo) . . . . .	41
A.1	Esquema da entrada do módulo de aquisição . . . . .	47
A.2	Esquema do circuito de condicionamento do módulo de aquisição . . . . .	49
A.3	Sinal $V_1$ visto no osciloscópio . . . . .	50
A.4	Sinal $V_{out2}$ visto no osciloscópio (acoplamento DC) . . . . .	50
A.5	Esquema funcional do Módulo de Aquisição . . . . .	51
A.6	<i>Layout</i> da PCB do Módulo de Aquisição . . . . .	51
A.7	Esquema funcional da Fonte de Alimentação . . . . .	52

A.8	<i>Layout</i> da PCB da Fonte de Alimentação . . . . .	52
A.9	Gráficos da ENF e da THD registados em simultâneo no locais A e C . . . . .	53
A.10	Gráficos da ENF e da THD registados em simultâneo no locais A e D . . . . .	54

# Lista de Tabelas

2.1	Valores dos primeiros 25 harmónicos de tensão nos pontos de fornecimento . . . .	11
2.2	Níveis de compatibilidade para os harmónicos de tensão . . . . .	12
2.3	Limites máximos de distorção harmónica . . . . .	13
5.1	Tensões de saída da fonte de alimentação . . . . .	30
5.2	Erros entre os dados recolhidos pelos 2 sensores . . . . .	31
6.1	Caraterização da ENF . . . . .	34
6.2	Caraterização da THD . . . . .	35
6.3	Correlação da ENF . . . . .	36
6.4	Correlação da THD . . . . .	37
6.5	Correlação da ENF em quatro dias diferentes (noite) . . . . .	38
6.6	Correlação da THD em quatro dias diferentes (noite) . . . . .	39
6.7	Correlação da ENF em três dias diferentes (tarde) . . . . .	39
6.8	Correlação da THD em três dias diferentes (tarde) . . . . .	39





# Abreviaturas e Símbolos

ADC	Conversor Analógico Digital
BT	Baixa Tensão
CAD	<i>Computer-Aided Design</i>
CEI	Comissão Eletrotécnica Internacional
CÉNÉLEC	Comité Européen de Normalização Eletrotécnica
DSP	Processador Digital de Sinal
ENF	<i>Electric Network Frequency</i>
ENTSO-E	<i>European Network of Transmission System Operators for Electricity</i>
FEUP	Faculdade de Engenharia da Universidade do Porto
FFT	<i>Fast Fourier Transform</i>
GPS	<i>Global Positioning System</i>
HTML	<i>HyperText Markup Language</i>
HTTP	<i>Hypertext Transfer Protocol</i>
I <sub>2</sub> C	<i>Inter-Integrated Circuit</i>
IEEE	Instituto dos Engenheiros Eletrotécnicos e Eletrónicos
MIEEC	Mestrado Integrado em Engenharia Eletrotécnica e de Computadores
MT	Média Tensão
PCB	<i>Printed Circuit Board</i>
PHP	<i>PHP: Hypertext Preprocessor</i>
REN	Rede Elétrica Nacional
RTC	Relógio em Tempo-Real
SMD	<i>Surface-Mount Device</i>
SPI	<i>Serial Peripheral Interface</i>
SQL	<i>Structured Query Language</i>
TCP/IP	<i>Transmission Control Protocol/Internet Protocol</i>
THD	<i>Total Harmonic Distortion</i>
UPS	<i>Uninterruptable PowerSupplies</i>
USB	<i>Universal Serial Bus</i>



# Capítulo 1

## Introdução

Neste capítulo pretende-se abordar introdutoriamente o tema do projeto. É realizada uma caracterização geral do problema e referido o seu domínio de intervenção. São também expostos os objetivos a atingir e explicada a organização deste documento.

### 1.1 Caraterização do Problema

A definição de qualidade da energia elétrica depende do domínio à qual é aplicada. Para a empresa concessionária, a fiabilidade do sistema é essencial. Para o consumidor doméstico, esta definição está relacionada principalmente com a continuidade no fornecimento de energia elétrica, assim como para a indústria, mas neste caso, a falta de energia elétrica ou mesmo a variação em alguns parâmetros elétricos, podem originar grandes prejuízos financeiros. Resumidamente, qualidade da energia elétrica é definida como qualquer problema na energia manifestado por desvios na tensão, corrente ou frequência, que resultam na falha ou operação inadequada de equipamentos do consumidor [5].

A qualidade da energia elétrica aborda fenómenos eletromagnéticos que são divididos em várias categorias: transitórios, variações de curta e de longa duração, desequilíbrios de tensão, distorções na forma de onda, flutuações de tensão e variações na frequência [6].

Entre os problemas de qualidade de energia, a interrupção do fornecimento é o mais grave, pois afeta todos os equipamentos ligados à rede elétrica, à exceção daqueles que disponham de UPS (Uninterruptable PowerSupplies) ou gerador. Contudo, outros problemas de qualidade de energia, como os descritos a seguir e ilustrados na Figura 1.1, além de conduzirem à operação incorreta de alguns equipamentos, podem também danificá-los:

- Distorção harmónica: quando existem cargas não lineares ligadas à rede elétrica, a corrente que circula nas linhas contém harmónicos e as quedas de tensão provocadas pelos harmónicos nas impedâncias das linhas originam também distorção nas tensões de alimentação.
- Ruído: corresponde ao ruído eletromagnético de alta-frequência, que pode ser produzido pelas comutações rápidas dos conversores eletrónicos de potência.

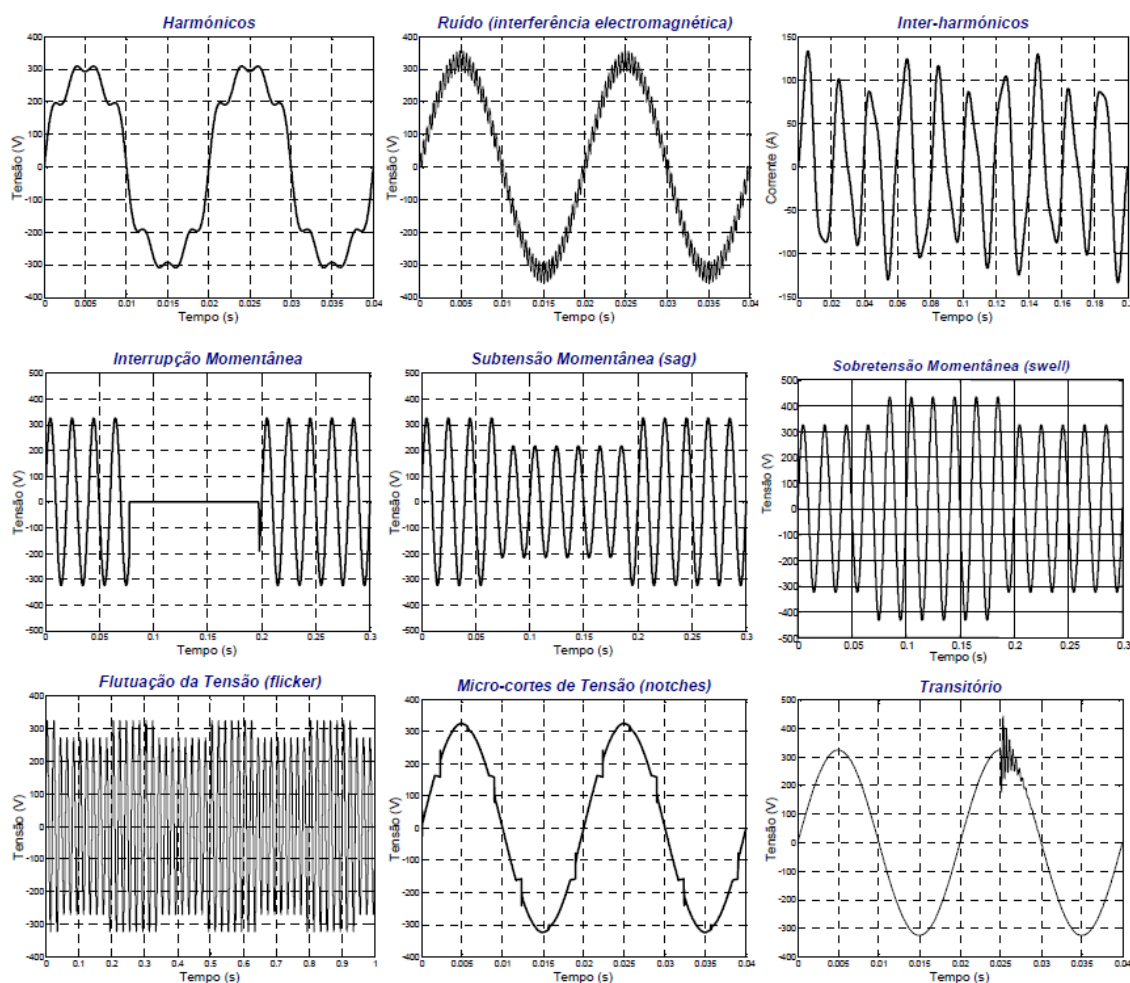


Figura 1.1: Problemas de qualidade da energia elétrica [2]

- Inter-harmônicos: surgem quando há componentes de corrente que não estão relacionadas com a componente fundamental (50 Hz); essas componentes de corrente podem ser produzidas por exemplo por cicloconvertidores<sup>1</sup>.
- Interrupção momentânea: ocorre, por exemplo, quando o sistema elétrico dispõe de disjuntores com religador, que abrem na ocorrência de um curto-circuito, fechando-se automaticamente após alguns milissegundos.
- Subtensão momentânea (*voltage sag*): também conhecido por "cava de tensão", pode ser provocada, por exemplo, por um curto-circuito momentâneo num outro alimentador do mesmo sistema elétrico.
- Sobretensão momentânea (*voltage swell*): pode ser provocada, entre outros casos, por situações de defeito ou operações de comutação de equipamentos ligados à rede elétrica.

<sup>1</sup>Equipamentos que permitem sintetizar tensões e correntes de saída com frequência inferior

- Flutuação da tensão (*flicker*): acontece devido a variações intermitentes de certas cargas, causando flutuações nas tensões de alimentação (que se traduz, por exemplo, em oscilações na intensidade da iluminação elétrica).
- Micro-cortes de tensão (*notches*): resultam de curto-circuitos momentâneos, que ocorrem durante intervalos de comutação dos semicondutores de potência dos retificadores.
- Transitórios: ocorrem como resultado de fenómenos transitórios, tais como a comutação de bancos de condensadores ou descargas atmosféricas [2].

A monitorização da qualidade da energia da rede elétrica tem como objetivo caracterizar as variações destes parâmetros. Um dos principais parâmetros que importa monitorizar é a frequência fundamental da rede (ENF). Este valor não é constante, flutuando em torno do valor nominal devido às variações das cargas da rede de energia. Na Europa, estas flutuações tornam a ENF numa variável aleatória contínua que varia tipicamente entre 49,90 Hz e 50,10 Hz [1]. Estas flutuações são consistentes em toda a rede de energia, e tem sido mostrado que as flutuações de frequência medidas em locais distantes, mas ligados na mesma rede têm um valor semelhante. Portanto, o sinal de ENF captado em qualquer localização na rede pode servir como um sinal representativo para toda a área coberta pela rede de alimentação [1]. Para se realizar a monitorização, a primeira fase deste projeto consiste no desenvolvimento de um sistema de aquisição de sinal e comunicação de dados, com a capacidade de extração de alguns parâmetros qualitativos da rede, em particular a frequência precisa e a distorção harmónica, e posterior envio destes para um servidor, que funcionará como centro de recolha e tratamento de informação. A segunda fase do projeto envolve a análise comparativa dos dados recolhidos provenientes de diferentes locais e, através do alinhamento temporal desta informação, o estudo da consistência geográfica da ENF assim como a sua correlação temporal, em vários períodos.

## 1.2 Enquadramento e Motivação

As empresas, principalmente do ramo industrial, têm vindo a revelar uma maior preocupação com a qualidade da energia elétrica e, como tal, adquirem equipamentos que possibilitam o controlo da mesma. Naturalmente que os distribuidores e fornecedores de energia elétrica têm obrigatoriamente de monitorizar dos diversos parâmetros da rede para poderem garantir aos clientes uma boa qualidade de serviço. Em meados de 2011 foram realizados contactos com a EDP, e foi-nos indicado que, em Portugal, o controlo e monitorização em baixa tensão (BT) é feito por amostragem e que nas subestações são feitas monitorizações trimestrais, de dois em dois anos, através de equipas que se deslocam ao local para efetuarem as medições. Por este motivo, responsáveis da EDP demonstraram interesse no conceito deste projeto, pela ambição de monitorização sistémica e instantânea, de forma automática, que poderá viabilizar estudos e mesmo decisões preventivas de segurança que neste momento não estão ainda implementadas. Esta solução pode revelar requisitos demasiado exigentes e tornar-se dispendiosa, mas pode-se tornar vantajosa a médio/longo

prazo. Com efeito, a não-idealidade dos parâmetros da rede elétrica nacional conduz a um maior desgaste nos materiais e equipamentos, conseqüentemente a maiores custos de manutenção que se revelariam desnecessários no caso da detecção (e eventual correção) destes parâmetros em tempo útil.

Por outro lado, nos últimos anos ocorreu um aumento significativo do número de tentativas de utilização de evidências de áudio e vídeo digital em todos os setores de justiça criminal. Como estas evidências podem ser editadas ou falsificadas, o examinador forense carece de procedimentos eficazes para a avaliação da autenticidade das gravações. A análise das variações da frequência do sinal elétrico pode, por análise comparativa com registos existentes, revelar-se um método para detecção de falsificações e, no limite, de determinação do local e da hora onde ocorreram [1].

Importa ainda referir que esta dissertação explora diversas componentes trabalhadas ao longo do curso, como a programação a vários níveis (Hardware e Software), protocolos de comunicação entre dispositivos, análise de sinal, análise estatística e sistemas elétricos de energia.

### 1.3 Objetivos

Como já foi referido neste documento, este projeto tem dois objetivos. O primeiro objetivo compreende a projeção e desenvolvimento de dispositivos ligados a uma rede monofásica em BT que, de forma autónoma, possam recolher dados relativos à frequência de rede (ENF), com resolução à milésima de Hz, e à distorção harmónica total (THD), até ao 30º harmónico. O segundo objetivo consiste na recolha e análise dos dados obtidos. Para tal desenvolveu-se uma plataforma capaz de receber e ordenar os resultados, e mostrá-los graficamente, apresentando a informação de um modo interativo. Posteriormente analisam-se comparativamente os dados recolhidos simultaneamente em locais distintos para se poderem tirar conclusões acerca da consistência geográfica e da correlação temporal das variações dos parâmetros de qualidade da rede elétrica. Esta será a vertente inovadora presente nesta dissertação, visto já existirem alguns dispositivos de monitorização de rede.

### 1.4 Estrutura do Documento

Este documento é constituído por sete capítulos.

No primeiro capítulo é apresentado o projeto, respetivo enquadramento e objetivos.

O estado da arte é analisado no capítulo 2. São também referidos projetos e soluções desenvolvidos nesta área, assim como as normas existentes relativas à qualidade da energia elétrica.

No capítulo 3 é exposta a arquitetura e explicado o funcionamento geral do sistema. Pretende-se também apresentar os vários módulos que compõem o sistema assim como as ferramentas utilizadas no seu desenvolvimento.

São introduzidos os algoritmos e métodos de processamento dos dados, em vários níveis do sistema, no capítulo 4.

No capítulo 5 apresenta-se o procedimento experimental efetuado durante os testes do protótipo e recolha de dados.

Os resultados da monitorização da rele elétrica são analisados no capítulo 6.

Por fim, no capítulo 7 é efetuado o balanço e conclusão da dissertação, apresentando-se também possíveis melhorias em trabalhos futuros.

Nos anexos apresentam-se alguns conteúdos complementares à dissertação, nomeadamente cálculos, código fonte de algoritmos, esquemas dos módulos e excertos de fichas técnicas de componentes.





## Capítulo 2

# Estado da Arte

Neste capítulo pretende-se expor o “estado da arte” no que diz respeito à monitorização em tempo real de parâmetros da rede elétrica. São referidos alguns estudos e projetos na área, particularmente em Portugal. Como já são comercializados dispositivos com as características necessárias ao desenvolvimento do nosso projeto, são mencionadas também algumas soluções existentes no mercado.

### 2.1 Trabalhos na Área

Foram já realizados alguns projetos relacionados com a monitorização dos parâmetros da rede elétrica. Um deles foi desenvolvido em 2003 por um grupo de investigadores do IP Bragança e da U. Minho, denominado “Sistema de Monitorização da Qualidade da Energia Elétrica Baseado em PC”[3]. Este é um sistema de baixo custo desenvolvido para monitorização da qualidade de energia elétrica e gestão de energia. O sistema utiliza sensores de efeito Hall de tensão e corrente para o condicionamento dos sinais da rede elétrica, uma placa de aquisição de dados genérica e um PC, que trabalha com a linguagem de programação gráfica *LabVIEW* (Figura 2.1). O sistema deteta continuamente diversas anomalias relacionadas com a qualidade da energia elétrica, registando esta informação, que pode ser visualizada em tabelas ou gráficos e utilizada para gerar relatórios no formato HTML. A aplicação executa continuamente a aquisição de quatro sinais de tensão e de corrente (pois está preparada para monitorizar sistemas trifásicos) e, em simultâneo, processa toda a informação necessária para elaborar os gráficos, detetar *sags*, *swells* e distorções na forma de onda. Este trabalho prova que é possível implementar um monitorizador de qualidade da energia elétrica com todas as funcionalidades adequadas para uma utilização em ambientes industriais, comerciais ou residenciais [3].

Foi também elaborada uma dissertação em 2011 sobre o desenvolvimento de um “Analisador da Qualidade de Energia Baseado em DSP”[4], um dispositivo para monitorização de energia na rede elétrica monofásica em baixa tensão. O protótipo desenvolvido teve como base um *kit* com um processador digital de sinal (DSP), onde foram programados os algoritmos necessários para deteção e classificação de várias perturbações que costumam ocorrer na rede elétrica. Ao contrário

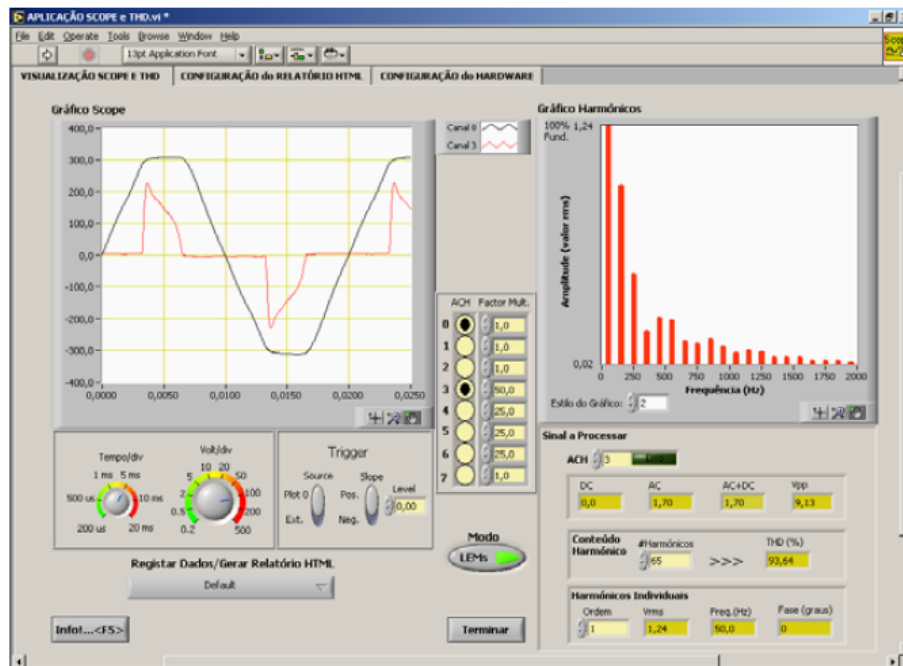


Figura 2.1: Aplicação desenvolvida em LabView [3]

do sistema referido anteriormente, este dispositivo tem como característica o funcionamento autónomo, pois não necessita de qualquer plataforma externa (como um computador), e é alimentado por uma fonte de alimentação redundante - uma bateria de iões-lítio. Relativamente à composição, este dispositivo integra seis unidades distintas:

- unidade de interface com a rede elétrica;
- unidade de condicionamento do sinal de tensão;
- módulo de aquisição do sinal analógico e conversão para sinal digital;
- unidade de processamento do sinal e dos algoritmos implementados;
- módulo de memória externa e relógio em tempo real;
- módulo de alimentação de todo o sistema.

As ligações entre estas unidades são apresentadas através do diagrama de blocos da Figura 2.2 e o seu funcionamento geral é explicado de seguida. A unidade de interface com a rede elétrica é constituída por um transdutor baseado no efeito de Hall que transforma o sinal de tensão, num sinal sinusoidal de menor amplitude. O conversor analógico digital (ADC) tem a função de converter o sinal analógico de tensão em palavras digitais, cujo comprimento é definido pelo número de bits do conversor. Este está ligado a uma porta série do DSP que, para além de realizar todo o processamento requerido para a análise da qualidade de energia, irá gerar e enviar os sinais de controlo ao ADC e guardar na memória interna as amostras recolhidas. Como a memória interna do DSP é insuficiente para o armazenamento de um elevado número de pontos, foi ligada uma

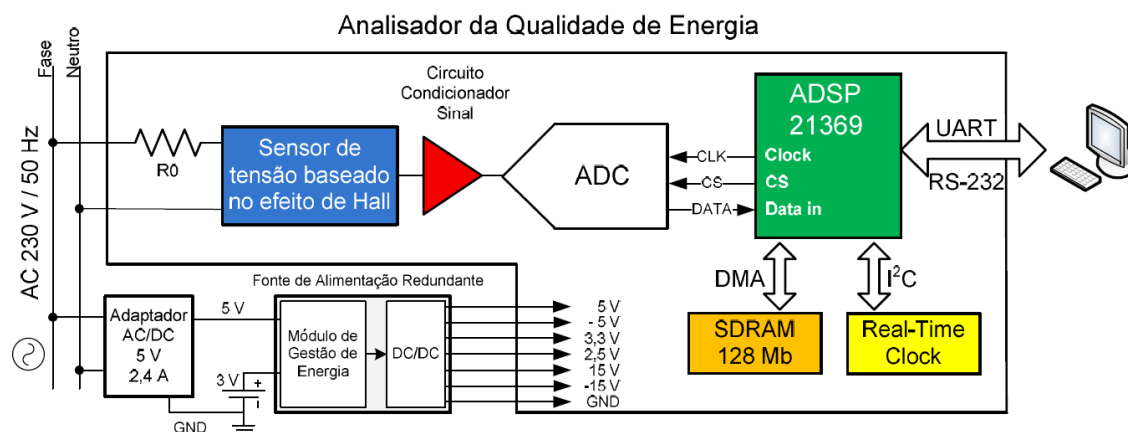


Figura 2.2: Diagrama de blocos representativo do analisador da qualidade de energia [4]

memória exterior (SDRAM). Os resultados da deteção e classificação de perturbações poderão ser também enviados para um PC, via UART/RS-232, para armazenamento e posterior consulta. A cada perturbação está associado um conjunto de características tal como o instante temporal da ocorrência, a amplitude e a duração. Para medir os instantes de tempo, o sistema recorre a um relógio em tempo real (RTC). Os testes realizados mostraram que os módulos se apresentaram funcionais e que o sistema obteve os resultados esperados [4].

Relativamente a projetos de análise da correlação espacial e temporal dos parâmetros da rede elétrica apenas foram efetuados estudos no âmbito forense, nomeadamente relacionados com a legitimação de sinais de áudio e de vídeo. Não foi encontrado nenhum estudo ou projeto nesta área em Portugal.

## 2.2 Soluções Existentes

Existem no mercado diversos produtos que permitem a monitorização dos vários parâmetros de qualidade da rede elétrica in loco, tais como o PM3000 da Outram Research[7] ou o Fluke 435 Series II[8].

Estes dispositivos têm a capacidade de mostrar graficamente os resultados, mas apenas possibilitam a visualização destes no local onde estão a ser utilizados. Existem no entanto aparelhos dotados de ligação a servidor remoto, para controlo à distância, como é o caso do CM3000 da Shneider Electric[9] ou do PQube da PSL[10]. Todos estes dispositivos permitem uma análise dos parâmetros da rede elétrica, particularmente da distorção harmónica, de acordo com a norma EN 50160, e da ENF.

Em Portugal, a EDP disponibilizou recentemente o “Serviço de Monitorização à Qualidade da Energia Elétrica – QWEBREPORT”[11], que consiste na colocação de um equipamento de monitorização da qualidade da onda na instalação do cliente (tipicamente no Quadro geral de BT), sendo o tratamento dos dados recolhidos assegurado por um servidor central da EDP. Citando



Figura 2.3: PM3000



Figura 2.4: Fluke 435

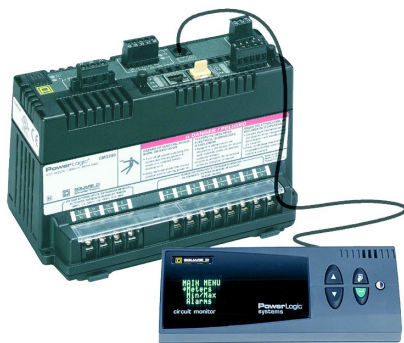


Figura 2.5: CM3000



Figura 2.6: PQube

a página da EDP [11], “Todas as perturbações relevantes são guardadas em memória. As interrupções, as cavas e os micro cortes, as sobretensões e os conteúdos harmônicos são registados e horodatados, permitindo em qualquer momento e em qualquer lugar verificar os problemas que se passaram, criar estatísticas de períodos longos de tempo e confrontar os dados com as perturbações na instalação do cliente”.

### 2.3 Normas Relacionadas

Estima-se que nos países industrializados, mais de metade de toda a potência elétrica flui através de um qualquer equipamento de eletrónica de potência, originando por isso eventuais problemas de qualidade de energia elétrica. Para combater o aumento desta “poluição” eletromagnética, organizações como a CEI – Comissão Eletrotécnica Internacional e o IEEE – Instituto dos Engenheiros Eletrotécnicos e Eletrónicos - tem elaborado normas visando limitar o conteúdo

harmónico nos sistemas elétricos. Simultaneamente, fabricantes e utilizadores de equipamentos de eletrónica de potência têm vindo a desenvolver soluções para os problemas existentes. No âmbito da Comunidade Europeia e no sentido da harmonização da legislação, várias diretivas foram publicadas tendentes a eliminar as diferenças na legislação dos diferentes estados. Uma dessas diretivas é a Diretiva de Conselho n.º 85/374 sobre responsabilidade por produtos defeituosos. O seu Art.º 2º define a eletricidade como um produto, e como tal tornou-se necessário definir as suas características, o que originou a norma europeia EN 50160 [2]. Normas internacionais relativas ao consumo de energia elétrica, tais como EN 50160, IEC 61000 e IEEE 519, limitam o nível de distorção harmónica nas tensões com os quais os sistemas elétricos podem operar, e impõem que os novos equipamentos não introduzam, na rede, harmónicos de corrente de amplitude superior a determinados valores. É dessa forma evidenciada a importância em resolver os problemas dos harmónicos, quer para os novos equipamentos a serem produzidos, quer para os equipamentos já instalados.

### 2.3.1 Norma NE/EN 50160

“Características da Tensão Fornecida pelas Redes Públicas de Distribuição” – Esta norma, publicada pelo CENÉLEC (Comité Europeu de Normalização Eletrotécnica), define, no ponto de fornecimento ao consumidor, as características principais da tensão para as redes públicas de abastecimento de energia em BT e MT, tais como: frequência, amplitude, forma de onda, cavas de tensão, sobretensões, harmónicos e inter-harmónicos de tensão, simetria das tensões trifásicas, transmissão de sinais de informação pelas redes de energia. Para as redes de BT, relativamente aos harmónicos de tensão, durante o período de uma semana, 95% dos valores eficazes de cada harmónico de tensão (valores médios em cada 10 minutos), não devem ultrapassar os valores sindicados na Tabela 2.1.

Tabela 2.1: Valores dos primeiros 25 harmónicos de tensão nos pontos de fornecimento, expressos em percentagem da tensão nominal[2]

Harmónicos ímpares				Harmónicos pares	
Não múltiplos de 3		Múltiplos de 3			
Ordem n	Tensão relativa (%)	Ordem n	Tensão relativa (%)	Ordem n	Tensão relativa (%)
5	6,0	3	5,0	2	2,0
7	5,0	9	1,5	4	1,0
11	3,5	15	0,5	6 - 24	0,5
13	3,0	21	0,5		
17	2,0				
19	1,5				
23	1,5				
25	1,5				

Nota: Os valores correspondentes aos harmónicos de ordem superior a 25, por serem geralmente baixos e muito imprevisíveis (devido aos efeitos de ressonância), não são indicados nesta tabela

Além disso, esta norma especifica que a taxa de distorção harmónica total da tensão fornecida (tendo em conta os primeiros 40 harmónicos) não deverá ultrapassar 8%. Para as redes de MT

aplica-se a mesma tabela, com a observação de que o valor do harmónico de ordem 3, dependendo da conceção da rede, pode ser muito mais baixo.

### 2.3.2 Norma CEI/IEC 61000

A série 61000 de normas CEI diz respeito à compatibilidade eletromagnética e compreende as seguintes partes:

1. Generalidades – considerações gerais, definições, terminologia, etc..
2. Ambiente – descrição do ambiente, características do ambiente onde vai ser instalado o equipamento, níveis de compatibilidade.
3. Limites – limites de emissão, definindo os níveis de perturbação permitidos pelos equipamentos ligados à rede de energia elétrica, limites de imunidade.
4. Ensaio e medidas – técnicas de medida e técnicas de ensaio de modo a assegurar a conformidade com as outras partes da norma.
5. Guias de instalação e de atenuação – providenciam guias para a aplicação em equipamentos, tais como filtros, equipamentos de compensação, descarregadores de sobretensões, entre outros, para resolver problemas de qualidade da energia.
6. Normas gerais e de produto – definem os níveis de imunidade requeridos pelos equipamentos em geral ou para tipos específicos de equipamentos.

Tabela 2.2: Níveis de compatibilidade para os harmónicos de tensão em redes públicas de BT[2]

Harmónicos ímpares não múltiplos de 3		Harmónicos ímpares múltiplos de 3		Harmónicos pares	
Ordem n	Tensão harm. (%)	Ordem n	Tensão harm. (%)	Ordem n	Tensão harm. (%)
5	6	3	5	2	2
7	5	9	1,5	4	1
11	3,5	15	0,3	6	0,5
13	3	21	0,2	8	0,5
17	2	>21	0,2	10	0,5
19	1,5			12	0,2
23	1,5			>12	0,2
25	1,5				
>25	$0,2 + 0,5 \times 25/n$				

Os níveis de compatibilidade eletromagnética são especificados de acordo com o vocabulário eletrotécnico internacional, CEI 60050(161). Define-se:

- Nível de emissão: nível máximo permitido para um consumidor de uma rede pública ou para um aparelho.
- Nível de compatibilidade: nível máximo especificado de perturbação que se pode esperar num dado ambiente.

- Nível de imunidade: nível de perturbação suportado por um aparelho ou sistema.
- Nível de suscetibilidade: nível a partir do qual um aparelho ou sistema começa a funcionar deficientemente.

A norma CEI 61000-2-2 define os níveis de compatibilidade para os harmónicos de tensão para redes de baixa-tensão, de acordo com a Tabela 2.2.

### 2.3.3 Norma ANSI/IEEE 519 – 1992

De acordo com esta norma, as empresas distribuidoras são responsáveis pela manutenção da qualidade da tensão em todos os seus sistemas. Esta norma estipula os limites de distorção para os diferentes níveis de tensão a observar nas redes elétricas, de acordo com a Tabela 2.3.

Tabela 2.3: Limites máximos de distorção harmónica [2]

Tensão nominal no PAC ( $U_n$ )	Distorção harmónica individual (%)	Distorção harmónica total (%)
$U_n \leq 69$ kV	3,0	5,0
$69$ kV < $U_n \leq 161$ kV	1,5	2,5
$U_n > 161$ kV	1,0	1,5

No capítulo 6 os resultados obtidos serão confrontados com os valores legislados através destas normas.

## 2.4 Considerações finais

Muitos dos problemas de qualidade de energia podem fazer com que alguns equipamentos funcionem de forma incorreta e levar à interrupção processos de fabrico com prejuízos muito elevados. Tais problemas podem ser resolvidos quando as suas causas são identificadas em tempo útil e se adotam as medidas apropriadas para a sua correção. A monitorização da rede elétrica tem um papel fundamental neste campo. Muitos estudos foram realizados no âmbito da qualidade da energia elétrica, alguns deles relativos à sua monitorização. Este projeto em particular pretende sustentar-se em alguns desses estudos e soluções desenvolvidas nesta área e integra-los com estudos em campos aparentemente não relacionados, como as ciências forenses.





## Capítulo 3

# Arquitetura do Sistema

Neste capítulo é apresentado o funcionamento geral do sistema, assim como cada um dos seus módulos em particular. Não são apresentados muitos detalhes ao nível da programação, pois tal aspecto é objeto de análise no capítulo seguinte.

A fase mais importante do projeto culminou no desenvolvimento de um protótipo de recolha de parâmetros de qualidade da energia elétrica. Este é constituído por dois módulos fundamentais: o módulo de aquisição de dados e o módulo de processamento dos dados. Para ser possível o seu funcionamento e, tendo em conta o objetivo final, estes módulos são complementados por uma fonte de alimentação e um servidor. De um modo geral, a arquitetura do sistema é ilustrada na Figura 3.1.

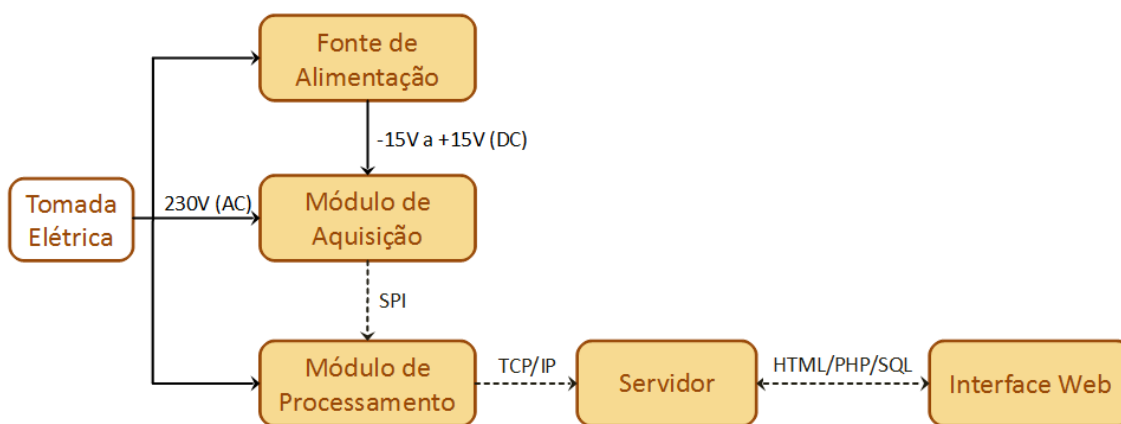


Figura 3.1: Arquitetura do Sistema

As ligações a cheio são referentes a alimentação e a tracejado a protocolos de comunicação de dados.

O módulo de aquisição de dados tem como principal função enviar amostras das variações de tensão captadas da rede. Incorpora um transdutor e um conversor analógico-digital (ADC), sendo ligado à rede elétrica através de uma vulgar tomada de baixa tensão. É alimentado por uma fonte que fornece as várias tensões necessárias para o seu correto funcionamento. O módulo de processamento, que é onde a maior parte da informação é tratada, contém um microcontrolador

e várias interfaces. Recebe os dados enviados pelo módulo anterior com recurso ao protocolo SPI (*Serial Peripheral Interface*) e envia o resultado para o servidor via *Ethernet*, recorrendo a uma ligação por *socket* TCP (*Transmission Control Protocol*). O servidor, por sua vez, recebe os resultados e armazena-os numa base de dados MySQL. Aloja também a página web permitindo que, através de uma interface simples, qualquer pessoa com acesso à internet possa visualizar graficamente os dados recolhidos, nomeadamente a frequência de rede e a distorção harmónica. Nas secções seguintes são descritos detalhadamente cada um destes módulos.

### 3.1 Módulo de aquisição

No módulo de aquisição funciona como interface com a rede eléctrica. Visto que o ADC apenas funciona corretamente com valores de tensão de entrada inferiores a 2,5 V, o nível de tensão da informação recebida da rede é adaptado. Para tal, é utilizado um transdutor baseado no efeito de Hall que transforma o sinal recebido, num sinal de menor amplitude, numa proporção de 230 V para 1,18 V, seguido de um circuito de condicionamento do sinal que transforma este sinal bipolar num sinal unipolar à entrada do conversor.

#### 3.1.1 Transdutor de tensão

Para ser possível analisar os parâmetros de qualidade da rede eléctrica é naturalmente necessária a extração do sinal. Visto que o sinal nos chega com tensões incomportáveis ao nível da microeletrónica ( $\pm 230\sqrt{2}$  V AC), é portanto indispensável a sua atenuação para valores dentro da gama de trabalho do ADC utilizado. Neste sentido surgem duas hipóteses: um sensor de tensão ou um divisor resistivo. Optou-se pelo primeiro devido à segurança uma vez que fornece isolamento entre os circuitos, ao contrário do divisor resistivo. O dispositivo escolhido foi o transdutor de tensão LEM LV 25-P pois apresenta excelentes características de linearidade e precisão. Este baseia-se no efeito de Hall em circuito fechado, possui isolamento galvânico e suporta entrada até 500 V. O fator de conversão de corrente entre o circuito primário e o secundário é de 2500:1000. A ficha técnica deste transdutor está disponível no Anexo A.7, assim como os cálculos para dimensionamento das resistências no Anexo A.1.

#### 3.1.2 Conversor analógico-digital

Um trabalho desta natureza necessita de um conversor analógico-digital de forma a que os dados a analisar sejam recolhidos com rigor. Este componente foi escolhido tendo em conta as suas características e os requisitos iniciais de resolução igual ou superior a 16 bits e frequência de amostragem mínima de 1024 Hz. Após várias pesquisas e análises verificou-se que os modelos com melhores características para o projeto são os baseados em moduladores sigma-delta e, por esta razão, optou-se pela escolha do conversor da Analog Devices AD7738. Este ADC tem uma resolução máxima de 24 bits, suporta uma gama de frequências de amostragem até 15,4 kHz, apresenta uma não-linearidade de apenas 0,0015%, suporta o protocolo de comunicação SPI e

ainda disponibiliza uma ficha técnica bastante completa com todas as indicações necessárias à sua utilização, programação e circuitos envolventes (Figura 3.2). Parte da ficha técnica deste conversor está disponível no Anexo A.8.

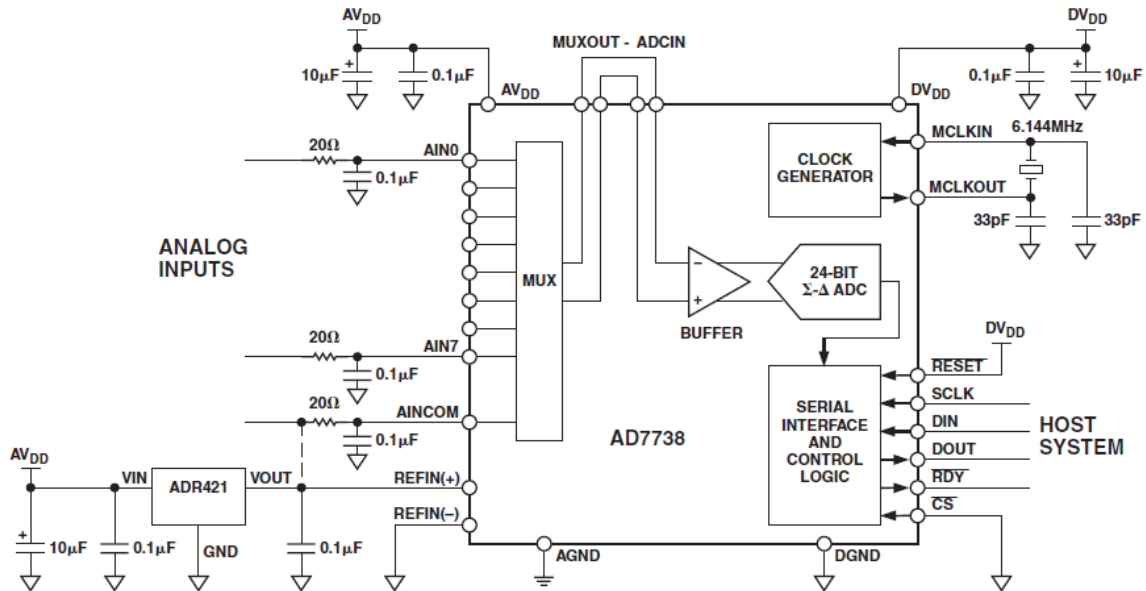


Figura 3.2: Esquema e montagem típica do AD7738

Todos os componentes utilizados na montagem do ADC têm as características sugeridas neste esquema.

### 3.1.3 Circuito de condicionamento

Atendendo às restrições do conversor analógico-digital foi necessária a implementação de um circuito de condicionamento do sinal entre a entrada deste e a saída do transdutor, como mostra a Figura 3.3.

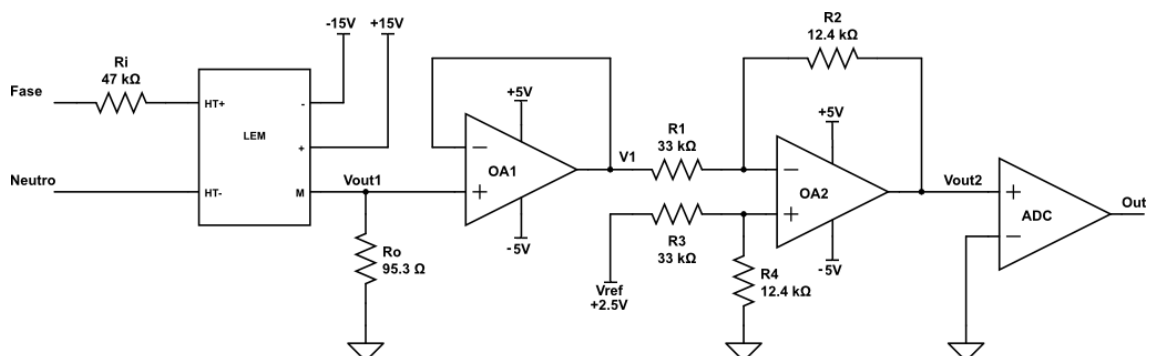


Figura 3.3: Esquema do módulo de aquisição

Este circuito é composto por dois amplificadores operacionais (presentes no integrado OP284 - Anexo A.9) e quatro resistências. O primeiro amplificador (OA1), em montagem buffer, tem como

objetivo a redução da corrente, pois providencia uma elevada impedância de entrada. O segundo amplificador (OA2), em montagem de diferença, permite que o sinal à entrada do ADC esteja compreendido entre 0 e 2,5 V. A explicação mais pormenorizada dos cálculos está disponível no Anexo A.2.

Visto que alguns dos componentes apenas estão disponíveis em versão SMD (*surface-mount device*), ou seja, foram desenhados para montagens em placas de circuito impresso (PCB), optou-se pela montagem de todos os componentes do módulo de aquisição numa só placa. Para tal recorreu-se ao *software* de desenho Eagle da CadSoft. O esquema funcional e o desenho final do módulo de aquisição estão disponíveis no Anexo A.3.

### 3.1.4 Eagle

O Eagle é um *software* de desenho assistido por computador (CAD - *Computer-Aided Design*) que permite a criação de layouts de PCB a partir dos esquemas funcionais desenhados. O Eagle foi escolhido para este projeto devido à sua facilidade de utilização, com uma disposição dos menus e simples e intuitiva, e à existência de vários componentes previamente desenhados.

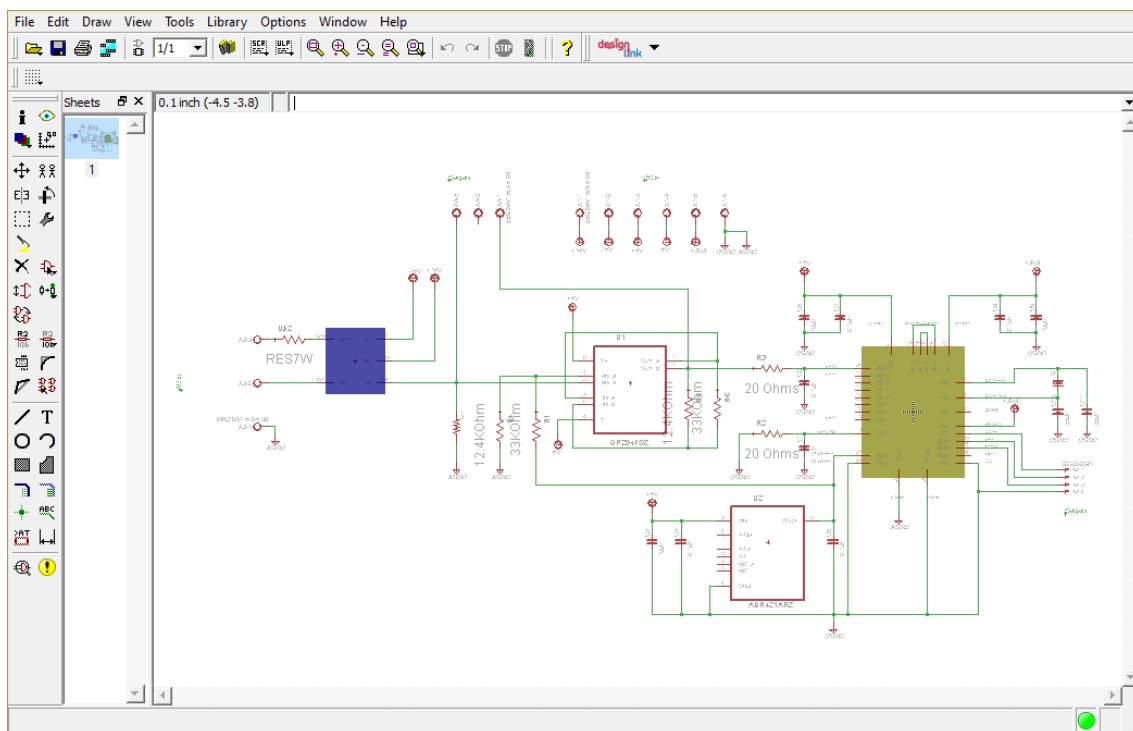


Figura 3.4: Desenho de esquema funcional no Eagle

A Figura 3.4 mostra o ambiente de desenvolvimento desta aplicação, neste caso, relativo ao desenho do esquema funcional do módulo de aquisição, cujo resultado final pode ser visto no Anexo A.3.

## 3.2 Fonte de alimentação

Como o módulo de aquisição depende de várias tensões de funcionamento, optou-se pelo desenvolvimento de uma fonte de alimentação. Esta fonte fornece as tensões de +15 e -15 V para o transdutor, +5 e -5 V para os componentes analógicos e +3,3 V para parte digital do circuito. Foi utilizado para tal um transformador de 230 para 18 V (com dois secundários e uma potência de 0,75 VA - Anexo A.10), uma ponte retificadora, e cinco reguladores de tensão (Anexos: A.11, A.12, A.13, A.14 e A.15). Recorreu-se ao uso de dois condensadores eletrolíticos de 2,2 mF com o objetivo de retificar o sinal e, para minimizar possíveis interferências, foram utilizados condensadores cerâmicos conforme o sugerido pelas fichas técnicas de cada regulador.

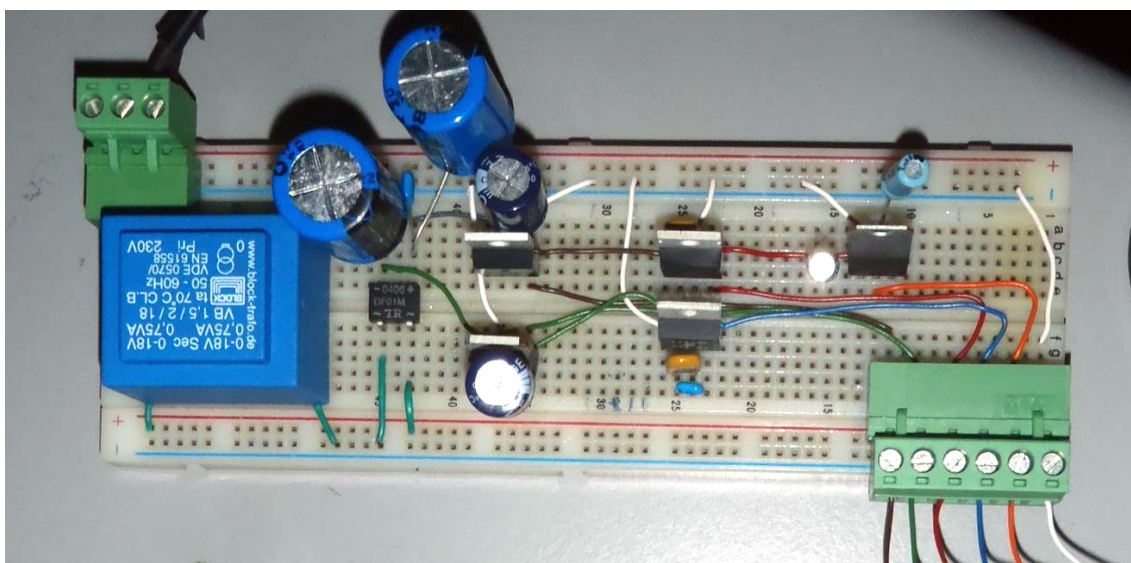


Figura 3.5: Fonte de Alimentação em *breadboard*

O primeiro protótipo da fonte de alimentação foi montado numa *breadboard*<sup>1</sup>, como mostra a Figura 3.5. Posteriormente, para uma maior fiabilidade e comodidade, a fonte de alimentação foi desenvolvida numa PCB. Esta poderia ter sido integrada no módulo de aquisição, mas optou-se pela manutenção de duas placas isoladas para minimizar interferências no sinal, assim como para uma mais fácil substituição em caso de avaria. O procedimento seguido no seu desenho foi idêntico ao do módulo de aquisição e os esquemas estão disponíveis no Anexo A.4.

## 3.3 Módulo de processamento

O processamento e envio da informação recolhida implicam fundamentalmente a utilização de um microcontrolador sofisticado. A escolha do mesmo foi uma das primeiras etapas do projeto e foi baseada em pesquisas e investigação da vasta gama de produtos disponíveis no mercado. Visto existirem soluções que incorporam microcontrolador e várias interfaces de ligação, optou-se

<sup>1</sup>Placa de montagem de circuitos reutilizável, que não necessita de solda, ideal para a criação de protótipos temporários e experiências no projeto de circuitos.

pela aquisição de uma placa com as características ideais para o trabalho, a Cerebot MX7cK da Digilent (Figura 3.6 e Anexo A.16).

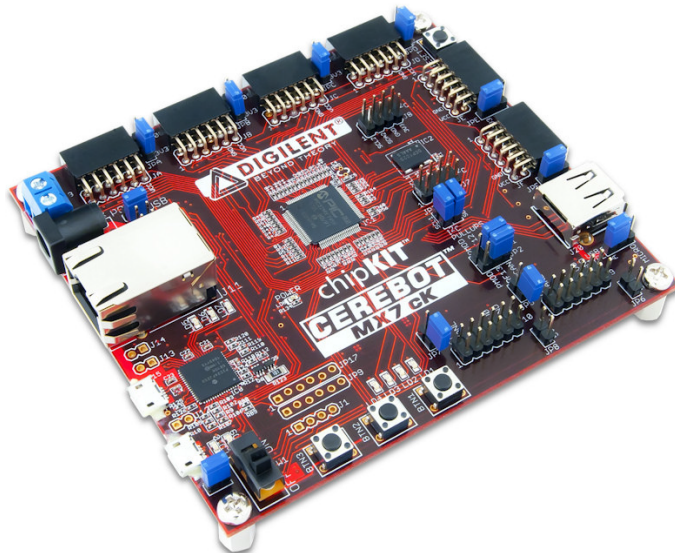


Figura 3.6: Fotografia da placa Cerebot MX7cK

Esta placa tem no seu núcleo um microprocessador de 32 bit, o PIC32MX795F512L da Microchip, que trabalha a uma frequência de relógio de 80 MHz, incorpora uma porta *Ethernet* (RJ45), portas USB para ligação a computador e alimentação, diversos conectores (de entrada e saída), para além de botões e LEDs configuráveis. Um dos fatores que também pesou bastante na altura da escolha foi o facto de esta placa permitir tanto a programação via bibliotecas e *software* Microchip, como via *software* e bibliotecas livres da plataforma Arduino (Secção 3.3.1).

Este módulo de processamento comunica com o módulo de aquisição através de um cabo com quatro fios: GND, SCLK, DIN e DOUT, sendo o primeiro utilizado para a partilha de uma referência comum (massa) e os restantes três para comunicação bidirecional de dados com recurso ao protocolo SPI. Este protocolo de ligação série funciona em modo *master/slave*, sendo neste caso o papel de *master* desempenhado pelo microcontrolador, pois é ele que fornece o sinal de relógio (SCLK) ao sistema.

Optou-se pela utilização de SPI em detrimento de I<sup>2</sup>C (*Inter-Integrated Circuit*) fundamentalmente devido à velocidade de débito de informação superior que possibilita.

O capítulo seguinte explicará quais os processos e algoritmos implementados nesta unidade. Interessa ainda referir nesta parte que o envio dos resultados do processamento (cálculo da ENF e da THD) é feito através de um cabo RJ45, que liga a placa a um *router* da rede local. O envio de dados é feito recorrendo ao protocolo de TCP sobre IP, e tem como destino um servidor que contém uma aplicação em execução.

### 3.3.1 Arduino

Arduino é uma popular plataforma de prototipagem eletrónica de *hardware* livre, originalmente projetada apenas com placas e microcontroladores Atmel AVR, com suporte de entrada/saída de dados embutido. É de fácil programação, pois normalmente disponibiliza uma interface USB (*Universal Serial Bus*) para ligação a um computador e tem uma aplicação própria, o Arduino IDE, que utiliza uma linguagem de programação padrão (baseada em C/C++).

## 3.4 Servidor e interface

O servidor tem as funções de recolha dos dados enviados pelo módulo de processamento, etiquetagem temporal e armazenamento dos dados recebidos na base de dados central. Uma das restrições atuais do projeto é a necessidade do “*socket server*”<sup>2</sup> estar presente numa máquina da mesma rede local do módulo de processamento, pois este não consegue estabelecer uma ligação com uma máquina que tenha um IP “externo”. No entanto, o servidor da base de dados pode estar numa outra máquina, numa outra rede, pois é acessível via internet. Optou-se pelo alojamento da página web e da base de dados no mesmo servidor, na FEUP, pois é fiável, encontra-se ligado 24 horas por dia e está numa localização central em relação aos locais onde os sensores serão colocados.

Tanto o “*socket server*” como a interface *Web* utilizam PHP (Secção 3.4.1) e comandos SQL para aceder à base de dados. No desenvolvimento da página *Web* (Figura 3.7) recorreu-se a Flot<sup>3</sup>, uma biblioteca *JavaScript* de desenho de gráficos, que disponibiliza várias funcionalidades interativas.

Nesta página é possível visualizar graficamente, e em tempo-real se pretendido, a evolução da frequência de rede e da distorção harmónica total nos locais onde estão instalados os dois protótipos. A interface é interativa, pois possibilita o ajuste temporal pretendido pelo utilizador e apresenta legendagem detalhada dos pontos à passagem do cursor. Para selecionar um intervalo temporal basta carregar numa das extremidades do mesmo e “arrastar” o cursor até à outra, aparecendo então uma vista mais pormenorizada dos valores registados nesse intervalo.

### 3.4.1 PHP

O PHP é uma linguagem interpretada livre utilizada na geração de conteúdo dinâmico em aplicações presentes no lado do servidor. Esta linguagem orientada a objetos tem como principais características a velocidade e robustez de execução, assim como a portabilidade, pois é independente da plataforma onde é executada.

---

<sup>2</sup>Aplicação que cria um servidor de *sockets* TCP/IP para comunicação com o módulo de processamento

<sup>3</sup>Disponível em <http://www.flotcharts.org>

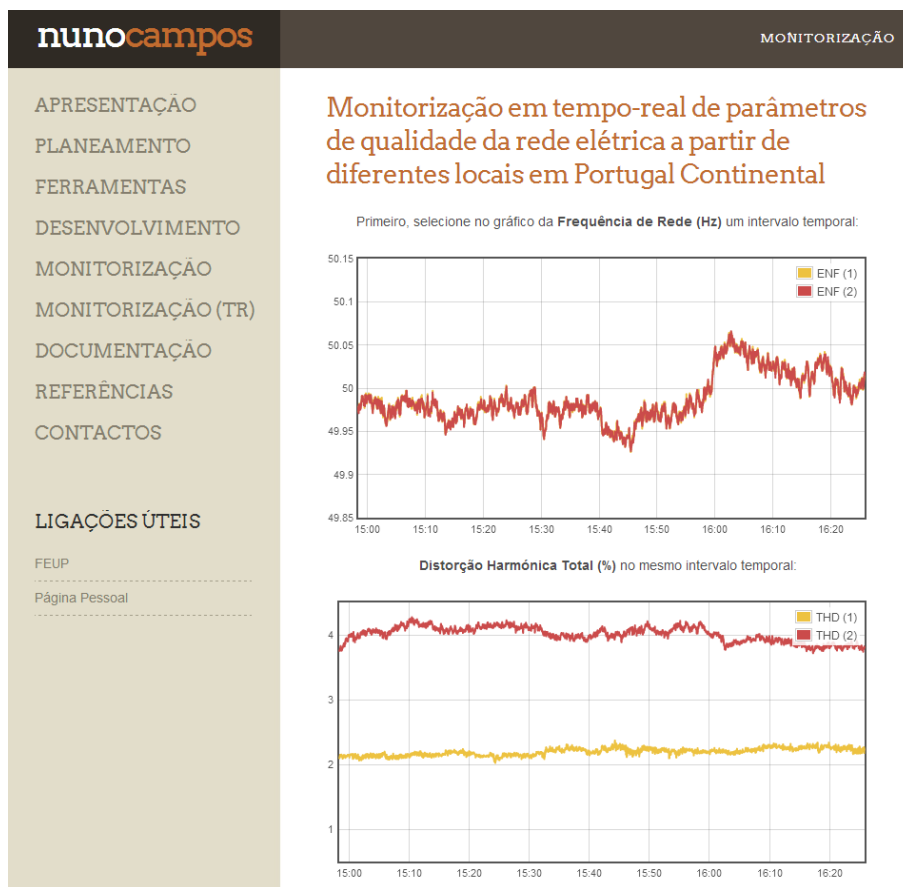


Figura 3.7: Interface da aplicação Web

### 3.4.2 SQL

SQL (*Structured Query Language*) significa Linguagem de Consulta Estruturada e é a linguagem de pesquisa padrão para bases de dados relacionais. Muitas das características e operadores do SQL foram inspiradas na álgebra relacional.

Existem diversos sistemas de bases de dados que utilizam SQL, como o Oracle, PostgreSQL, Firebird ou Microsoft Access. Para este projeto optamos por MySQL pois é simples, está amplamente difundida e serve os objetivos pretendidos.

## 3.5 Considerações finais

Foram apresentados neste capítulo os vários componentes que integram o protótipo de monitorização da rede elétrica, assim como as ligações existentes entre eles e algumas das ferramentas utilizadas no seu desenvolvimento. Procurou-se apresentar todo o *hardware* do sistema, ficando o *software* para apresentação no capítulo seguinte.



## Capítulo 4

# Processamento e Algoritmos

Neste capítulo serão explicados com algum detalhe as metodologias, algoritmos e fórmulas utilizadas na programação dos componentes e no desenvolvimento da interface Web. São também apresentadas as ferramentas utilizadas em cada uma das fases. Para os cálculos da frequência fundamental de rede (ENF) e da distorção harmónica total (THD) é necessário o cálculo prévio da transformada discreta de Fourier (DFT). Visto o seu cálculo pela definição ser muito moroso, é frequentemente utilizada a FFT (*Fast Fourier Transform* Secção 4.1.3). Estes cálculos ocorrem no microcontrolador presente no módulo de processamento.

### 4.1 Programação do microcontrolador

Como referido anteriormente, grande parte do processamento dos dados recolhidos ocorre no microcontrolador presente na placa Cerebot MX7cK. Para a programação deste dispositivo utilizou-se originalmente a aplicação MPLABX<sup>1</sup> da Microchip em conjunto com as bibliotecas de funções disponibilizadas pela mesma. Como ao longo de dois meses de trabalho foram encontrados inúmeros problemas ao nível da comunicação com o ADC e com o servidor, esta solução foi descartada. Optou-se pela solução desenvolvida pela Chipkit, o MPIDE (Secção 4.1.1), uma versão adaptada do Arduino IDE para as suas placas. A programação em ambos os casos é baseada em linguagem C, sendo que a opção escolhida aceita também C++. O código foi desenvolvido por etapas e integrado na solução final progressivamente, para uma mais fácil deteção e correção de erros. Como é norma neste tipo de programação, o código está organizado em quatro partes:

- inicializações de variáveis globais;
- “setup” – função que é executada apenas uma vez, no arranque, onde são inicializados os protocolos de comunicação (SPI e TCP/IP), são enviados comandos de configuração para o ADC e é calculado o valor de *offset* do sinal, necessário posteriormente;

---

<sup>1</sup>Disponível em <http://www.microchip.com/pagehandler/en-us/family/mplabx>

- “loop” – função principal do programa, executada ciclicamente, onde são recolhidos os valores captados pelo ADC, calculados a ENF e a THD e posteriormente enviados para o servidor;
- listagem das restantes funções, chamadas pelas rotinas anteriores;

A função “loop” merece ser melhor explorada, pois contém as etapas e cálculos principais. Caso seja a primeira vez que é executada, é inicializada a comunicação com o servidor, enviada a identificação do dispositivo e, se a resposta do servidor for positiva, a execução prossegue, caso contrário é terminada. Seguidamente, assim como nas restantes execuções, são guardadas num vetor, 4096 amostras de 24 bits do valor de tensão recolhido pelo módulo de aquisição. Para cada um desses valores é retirada a componente contínua (*offset*) seguida da normalização dos valores, etapas necessárias para um cálculo correto da transformada de Fourier (FFT), que é precisamente a etapa seguinte. O algoritmo utilizado para o cálculo da FFT é adaptado de um da autoria de João Martins<sup>2</sup>, baseado no livro “Numerical Recipes In C” de 1982, e está disponível no Anexo A.6. Os testes preliminares realizados com este algoritmo, para as mesmas amostras, culminaram em resultados muito semelhantes aos obtidos através da ferramenta Matlab (Secção 5.1.3).

Após o cálculo dos coeficientes da FFT, é calculada a frequência (ENF), através da equação 4.1:

$$ENF = \frac{Fs}{N} \times (i_{MAX} + \Delta) \quad (4.1)$$

onde  $F_s$  é a frequência de amostragem,  $N$  é o número de amostras,  $i_{MAX}$  é o coeficiente da FFT com maior valor e  $\Delta$  o resultado de um algoritmo de interpolação para estimação da frequência, explicado na Secção 4.1.4.

Em seguida é iniciado o cálculo da distorção harmónica total (THD). Como indicado nos requisitos e na bibliografia consultada, é interessante uma análise, no mínimo, até ao 25º harmónico. Desse modo, foram considerados para o cálculo da THD, os primeiros trinta harmónicos. Visto que os harmónicos na prática não surgem em coeficientes fixos da FFT, como seria de esperar em teoria, foi desenvolvido um algoritmo de pesquisa dos mesmos. Este algoritmo iterativo, parte dos coeficientes onde seria expectável o aparecimento de um harmónico, ou seja, os múltiplos inteiros da frequência fundamental, e faz um varrimento dos vinte coeficientes “vizinhos” (dez anteriores e dez posteriores) registando onde ocorre o valor de magnitude máximo. Descoberto este valor, são somadas as magnitudes dos quatro coeficientes vizinhos (dois anteriores e dois posteriores) pois os valores dos restantes são pouco significativos. No final, o valor do somatório dos harmónicos é dividido pela magnitude do coeficiente relativo à frequência fundamental (somadas as duas anteriores e posteriores, mantendo a coerência com os harmónicos). O valor da distorção harmónica

<sup>2</sup><http://www.codeproject.com/Articles/9388/How-to-implement-the-FFT-algorithm>

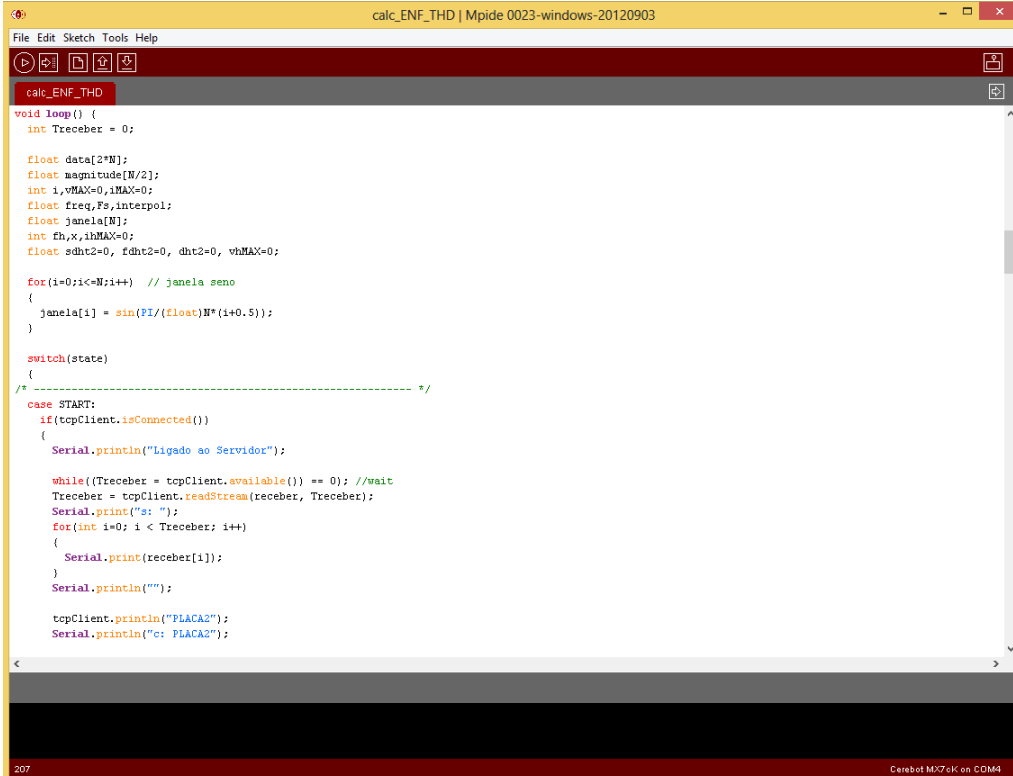
total é então obtido através da equação 4.2:

$$THD(\%) = \frac{\sqrt{H_2^2 + H_3^2 + \dots + H_n^2}}{\sqrt{H_1^2}} \times 100 \quad (4.2)$$

onde os termos  $H_2$  a  $H_n$  correspondem à magnitude dos harmônicos, no espectro de potência, e  $H_1$  à magnitude da componente fundamental. No final de cada um dos cálculos (ENF e THD) o valor respectivo é enviado para o servidor. A execução do ciclo continua indeterminadamente, até o módulo de processamento ser parado ou desligado.

#### 4.1.1 MPIDE

MPIDE é uma versão modificada da ferramenta de programação Arduino que permite a utilização das placas ChipKIT. Esta aplicação incorpora compilador C/C++ e bibliotecas redesenhadas especificamente para a placa utilizada neste projeto, e permite a integração de diversas funções baseadas na plataforma Arduino.



```

calc_ENF_THD | Mptide 0023-windows-20120903
File Edit Sketch Tools Help
calc_ENF_THD
void loop() {
  int Treceber = 0;

  float data[2*N];
  float magnitude[N/2];
  int i,vMAX=0,iMAX=0;
  float ffreq,Fs,interpol;
  float janela[N];
  int fh,x,iMAX=0;
  float sdht2=0, fdht2=0, dht2=0, vhMAX=0;

  for(i=0;i<=N;i++) // janela seno
  {
    janela[i] = sin(PI/(float)N*(i+0.5));
  }

  switch(state)
  {
  /*----- */
  case START:
    if(tcpClient.isConnected())
    {
      Serial.println("Ligado ao Servidor");

      while((Treceber = tcpClient.available()) == 0) //wait
      Treceber = tcpClient.readStream(receber, Treceber);
      Serial.print("S: ");
      for(int i=0; i < Treceber; i++)
      {
        Serial.print(receber[i]);
      }
      Serial.println("");

      tcpClient.println("PLACA2");
      Serial.println("c: PLACA2");
    }
  }
}
207 Cerebot Mx7 clik on COM4

```

Figura 4.1: Sessão de trabalho no MPIDE

A interface é bastante simples e intuitiva, como é possível verificar na Figura 4.1. Permite a compilação e o envio do programa desenvolvido carregando apenas num botão. Tem também disponível uma interface de comunicação série com o microcontrolador que facilita a depuração de eventuais erros.

### 4.1.2 MATLAB

É um *software* interativo desenvolvido pela MathWorks, vocacionado para o cálculo numérico. Integra análise numérica, cálculo com matrizes, processamento de vários tipos de sinais e construção de gráficos. Possui diversas subaplicações, como é o caso do Simulink, uma ferramenta para modelação, simulação e análise de sistemas dinâmicos. Foi utilizado no âmbito deste projeto como ferramenta de teste e confirmação de resultados, assim como de análise estatística dos dados recolhidos, pois possui uma vasta biblioteca de funções matemáticas incorporada, inclusivamente a FFT (Secção 4.1.3).

### 4.1.3 FFT (*Fast Fourier Transform*)

A FFT é um algoritmo eficiente para o cálculo da transformada discreta de Fourier (DFT). A DFT surge como uma aproximação à transformada contínua de Fourier quando as funções (ou sinais) são amostrados em intervalos discretos no espaço ou no tempo. Por definição, os coeficientes da DFT são obtidos através da fórmula seguinte:

$$X_k = \sum_{n=0}^{N-1} x_n e^{-\frac{j2\pi kn}{N}}, \quad k = 0, 1, \dots, N-1 \quad (4.3)$$

$$= \sum_{n=0}^{N-1} x_n W_N^{kn}, \quad W_N = e^{-\frac{j2\pi}{N}} \quad (4.4)$$

O princípio geral dos algoritmos FFT consiste em fatorizar a matriz  $W$  em pequenas sub-matrizes, reduzindo assim o número de operações de  $O(N^2)$  para  $O(N \log N)$ . Existem duas famílias principais de algoritmos deste tipo, algoritmos de Cooley-Tukey e de Good-Thomas (ou Prime-Factor). Estes diferem no modo de mapeamento da FFT em sub-transformadas mais pequenas [12].

### 4.1.4 Algoritmo para estimação da frequência

A estimação da frequência precisa da rede (ENF) neste trabalho recorre a uma função integrante do algoritmo “Searchtonal”, um detetor da frequência fundamental e da respetiva componente harmónica, resultado da investigação publicada em [13]. A função adaptada para este projeto, “accuratedeltaell” (Anexo A.6), tem como alvo a utilização em aplicações em tempo-real, como é o caso deste projeto, onde a complexidade computacional e o tempo de processamento são fatores muito importantes. Para tal, aborda um procedimento de estimativa de frequência não iterativo, realizado usando um único espectro de magnitude da DFT.

Esta função é fundamentalmente um algoritmo de interpolação, que retorna o valor a adicionar à frequência fundamental, tendo como ponto de partida os três maiores valores de magnitude resultantes da Transformada de Fourier, ou seja, o valor máximo e os valores anterior e posterior. Este método permite reduzir o erro de estimação máximo absoluto a cerca de 0,1% da largura do *bin* da DFT [13], para tal, é utilizada janela de seno, aplicada ao sinal à entrada da FFT.

## 4.2 Servidor

O servidor (“socket server”) é um computador com uma página PHP em execução, responsável por receber os valores enviados pelo módulo de processamento e enviá-los para a base de dados. Para uma comunicação eficaz foi estabelecido um protocolo simples entre o servidor e a placa do microprocessador, como mostra a Figura 4.2.

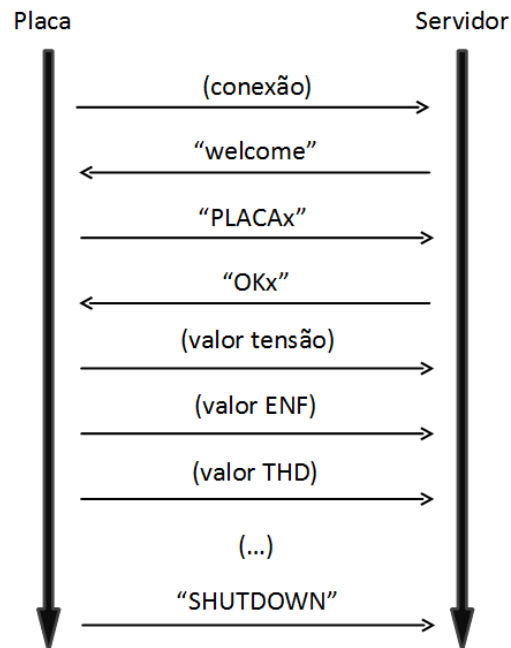


Figura 4.2: Protocolo de comunicação entre o módulo de processamento e o servidor

Após uma conexão bem-sucedida, o servidor envia o comando “WELCOME”, esperando pela resposta com o nome (e número) da placa. Passada e confirmada a fase de identificação, o módulo de processamento começa o envio contínuo dos valores de tensão, ENF e THD, por esta ordem, um de cada vez, até a conexão ser perdida, ou desligada através do comando “SHUTDOWN”. O módulo de processamento possui um botão programado para enviar este comando para desligar o servidor e outro para apenas interromper a ligação, ficando o servidor ligado. Após a receção de cada conjunto de valores (*tensao*, *enf* e *thd*), estes são enviados para a base de dados, sendo-lhes anexado a identificação da placa onde foram registados assim como a data e hora.

## 4.3 Base de dados

A base de dados é o local onde toda a informação recolhida fica armazenada. Foi desenvolvida recorrendo ao sistema MySQL e está alojada num servidor na FEUP. Internamente está organizada em duas tabelas: *placas* e *valores*. A tabela *placas* contém a listagem de todos os sistemas de monitorização disponíveis, atualmente dois, e relativos a cada um deles são guardados os campos *id*, *nome* e *local* onde foram colocados. Relativamente à tabela *valores*, esta contém um *idv* para identificação unívoca de conjunto de valores *tensao*, *enf* e *thd*, onde são guardados os valores de

tensão, frequência e a distorção harmónica total, respetivamente, e *data* onde é registado o dia, mês, ano, hora, minutos e segundos (em Portugal Continental) referentes aos valores.

#### **4.4 Considerações finais**

Neste capítulo foram apresentadas as componentes relacionadas com todo o processamento presente no sistema. É toda esta programação dos dispositivos que permite a obtenção dos resultados ambicionados e basta um pequeno erro para que os valores finais da ENF e da THD sejam adulterados. Foram apresentadas algumas ferramentas utilizadas e explicados os algoritmos principais para uma melhor compreensão do trabalho realizado.

Em suma, relativamente ao software, foi necessário configurar o ADC, programar o microcontrolador, e desenvolver o “socket server” assim como a aplicação/interface Web.

No capítulo seguinte vai ser apresentado o procedimento efetuado na recolha e tratamento dos dados.

## Capítulo 5

# Procedimento Experimental

Neste capítulo são apresentados alguns testes realizados ao longo do desenvolvimento do protótipo, assim como o procedimento de aquisição de dados.

### 5.1 Testes dos componentes do protótipo

O desenvolvimento do protótipo foi acompanhado de testes específicos para os diversos módulos que o compõem.

#### 5.1.1 Testes do módulo de aquisição

Depois de projetado e antes de soldado na placa, o circuito de entrada do módulo de aquisição foi testado com recurso a uma fonte de alimentação externa, um gerador de sinais e um osciloscópio, como mostra a Figura 5.1.

Verificou-se que o transdutor, às frequências relevantes para a análise da rede elétrica, não introduz distorção do sinal e mantém as características deste, reduzindo a amplitude como desejado (ver Anexo A.1).

Uma vez soldados os componentes na placa, procedeu-se ao teste do circuito de condicionamento do sinal de entrada. Recorreu-se novamente ao osciloscópio para analisar o sinal à entrada do ADC. Mais detalhes no Anexo A.2.

Para se realizarem os testes referentes aos valores de saída do ADC, foi necessária a ligação e configuração do módulo de processamento. Foram recolhidas amostras a várias frequências de amostragem, e dispostas graficamente para comparação da forma de onda e respetiva amplitude com o sinal de entrada no ADC, visível através do osciloscópio.

#### 5.1.2 Testes da fonte de alimentação

A fonte de alimentação foi testada com recurso a um multímetro digital. Com o sistema em funcionamento, apresenta tensões próximas dos valores apresentados na segunda coluna da

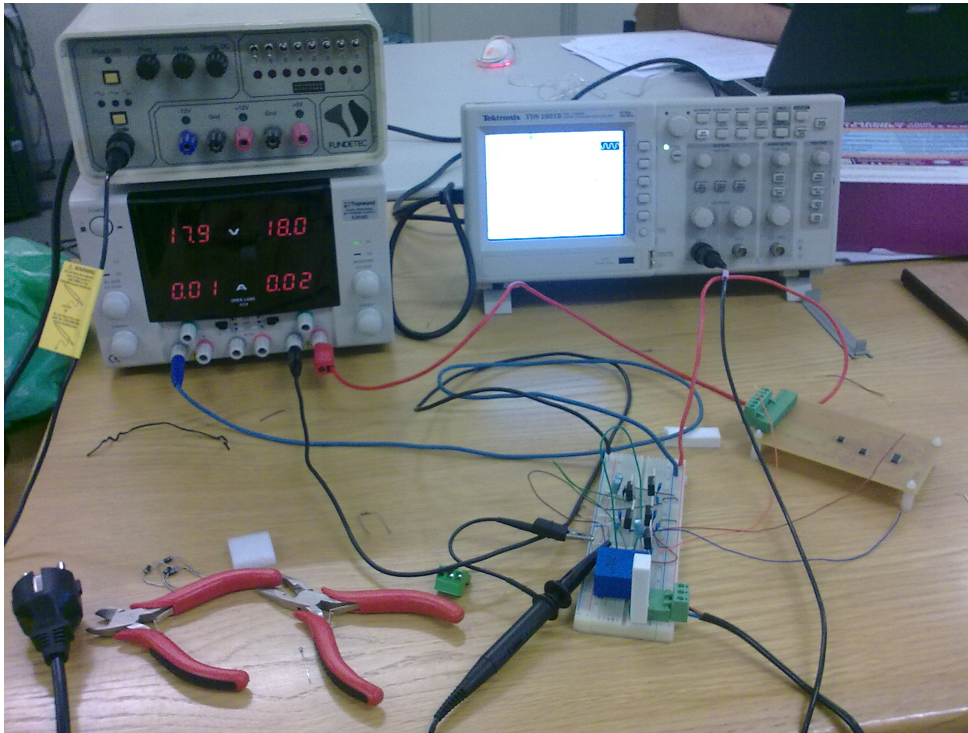


Figura 5.1: Testes do transdutor com fonte de alimentação externa

Tabela 5.1, onde são também apresentados os erros relativos (calculados) e os erros máximos suportados pelos componentes mais restritivos.

Tabela 5.1: Tensões de saída da fonte de alimentação

Valor nominal (Volts)	Valor medido (Volts)	Erro relativo	Erro máximo suportado
-15,00	-14,90	0,67%	$\pm 5,00\%$
-5,00	-5,05	1,00%	$\pm 5,00\%$
15,00	15,05	0,33%	$\pm 5,00\%$
5,00	4,91	1,80%	$\pm 5,00\%$
3,30	3,27	0,90%	$\pm 9,00\%$

Uma vez que os valores registados se encontram perfeitamente dentro dos limites aceites pelos componentes, o protótipo da fonte de alimentação foi validado.

### 5.1.3 Testes do módulo de processamento

A validação dos algoritmos para o cálculo da ENF e da THD foi feita através de programas de teste, onde o mesmo sinal foi simulado no microcontrolador e em ambiente Matlab. O sinal testado compreendia a soma de várias sinusoides, com amplitudes progressivamente mais baixas, com a frequência fundamental a 50 Hz e as restantes em frequências múltiplas (harmónicos).



Em primeiro lugar foi testado o algoritmo responsável pelo cálculo da FFT e verificou-se que, para o mesmo conjunto de amostras, os resultados da magnitude dos *bins* tinham um erro máximo absoluto de 0.0722 Hz, que corresponde a um erro relativo de 0.0046%.

Quanto aos testes do algoritmo responsável pelo cálculo da ENF, verificou-se que para sinais com frequência compreendida entre 49,900 e 50,100 Hz, o erro absoluto máximo é de 0,0001 Hz, ou seja um erro relativo de 0.0002%. No caso da distorção harmónica total, os testes efetuados apresentaram um erro absoluto máximo, de 0.0007%, correspondendo a um erro relativo de 0.053%.

Todos os valores obtidos mostram-se perfeitamente aceitáveis tendo em conta os objetivos deste trabalho, e como tal, os algoritmos foram aprovados.

## 5.2 Testes Globais

Efetuada os testes ao primeiro protótipo, foi projetado e montado um segundo protótipo (Figura 5.2), pois só assim seria possível a aquisição em tempo-real em diferentes locais, no mesmo instante. Os primeiros testes deste sensor foram realizados em simultâneo com o primeiro na mesma tomada elétrica. Verificou-se na interface web a sobreposição dos sinais captados em ambos os sensores. Analisando os valores, par a par, foram calculados os erros máximos e médios, como mostra a Tabela 5.2

Tabela 5.2: Erros entre os dados recolhidos pelos 2 sensores

	Erro absoluto máx.	Erro relativo máx.	Erro absoluto médio	Erro relativo médio
ENF	0.013(Hz)	0.026%	0.001(Hz)	0.002%
THD	0.073(%)	5.034%	0.002(%)	0.120%

Idealmente os valores deveriam ser iguais e apresentar erros nulos. Tal não acontece pois os instantes de amostragem não são exatamente iguais, originando amostras diferentes, o que se reflete em resultados dos cálculos diferentes. Este fator tem influência principalmente no valor da distorção harmónica, pois esta varia muito mais rapidamente do que a frequência fundamental.

## 5.3 Considerações finais

Neste capítulo foram explicados os procedimentos utilizados na verificação do funcionamento dos diversos componentes, assim como na validação dos algoritmos utilizados. Foram também apresentados os erros absolutos e relativos para uma melhor compreensão da precisão dos dados recolhidos pelos sensores.

Ao longo do desenvolvimento do projeto foram realizados mais testes pontuais que não são referidos aqui por serem pouco relevantes nesta fase. Esses testes estão relacionados principalmente com a comunicação entre o microcontrolador, o ADC e a base de dados, e também com a apresentação dos valores na interface gráfica *online*.

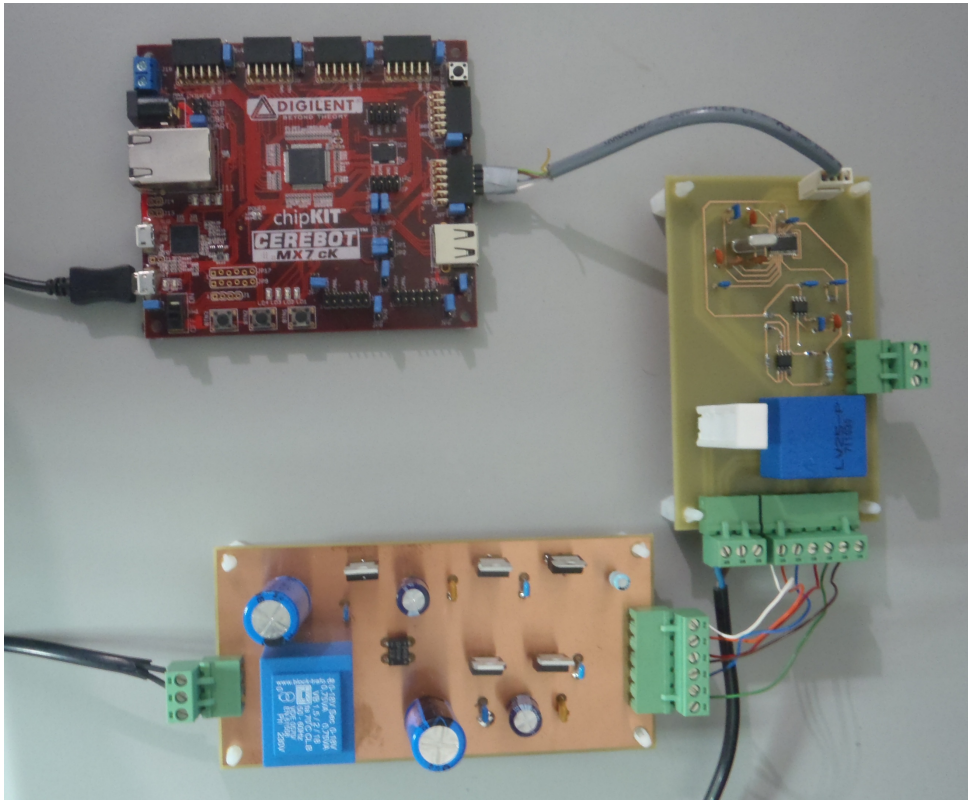


Figura 5.2: Segundo Protótipo

No capítulo seguinte serão apresentados e analisados os dados recolhidos com os dois protótipos em diferentes locais.

## Capítulo 6

# Resultados

Neste capítulo são comparados os dados recolhidos com ambos os sensores e são caracterizados os sinais da ENF e da THD. No final são expostos os resultados desta dissertação.

### 6.1 Locais de monitorização da rede elétrica

Com o intuito de se provar a consistência geográfica da frequência fundamental da rede, foram desenvolvidos dois protótipos semelhantes. Durante a recolha de dados, o sensor 1, que serve de referência ao longo da análise, ficou instalado em Arcozelo - Vila Nova de Gaia (ponto A), numa moradia com instalação trifásica.

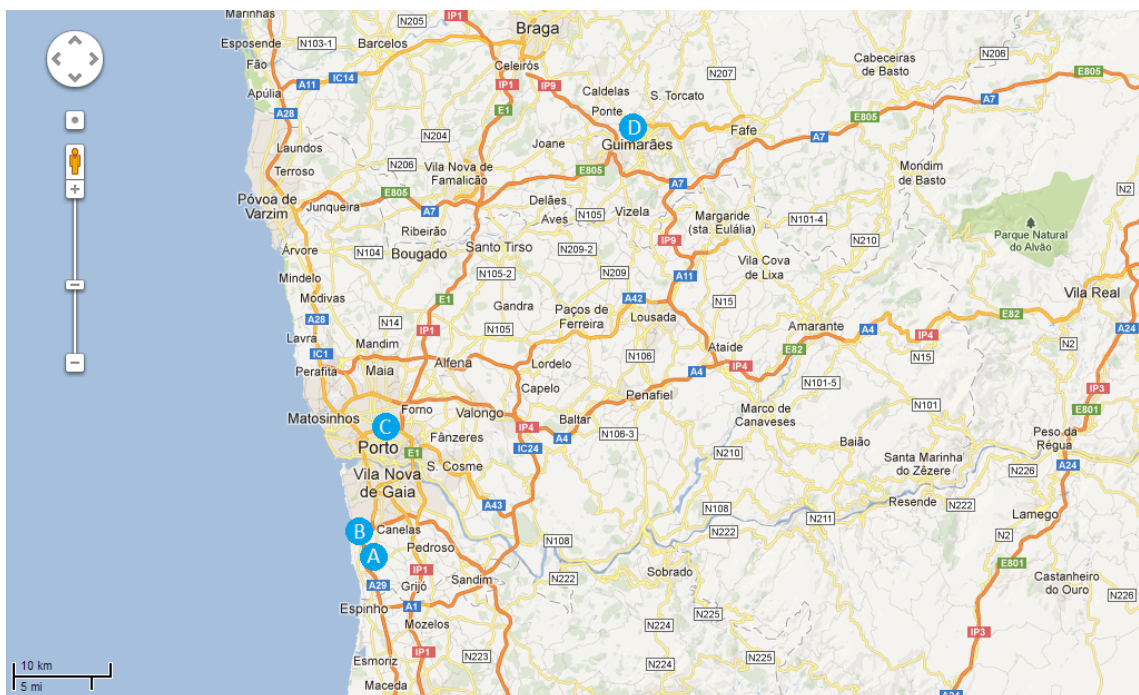


Figura 6.1: Localização dos dispositivos durante a monitorização

O sensor 2 foi colocado em três sítios com distâncias progressivamente maiores, como mostra a Figura 6.1. Primeiro em Francelos - Vila Nova de Gaia (B), a cerca de 4 km, numa moradia com instalação trifásica. Posteriormente foi movido para Paranhos - Porto (C), a cerca de 20 km, num edifício também com instalação trifásica. Por fim, o sensor 2 foi instalado em Creixomil - Guimarães (D), a uma distância de aproximadamente 70 km, numa moradia com instalação monofásica. Por ser o ponto mais distante, optou-se pela utilização dos dados recolhidos neste local para a maior parte dos estudos de correlação efetuados.

## 6.2 Caraterização dos Sinais

Tendo como base os registos efetuados, foi possível estimar as características dos sinais de ENF e THD na rede elétrica.

A Tabela 6.1 apresenta os valores médios, máximos, mínimos da frequência de rede, assim como o desvio-padrão. Cada uma das linhas corresponde a um período temporal diferente, relativo aos registos efetuados no local A, correspondendo a penúltima linha à agregação de todos esses períodos. Comparativamente, são apresentados na última linha, os mesmos valores, mas referentes às amostras recolhidas no local D.

Tabela 6.1: Caraterização da ENF

	Média	Desvio-padrão	Máximo	Mínimo
Período 1	49,991	0,024	50,048	49,916
Período 2	50,001	0,025	50,059	49,931
Período 3	50,000	0,022	50,045	49,953
Período 4	50,013	0,025	50,061	49,931
Período 5	49,994	0,013	50,028	49,958
Período 6	49,990	0,019	50,051	49,929
Período 7	49,985	0,026	50,039	49,891
Período 8	50,010	0,019	50,058	49,953
Período 9	49,994	0,029	50,117	49,917
Período 10	50,002	0,023	50,065	49,918
Período 11	50,005	0,032	50,068	49,942
Período 12	49,995	0,031	50,054	49,899
Agregado Placa 1	49,998	0,026	50,117	49,891
Agregado Placa 2	49,992	0,023	50,066	49,914

Analogamente, a Tabela 6.2 contém os parâmetros estatísticos relativos aos sinais de distorção harmónica total, registados nos mesmos períodos e nos mesmos locais.

Para uma melhor perceção da distribuição das amostras recolhidas nos dois locais, as Figuras 6.2 e 6.3 mostram as funções densidade de probabilidade dos sinais de ENF e THD, para os dois locais.

Facilmente se verifica que a distorção harmónica varia com o tempo e com local, como tal, não se pode considerar uma caraterização deste tipo como uma referência. Por outro lado, a frequência

Tabela 6.2: Caracterização da THD

	Média	Desvio-padrão	Máximo	Mínimo
Período 1	1,767	0,155	2,412	1,419
Período 2	1,593	0,094	1,936	1,328
Período 3	1,459	0,148	1,864	1,179
Período 4	1,853	0,142	2,320	1,503
Período 5	1,942	0,080	2,100	1,769
Período 6	2,019	0,039	2,140	1,891
Período 7	1,708	0,028	1,809	1,631
Período 8	1,980	0,075	2,204	1,784
Período 9	1,864	0,363	2,369	1,244
Período 10	1,825	0,274	2,421	1,327
Período 11	2,221	0,040	2,345	1,985
Período 12	1,959	0,087	2,186	1,696
Agregado Placa 1	1,874	0,258	2,421	1,179
Agregado Placa 2	2,698	0,766	4,369	1,485

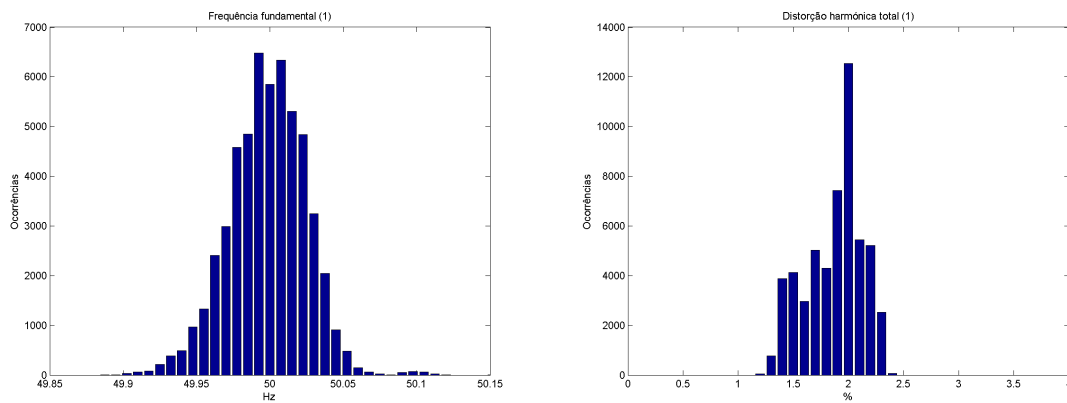


Figura 6.2: Função densidade da ENF e da THD no local A

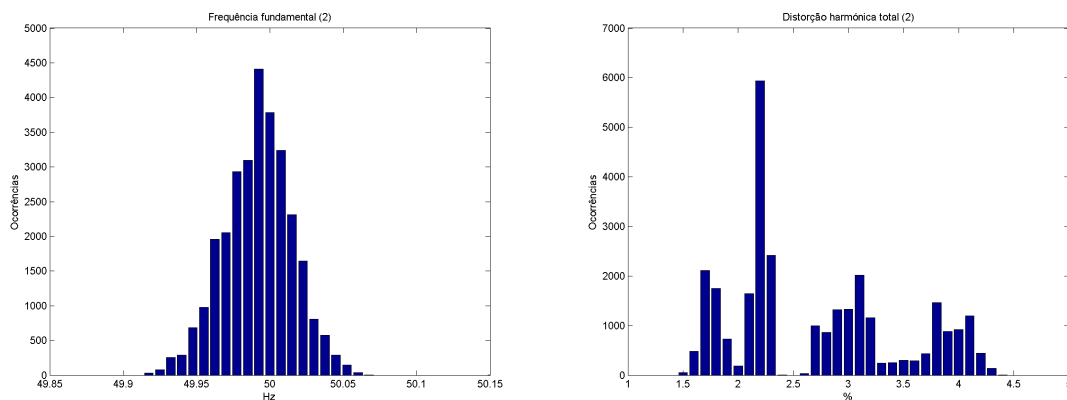


Figura 6.3: Função densidade da ENF e da THD no local D

fundamental segue uma distribuição próxima da gaussiana, e tende a ser semelhante em qualquer período suficientemente extenso onde seja analisada.

## 6.3 Estudos de correlação

Um dos objetivos desta dissertação é o estudo da correlação espacial e temporal dos parâmetros de qualidade da rede elétrica, que será focado nesta secção.

### 6.3.1 Correlação espacial

Os estudos de C. Grigoras[1] mostram que o espectro da ENF é semelhante em vários países da Europa, desde que estes estejam ligados na mesma rede. Como tal, será de esperar que dentro do mesmo país a correlação existente entre quaisquer dois locais seja quase total.

Os primeiros estudos comparativos foram realizados entre os locais A e B, que distam cerca de 4 km entre si e são alimentados pela mesma subestação da REN (Rede Elétrica Nacional). Um dos períodos registados foi analisado e apresentam-se na primeira linha da Tabela 6.3 o valor do coeficiente de correlação de *Pearson*<sup>1</sup>. O gráfico das variações da ENF, assim como da THD no mesmo período, é ilustrado na Figura 6.4.

Tabela 6.3: Correlação da ENF

Locais	Coefficiente de correlação	Intervalo de confiança		<i>p-value</i>
A - B	0,995	0,995	0,996	0,000
A - C	0,995	0,994	0,995	0,000
A - D (período 1)	0,993	0,993	0,994	0,000
A - D (período 2)	0,993	0,993	0,994	0,000
A - D (período 3)	0,957	0,954	0,960	0,000
A - D (período 4)	0,992	0,991	0,992	0,000
A - D (período 5)	0,990	0,990	0,991	0,000

Cada uma das linhas da Tabela 6.3 corresponde a um período temporal registado simultaneamente nos locais indicados. Analisando os valores do coeficiente de correlação, pode-se concluir que as variações da frequência fundamental são consistentes ao longo da rede, visto que este valor é muito próximo de 1 (correlação positiva perfeita) e o *p-value* é igual a 0, logo os valores dos coeficientes de correlação são significativos.

Por outro lado, as variações da distorção harmónica não são consistentes. Calculados os seus coeficientes de correlação (Tabela 6.4), e comparando-os com os gráficos da THD presentes nas Figuras 6.4, A.9 e A.10<sup>2</sup>, verifica-se que não existe uma relação direta entre os valores registados em locais distintos.

<sup>1</sup>Todos os testes foram realizados com um nível de significância de 5%

<sup>2</sup>Nota: Algumas figuras foram colocadas nos anexos por ocuparem demasiado espaço

Tabela 6.4: Correlação da THD

Locais	Coefficiente de correlação	Intervalo de confiança		<i>p-value</i>
A - B	0,593	0,571	0,614	0,000
A - C	-0,407	-0,445	-0,368	0,000
A - D (período 1)	-0,340	-0,364	-0,315	0,000
A - D (período 2)	0,145	0,107	0,182	0,000
A - D (período 3)	-0,066	-0,097	-0,034	0,000
A - D (período 4)	-0,562	-0,583	-0,540	0,000
A - D (período 5)	0,784	0,768	0,799	0,000

No entanto, os valores apresentados na primeira e na última linha da tabela sugerem uma correlação parcial. Analisando ao pormenor os gráficos nessas duas situações, encontram-se variações consistentes em vários momentos nos locais A e B, o mesmo não se verifica entre os locais A e D.

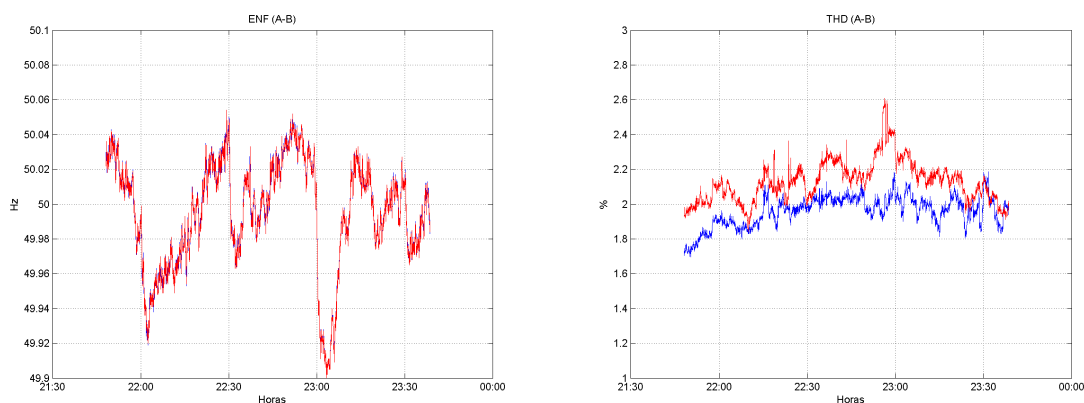


Figura 6.4: Gráficos da ENF e da THD registados em simultâneo no locais A e B

Pode-se concluir que a distorção harmónica é um parâmetro muito dependente da carga existente na rede numa zona muito próxima do local. Verificou-se que o acionamento de eletrodomésticos como aspiradores, micro-ondas, máquinas de lavar ou secar roupa, entre outros, influencia o nível de THD na residência onde são ligados, “mascarando” o nível da rede de distribuição, não sendo portanto este um bom indicador para efeitos de correlação.

### 6.3.2 Correlação temporal

Analisadas as variações dos parâmetros de qualidade em locais distintos, pretende-se neste ponto estabelecer uma relação entre o mesmo intervalo temporal, mas em dias diferentes. Neste estudo foram utilizados registos referentes ao local A, em dois períodos do dia: um entre as 21:48 e as 22:24 e outro entre as 15:52 e as 16:33.

Para o período da noite foram comparados entre si valores relativos aos dias: (cor representativa nos gráficos dentro de parêntesis)

- 19 de Fevereiro de 2013 - 3<sup>a</sup> Feira (a azul)

- 1 de Março de 2013 - 6ª Feira (a vermelho)
- 2 de Março de 2013 - Sábado (a magenta)
- 3 de Março de 2013 - Domingo (a preto)

Quanto ao período da tarde analisado, este é referente aos dias:

- 17 de Fevereiro de 2013 - Domingo (a azul)
- 2 de Março de 2013 - Sábado (a vermelho)
- 3 de Março de 2013 - Domingo (a preto)

Começando pelo primeiro período, tendo em conta a Figura 6.5, é de fácil percepção que em todos os dias ocorre uma redução da frequência fundamental, a partir das 22 horas, seguida de um aumento progressivo mais “lento”. A macro-correlação é evidente, por isso compreendem-se os valores dos coeficientes de correlação na Tabela 6.5.

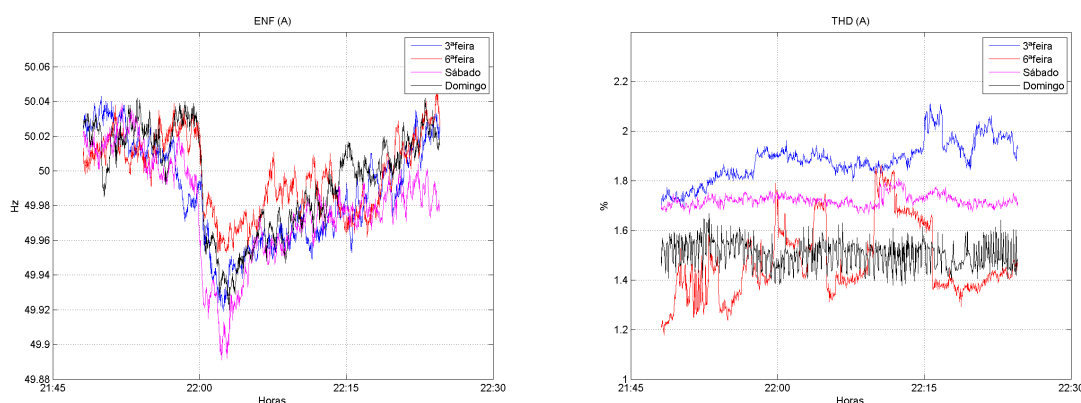


Figura 6.5: Gráficos da ENF e da THD registados local A em quatro dias diferentes

Tabela 6.5: Correlação da ENF em quatro dias diferentes (noite)

Dias	Coefficiente de correlação	Intervalo de confiança		<i>p-value</i>
3ªFeira - 6ªFeira	0,733	0,706	0,758	0,000
3ªFeira - Sábado	0,846	0,829	0,861	0,000
3ªFeira - Domingo	0,820	0,801	0,838	0,000
6ªFeira - Sábado	0,719	0,690	0,745	0,000
6ªFeira - Domingo	0,752	0,727	0,776	0,000
Sábado - Domingo	0,861	0,845	0,875	0,000

Relativamente à distorção harmónica, poder-se-á concluir que não existe qualquer tipo de relação entre os valores registados em dias diferentes.

Analisando o período da tarde (Figura 6.6), onde ocorre um fenómeno oposto ao caso anterior, verificando-se um aumento da frequência a partir das 16 horas, podemos verificar mais uma vez



Tabela 6.6: Correlação da THD em quatro dias diferentes (noite)

Dias	Coefficiente de correlação	Intervalo de confiança		<i>p-value</i>
3ªFeira - 6ªFeira	0,199	0,145	0,253	0,000
3ªFeira - Sábado	0,225	0,170	0,277	0,000
3ªFeira - Domingo	-0,261	-0,313	-0,207	0,000
6ªFeira - Sábado	0,461	0,415	0,504	0,000
6ªFeira - Domingo	-0,154	-0,208	-0,098	0,000
Sábado - Domingo	-0,091	-0,147	-0,035	0,001

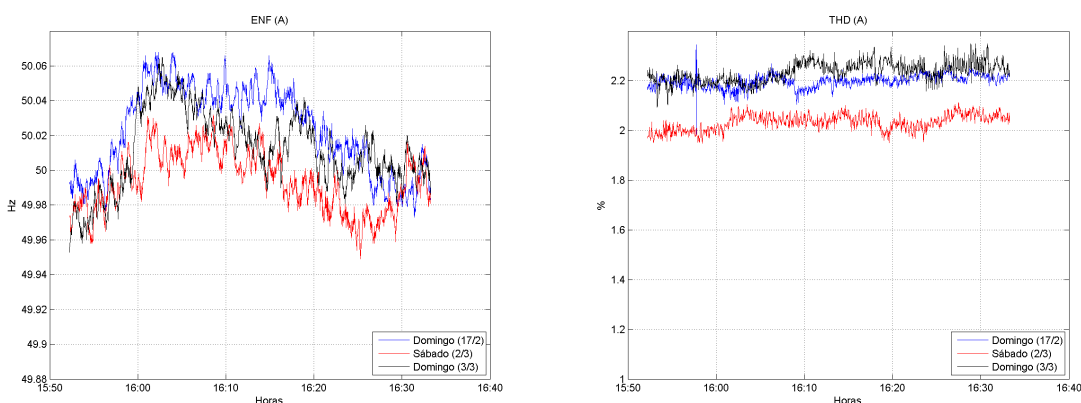


Figura 6.6: Gráficos da ENF e da THD registrados no local A em três dias diferentes

Tabela 6.7: Correlação da ENF em três dias diferentes (tarde)

Dias	Coefficiente de correlação	Intervalo de confiança		<i>p-value</i>
Domingo - Sábado	0,672	0,642	0,700	0,000
Domingo - Domingo	0,750	0,726	0,772	0,000
Sábado - Domingo	0,596	0,561	0,629	0,000

que existe alguma relação entre as variações da ENF, mas que esta não é tão acentuada como no período analisado anteriormente, tal como os valores apresentados na Tabela 6.7 confirmam.

À semelhança do período anterior, não é possível estabelecer qualquer tipo de relação temporal entre os valores de THD registrados em dias diferentes.

Tabela 6.8: Correlação da THD em três dias diferentes (tarde)

Dias	Coefficiente de correlação	Intervalo de confiança		<i>p-value</i>
Domingo - Sábado	0,143	0,091	0,194	0,000
Domingo - Domingo	0,165	0,114	0,216	0,000
Sábado - Domingo	0,218	0,167	0,267	0,000

Do estudo efetuado a estes dois períodos será sensato presumir que existe diariamente uma repetição das variações da ENF, mas que não é possível prever com exatidão quais serão os valores da frequência num determinado intervalo temporal, será apenas possível fazer-se uma estimativa das macro-variações.

## 6.4 Análise dos resultados

Os resultados obtidos mostram que efetivamente existe uma forte correlação nos valores da ENF ao longo de vários locais ligados à mesma rede elétrica e que, por outro lado, as suas variações são relativamente previsíveis, pois repetem um padrão diário. Pode-se então afirmar que existe uma correlação temporal, mas que esta é baixa.

Tendo em conta as análises efetuadas à variação da THD, poder-se-á concluir que uma possível correlação espacial só existirá entre dois pontos próximos entre si. Visto que o nível de distorção harmónica é muito afetado por fenómenos locais, principalmente dentro do próprio edifício onde está a ser medido, não será um parâmetro qualitativo relevante para análises correlacionais.

Um dado de interesse descoberto foi que a frequência da rede está diretamente relacionada com o consumo de energia elétrica na Europa. O facto de a ENF aumentar ou diminuir bruscamente de hora em hora suscitou curiosidade e como tal tentou-se inferir uma hipótese de estes eventos estarem relacionados com a carga existente na rede. Após consulta na base de dados da ENTSO-E (European Network of Transmission System Operators for Electricity)[14] verificou-se que, como seria de esperar, o consumo de energia tem padrões diferentes à semana e ao fim de semana, mas semelhantes para o mesmo dia da semana, na mesma época. Como esta entidade ainda não disponibilizou os dados relativos ao mês de Março de 2013, foram utilizados os dados referentes ao primeiro domingo de Março de 2012.

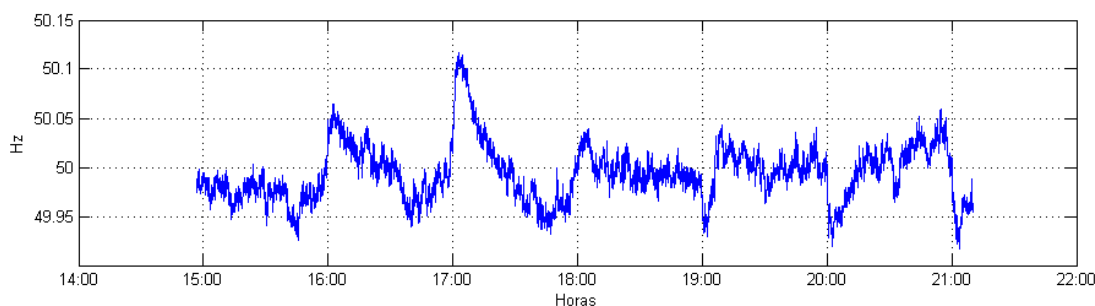


Figura 6.7: ENF registada no dia 3 de Março (Domingo)

Analisando comparativamente os gráficos referentes ao domingo (Figuras 6.7 e 6.8), pode-se constatar que no início de cada hora a ENF reflete inversamente a previsão do volume de energia a ser consumida ao longo dessa hora. Nomeadamente, às 16, 17 e 18h, alturas em que o consumo de energia é baixo, o valor da frequência aumenta significativamente, acontecendo precisamente o contrário às 19, 20, e 21h, onde o consumo é mais elevado e a frequência baixa consideravelmente no primeiro minuto de cada hora.

Consultando-se os gráficos de consumo de energia relativo a Portugal, pode-se concluir que a variação da ENF sofrerá influência da carga da rede europeia, uma vez que, por exemplo às 19h, o consumo em Portugal contraria a evolução nos restantes países, e a variação da ENF sugere, de acordo com a hipótese levantada, um aumento do consumo.

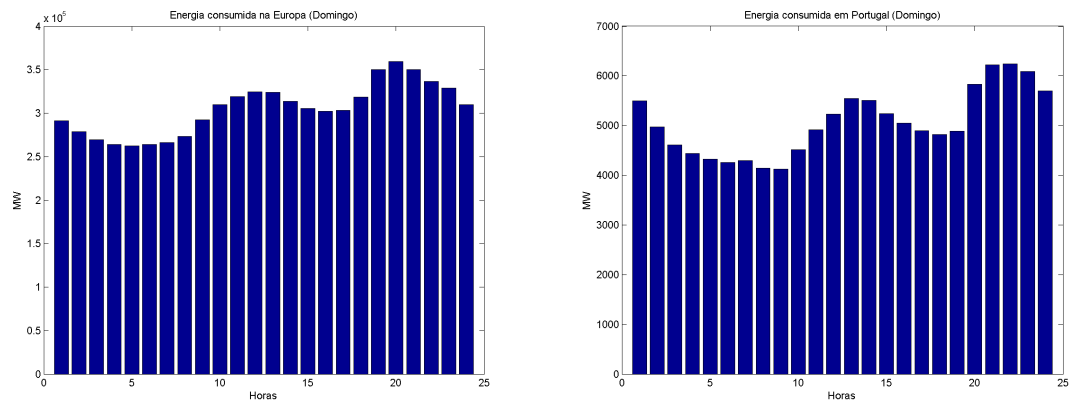


Figura 6.8: Consumo de energia elétrica na Europa e em Portugal no dia 4 de Março de 2012 (Domingo) [14]

Importa ainda referir que os valores registados ao durante os vários testes respeitam as normas referidas na Secção 2.3.1, nomeadamente a THD registada foi sempre bastante inferior ao limite máximo de 8%.

## 6.5 Considerações finais

Este capítulo teve como principal objetivo a demonstração da consistência existente nas variações dos valores da frequência, tal só foi possível com recurso aos dois sensores projetados e desenvolvidos de raiz durante este projeto.

Indicaram-se os locais de realização dos testes, os dias onde decorreram, e as ferramentas estatísticas utilizadas na análise dos sinais.

Resta referir que também foram realizados alguns estudos de correlação com valores de tensão, mas como se veio a verificar que o algoritmo que calculava o este valor não estava a funcionar corretamente, e visto que uma nova alteração no *software*, seguido de uma nova recolha de amostras e posterior análise não seria exequível em tempo útil, optou-se por não se apresentar os dados nesta dissertação.



# Capítulo 7

## Conclusão

É apresentado neste capítulo o balanço desta dissertação, salientando-se o resultado final e o cumprimento dos objetivos propostos inicialmente. Reserva-se espaço também para uma opinião mais pessoal acerca do projeto, culminando-se numa secção dedicada a melhorias que poderão ser introduzidas no sistema.

### 7.1 Satisfação dos objetivos

Esta dissertação tinha à partida dois objetivos principais: o desenvolvimento de um protótipo de monitorização em tempo-real de dois parâmetros da rede elétrica (ENF e THD), e posterior análise da consistência espacial e correlação temporal da ENF. Ambos os objetivos foram alcançados, sendo o último apenas possível após a montagem de um segundo sensor de monitorização.

Como demonstrado no capítulo anterior, foi possível provar a alta consistência geográfica da ENF assim como a sua baixa correlação temporal. Foi ainda possível apontar uma provável hipótese para a ocorrência dessas variações, relacionada com o aumento ou diminuição da energia produzida de forma a satisfazer o consumo na rede europeia.

Algumas restrições iniciais incluíam o cálculo da frequência com recurso a FFT de 2048 pontos, uma resolução da ENF até à milésima de hertz, e a consideração de 25 harmónicos da frequência fundamental no cálculo da THD. O algoritmo implementado no microcontrolador efetua uma FFT de 4096 pontos, o resultado da ENF é apresentado às milésimas tendo um erro absoluto inferior a 0.001 Hz, e o algoritmo de cálculo da THD utiliza os 30 primeiros harmónicos do sinal.

Era fundamental o desenvolvimento de uma interface Web para representação gráfica dos dados recolhidos, com atualização em intervalos de 10 segundos. Foi estabelecido um protocolo de comunicação com recurso a *sockets* TCP/IP, que permite o envio contínuo dos valores processados pelos sensores para a base de dados, possibilitando uma atualização dos gráficos a cada segundo.

Relativamente aos restantes componentes, nada estava definido inicialmente em relação ao método de aquisição do sinal da rede, ou à alimentação do sistema. O módulo de aquisição e a fonte de alimentação desenvolvidos serviram os propósitos para os quais foram desenhados.

O único parâmetro projetado inicialmente que não foi cumprido incide na integração de um dispositivo GPS (*Global Positioning System*) no módulo de processamento para datação precisa das amostras. Essa capacidade não se revelou necessária uma vez que foi utilizada a sincronização horária do lado do servidor.

## 7.2 Principais dificuldades

Originalmente tomado como um aspeto motivador, a integração de diversas áreas tecnológicas em prol de um único trabalho revelou-se uma das principais dificuldades.

Numa fase inicial, a familiarização com programação de microcontroladores PIC revelou-se bastante morosa, o que não aconteceu quando se optou pela utilização da plataforma Arduino. Relativamente à programação, a comunicação do microcontrolador com o ADC, por SPI, assim como com o servidor, por TCP/IP, foram os aspetos mais complicados.

A escolha de alguns componentes exigiu muita investigação e análise de características das soluções existentes. A falta de experiência no desenho de PCB também condicionou ligeiramente o rápido avanço no desenvolvimento do projeto.

Relativamente à interface Web, a apresentação gráfica dos valores da base de dados de forma interativa foi complexa, mas a tarefa mais árdua foi a disponibilização dos dados atualizados em tempo-real.

A implementação de algoritmos para os cálculos dos valores de ENF e de THD, por outro lado, não apresentou um grau de complexidade muito elevado.

Por fim, salienta-se que o tempo disponível para a recolha e análise de dados foi reduzido, o que inviabilizou a recolha em mais pontos do país.

## 7.3 Trabalho Futuro

Reserva-se esta última secção para referenciar possíveis melhoramentos a implementar no sistema desenvolvido, assim como investigações futuras.

Relativamente a aperfeiçoamentos realizáveis no sistema, salientam-se os seguintes:

- desenho de uma placa única, com menores dimensões, que incorpore os diferentes módulos, o microcontrolador, assim como todos os periféricos necessários para a comunicação com o exterior;
- utilização de um servidor dedicado e acessível a partir de qualquer IP;
- melhoria da interface gráfica, por exemplo através do aumento das opções disponíveis;
- captação de outros fenómenos ou parâmetros de qualidade da rede elétrica;
- implementação de um sistema multitarefas no microcontrolador, através do desenvolvimento de *pseudo-threads* com recurso a interrupções;

- controlo dos sensores remotamente, via Web;
- implementação de um relógio interno (RTC ou GPS) para precisão inferior a 1 segundo;
- melhoria do método de armazenamento na base de dados, por exemplo por períodos, de forma a agilizar o acesso aos registos.

No campo da investigação, o estudo da correlação em locais mais distantes, inclusivamente fora do país, seria algo interessante a promover. Na mesma linha, o desenvolvimento de uma aplicação para análise da interferência da rede (50Hz) em capturas de áudio e vídeo, para posterior comparação com os registos guardados da ENF, seria uma aplicação inovadora e com utilidade na área da investigação forense.

## **7.4 Considerações finais**

Tendo em consideração todo o trabalho realizado, o balanço desta dissertação é bastante positivo e motivo de satisfação dos seus intervenientes. Espera-se que sirva de base a futuras investigações, pois este projeto multidisciplinar envolve conceitos com utilidade e aplicação prática.





## Anexo A

### Anexos

Apresentam-se aqui alguns conteúdos complementares à dissertação, nomeadamente excertos de fichas técnicas de componentes, código fonte de algoritmos, cálculos para dimensionamento de resistências e esquemas dos circuitos.

#### A.1 Dimensionamento das resistências do circuito de aquisição de sinal

A Figura A.1 apresenta o esquema relativo à entrada do módulo de aquisição:

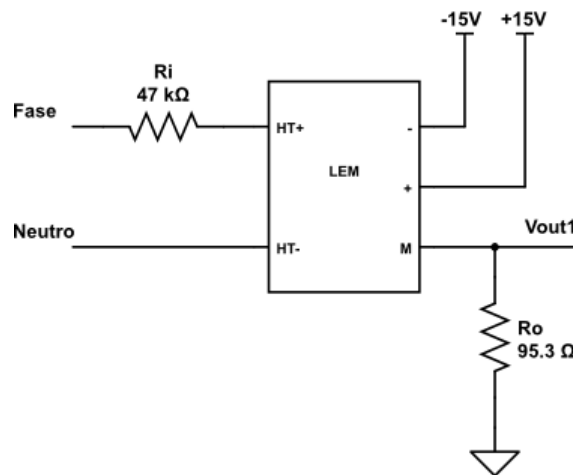


Figura A.1: Esquema da entrada do módulo de aquisição

O funcionamento ótimo do transdutor ocorre quando a corrente no circuito primário é de 10 mA. Como a rede elétrica pode ter picos de tensão com o dobro do valor nominal, calculou-se o valor de  $R_i$  através de:

$$R_i = \frac{2 \times V_P}{I_P} = \frac{2 \times 230}{10 \times 10^{-3}} = 46 \text{ k}\Omega \quad (\text{A.1})$$

O valor de resistência existente mais próximo do pretendido é de  $47\text{ k}\Omega$ . A ficha técnica indica que a resistência interna do circuito primário é de  $250\ \Omega$ , logo a corrente eficaz máxima será:

$$I_{Pmax} = \frac{2 \times V_P}{R_i + R_P} = \frac{2 \times 230}{47 \times 10^{-3} + 250} \approx 9.74\text{ mA} \quad (\text{A.2})$$

Pela relação de 2500:1000 existente entre as correntes dos circuitos primário e secundário obtém-se:

$$I_S = (2500 : 1000) \times I_P = 2.5 \times 9.74 \times 10^{-3} \approx 24.35\text{ mA} \quad (\text{A.3})$$

Quanto à potência da resistência de entrada ( $R_i$ ), esta tem de satisfazer a equação:

$$P \geq \frac{(2 \times V_P)^2}{R_i} = \frac{(2 \times 230)^2}{47 \times 10^3} \approx 4.50\text{ W} \quad (\text{A.4})$$

Portanto a resistência de  $47\text{ k}\Omega$  e de  $7\text{ W}$  de potência escolhida cumpre os requisitos.

Por outro lado, a resistência de saída ( $R_o$ ) deve limitar o valor de tensão entre os seus terminais a  $3.3\text{ V}$  devido aos componentes eletrónicos existentes no circuito. Como tal o valor da sua resistência pode ser obtido através da expressão:

$$R_o = \frac{V_o}{I_S} = \frac{3.3}{24.35 \times 10^{-3} \times \sqrt{2}} \approx 95.83\ \Omega \quad (\text{A.5})$$

A opção mais próxima deste valor existente no mercado é de  $95.3\ \Omega$ . A sua potência deverá ser superior a:

$$P \geq \frac{3.3^2}{95.3} \approx 114.27\text{ mW} \quad (\text{A.6})$$

A resistência escolhida tem uma potência de  $250\text{ mW}$ , logo verifica o requisito.

## A.2 Dimensionamento das resistências do circuito de condicionamento de sinal

A Figura A.1 apresenta o esquema do circuito de condicionamento de sinal, presente no módulo de aquisição.

Para se tirar partido da resolução do ADC optou-se pelo seu funcionamento no modo de tensões de entrada compreendidas no intervalo entre  $0$  e  $2.5\text{ V}$ . As resistências do circuito de condicionamento foram dimensionadas com esse objetivo.

Com a montagem apresentada, a tensão de saída  $V_{out2}$  é:

$$V_{out2} = \frac{R_1 + R_2}{R_3 + R_4} \times \frac{R_4}{R_1} \times V_{ref} - \frac{R_2}{R_1} \times V_1 \quad (\text{A.7})$$

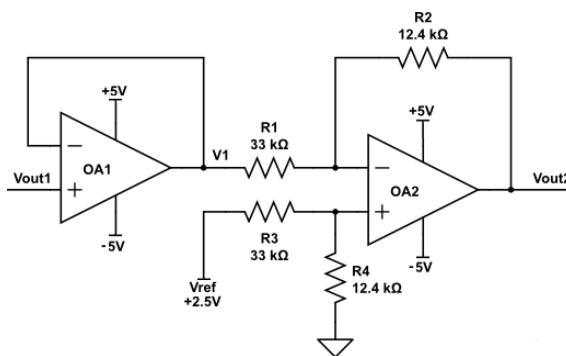


Figura A.2: Esquema do circuito de condicionamento do módulo de aquisição

admitindo  $\frac{R_1}{R_2} = \frac{R_3}{R_4}$  é possível simplificar a expressão A.7:

$$V_{out2} = \frac{R_2}{R_1} \times V_{ref} - \frac{R_2}{R_1} \times V_1 \quad (\text{A.8})$$

Percebe-se então que o sinal de saída resulta da soma de duas componentes. A primeira é uma componente contínua ( $DC_{offset}$ ) e a segunda representa o sinal de entrada invertido ( $-V_1$ ). Para se obter um sinal de saída sinusoidal compreendido entre 0 e 2.5 V, o valor médio deverá ser igual a 1.25 V, portanto o valor da componente contínua é dado por:

$$DC_{offset} = \frac{R_2}{R_1} \times V_{ref} = 1.25V \quad (\text{A.9})$$

Considerando o sinal  $V_1 = V_{out1}$  um sinal sinusoidal com uma tensão pico a pico máxima de 6.6 V e com componente contínua nula, o valor máximo de  $V_{out2}$  ocorre quando  $V_1$  é mínimo, ou seja,  $V_{1min} = 3.3$  V, logo:

$$V_{out2max} = 1.25 - \frac{R_2}{R_1} \times V_{1min} \quad (\text{A.10})$$

$$\Leftrightarrow 2.5 = 1.25 - \frac{R_2}{R_1} \times (-3.3) \quad (\text{A.11})$$

$$\Leftrightarrow \frac{R_2}{R_1} \approx 0.379 \quad (\text{A.12})$$

Escolheram-se então resistências  $R_2 = R_4 = 12.4$  kΩ e  $R_1 = R_3 = 33$  kΩ, o que resulta num rácio muito próximo do pretendido ( $\frac{12.4}{33} \approx 0.376$ ).

Verificou-se com recurso a osciloscópio digital que o sinal  $V_1$  tem 3.44 V pico a pico, ou seja, varia entre -1.72 e 1.72 V (Figura A.3).

Durante a fase de testes, no processo de verificação do sinal através de osciloscópio, detetou-se que o sinal  $V_{out2}$  tinha aproximadamente 1,30 V de tensão pico a pico (Figura A.4). Procedeu-se à análise dos cálculos e descobriu-se que, o terminal  $V_{ref}$  foi ligado a um ponto com 2.5 V em vez de 3.3 V. Tem-se então, a partir da equação A.8, uma tensão de saída  $V_{out2}$  dada por:

$$V_{out2} = 0.376 \times 2.5 - 0.376 \times V_1 \quad (\text{A.13})$$

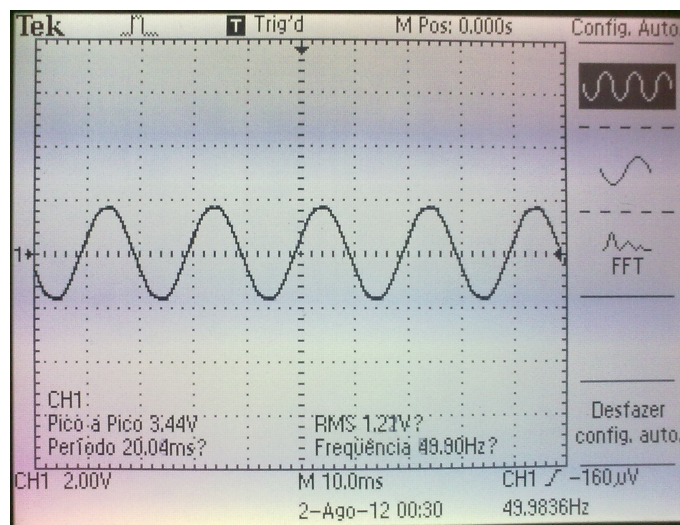


Figura A.3: Sinal  $V_1$  visto no osciloscópio

$$\Leftrightarrow V_{out2} = 0.94 - 0.376 \times V_1 \quad (\text{A.14})$$

Visto que  $V_1$  oscila entre -1.72 e 1.72 V, o sinal  $V_{out2}$  oscila teoricamente entre 0.29 e 1.58 V. Esta alteração resulta apenas num desaproveitamento de parte da resolução do ADC, mas que não tem impacto nos resultados do sistema, pois foi tratada na fase de programação do conversor analógico-digital. Como o erro só foi detetado depois de feita a placa e, os requisitos do ADC são cumpridos sem prejuízo dos resultados, para não se atrasar mais o desenvolvimento do projeto, esta configuração foi assumida e mantida no projeto.

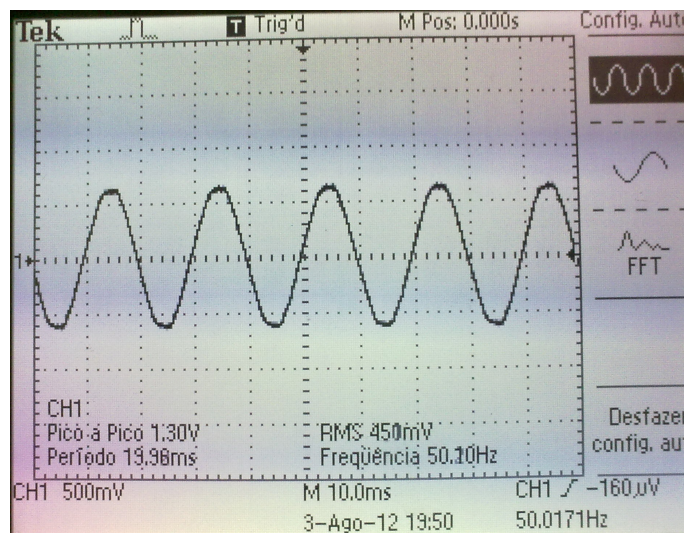


Figura A.4: Sinal  $V_{out2}$  visto no osciloscópio (acoplamento DC)

### A.3 Esquemas do Módulo de Aquisição

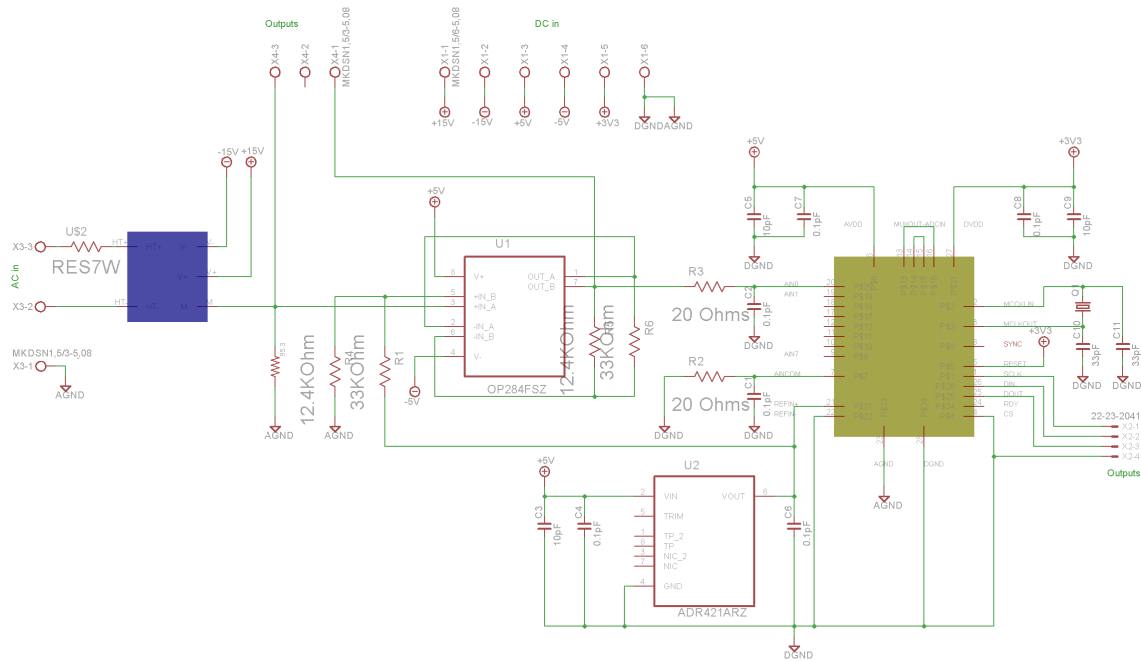


Figura A.5: Esquema funcional do Módulo de Aquisição

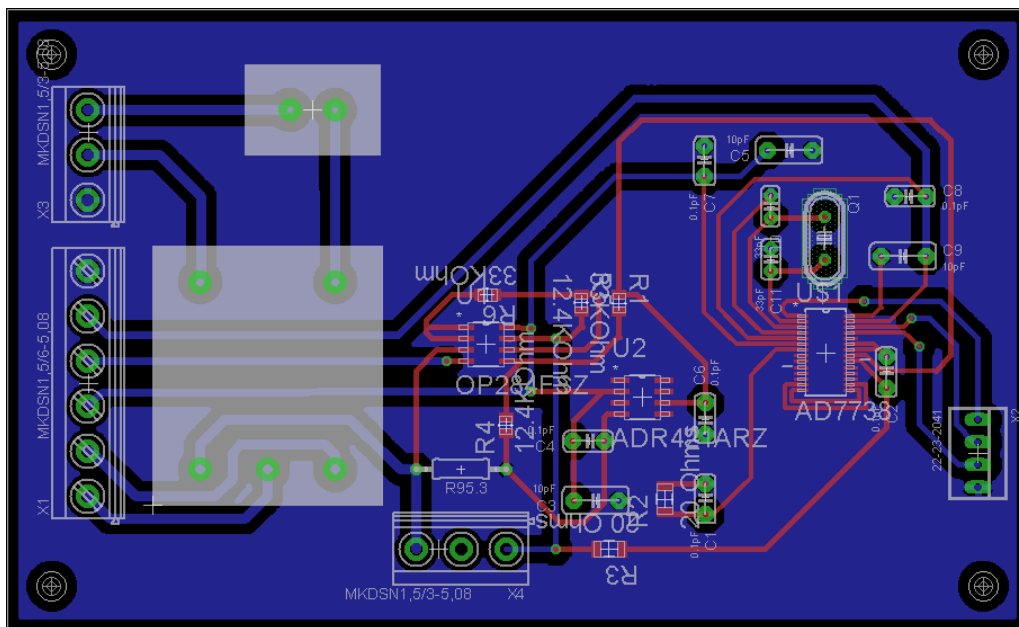


Figura A.6: Layout da PCB do Módulo de Aquisição

### A.4 Esquemas da Fonte de Alimentação

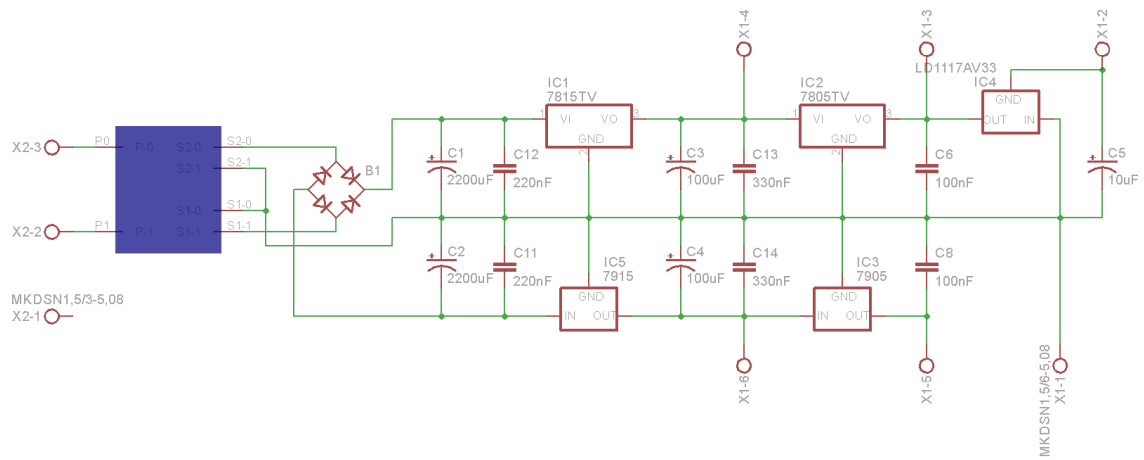


Figura A.7: Esquema funcional da Fonte de Alimentação

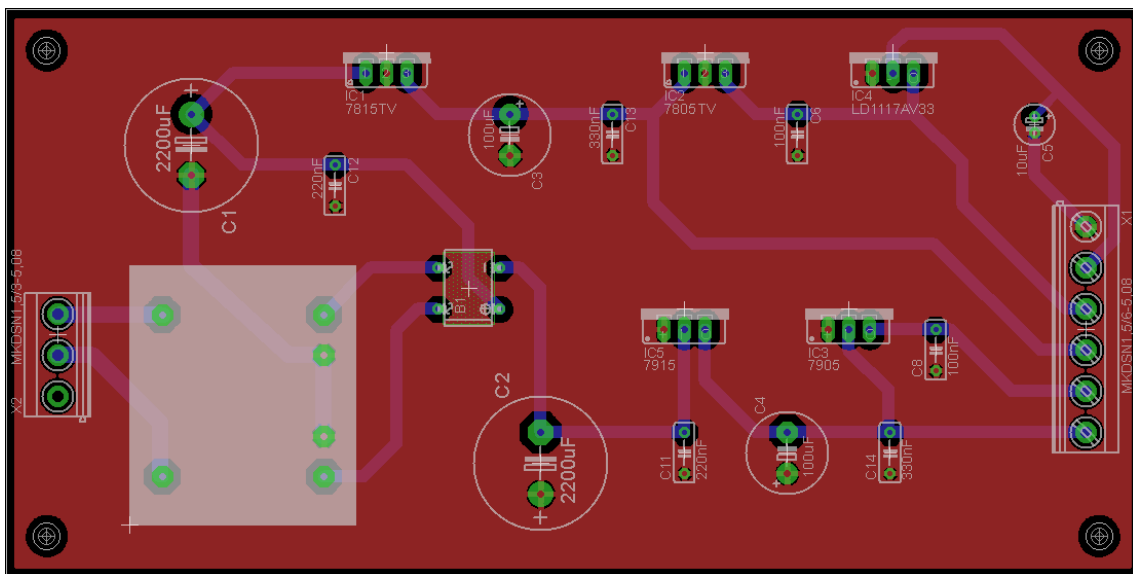


Figura A.8: Layout da PCB da Fonte de Alimentação

## A.5 Gráficos da ENF e da THD

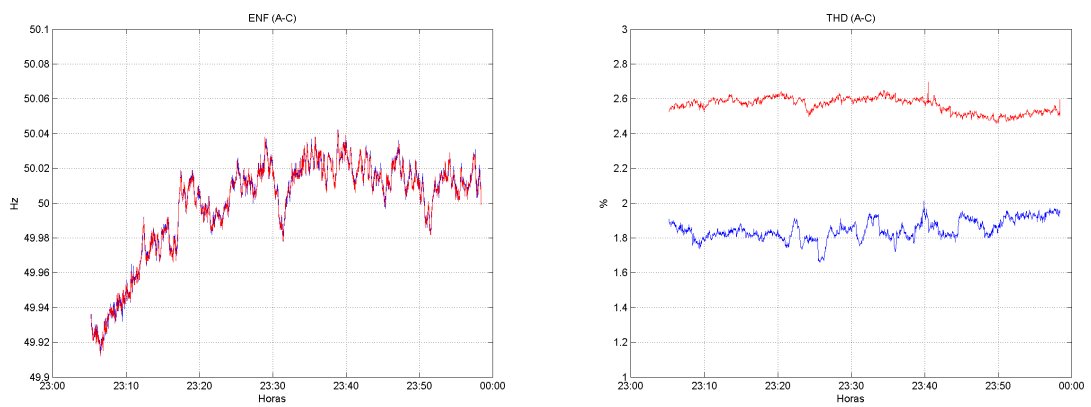
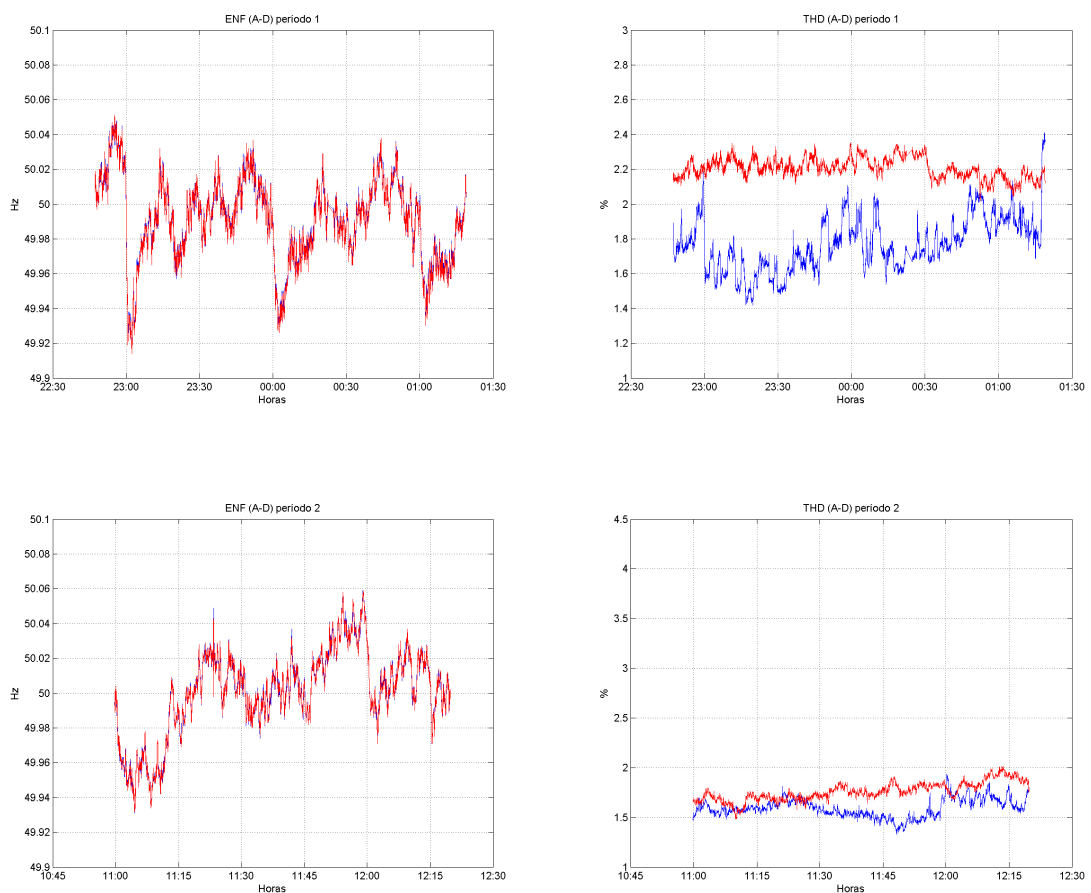


Figura A.9: Gráficos da ENF e da THD registados em simultâneo no locais A e C



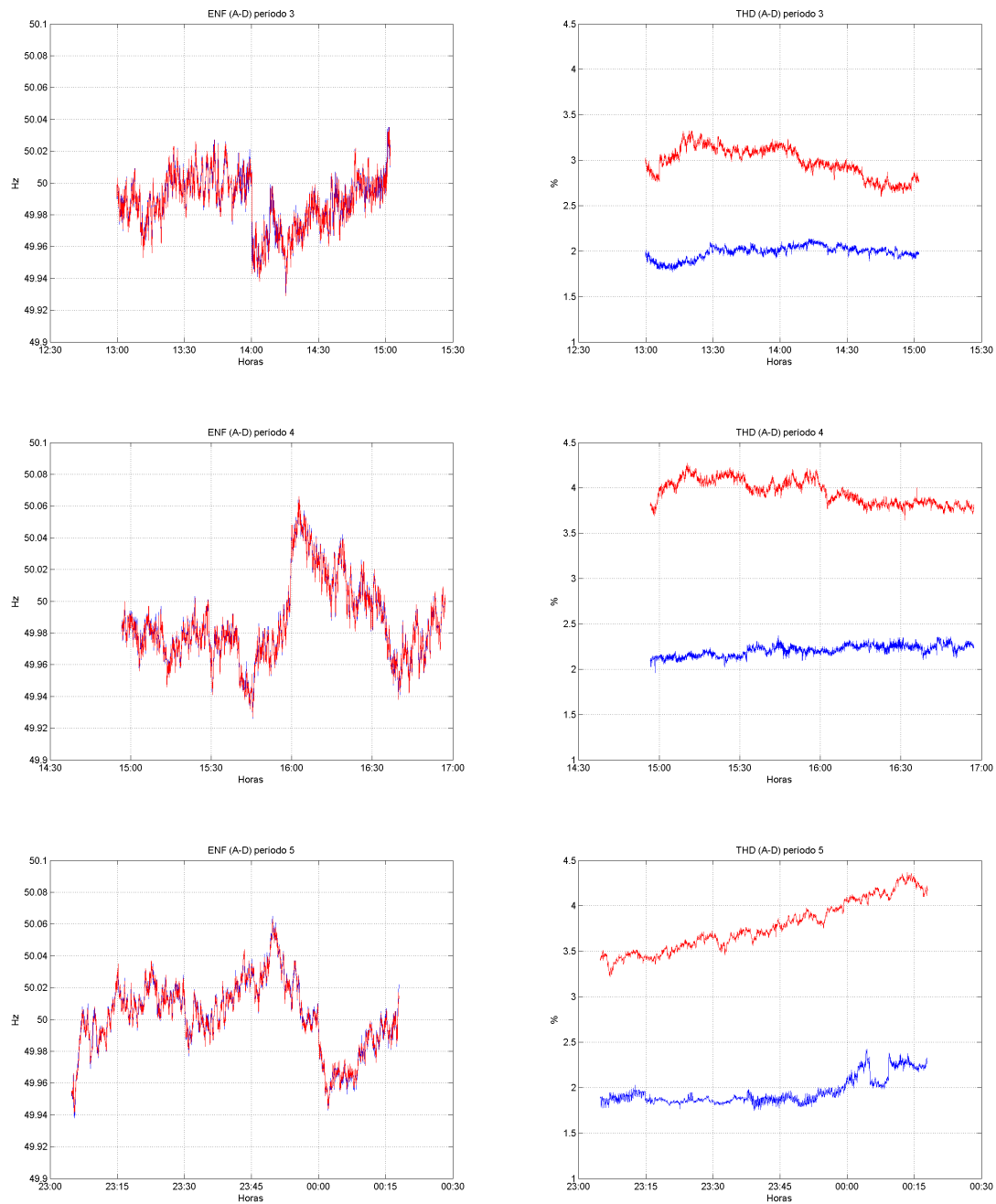


Figura A.10: Gráficos da ENF e da THD registados em simultâneo no locais A e D

## A.6 Código das funções “FFT” e “Accuratedeltaell”



```

//data -> float array that represent the array of complex samples
//number_of_complex_samples -> number of samples (N^2 order number)
//isign -> 1 to calculate FFT and -1 to calculate Reverse FFT
float FFT (float data[], int number_of_complex_samples, int sign)
{
    //variables for trigonometric recurrences
    int n,mmax,m,j,istep,i;
    double wtemp,wr,wpr,wpi,wi,theta,tempr,tempi;

    //the complex array is real+complex so the array
    //as a size n = 2* number of complex samples
    // real part is the data[index] and
    //the complex part is the data[index+1]
    n=number_of_complex_samples * 2;

    //binary inversion (note that the indexes
    //start from 0 witch means that the
    //real part of the complex is on the even-indexes
    //and the complex part is on the odd-indexes
    j=0;
    for (i=0;i<n/2;i+=2) {
        if (j > i) {
            //swap the real part
            SWAP(data[j],data[i]);
            //swap the complex part
            SWAP(data[j+1],data[i+1]);
            // checks if the changes occurs in the first half
            // and use the mirrored effect on the second half
            if((j/2)<(n/4)){
                //swap the real part
                SWAP(data[(n-(i+2))],data[(n-(j+2))] );
                //swap the complex part
                SWAP(data[(n-(i+2))+1],data[(n-(j+2))+1]);
            }
        }
        m=n/2;
        while (m >= 2 && j >= m) {
            j -= m;
            m = m/2;
        }
        j += m;
    }

    //Danielson-Lanzcos routine
    mmax=2;
    //external loop
    while (n > mmax)
    {
        istep = mmax<< 1;
        theta=sign*(2*PI/mmax);
        wtemp=sin(0.5*theta);
        wpr = -2.0*wtemp*wtemp;
        wpi=sin(theta);
        wr=1.0;
    }
}

```

```

wi=0.0;
//internal loops
for (m=1;m<mmax;m+=2) {
    for (i= m;i<=n;i+=istep) {
        j=i+mmax;
        tempr=wr*data[j-1]-wi*data[j];
        tempi=wr*data[j]+wi*data[j-1];
        data[j-1]=data[i-1]-tempr;
        data[j]=data[i]-tempi;
        data[i-1] += tempr;
        data[i] += tempi;
    }
    wr=(wtemp=wr)*wpr-wi*wpi+wr;
    wi=wi*wpr+wtemp*wpi+wi;
}
mmax=istep;
}

float accuratedeltaell_DFT(float magbef, float magmid, float magaft) {

    float G,F,Q,R,edgelow,edgehig,out;
    G=20.00/29.00;
    F=20.00/32.75;

    edgelow=magbef*3.175;
    edgehig=magaft*3.175;

    if (magaft > magbef){
        if (magaft < edgelow){
            Q = pow((magbef/magaft),G);
            out = 3.0/PI*atan((1.0-Q)/(1.0+Q)/sqrt(3.0));
        }
        else{
            R = pow((magaft/magmid),F);
            out = 3.0/PI*atan((2*R-1.0)/(sqrt(3.0)));
        }
    }
    else{
        if (magbef < edgehig){
            Q = pow((magaft/magbef),G);
            out = -3.0/PI*atan((1.0-Q)/(1.0+Q)/sqrt(3.0));
        }
        else{
            R = pow((magbef/magmid),F);
            out = -3.0/PI*atan((2*R-1.0)/(sqrt(3.0)));
        }
    }
    return out;
}

```

## **A.7 LEM LV25P**

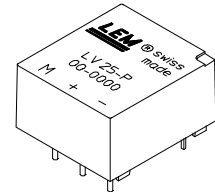
## Voltage Transducer LV 25-P

For the electronic measurement of voltages : DC, AC, pulsed..., with a galvanic isolation between the primary circuit (high voltage) and the secondary circuit (electronic circuit).



$$I_{PN} = 10 \text{ mA}$$

$$V_{PN} = 10..500 \text{ V}$$



### Electrical data

$I_{PN}$	Primary nominal current rms	10	mA			
$I_{PM}$	Primary current, measuring range	0 .. ± 14	mA			
$R_M$	Measuring resistance	$R_{M \min}$	$R_{M \max}$			
				with ± 12 V	@ ± 10 mA <sub>max</sub>	30
			@ ± 14 mA <sub>max</sub>	30	100	Ω
		with ± 15 V	@ ± 10 mA <sub>max</sub>	100	350	Ω
	@ ± 14 mA <sub>max</sub>	100	190	Ω		
$I_{SN}$	Secondary nominal current rms	25	mA			
$K_N$	Conversion ratio	2500 : 1000				
$V_C$	Supply voltage (± 5 %)	± 12 .. 15	V			
$I_C$	Current consumption	10 (@ ± 15 V) + $I_S$	mA			

### Accuracy - Dynamic performance data

$X_G$	Overall Accuracy @ $I_{PN}$ , $T_A = 25^\circ\text{C}$	@ ± 12 .. 15 V	± 0.9	%
		@ ± 15 V (± 5 %)	± 0.8	%
$e_L$	Linearity error		< 0.2	%
$I_O$	Offset current @ $I_p = 0$ , $T_A = 25^\circ\text{C}$	Typ	± 0.15	mA
		Max	± 0.15	mA
$I_{OT}$	Temperature variation of $I_O$	0°C .. + 25°C	± 0.06	± 0.25 mA
		+ 25°C .. + 70°C	± 0.10	± 0.35 mA
$t_r$	Response time <sup>1)</sup> to 90 % of $I_{PN}$ step	40	μs	

### General data

$T_A$	Ambient operating temperature	0 .. + 70	°C
$T_S$	Ambient storage temperature	- 25 .. + 85	°C
$R_P$	Primary coil resistance @ $T_A = 70^\circ\text{C}$	250	Ω
$R_S$	Secondary coil resistance @ $T_A = 70^\circ\text{C}$	110	Ω
$m$	Mass	22	g
	Standards	EN 50178: 1997	

**Note:** <sup>1)</sup>  $R_1 = 25 \text{ k}\Omega$  (L/R constant, produced by the resistance and inductance of the primary circuit).

### Features

- Closed loop (compensated) voltage transducer using the Hall effect
- Isolated plastic case recognized according to UL 94-V0.

### Principle of use

- For voltage measurements, a current proportional to the measured voltage must be passed through an external resistor  $R_1$  which is selected by the user and installed in series with the primary circuit of the transducer.

### Advantages

- Excellent accuracy
- Very good linearity
- Low thermal drift
- Low response time
- High bandwidth
- High immunity to external interference
- Low disturbance in common mode.

### Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Power supplies for welding applications.

### Application domain

- Industrial.

## Voltage Transducer LV 25-P

### Isolation characteristics

$V_d$	Rms voltage for AC isolation test, 50 Hz, 1 min	2.5 <sup>2)</sup>	kV
$\hat{V}_w$	Impulse withstand voltage 1.2/50 $\mu$ s	16	kV
		Min	
<b>dCp</b>	Creepage distance	19.5	mm
<b>dCl</b>	Clearance distance	19.5	mm
<b>CTI</b>	Comparative Tracking Index (Group IIIa)	175	

Note: <sup>2)</sup> Between primary and secondary.

### Application examples

According to EN 50178 and IEC 61010-1 standards and following conditions:

- Over voltage category OV 3
- Pollution degree PD2
- Non-uniform field

	EN 50178	IEC 61010-1
$dCp, dCl, \hat{V}_w$	Rated isolation voltage	Nominal voltage
Single isolation	1600 V	1600 V
Reinforced isolation	800 V	800 V

### Safety



This transducer must be used in electric/electronic equipment with respect to applicable standards and safety requirements in accordance with the manufacturer's operating instructions.



Caution, risk of electrical shock

When operating the transducer, certain parts of the module can carry hazardous voltage (eg. primary busbar, power supply).

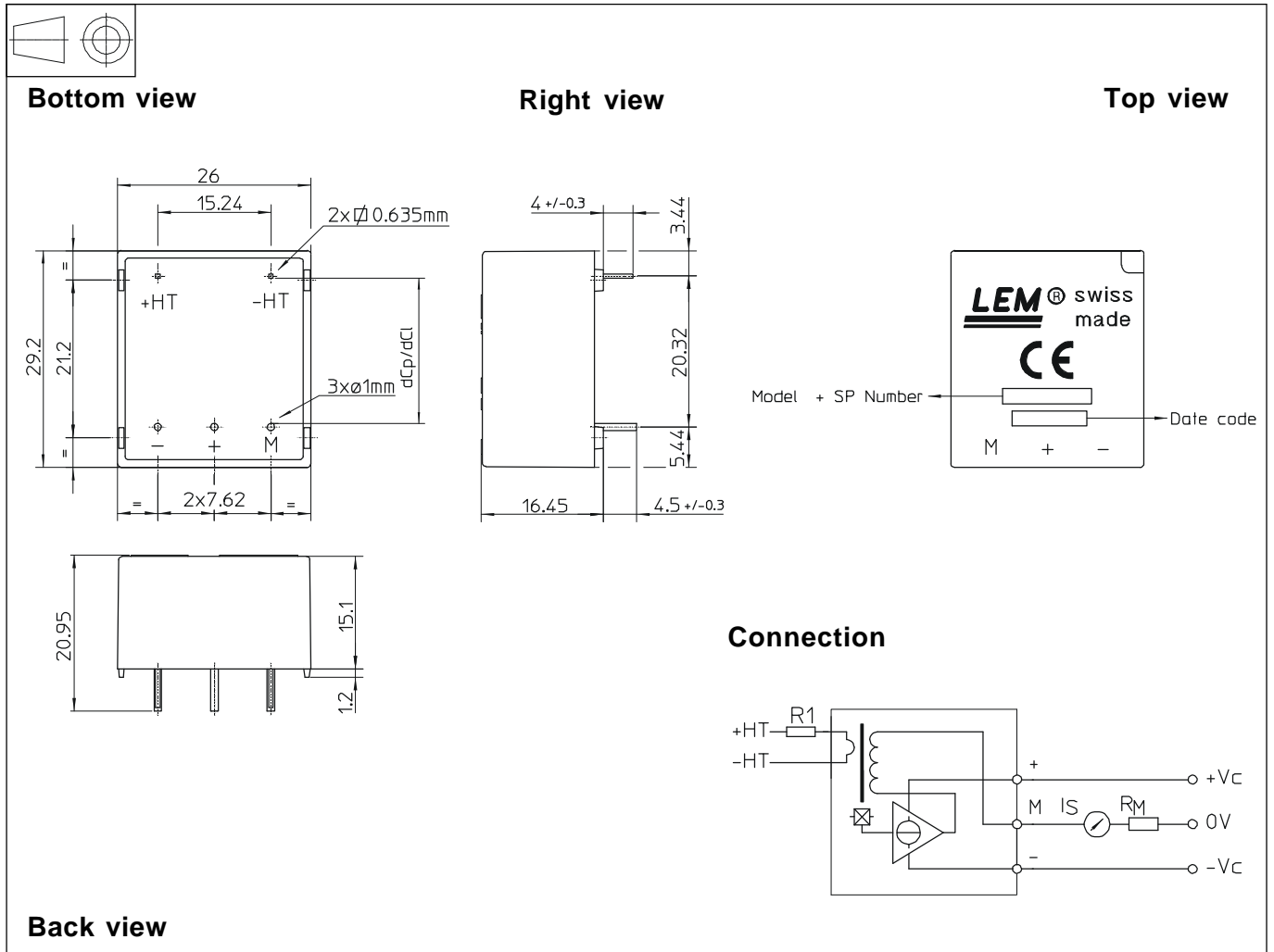
Ignoring this warning can lead to injury and/or cause serious damage.

This transducer is a built-in device, whose conducting parts must be inaccessible after installation.

A protective housing or additional shield could be used.

Main supply must be able to be disconnected.

## Dimensions LV 25-P (in mm. 1 mm = 0.0394 inch)



### Mechanical characteristics

- General tolerance  $\pm$  0.2 mm
- Fastening & connection of primary 2 pins  
0.635 x 0.635 mm
- Fastening & connection of secondary 3 pins  $\varnothing$  1 mm
- Recommended PCB hole 1.2 mm

### Remarks

- $I_s$  is positive when  $V_p$  is applied on terminal +HT.
- This is a standard model. For different versions (supply voltages, turns ratios, unidirectional measurements...), please contact us.

### Instructions for use of the voltage transducer model LV 25-P

Primary resistor  $R_1$  : the transducer's optimum accuracy is obtained at the nominal primary current. As far as possible,  $R_1$  should be calculated so that the nominal voltage to be measured corresponds to a primary current of 10 mA.

Example: Voltage to be measured  $V_{PN} = 250$  V

- a)  $R_1 = 25$  k $\Omega$  / 2.5 W,  $I_p = 10$  mA Accuracy =  $\pm$  0.9 % of  $V_{PN}$  (@  $T_A = +25^\circ\text{C}$ )  
 b)  $R_1 = 50$  k $\Omega$  / 1.25 W,  $I_p = 5$  mA Accuracy =  $\pm$  1.5 % of  $V_{PN}$  (@  $T_A = +25^\circ\text{C}$ )

Operating range (recommended) : taking into account the resistance of the primary windings (which must remain low compared to  $R_1$ , in order to keep thermal deviation as low as possible) and the isolation, this transducer is suitable for measuring nominal voltages from 10 to 500 V.

**A.8 AD7738**

### FEATURES

#### High Resolution ADC

- 24 Bits No Missing Codes
- $\pm 0.0015\%$  Nonlinearity

#### Optimized for Fast Channel Switching

- 18-Bits p-p Resolution (21 Bits Effective) at 500 Hz
- 16-Bits p-p Resolution (19 Bits Effective) at 8.5 kHz
- 15-Bits p-p Resolution (18 Bits Effective) at 15 kHz
- On-Chip Per Channel System Calibration

#### Configurable Inputs

- 8 Single-Ended or 4 Fully Differential

#### Input Ranges

- +625 mV, +1.25 V, +2.5 V,  $\pm 625$  mV,  $\pm 1.25$  V,  $\pm 2.5$  V

#### 3-Wire Serial Interface

- SPI™, QSPI™, MICROWIRE™ and DSP Compatible
- Schmitt Trigger on Logic Inputs

#### Single-Supply Operation

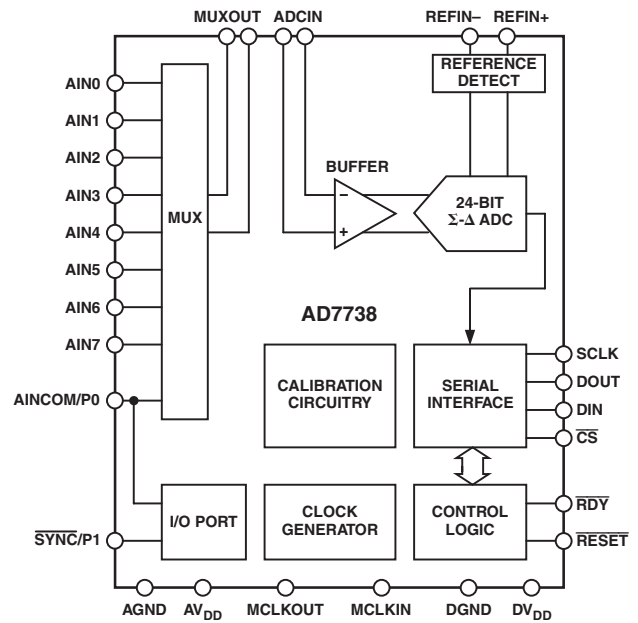
- 5 V Analog Supply
- 3 V or 5 V Digital Supply

#### Package: 28-Lead TSSOP

### APPLICATIONS

- PLCs/DCS
- Multiplexing Applications
- Process Control
- Industrial Instrumentation

### FUNCTIONAL BLOCK DIAGRAM



### GENERAL DESCRIPTION

The AD7738 is a high precision, high throughput analog front end. True 16-bit p-p resolution is achievable with a total conversion time of 117  $\mu$ s (8.5 kHz channel switching), making it ideally suitable for high resolution multiplexing applications.

The part can be configured via a simple digital interface, which allows users to balance the noise performance against data throughput up to a 15.4 kHz.

The analog front end features eight single-ended or four fully differential input channels with unipolar or bipolar 625 mV, 1.25 V, and 2.5 V input ranges and accepts a common-mode input voltage from 200 mV above AGND to  $AV_{DD} - 300$  mV. The multiplexer output is pinned out externally, allowing the user to implement programmable gain or signal conditioning before applying the input to the ADC.

SPI and QSPI are trademarks of Motorola, Inc.  
MICROWIRE is a trademark of National Semiconductor Corporation

### REV. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

The differential reference input features “No-Reference” detect capability. The ADC also supports per channel system calibration options.

The digital serial interface can be configured for 3-wire operation and is compatible with microcontrollers and digital signal processors. All interface inputs are Schmitt triggered.

The part is specified for operation over the extended industrial temperature range of  $-40^{\circ}\text{C}$  to  $+105^{\circ}\text{C}$ .

Other parts in the AD7738 family are the AD7734 and the AD7732.

The AD7734 analog front end features four single-ended input channels with unipolar or true bipolar input ranges to  $\pm 10$  V while operating from a single 5 V analog supply. The AD7734 accepts an analog input overvoltage to  $\pm 16.5$  V while not degrading the performance of the adjacent channels.

The AD7732 is similar to AD7734, but its analog front end features two fully differential input channels.



# AD7738—SPECIFICATIONS

( $-40^{\circ}\text{C}$  to  $+105^{\circ}\text{C}$ ,  $\text{AV}_{\text{DD}} = 5\text{ V} \pm 5\%$ ,  $\text{DV}_{\text{DD}} = 2.7\text{ V}$  to  $3.6\text{ V}$  or  $5\text{ V} \pm 5\%$ ,  
 $\text{REFIN}(+) = 2.5\text{ V}$ ,  $\text{REFIN}(-) = 0\text{ V}$ ,  $\text{AINCOM} = 2.5\text{ V}$ ,  $\text{MUXOUT}(+) = \text{ADCIN}(+)$ ,  $\text{MUXOUT}(-) = \text{ADCIN}(-)$ , Internal Buffer ON, AIN Range =  $\pm 1.25\text{ V}$ ,  
 $f_{\text{MCLK}} = 6.144\text{ MHz}$ ; unless otherwise noted.)

Parameter	Min	Typ	Max	Unit	Test Conditions/Comment
<b>ADC PERFORMANCE— CHOPPING ENABLED</b>					
Conversion Time Rate No Missing Codes <sup>1</sup>	372 24		12190	Hz Bits	Configure via Conversion Time Register FW $\geq 6$ (Conversion Time $\geq 165\ \mu\text{s}$ ) See Typical Performance Characteristics
Output Noise		See Table I			
Resolution		See Tables II and III			
Integral Nonlinearity (INL)		$\pm 0.0015$	$\pm 0.0015$	% of FSR	AIN Range = $\pm 2.5\text{ V}$
Offset Error (Unipolar, Bipolar) <sup>2</sup>		$\pm 10$		$\mu\text{V}$	AIN Range = $\pm 1.25\text{ V}$
Offset Drift vs. Temperature <sup>1</sup>			$\pm 280$	$\text{nV}/^{\circ}\text{C}$	Before Calibration
Gain Error <sup>2</sup>			$\pm 0.2$	%	Before Calibration
Gain Drift vs. Temperature <sup>1</sup>			$\pm 2.5$	ppm of FS/ $^{\circ}\text{C}$	
Positive Full-Scale Error <sup>2</sup>			$\pm 0.2$	% of FSR	Before Calibration
Positive Full-Scale Drift vs. Temperature <sup>1</sup>			$\pm 2.5$	ppm of FS/ $^{\circ}\text{C}$	
Bipolar Negative Full-Scale Error <sup>3</sup>		$\pm 0.0030$		% of FSR	After Calibration <sup>3</sup>
Common-Mode Rejection	80	100		dB	At DC, AIN = 1 V
Power Supply Rejection	70	80		dB	At DC, AIN = 1 V
<b>ADC PERFORMANCE— CHOPPING DISABLED</b>					
Conversion Time Rate No Missing Codes <sup>1</sup>	737 24		15437	Hz Bits	Configure via Conversion Time Register FW $\geq 8$ (Conversion Time $\geq 117\ \mu\text{s}$ ) See Typical Performance Characteristics
Output Noise		See Table IV			
Resolution		See Tables V and VI			
Integral Nonlinearity (INL)		$\pm 0.0015$		% of FSR	
Offset Error (Unipolar, Bipolar) <sup>4</sup>		$\pm 1$		mV	Before Calibration
Offset Drift vs. Temperature		$\pm 1.5$		$\mu\text{V}/^{\circ}\text{C}$	
Gain Error <sup>2</sup>		$\pm 0.2$		%	Before Calibration
Gain Drift vs. Temperature		$\pm 2.5$		ppm of FS/ $^{\circ}\text{C}$	
Positive Full-Scale Error <sup>2</sup>		$\pm 0.2$		% of FSR	Before Calibration
Positive Full-Scale Drift vs. Temperature		$\pm 2.5$		ppm of FS/ $^{\circ}\text{C}$	
Bipolar Negative Full-Scale Error <sup>3</sup>		$\pm 0.0030$		% of FSR	After Calibration <sup>3</sup>
Common-Mode Rejection		75		dB	At DC, AIN = 1 V
Power Supply Rejection		65		dB	At DC, AIN = 1 V
<b>ANALOG INPUTS</b>					
Analog Input Voltage Ranges <sup>1, 5</sup>					
$\pm 2.5\text{ V}$ Range	-2.9	$\pm 2.5$	+2.9	V	
+2.5 V Range	0	0 to 2.5	2.9	V	
$\pm 1.25\text{ V}$ Range	-1.45	$\pm 1.25$	+1.45	V	
+1.25 V Range	0	0 to 1.25	1.45	V	
$\pm 0.625\text{ V}$ Range	-725	$\pm 625$	+725	mV	
+0.625 V Range	0	0 to 625	725	mV	
AIN, AINCOM Common-Mode Voltage <sup>1</sup>	0.2		$\text{AV}_{\text{DD}} - 0.3$	V	
AIN, AINCOM Input Current <sup>6</sup>			200	nA	
AIN to MUXOUT On Resistance <sup>1</sup>		200		$\Omega$	Only One Channel, Chop Disabled
<b>REFERENCE INPUT</b>					
REFIN(+) to REFIN(-) Voltage <sup>1, 7</sup>	2.475	2.5	2.525	V	
NOREF Trigger Voltage		0.5		V	NOREF Bit in Channel Status Register
REFIN(+), REFIN(-) Common-Mode Voltage <sup>1</sup>	0		$\text{AV}_{\text{DD}}$	V	
Reference Input Current <sup>8</sup>			400	$\mu\text{A}$	
<b>SYSTEM CALIBRATION<sup>1, 9</sup></b>					
Full Scale Calibration Limit			$+1.05 \times \text{FS}$	V	
Zero Scale Calibration Limit		$-1.05 \times \text{FS}$		V	
Input Span		$0.8 \times \text{FS}$	$2.1 \times \text{FS}$	V	

Parameter	Min	Typ	Max	Unit	Test Conditions/Comment
<b>LOGIC INPUTS</b>					
SCLK, DIN, $\overline{\text{CS}}$ , and $\overline{\text{RESET}}$ Inputs					
Input Current			$\pm 1$	$\mu\text{A}$	$\overline{\text{CS}} = \text{AV}_{\text{DD}}$ Internal Pull-Up Resistor
Input Current $\overline{\text{CS}}$			$\pm 10$ –40	$\mu\text{A}$	
Input Capacitance		4		pF	
$V_{\text{T}+}^1$	1.4		2	V	$\text{DV}_{\text{DD}} = 5 \text{ V}$
$V_{\text{T}-}^1$	0.8		1.4	V	$\text{DV}_{\text{DD}} = 5 \text{ V}$
$V_{\text{T}+} - V_{\text{T}-}^1$	0.3		0.85	V	$\text{DV}_{\text{DD}} = 5 \text{ V}$
$V_{\text{T}+}^1$	0.95		2	V	$\text{DV}_{\text{DD}} = 3 \text{ V}$
$V_{\text{T}-}^1$	0.4		1.1	V	$\text{DV}_{\text{DD}} = 3 \text{ V}$
$V_{\text{T}+} - V_{\text{T}-}^1$	0.3		0.85	V	$\text{DV}_{\text{DD}} = 3 \text{ V}$
<b>MCLK IN Only</b>					
Input Current			$\pm 10$	$\mu\text{A}$	
Input Capacitance		4		pF	
$V_{\text{INL}}$ Input Low Voltage			0.8	V	$\text{DV}_{\text{DD}} = 5 \text{ V}$
$V_{\text{INH}}$ Input High Voltage	3.5			V	$\text{DV}_{\text{DD}} = 5 \text{ V}$
$V_{\text{INL}}$ Input Low Voltage			0.4	V	$\text{DV}_{\text{DD}} = 3 \text{ V}$
$V_{\text{INH}}$ Input High Voltage	2.5			V	$\text{DV}_{\text{DD}} = 3 \text{ V}$
<b>LOGIC OUTPUTS</b>					
MCLKOUT <sup>10</sup> , DOUT, $\overline{\text{RDY}}$					
$V_{\text{OL}}$ Output Low Voltage			0.4	V	$I_{\text{SINK}} = 800 \mu\text{A}$ , $\text{DV}_{\text{DD}} = 5 \text{ V}$ $I_{\text{SOURCE}} = 200 \mu\text{A}$ , $\text{DV}_{\text{DD}} = 5 \text{ V}$
$V_{\text{OH}}$ Output High Voltage	4.0			V	
$V_{\text{OL}}$ Output Low Voltage			0.4	V	$I_{\text{SINK}} = 100 \mu\text{A}$ , $\text{DV}_{\text{DD}} = 3 \text{ V}$ $I_{\text{SOURCE}} = 100 \mu\text{A}$ , $\text{DV}_{\text{DD}} = 3 \text{ V}$
$V_{\text{OH}}$ Output High Voltage	$\text{DV}_{\text{DD}} - 0.6$			V	
Floating State Leakage Current			$\pm 1$	$\mu\text{A}$	
Floating State Leakage Capacitance		3		pF	
<b>P1 INPUT</b>					
Levels Referenced to Analog Supplies					
Input Current			$\pm 10$	$\mu\text{A}$	
$V_{\text{INL}}$ Input Low Voltage			0.8	V	$\text{AV}_{\text{DD}} = 5 \text{ V}$
$V_{\text{INH}}$ Input High Voltage	3.5			V	$\text{AV}_{\text{DD}} = 5 \text{ V}$
<b>P0, P1 OUTPUT</b>					
$V_{\text{OL}}$ Output Low Voltage					
			0.4	V	$I_{\text{SINK}} = 8 \text{ mA}$ , $T_{\text{MAX}} = 70^\circ\text{C}$ , $\text{AV}_{\text{DD}} = 5 \text{ V}$ $I_{\text{SINK}} = 5 \text{ mA}$ , $T_{\text{MAX}} = 85^\circ\text{C}$ , $\text{AV}_{\text{DD}} = 5 \text{ V}$ $I_{\text{SINK}} = 2.5 \text{ mA}$ , $T_{\text{MAX}} = 105^\circ\text{C}$ , $\text{AV}_{\text{DD}} = 5 \text{ V}$ $I_{\text{SOURCE}} = 200 \mu\text{A}$ , $\text{AV}_{\text{DD}} = 5 \text{ V}$
			0.4	V	
			0.4	V	
$V_{\text{OH}}$ Output High Voltage	4.0			V	
<b>POWER REQUIREMENTS</b>					
$\text{AV}_{\text{DD}} - \text{AGND}$ Voltage	4.75		5.25	V	
$\text{DV}_{\text{DD}} - \text{DGND}$ Voltage	4.75		5.25	V	
	2.70		3.60	V	
$\text{AV}_{\text{DD}}$ Current (Normal Mode)		13.6	16	mA	$\text{AV}_{\text{DD}} = 5 \text{ V}$
$\text{AV}_{\text{DD}}$ Current (Internal Buffer Off)		8.5		mA	$\text{AV}_{\text{DD}} = 5 \text{ V}$
$\text{DV}_{\text{DD}}$ Current (Normal Mode) <sup>11</sup>		2.7	3	mA	$\text{DV}_{\text{DD}} = 5 \text{ V}$
$\text{DV}_{\text{DD}}$ Current (Normal Mode) <sup>11</sup>		1.0	1.5	mA	$\text{DV}_{\text{DD}} = 3 \text{ V}$
$\text{AV}_{\text{DD}} + \text{DV}_{\text{DD}}$ Current (Standby Mode) <sup>12</sup>		80		$\mu\text{A}$	$\text{AV}_{\text{DD}} = \text{DV}_{\text{DD}} = 5 \text{ V}$
Power Dissipation (Normal Mode) <sup>11</sup>		85	100	mW	
Power Dissipation (Standby Mode) <sup>12</sup>		500		$\mu\text{W}$	$\text{AV}_{\text{DD}} = \text{DV}_{\text{DD}} = 5 \text{ V}$

**NOTES**

<sup>1</sup>Specifications are not production tested, but guaranteed by design and/or characterization data at initial product release.

<sup>2</sup>Specifications before calibration. Channel System Calibration reduces these errors to the order of the noise.

<sup>3</sup>Applies after the Zero Scale and Full-Scale calibration. The Negative Full Scale error represents the remaining error after removing the offset and gain error.

<sup>4</sup>Specifications before calibration. ADC Zero Scale Self-Calibration or Channel Zero Scale System Calibration reduces this error to the order of the noise.

<sup>5</sup>The output data span corresponds to the Nominal (Typical) Input Voltage Range. Correct operation of the ADC is guaranteed within the specified min/max.

Outside the Nominal Input Voltage Range, the OVR bit in the Channel Status register is set and the Channel Data register value depends on CLAMP bit in the Mode register. See the register description and circuit description for more details.

<sup>6</sup>If chopping is enabled or when switching between channels, there will be a dynamic current charging the capacitance of the multiplexer, capacitance of the pins, and any additional capacitance connected to the MUXOUT. See the circuit description for more details.

<sup>7</sup>For specified performance. Part is functional with Lower  $V_{\text{REF}}$ .

<sup>8</sup>Dynamic current charging the sigma-delta modulator input switching capacitor.

<sup>9</sup>Outside the specified calibration range, calibration is possible but the performance may degrade.

<sup>10</sup>These logic output levels apply to the MCLK OUT output when it is loaded with a single CMOS load.

<sup>11</sup>With external MCLK, MCLKOUT disabled (CLKDIS bit set in the Mode register).

<sup>12</sup>External MCLKIN = 0 V or  $\text{DV}_{\text{DD}}$ , Digital Inputs = 0 V or  $\text{DV}_{\text{DD}}$ , P0 and P1 = 0 V or  $\text{AV}_{\text{DD}}$ .

Specifications are subject to change without notice.

# AD7738

## TIMING SPECIFICATIONS<sup>1, 2, 3</sup>

( $V_{DD} = 5\text{ V} \pm 5\%$ ;  $DV_{DD} = 2.7\text{ V to } 3.6\text{ V or } 5\text{ V} \pm 5\%$ ; Input Logic 0 = 0 V, Logic 1 =  $DV_{DD}$  unless otherwise noted.)

Parameter	Min	Typ	Max	Unit	Test Conditions/Comment
MASTER CLOCK RANGE	1		6.144	MHz	
$t_1$	50			ns	$\overline{\text{SYNC}}$ Pulsewidth
$t_2$	500			ns	RESET Pulsewidth
READ OPERATION					
$t_4$	0			ns	$\overline{\text{CS}}$ Falling Edge to SCLK Falling Edge Setup Time
$t_5^4$					SCLK Falling Edge to Data Valid Delay
	0		60	ns	$DV_{DD}$ of 4.75 V to 5.25 V
	0		80	ns	$DV_{DD}$ of 2.7 V to 3.3 V
$t_{5A}^{4, 5}$					$\overline{\text{CS}}$ Falling Edge to Data Valid Delay
	0		60	ns	$DV_{DD}$ of 4.75 V to 5.25 V
	0		80	ns	$DV_{DD}$ of 2.7 V to 3.3 V
$t_6$	50			ns	SCLK High Pulsewidth
$t_7$	50			ns	SCLK Low Pulsewidth
$t_8$	0			ns	$\overline{\text{CS}}$ Rising Edge after SCLK Rising Edge Hold Time
$t_9^6$	10		80	ns	Bus Relinquish Time after SCLK Rising Edge
WRITE OPERATION					
$t_{11}$	0			ns	$\overline{\text{CS}}$ Falling Edge to SCLK Falling Edge Setup
$t_{12}$	30			ns	Data Valid to SCLK Rising Edge Setup Time
$t_{13}$	25			ns	Data Valid after SCLK Rising Edge Hold Time
$t_{14}$	50			ns	SCLK High Pulsewidth
$t_{15}$	50			ns	SCLK Low Pulsewidth
$t_{16}$	0			ns	$\overline{\text{CS}}$ Rising Edge after SCLK Rising Edge Hold Time

### NOTES

<sup>1</sup>Sample tested during initial release to ensure compliance.

<sup>2</sup>All input signals are specified with  $t_r = t_f = 5\text{ ns}$  (10% to 90% of  $DV_{DD}$ ) and timed from a voltage level of 1.6 V.

<sup>3</sup>See Figures 1 and 2.

<sup>4</sup>These numbers are measured with the load circuit of Figure 3 and defined as the time required for the output to cross the  $V_{OL}$  or  $V_{OH}$  limits.

<sup>5</sup>This specification is relevant only if CS goes low while SCLK is low.

<sup>6</sup>These numbers are derived from the measured time taken by the data output to change 0.5 V when loaded with the circuit of Figure 3.

The measured number is then extrapolated back to remove effects of charging or discharging the 50 pF capacitor. This means that the times quoted in the timing characteristics are the true bus relinquish times of the part and as such are independent of external bus loading capacitances.

Specifications are subject to change without notice.

## **A.9 OP284**

### FEATURES

- Single-supply operation
- Wide bandwidth: 4 MHz
- Low offset voltage: 65  $\mu\text{V}$
- Unity-gain stable
- High slew rate: 4.0 V/ $\mu\text{s}$
- Low noise: 3.9 nV/ $\sqrt{\text{Hz}}$

### APPLICATIONS

- Battery-powered instrumentation
- Power supply control and protection
- Telecommunications
- DAC output amplifier
- ADC input buffer

### GENERAL DESCRIPTION

The OP184/OP284/OP484 are single, dual, and quad single-supply, 4 MHz bandwidth amplifiers featuring rail-to-rail inputs and outputs. They are guaranteed to operate from 3 V to 36 V (or  $\pm 1.5$  V to  $\pm 18$  V).

These amplifiers are superb for single-supply applications requiring both ac and precision dc performance. The combination of wide bandwidth, low noise, and precision makes the OP184/OP284/OP484 useful in a wide variety of applications, including filters and instrumentation.

Other applications for these amplifiers include portable telecommunications equipment, power supply control and protection, and use as amplifiers or buffers for transducers with wide output ranges. Sensors requiring a rail-to-rail input amplifier include Hall effect, piezoelectric, and resistive transducers.

The ability to swing rail-to-rail at both the input and output enables designers to build multistage filters in single-supply systems and to maintain high signal-to-noise ratios.

The OP184/OP284/OP484 are specified over the hot extended industrial temperature range of  $-40^{\circ}\text{C}$  to  $+125^{\circ}\text{C}$ . The single OP184 is available in 8-lead SOIC surface mount packages. The dual OP284 is available in 8-lead PDIP and SOIC surface mount packages. The quad OP484 is available in 14-lead PDIP and 14-lead, narrow-body SOIC packages.

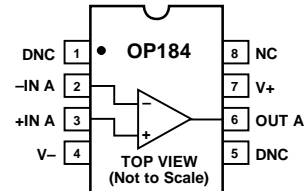
Table 1. Low Noise Op Amps

Voltage Noise	0.9 nV	1.1 nV	1.8 nV	2.8 nV	3.2 nV	3.8 nV	3.9 nV
Single	AD797	AD8597	ADA4004-1	AD8675/ADA4075-2	OP27	AD8671	OP184
Dual		AD8599	ADA4004-2	AD8676	OP270	AD8672	OP284
Quad			ADA4004-4		OP470	AD8674	OP484

### Rev. J

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

### PIN CONFIGURATIONS



#### NOTES

1. NC = NO CONNECT
2. DNC = DO NOT CONNECT

Figure 1. 8-Lead SOIC (S-Suffix)

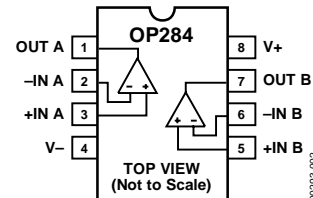


Figure 2. 8-Lead PDIP (P-Suffix)  
8-Lead SOIC (S-Suffix)

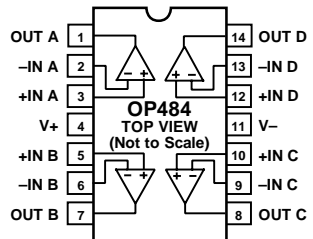


Figure 3. 14-Lead PDIP (P-Suffix)  
14-Lead Narrow-Body SOIC (S-Suffix)

## SPECIFICATIONS

### ELECTRICAL CHARACTERISTICS

$V_S = 5.0\text{ V}$ ,  $V_{CM} = 2.5\text{ V}$ ,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.

Table 2.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Offset Voltage, OP184/OP284E Grade <sup>1</sup>	$V_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			65	$\mu\text{V}$
Offset Voltage, OP184/OP284F Grade <sup>1</sup>	$V_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			125	$\mu\text{V}$
Offset Voltage, OP484E Grade <sup>1</sup>	$V_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			350	$\mu\text{V}$
Offset Voltage, OP484F Grade <sup>1</sup>	$V_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			75	$\mu\text{V}$
Input Bias Current	$I_B$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		60	450	nA
Input Offset Current	$I_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		2	50	nA
Input Voltage Range			0		5	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = 0\text{ V to }5\text{ V}$	60			dB
Large Signal Voltage Gain	$A_{VO}$	$V_{CM} = 1.0\text{ V to }4.0\text{ V}$ , $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	86			dB
		$R_L = 2\text{ k}\Omega$ , $1\text{ V} \leq V_O \leq 4\text{ V}$	50	240		V/mV
Bias Current Drift	$\Delta I_B/\Delta T$	$R_L = 2\text{ k}\Omega$ , $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	25			V/mV
				150		pA/ $^\circ\text{C}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage High	$V_{OH}$	$I_L = 1.0\text{ mA}$	4.80			V
Output Voltage Low	$V_{OL}$	$I_L = 1.0\text{ mA}$			125	mV
Output Current	$I_{OUT}$		$\pm 6.5$			mA
<b>POWER SUPPLY</b>						
Power Supply Rejection Ratio	PSRR	$V_S = 2.0\text{ V to }10\text{ V}$ , $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	76			dB
Supply Current/Amplifier	$I_{SY}$	$V_O = 2.5\text{ V}$ , $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			1.45	mA
Supply Voltage Range	$V_S$		3		36	V
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L = 2\text{ k}\Omega$	1.65	2.4		V/ $\mu\text{s}$
Settling Time	$t_s$	To 0.01%, 1.0 V step		2.5		$\mu\text{s}$
Gain Bandwidth Product	GBP			3.25		MHz
Phase Margin	$\Phi_M$			45		Degrees
<b>NOISE PERFORMANCE</b>						
Voltage Noise	$e_n$ p-p	0.1 Hz to 10 Hz		0.3		$\mu\text{V p-p}$
Voltage Noise Density	$e_n$	$f = 1\text{ kHz}$		3.9		nV/ $\sqrt{\text{Hz}}$
Current Noise Density	$i_n$			0.4		pA/ $\sqrt{\text{Hz}}$

<sup>1</sup> Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

## **A.10 Transformador**

# Short circuit proof PCB transformer VB 1,5/2/18



## Advantages

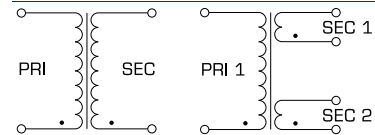
Minimum size at high output
Unconditionally short-circuit proof
Also with double output voltage for series or parallel connection
Designed for high ambient temperatures
Permanent corrosion protection, high insulation value and maximum electrical reliability thanks to XtraDensIFill resin encapsulation
Coil shell in 2-chamber technology
Self-extinguishing potting material

## Applications

As a mains transformer for adjustment of the voltage and simple electrical isolation.

As a safety isolating transformer for the safe electrical isolation of the input and output sides. The transformer is suitable for creating SELV and PELV circuits because of the limit on the output voltage.

## Circuit diagram



## Standards



Mains transformer  
to: VDE 0570 Teil 2-1, DIN EN 61558-2-1, EN 61558-2-1, IEC 61558-2-1, UL 5085-1/-2, CSA 22.2 No.66

## Approvals



UL 5085-1/-2, CSA 22.2 No.66



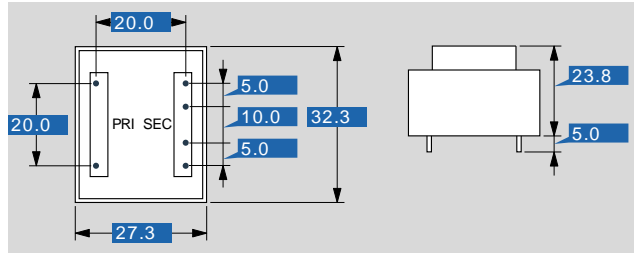


# Short circuit proof PCB transformer

## VB 1,5/2/18

Electrical data	
<b>Type</b>	
VB 1,5/2/18	
<b>Input</b>	
Rated input voltage	230 Vac
Rated frequency	50 - 60 Hz
<b>Output</b>	
Rated output voltage	2 x 18 Vac
Rated Power	1.50 VA
No-load voltage (app. x factor)	1.45
No-load loss (typ.)	1.00 W
Efficiency	57 %
<b>Standards</b>	
Classification	Mains transformer
<b>Approvals</b>	
Approvals	cURus
<b>Environment</b>	
Ambient temperature max.	70 °C
<b>Safety and protection</b>	
Type	encapsulated
Class of Insulation System	VDE=B, UL=class 105
Protection index	IP 00
Safety class (prepared)	II
Short circuit strength	inherently short-circuit proof
<b>Order numbers</b>	
<b>Order Number</b>	<b>VB 1,5/2/18</b>

Mechanical data	
<b>Type</b>	
VB 1,5/2/18	
<b>Terminal and mounting</b>	
Terminals	Pins for printed circuit boards
<b>Measures and weights</b>	
Pin (ø)	0.8 mm
Core type	EI 30/12,5
Weight	0.08 kg



Subjects to change.

## **A.11 LD7915**

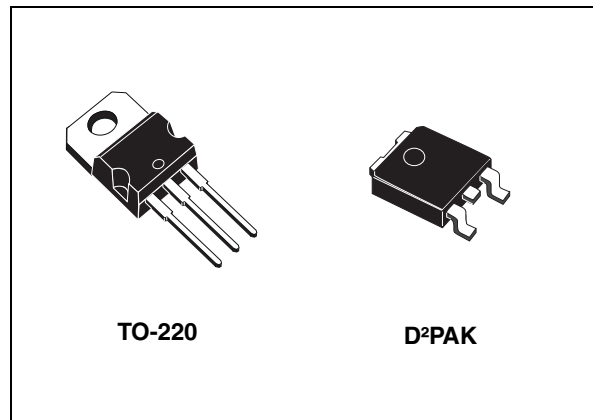
## 2 % negative voltage regulators

### Features

- Output current to 1.5 A
- Output voltages of -5; -12; -15 V
- Thermal overload protection
- Short circuit protection
- Output transition SOA protection

### Description

The L79xxAC series of three-terminal negative regulators is available in TO-220 and D<sup>2</sup>PAK packages and several fixed output voltages. These regulators can provide local on-card regulation, eliminating the distribution problems associated with single point regulation; furthermore, having the same voltage option as the L78xxA positive standard series, they are particularly suited for split power supplies. If adequate heat sinking is provided, they can deliver over 1.5 A output current. Although designed primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltages and currents.



**Table 1. Device summary**

Part numbers	Order codes		Output voltages	
	TO-220	D <sup>2</sup> PAK		
L7905AC	L7905ACV	L7905ACV-DG <sup>(1)</sup>	L7905ACD2T-TR	-5 V
L7912AC	L7912ACV	L7912ACV-DG <sup>(1)</sup>		-12 V
L7915AC	L7915ACV	L7915ACV-DG <sup>(1)</sup>		-15 V

1. TO-220 Dual Gauge frame.

### 3 Maximum ratings

**Table 2. Absolute maximum ratings**

Symbol	Parameter	Value	Unit
$V_I$	DC input voltage	for $V_O = -5$ to $-18V$	-35
		for $V_O = -20, -24V$	-40
$I_O$	Output current	Internally limited	
$P_D$	Power dissipation	Internally limited	
$T_{STG}$	Storage temperature range	-65 to 150	°C
$T_{OP}$	Operating junction temperature range	0 to 125	°C

*Note: Absolute maximum ratings are those values beyond which damage to the device may occur. Functional operation under these condition is not implied.*

**Table 3. Thermal data**

Symbol	Parameter	D <sup>2</sup> PAK	TO-220	Unit
$R_{thJC}$	Thermal resistance junction-case	3	5	°C/W
$R_{thJA}$	Thermal resistance junction-ambient	62.5	50	°C/W

Refer to the test circuits,  $T_J = 0$  to  $125$  °C,  $V_I = -23$  V,  $I_O = 500$  mA,  $C_I = 2.2$   $\mu$ F,  $C_O = 1$   $\mu$ F unless otherwise specified.

**Table 6. Electrical characteristics of L7915AC**

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
$V_O$	Output voltage	$T_J = 25^\circ\text{C}$	-14.7	-15	-15.3	V
$V_O$	Output voltage	$I_O = -5$ mA to $-1$ A, $P_O \leq 15$ W $V_I = -18.5$ to $-30$ V	-14.4	-15	-15.6	V
$\Delta V_O^{(1)}$	Line regulation	$V_I = -17.5$ to $-30$ V, $T_J = 25^\circ\text{C}$			300	mV
		$V_I = -20$ to $-26$ V, $T_J = 25^\circ\text{C}$			150	
$\Delta V_O^{(1)}$	Load regulation	$I_O = 5$ mA to $1.5$ A, $T_J = 25^\circ\text{C}$			300	mV
		$I_O = 250$ to $750$ mA, $T_J = 25^\circ\text{C}$			150	
$I_d$	Quiescent current	$T_J = 25^\circ\text{C}$			3	mA
$\Delta I_d$	Quiescent current change	$I_O = 5$ mA to $1$ A			0.5	mA
		$V_I = -18.5$ to $-30$ V			1	
$\Delta V_O/\Delta T$	Output voltage drift	$I_O = 5$ mA		-0.9		mV/°C
eN	Output noise voltage	$B = 10$ Hz to $100$ kHz, $T_J = 25^\circ\text{C}$		250		$\mu$ V
SVR	Supply voltage rejection	$\Delta V_I = 10$ V, $f = 120$ Hz	54	60		dB
$V_d$	Dropout voltage	$I_O = 1$ A, $T_J = 25^\circ\text{C}$ , $\Delta V_O = 100$ mV		1.1		V
$I_{sc}$	Short circuit current			1.3		A
$I_{scp}$	Short circuit peak current	$T_J = 25^\circ\text{C}$		2.5		A

1. Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

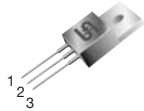
**A.12 LD7905**



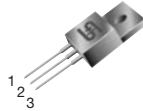
# TS7900

## 3-Terminal Negative Output Voltage Regulators

TO-220



TO-220F



Pin: 1. Ground 2. Input 3. Output  
(Heatsink surface connected to Pin 2.)

Voltage Range  
-5 to -24 Volts  
Current  
1 Ampere

### Features

- ✧ Output Current up to 1 Ampere
- ✧ No External Components Required
- ✧ Internal Thermal Overload Protection
- ✧ Internal Short-Circuit Current Limiting
- ✧ Output Transistor Safe-Area Compensation
- ✧ Available in 4% Voltage Tolerance

### Ordering Informations

Device	Operating Temperature (Ambient)	Package
TS79xxCZ	-20°C ~ +85°C	TO-220
TS79xxCI		TO-220F

### Maximum Ratings (Ta=25°C)

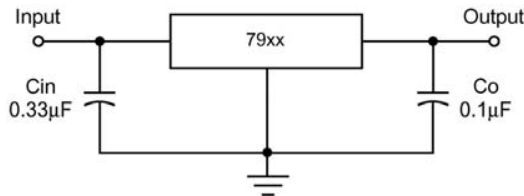
Rating	Symbol	TS7900 Series	Unit
Input Voltage	Vin *1	-35	V
Input Voltage	Vin *2	-40	V
Power Dissipation TO-220 TO-220F	PD	15 10	W
Operating Ambient Temperature	Topr	-20 to +85	°C
Operating Junction Temperature	TJ	0 to +125	°C
Storage Temperature	Tstg	-25 to +125	°C

Note: \*1: TS7905 to TS7918  
\*2: TS7924  
Follow the derating curve. When Tj exceeds 150°C, the internal circuit cuts off the output.

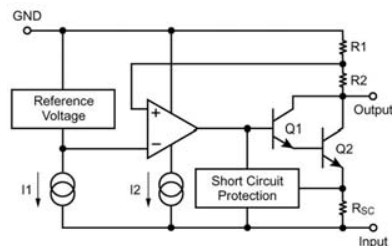
### Standard Application

A common ground is required between the input and the output voltages. The input voltage must remain typically 2.0 V more negative even during the high point on the input ripple voltage.

XX = these two digits of the type number indicate voltage.  
Cin is required if regulator is located an appreciable distance from power supply filter. Co improves stability and transient response.



### Internal Block Diagram



Rev. 1 03/2003



<b>TS7905 Electrical Characteristics</b>								
(Vin = -10V, Iout = 500mA, Cin = 2μF, Cout = 1μF; Tj = 0°C to 125°C, unless otherwise specified.)								
Characteristic	Symbol	Test Circuit	Condition	Min	Typ	Max	Unit	
Output Voltage	Vo	1	Tj=25°C	-4.80	-5.0	-5.20	V	
Output Voltage Tolerance	Vo	1	Vi=-7 to -20V, Io=5mA to 1A, PD<15W	-4.75	-5.0	-5.25	V	
Line Regulation	REGline	1	Tj=25°C	Vi=-7 to -25V	--	3	100	mV
				Vi=-8 to -12V	--	1	50	mV
Load Regulation	REGload	1	Tj=25°C	Io=5mA to 1.5A	--	10	100	mV
				Io=250mA to 750mA	--	3	50	mV
Quiescent Current	Iq	3	Tj=25°C	--	2	4	mA	
Quiescent Current Change	O Iq	3	VIN=-7 to -25V	--	--	1.3	mA	
				Io=5mA to 1.5A	--	--	0.5	mA
Output Noise Voltage	Vn	1	f=10Hz to 100KHz, Ta=25°C	--	40	--	μV	
Ripple Rejection Ratio	RR	2	Vi=-8 to -18V, Io=100mA, f=120Hz	62	74	--	dB	
Min. I/O Voltage Difference	Vdif		Io=1A, Tj=25°C	--	1.1	--	V	
Peak Output Current	Io-peak	1	Tj=25°C	--	2.1	--	A	
Output Voltage Temperature Coefficient	O Vo/Ta	1	Io=5mA, Tj=0 to 125°C	--	-0.4	--	mV/°C	
<b>TS7906 Electrical Characteristics</b>								
(Vin = -11V, Iout = 500mA, Cin = 2μF, Cout = 1μF; Tj = 0°C to 125°C, unless otherwise specified.)								
Characteristic	Symbol	Test Circuit	Condition	Min	Typ	Max	Unit	
Output Voltage	Vo	1	Tj=25°C	-5.75	-6.0	-6.25	V	
Output Voltage Tolerance	Vo	1	Vi=-8 to -21V, Io=5mA to 1A, PD<15W	-5.70	-6.0	-6.30	V	
Line Regulation	REGline	1	Tj=25°C	Vi=-8 to -25V	--	4	120	mV
				Vi=-9 to -13V	--	1.5	60	mV
Load Regulation	REGload	1	Tj=25°C	Io=5mA to 1.5A	--	10	120	mV
				Io=250mA to 750mA	--	3	60	mV
Quiescent Current	Iq	3	Tj=25°C	--	2	4	mA	
Quiescent Current Change	O Iq	3	Vi=-8 to -25V, Tj=25°C	--	--	1.3	mA	
				Io=5mA to 1.5A, Tj=25°C	--	--	0.5	mA
Output Noise Voltage	Vn	1	f=10Hz to 100KHz, Ta=25°C	--	44	--	μV	
Ripple Rejection Ratio	RR	2	Vi=-9 to -19V, Io=100mA, f=120Hz	60	73	--	dB	
Min. I/O Voltage Difference	Vdif		Io=1A, Tj=25°C	--	1.1	--	V	
Peak Output Current	Io-peak	1	Tj=25°C	--	2.1	--	A	
Output Voltage Temperature Coefficient	O Vo/Ta	1	Io=5mA, Tj=0 to 125°C	--	-0.5	--	mV/°C	

Note: The specified condition Tj=25°C means that the test should be carried out with the test time so short (within 10mS), that the drift in characteristic value due to the rise in chip junction temperature can be ignored.

Rev. 1 03/2003



**A.13 LD1117AV33**

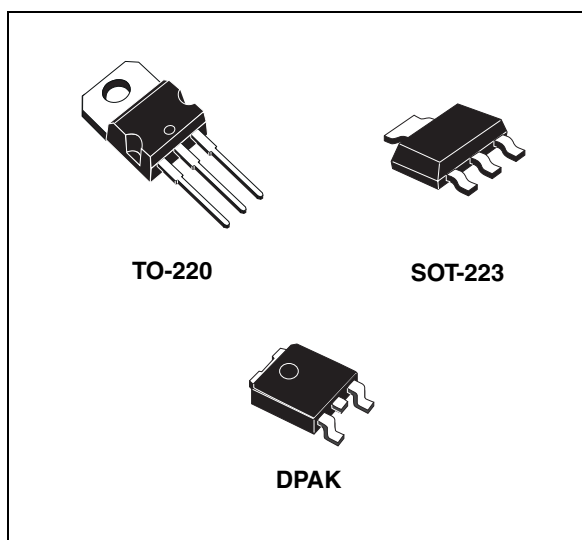


# LD1117AXX12, LD1117AXX18, LD1117AXX33, LD1117AXX

## Low drop fixed and adjustable positive voltage regulators

### Features

- Low dropout voltage:
  - 1.15 V typ. @  $I_{OUT} = 1$  A, 25 °C
- Very low quiescent current:
  - 5 mA typ. @ 25 °C
- Output current up to 1 A
- Fixed output voltage of:
  - 1.2 V, 1.8 V, 2.5 V, 3.3 V
- Adjustable version availability ( $V_{REF} = 1.25$  V)
- Internal current and thermal limit
- Only 10  $\mu$ F for stability
- Available in  $\pm 2\%$  (at 25 °C) and 4% in full temperature range
- High supply voltage rejection:
  - 80 dB typ. (at 25 °C)
- Temperature range: 0 °C to 125 °C



common 10  $\mu$ F minimum capacitor is needed for stability. Chip trimming allows the regulator to reach a very tight output voltage tolerance, within  $\pm 2\%$  at 25 °C.

### Description

The LD1117Axx is a low drop voltage regulator able to provide up to 1 A of output current, available also in adjustable versions ( $V_{REF} = 1.25$  V). In fixed versions, the following output voltages are offered: 1.2 V, 1.8 V, 2.5 V and 3.3 V. The device is supplied in: SOT-223, DPAK and TO-220. Surface mounted packages optimize the thermal characteristics while offering a relevant space saving advantage. High efficiency is assured by an NPN pass transistor. Only a very

Table 1. Device summary

Order codes			Output voltage
SOT-223	DPAK	TO-220	
LD1117AS12TR	LD1117ADT12TR		1.2 V
LD1117AS18TR	LD1117ADT18TR		1.8 V
LD1117AS33TR	LD1117ADT33TR	LD1117AV33	3.3 V
LD1117ASTR	LD1117ADT-TR		Adjustable from 1.25 V

### 3 Maximum ratings

**Table 2. Absolute maximum ratings**

Symbol	Parameter	Value	Unit
$V_{IN}$	DC input voltage	15	V
$P_D$	Power dissipation	12	W
$T_{STG}$	Storage temperature range	-40 to +150	°C
$T_{OP}$	Operating junction temperature range	0 to +125	°C

*Note: Absolute maximum ratings are those values beyond which damage to the device may occur. Functional operation under these condition is not implied. Beyond the above suggested max. power dissipation, a short-circuit may permanently damage the device.*

**Table 3. Thermal data**

Symbol	Parameter	SOT-223	DPAK	TO-220	Unit
$R_{thJC}$	Thermal resistance junction-case	15	8	5	°C/W
$R_{thJA}$	Thermal resistance junction-ambient			50	°C/W

Refer to the test circuits,  $T_J = 0$  to  $125$  °C,  $C_O = 10$   $\mu$ F,  $C_I = 10$   $\mu$ F, unless otherwise specified.

**Table 6. Electrical characteristics of LD1117A#33**

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
$V_O$	Output voltage	$V_I = 5.3$ V, $I_O = 10$ mA, $T_J = 25$ °C	3.234	3.3	3.366	V
$V_O$	Output voltage	$I_O = 0$ to $1$ A, $V_I = 4.75$ to $10$ V	3.168		3.432	V
$\Delta V_O$	Line regulation	$V_I = 4.75$ to $8$ V, $I_O = 0$ mA		1	6	mV
$\Delta V_O$	Load regulation	$V_I = 4.75$ V, $I_O = 0$ to $1$ A		1	10	mV
$\Delta V_O$	Temperature stability			0.5		%
$\Delta V_O$	Long term stability	1000 hrs, $T_J = 125$ °C		0.3		%
$V_I$	Operating input voltage	$I_O = 100$ mA			10	V
$I_d$	Quiescent current	$V_I \leq 10$ V, $I_O = 0$ mA		5	10	mA
$I_O$	Output current	$V_I - V_O = 5$ V, $T_J = 25$ °C	1000	1200		mA
eN	Output noise voltage	B = 10 Hz to 10 kHz, $T_J = 25$ °C		100		$\mu$ V
SVR	Supply voltage rejection	$I_O = 40$ mA, $f = 120$ Hz $V_I - V_O = 3$ V, $V_{\text{ripple}} = 1$ V <sub>PP</sub>	60	75		dB
$V_D$	Dropout voltage	$I_O = 100$ mA		1	1.10	V
		$I_O = 500$ mA		1.05	1.15	
		$I_O = 1$ A		1.15	1.30	
$\Delta V_{O(\text{pwr})}$	Thermal regulation	$T_a = 25$ °C, 30 ms pulse		0.08	0.2	%/W

**A.14 LD7805**

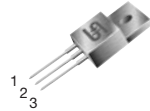


# TS7800

## 3-Terminal Fixed Positive Voltage Regulators

TO-220

ITO-220



Pin: 1. Input 2. Ground 3. Output  
(Heatsink surface connected to Pin 2.)

Voltage Range  
5 to 24 Volts  
Current  
1 Ampere

### Features

- ✧ Output Current up to 1 Ampere
- ✧ No External Components Required
- ✧ Internal Thermal Overload Protection
- ✧ Internal Short-Circuit Current Limiting
- ✧ Output Transistor Safe-Area Compensation
- ✧ Output Voltage Offered in 4% Tolerance

### Ordering Informations

Device	Operating Temperature (Ambient)	Package
TS78xxCZ	-20°C to +85°C	TO-220
TS78xxCI		TO-220F

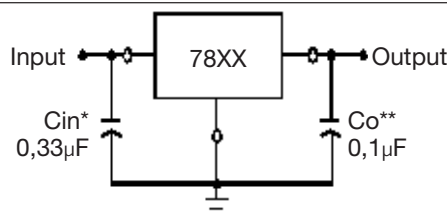
### Absolute Maximum Ratings (Ta=25°C)

Ratings	Symbol	TS7800 Series	Unit
Input Voltage	Vin *	35	V
Input Voltage	Vin **	40	V
Power Dissipation TO-220	Without heatsink	2	°C/W
TO-220	Pt ***	15	
TO-220F	With heatsink	10	
Operating Ambient Temperature	Topr	-20 to +85	°C
Operating Junction Temperature	Tj	0 to +125	°C
Storage Temperature	Tstg	-25 to +150	°C

Note: \* TS7805 to TS7818 \*\* TS7824 \*\*\* Follow the derating curve

### Standard Application

A common ground is required between the input and the output voltages. The input voltage must remain typically 2.0V above the output voltage even during the low point on the Input ripple voltage.



XX = these two digits of the type number indicate voltage.

\* = Cin is required if regulator is located an appreciable distance from power supply filter.  
\*\* = Co is not needed for stability; however, it does improve transient response.

Rev. 1 03/2003



<b>TS7805 Electrical Characteristics</b>						
(Vin=10V, Iout=500mA, 0°CATjA125°C, Cin=0.33μF, Cout=0.1μF; unless otherwise specified.)						
Characteristics	Symbol	Test Conditions	Min.	Typ.	Max.	Unit
Output Voltage	Vout	Tj=25°C	4.80	5	5.20	V
		7VAVinA20V, 5mAAloutA1.5A, PDA15W	4.75	5	5.25	V
Line Regulation	REGline	Tj=25°C				
		7.5VAVinA25V	--	3	100	mV
		8VAVinA12V	--	1	50	mV
Load Regulation	REGload	Tj=25°C				
		5mAAloutA1.5A	--	15	100	mV
		250mAAloutA750mA	--	5	50	mV
Quiescent Current	Iq	Iout=0, Tj=25°C	--	4.2	8	mA
Quiescent Current Change	OIq	7VAVinA25V	--	--	1.3	mA
		5mAAloutA1.5A	--	--	0.5	mA
Output Noise Voltage	Vn	10HzAfA100KHz, Tj=25°C	--	40	--	μV
Ripple Rejection Ratio	RR	f=120Hz, 8VAVinA18V	62	78	--	dB
Voltage Drop	Vdrop	Iout=1.0A, Tj=25°C	--	2	--	V
Output Resistance	Rout	f=1KHz	--	17	--	mK
Output Short Circuit Current	Ios	Tj=25°C	--	750	--	mA
Peak Output Current	I <sub>o peak</sub>	Tj=25°C	--	2.2	--	A
Temperature Coefficient Output Voltage	O <sub>Vout</sub> /O <sub>Tj</sub>	Iout=5mA, 0°CATjA125°C	--	-0.6	--	mV/°C
<b>TS7806 Electrical Characteristics</b>						
(Vin=11V, Iout=500mA, 0°CATjA125°C, Cin=0.33μF, Cout=0.1μF; unless otherwise specified.)						
Characteristics	Symbol	Test Conditions	Min.	Typ.	Max.	Unit
Output Voltage	Vout	Tj=25°C	5.75	6	6.25	V
		8VAVinA21V, 5mAAloutA1.5A, PDA15W	6.3	6	6.3	V
Line Regulation	REGline	Tj=25°C				
		8VAVinA25V	--	5	120	mV
		9VAVinA13V	--	1.5	60	mV
Load Regulation	REGload	Tj=25°C				
		5mAAloutA1.5A	--	14	120	mV
		250mAAloutA750mA	--	4	60	mV
Quiescent Current	Iq	Iout=0, Tj=25°C	--	4.3	8	mA
Quiescent Current Change	OIq	8VAVinA25V	--	--	1.3	mA
		5mAAloutA1.5A	--	--	0.5	mA
Output Noise Voltage	Vn	10HzAfA100KHz, Tj=25°C	--	45	--	μV
Ripple Rejection Ratio	RR	f=120Hz, 9VAVinA19V	59	75	--	dB
Voltage Drop	Vdrop	Iout=1.0A, Tj=25°C	--	2	--	V
Output Resistance	Rout	f=1KHz	--	19	--	mK
Output Short Circuit Current	Ios	Tj=25°C	--	550	--	mA
Peak Output Current	I <sub>o peak</sub>	Tj=25°C	--	2.2	--	A
Temperature Coefficient of Output Voltage	O <sub>Vout</sub> /O <sub>Tj</sub>	Iout=5mA, 0°CATjA125°C	--	-0.7	--	mV/°C

Pulse testing techniques are used to maintain the junction temperature as close to the ambient temperature as possible, and thermal effects must be taken into account separately. This specification applies only for DC power dissipation permitted by absolute maximum ratings.

Rev. 1 03/2003

**A.15 LD7815**





# TS7800

## 3-Terminal Fixed Positive Voltage Regulators

TO-220

ITO-220



Pin: 1. Input 2. Ground 3. Output  
(Heatsink surface connected to Pin 2.)

Voltage Range  
5 to 24 Volts  
Current  
1 Ampere

### Features

- ✧ Output Current up to 1 Ampere
- ✧ No External Components Required
- ✧ Internal Thermal Overload Protection
- ✧ Internal Short-Circuit Current Limiting
- ✧ Output Transistor Safe-Area Compensation
- ✧ Output Voltage Offered in 4% Tolerance

### Ordering Informations

Device	Operating Temperature (Ambient)	Package
TS78xxCZ	-20°C to +85°C	TO-220
TS78xxCI		TO-220F

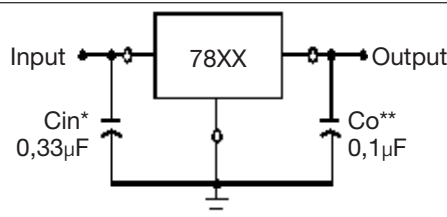
### Absolute Maximum Ratings (Ta=25°C)

Ratings	Symbol	TS7800 Series	Unit
Input Voltage	Vin *	35	V
Input Voltage	Vin **	40	V
Power Dissipation TO-220	Without heatsink	2	°C/W
TO-220	Pt ***	15	
TO-220F	With heatsink	10	
Operating Ambient Temperature	Topr	-20 to +85	°C
Operating Junction Temperature	Tj	0 to +125	°C
Storage Temperature	Tstg	-25 to +150	°C

Note: \* TS7805 to TS7818 \*\* TS7824 \*\*\* Follow the derating curve

### Standard Application

A common ground is required between the input and the output voltages. The input voltage must remain typically 2.0V above the output voltage even during the low point on the Input ripple voltage.



XX = these two digits of the type number indicate voltage.

- \* = Cin is required if regulator is located an appreciable distance from power supply filter.
- \*\* = Co is not needed for stability; however, it does improve transient response.

Rev. 1 03/2003



<b>TS7815 Electrical Characteristics</b>						
(Vin=23V, Iout=500mA, 0°CATjA125°C, Cin=0.33μF, Cout=0.1μF; unless otherwise specified.)						
Characteristics	Symbol	Test Conditions	Min.	Typ.	Max.	Unit
Output Voltage	Vout	Tj=25°C	14.42	15	15.60	V
		17.5VAVinA30V, 5mAAloutA1.5A, PD A15W	14.28	15	15.75	V
Line Regulation	REGline	17.5VAVinA30V	--	12	300	mV
		Tj=25°C 18VAVinA22V	--	3	150	mV
Load Regulation	REGload	10mAAloutA1.5A	--	12	300	mV
		Tj=25°C 250mAAloutA750mA	--	4	150	mV
Quiescent Current	Iq	Tj=25°C, Iout=0	--	4.3	8	mA
Quiescent Current Change	Oq	17.5VAVinA30V	--	--	1	mA
		5mAAloutA1.5A	--	--	0.5	mA
Output Noise Voltage	Vn	10HzAfA100KHz, Tj=25°C	--	90	--	μV
Ripple Rejection Ratio	RR	f=120Hz, 18VAVinA28V	54	70	--	dB
Voltage Drop	Vdrop	Iout=1.0A, Tj=25°C	--	2	--	V
Output Resistance	Rout	f=1KHz	--	19	--	mK
Output Short Circuit Current	Ios	Tj=25°C	--	230	--	mA
Peak Output Current	Io peak	Tj=25°C	--	2.1	--	A
Temperature Coefficient of Output Voltage	Ovout/OTj	Iout=5mA, 0°CATjA125°C	--	-1	--	mV/°C
<b>TS7818 Electrical Characteristics</b>						
(Vin=27V, Iout=500mA, 0°CATjA125°C, Cin=0.33μF, Cout=0.1μF; unless otherwise specified.)						
Characteristics	Symbol	Test Conditions	Min.	Typ.	Max.	Unit
Output Voltage	Vout	Tj=25°C	17.30	18	18.72	V
		21VAVinA33V, 5mAAloutA1.5A, PD A15W	17.14	18	18.90	V
Line Regulation	REGline	21VAVinA33V	--	15	360	mV
		Tj=25°C 22VAVinA26V	--	5	180	mV
Load Regulation	REGload	10mAAloutA1.5A	--	12	360	mV
		Tj=25°C 250mAAloutA750mA	--	4	180	mV
Quiescent Current	Iq	Tj=25°C, Iout=0	--	4.5	8	mA
Quiescent Current Change	Oq	21VAVinA33V	--	--	1	mA
		5mAAloutA1.5A	--	--	0.5	mA
Output Noise Voltage	Vn	10HzAfA100KHz, Tj=25°C	--	110	--	μV
Ripple Rejection Ratio	RR	f=120Hz, 21VAVinA31V	54	70	--	dB
Voltage Drop	Vdrop	Iout=1.0A, Tj=25°C	--	2	--	V
Output Resistance	Rout	f=1KHz	--	22	--	mK
Output Short Circuit Current	Ios	Tj=25°C	--	200	--	mA
Peak Output Current	Io peak	Tj=25°C	--	2.1	--	A
Temperature Coefficient of Output Voltage	Ovout/OTj	Iout=5mA, 0°CATjA125°C	--	-1	--	mV/°C

Pulse testing techniques are used to maintain the junction temperature as close to the ambient temperature as possible, and thermal effects must be taken into account separately. This specification applies only for DC power dissipation permitted by absolute maximum ratings.

Rev. 1 03/2003

## **A.16 Cerebot MX7cK**

# Cerebot MX7cK™ Board Reference Manual

Revision: January 3, 2012

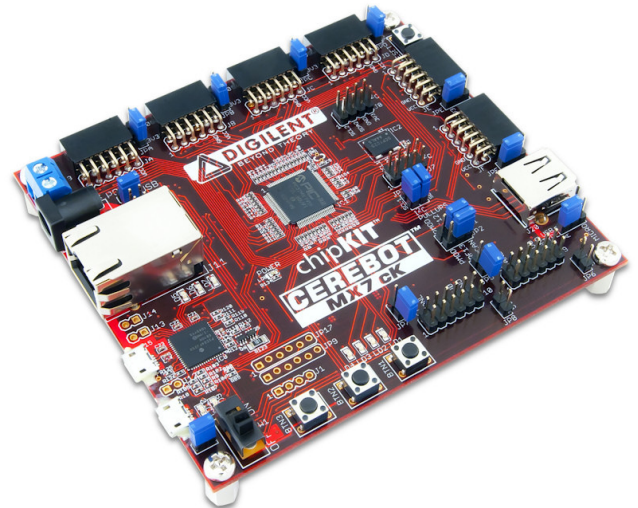
Note: This document applies to REV B of the board.



1300 Henley Court | Pullman, WA 99163  
(509) 334 6306 Voice and Fax

## Overview

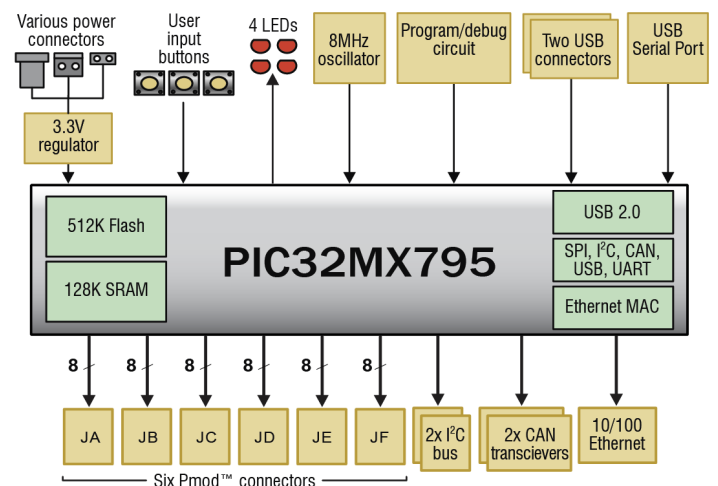
The Cerebot MX7cK is a microcontroller development board based on the Microchip PIC32MX795F512L, a member of the 32-bit PIC32 microcontroller family. It is compatible with Diligent's line of Pmod™ peripheral modules, and is suitable for use with the Microchip MPLAB® IDE tools. The Cerebot MX7cK is also compatible for use with the chipKIT™ MPIDE development environment. ChipKIT and MPIDE is a PIC32 based system compatible with many existing Arduino™ code examples, reference materials and other resources.



The Cerebot MX7cK is designed to be easy to use and suitable for use by anyone from beginners to advanced users for experimenting with embedded control and network communications application. A built in programming/debugging circuit compatible with the Microchip MPLAB® IDE is provided, so no additional hardware is required for use with MPLAB. The kit contains everything needed to start developing embedded applications using either the MPLAB® IDE or the MPIDE.

The Cerebot MX7cK provides 52 I/O pins that support a number of peripheral functions, such as UART, SPI and I<sup>2</sup>C™ ports as well as five pulse width modulated outputs and five external interrupt inputs. Its network and communications features also include a 10/100 Ethernet interface, Full Speed USB 2.0 OTG interface, and dual CAN network interfaces. Ten of the I/O pins can be used as analog inputs in addition to their use as digital inputs and outputs.

The Cerebot MX7cK can be powered in various ways via USB, or using an external AC-DC power adapter.



**Cerebot MX7cK Circuit Diagram**

## Functional Description

The Cerebot MX7cK is designed for embedded control and network communications applications as well as for general microprocessor experimentation. Firmware suitable for many applications can be downloaded to the Cerebot MX7cK's programmable PIC32 microcontroller.

Features of the Cerebot MX7cK include:

- a PIC32MX795F512L microcontroller
- support for programming and debugging within the Microchip MPLAB development environment
- six Pmod connectors for Digilent peripheral module boards
- 10/100 Ethernet
- USB 2.0 Device, Host, and OTG support
- two CAN network interfaces
- three push buttons
- four LEDs
- multiple power supply options, including USB powered
- ESD protection and short circuit protection for all I/O pins.

Features of the PIC32MX795F512L include:

- 512KB internal program flash memory
- 128KB internal SRAM memory
- USB 2.0 compliant full-speed On-The-Go (OTG) controller with dedicated DMA channel
- 10/100 Ethernet controller
- two CAN network controllers
- up to four serial peripheral interfaces (SPI)
- up to six UART serial interfaces
- up to four I2C serial interfaces
- five 16-bit timer/counters
- five timer capture inputs
- five compare/PWM outputs
- sixteen 10-bit analog inputs
- two analog comparators

The Cerebot MX7cK has a number of input/output connection options, and is specially designed to work with the Digilent line of Pmod peripheral modules with various input and output functions. For more information, see [www.digilentinc.com](http://www.digilentinc.com). In addition to the Pmod connectors, the board provides three push buttons and four LEDs for user i/o, as well as providing connections for two I<sup>2</sup>C busses. A serial EEPROM is provided on one of the I2C busses.

The Cerebot MX7cK features a flexible power supply system with a number of options for powering the board as well as powering peripheral devices connected to the board. It can be USB powered via either the debug USB port or the USB device port, or it can be powered from an external power supply or batteries.

## Programming Tools

The Cerebot MX7cK can be used with either the Microchip MPLAB<sup>®</sup> development environment or the chipKIT MPIDE development environment. When used with the MPLAB IDE, in-system-programming and debugging of firmware running on the PIC32MX795 microcontroller is supported using an on-board programming/debugging circuit licensed from Microchip.

The Cerebot MX7cK is immediately useable with either the MPLAB IDE or the chipKIT MPIDE. No additional hardware is required to use the board with the Microchip MPLAB tools.

## Using the Cerebot MX7cK with Microchip Development Tools

The Microchip MPLAB<sup>®</sup> IDE or the MPLAB<sup>®</sup> X IDE can be used to program and debug code running on the Cerebot MX7cK board using a built-in programming/debugging circuit licensed from Microchip.

The MPLAB programs can be freely downloaded from the Microchip web site. These software suites include a free evaluation copy of the Microchip C32 compiler for use

with the PIC32 microcontroller family. The licensed debugger is compatible with the MPLAB IDE version 8.63 or later.

When creating a new project, use the “Configure.Select Device...” menu to specify the PIC32 device being used. Ensure that the device is set to PIC32MX795F512L.

In order to use the on-board program/debug circuit it must be selected as the debugger or programmer within the MPLAB IDE. Use the “Debugger.Select Tool” menu, or the “Programmer.Select Tool” menu, and select “Licensed Debugger” as the programmer or debugger.

The licensed debugger interface uses USB connector J15, labeled DEBUG. Connector J15 is a USB micro-B connector located on the left side of the board below the Ethernet RJ45 connector. Use a USB-A to micro-B cable (provided with the board) to connect to an available USB port on the PC.

When the licensed debugger is selected as the programming or debugging device, the MPLAB IDE will check the version number of the firmware running on the debugger and offer to update if it is out of date with the version of MPLAB being used.

The PIC32 in-system programming/debugging interface uses two pins on the microcontroller. These devices support two alternate pin pairs for this interface: PGC1/PGD1 or PGC2/PGD2. The PGC2/PGD2 pair is used by default. Due to conflicting uses of the microcontroller pins, the Cerebot MX7cK is designed to use the PGC1/PGD1 pair of pins. Because of this, it is necessary to select the use of PGC1/PGD1 for the debugging interface. This is done using configuration variables set using the `#pragma config` statement. The following statement must be used to configure the microcontroller for use with the on-board licensed debugger circuit:

```
#pragma config ICESEL = ICS_PGx1
```

The MPLAB IDE may report an error indicating that the device is not configured for debugging until a program containing this statement has been programmed into the board.

The MCLR pin on the PIC32 microcontroller is used by the hardware programming/debugging interface to reset the processor. This same pin is used by the USB serial converter to reset the processor when using the MPIDE. It is possible that the reset function from the USB serial interface can interfere with correct operation of the Microchip programming and debugging tools. If this happens, jumper JP11 can be used to disconnect the USB serial converter reset circuit. Remove the shorting block from JP11 to disable the reset circuit. If the shorting block has been removed, it is necessary to reinstall it on JP11 in order to use the Cerebot MX7cK board with the MPIDE again.

Using the Microchip development tools to program the Cerebot MX7cK will erase the chipKIT boot loader. To use the board with the chipKIT MPIDE again, it is necessary to program the boot loader back onto the board. The programming file for the boot loader programmed into the board by Diligent at the factory is available for download from the product page for the Cerebot MX7cK on the Diligent web site. Additionally, the boot loader source code is available in the chipKIT project repository at [www.github.com/chipKIT32/pic32-Arduino-Bootloader](http://www.github.com/chipKIT32/pic32-Arduino-Bootloader).

To reprogram the boot loader using MPLAB, perform the following steps:

- Use the “Configure.Select Device ...” menu to select the PIC32MX795F512L
- Use the “Programmer.Select Programmer” menu to select the “Licensed Debugger”.
- Use the “File Import...” dialog box to navigate to and select the boot loader programming downloaded from the Diligent web site. The file name will be something like: `chipKIT_Bootloader_MX7cK.hex`
- Use the “Programmer.Program” command to program all memories on the device.

## Using the Cerebot MX7cK with the chipKIT MPIDE

ChipKIT and the MPIDE is a PIC32 based hardware and software system compatible with many existing Arduino™ code examples, reference materials and other resources. The MPIDE development platform was produced by modifying the Arduino™ IDE and is fully backward compatible with the Arduino IDE. The Cerebot MX7cK board is designed to be fully compatible with the chipKIT MPIDE system, version 20111209 or later.

The MPIDE uses a serial communications port to communicate with a boot loader running in the target board. The serial port on the MX7cK board is implemented using an FTDI FT232R USB serial converter. Before attempting to use the MPIDE with the MX7cK, the appropriate USB device driver must be installed.

The USB serial converter on the Cerebot MX7cK uses USB connector J2, labeled UART on the board. This connector is a USB micro-AB, and is located on the lower left side of the board adjacent to the power switch. Use a standard USB-A to mini-B cable (provided with the board) to connect the board to an available USB port on the PC.

In the MPIDE, use the “Tools.Board” command to select the Cerebot MX7cK from the list of available boards. Use the “Tools.Serial Port” command to choose the appropriate serial port from the list of available serial ports on the PC.

When the MPIDE needs to communicate with the MX7cK board, the PIC32 microcontroller is reset and starts running the boot loader. The MPIDE then establishes communications with the boot loader and downloads the user’s program, programming it into the flash memory in the microcontroller

When the MPIDE opens the serial communications connection on the PC, the DTR pin on the FT232R chip is driven low. This pin is coupled through a capacitor to the MCLR pin on the PIC32 microcontroller. Driving the MCLR line low resets the

microcontroller, restarting execution with the boot loader.

The automatic reset action when the serial communications connection is opened can be disabled. To disable this operation, remove the shorting block from jumper JP11. The shorting block is reinstalled on JP11 to restore operation with the MPIDE.

Two red LEDs (LD9 and LD10) will blink when data is being sent or received between the Cerebot MX7cK and the PC over the serial connection.

The header connector J1 provides access to the other serial handshaking signals provided by the FT232R. Connector J1 is not loaded at the factory but can be installed by the user to access these signals.

### Additional Reference Documentation

Additional information about the Cerebot MX7cK board and the use and operation of the PIC32MX795F512L microcontroller can be obtained from the following sources.

The Cerebot MX7cK Schematic, as well as various support libraries, and example reverence designs are available on the board product page on the Diligent web site: [www.digilentinc.com](http://www.digilentinc.com)

The PIC32MX5XX/6XX/7XX Family Data Sheet and the PIC32MX Family Reference Manual available from the Microchip web site: [www.microchip.com](http://www.microchip.com)

Reference material for the chipKIT MPIDE system is included in the MPIDE software download, and on-line in the chipKIT wiki. Help with questions and problems using the board with the chipKIT MPIDE software can also be obtained in the chipKIT forums:

[www.github.com/chipKIT32](http://www.github.com/chipKIT32) (software download)  
[www.chipKIT.org/wiki](http://www.chipKIT.org/wiki)  
[www.chipKIT.org/forum](http://www.chipKIT.org/forum)





# Referências

- [1] Catalin Grigoras. Applications of enf criterion in forensic audio, video, computer and telecommunication analysis. *Forensic Science International*, 167(2–3):136–145, 2007.
- [2] Júlio S. Martins, Carlos Couto, e João L. Afonso. Qualidade da energia eléctrica. *3º Congresso Luso-Moçambicano de Engenharia*, 2003.
- [3] José Batista, Júlio S. Martins, e João L. Afonso. Sistema de monitorização da qualidade da energia eléctrica baseado em pc. *8º Congresso Luso-Espanhol de Engenharia Electrotécnica*, 2003.
- [4] Pedro Xavier. Analisador da qualidade de energia baseado em dsp. Tese de mestrado, IST Lisboa, 2011.
- [5] R. C. Dugan, M. F. McGranaghan, e H. W. Beaty. *Electrical power systems quality*. McGraw-Hill, New York, 1996.
- [6] Antonio Campos, Augusto Wanderley, e Rafael Biondi. Análise experimental da influência da tecnologia homeplug na qualidade da energia eléctrica. *Holos*, 2(23), 2007.
- [7] Outram Research Ltd. Pm3000 - power quality, harmonics and flicker monitor, 02-02-2012. disponível em [http://www.outramresearch.co.uk/pages/product\\_pm3000.shtml](http://www.outramresearch.co.uk/pages/product_pm3000.shtml), acessido pela última vez em Janeiro de 2013.
- [8] Fluke. Fluke 435 series ii power quality and energy analyzer, 06-02-2012. disponível em <http://www.fluke.com/fluke/inen/Power-Quality-Tools/Logging-Power-Meters/Fluke-435-Series-II.htm?PID=73939>, acessido pela última vez em Janeiro de 2013.
- [9] Shneider Electric. Cm3000 circuit monitor, 02-02-2012. disponível em [http://www.powerlogic.com/product.cfm/c\\_id/1/sc\\_id/3/p\\_id/16](http://www.powerlogic.com/product.cfm/c_id/1/sc_id/3/p_id/16), acessido pela última vez em Janeiro de 2013.
- [10] PSL. Pqube - ac power monitor, 05-12-2011. disponível em <http://powerstandards.com/PQubeOption.htm>, acessido pela última vez em Janeiro de 2013.
- [11] EDP. Monitorização à qualidade da energia eléctrica - qwebreport, 08-02-2012. disponível em <http://www.edp.pt/pt/empresas/servicosenergia/qualidadedaenergia/>, acessido pela última vez em Janeiro de 2013.
- [12] Brian Gough. Fft algorithms. Maio de 1997. disponível em <http://www.briangough.com/fftalgorithms.pdf>, acessido pela última vez em Janeiro de 2013.

- [13] Ricardo Sousa e Aníbal Ferreira. Non-iterative frequency estimation in the dft magnitude domain. *Control and Signal Processing, ISCCSP 2010, Cyprus*, Março de 2010. disponível em [http://gnomo.fe.up.pt/~voicestudies/artts/doc/publications/ISCCSP\\_2010\\_2.pdf](http://gnomo.fe.up.pt/~voicestudies/artts/doc/publications/ISCCSP_2010_2.pdf).
- [14] European Network of Transmission System Operators for Electricity. Consumption data, 2013. disponível em <https://www.entsoe.eu/data/data-portal/consumption>, acedido pela última vez em Março de 2013.