

Faculdade de Engenharia da Universidade do Porto



**Avaliação de metodologias de optimização  
energética em veículos eléctricos de proximidade**

Luís Manuel de Oliveira Azevedo Alvarez Pombo

Versão Final

Dissertação realizada no âmbito do  
Mestrado Integrado em Engenharia Electrotécnica e de Computadores  
Major Automação

Orientador: Prof. Dr. Rui Esteves Araújo

Julho de 2009



# Resumo

A presente dissertação aborda e estuda várias temáticas. Num primeiro plano estuda o estado da arte no que se refere às metodologias de optimização das perdas em motores de indução trifásicos uma vez que este é o tipo de propulsor instalado num veículo eléctrico de proximidade desenvolvido na faculdade e cuja existência proporcionou, em parte, a necessidade de desenvolvimento deste trabalho.

É ainda feito um estudo e respectiva recolha da maioria das normas em desenvolvimento e aplicáveis a veículos eléctricos, o que, no futuro, poderá servir como referência rápida para quem quiser efectuar testes normalizados ou até construir um veículo ou uma infra-estrutura sem correr o risco de passar ao lado das sempre importantes normas.

Partindo de resultados experimentais obtidos noutras iterações do desenvolvimento do acima mencionado veículo eléctrico, surgiu a necessidade de analisar esses mesmos resultados, diferentes, pela negativa, do que seria de esperar, numa tentativa de perceber as razões que poderiam estar implicadas naquilo que foi obtido. Neste seguimento ainda foi desenvolvido um modelo longitudinal do dito veículo para que simulações futuras sejam mais credíveis.

Foi introduzido o tema, proporcionada interacção com FPGA (*Field Programmable Gate Array*) e também com linguagens HDL (*Hardware Description Language*), que para o responsável por este trabalho foi uma completa novidade.

No seguimento do assunto FPGA surgiu a necessidade, sendo um dos grandes objectivos desta dissertação, estudar e efectuar testes com a ferramenta Simulink HDL Coder, que se trata de uma aplicação que permite um nível de abstracção maior quando se está a desenvolver projectos cuja finalidade é serem implementados em FPGAs, uma vez que, esta ferramenta, permite a partir de um modelo desenvolvido em Simulink, gerar o código HDL (em VHDL ou Verilog) correspondente a esse mesmo modelo.



# Abstract

The present dissertation aim is to study and experiment with various subjects. Firstly it studies the state of the art concerning loss minimization in electrical induction three phase motors. This is done because this motor is the type of propulsion method chosen to be installed in a neighborhood electrical vehicle which was entirely developed within the university and its existence is, partly the reason, for this thesis to be materialized.

Apart from that, the standards question regarding electrical vehicles is also not only studied but also catalogued. This can, in the future, serve as a quick reference to one who may desire to perform standardized tests or even construct a vehicle or an infra-structure without risking doing so in a non standard fashion.

Taking as the starting point some experimental results obtained in other iterations of the development of the above mentioned electrical vehicle, the necessity to analyze these results, which were different from what had been expected (from a negative point of view). This action was performed to try to understand and possibly explain the reasons which may have lead to such results. As a follow-up to this theme a longitudinal model of the electrical vehicle was developed so that in the future, simulations made can be more in accordance with reality.

A novelty (FPGA - Field Programmable Gate Array) was introduced and interaction made possible with both the FPGA and HDL (Hardware Description Language) so that the author could be able to dominate the essentials concerning this type of technology.

Keeping the FPGA theme at hand, one of the most important objectives of this dissertation arises. This translated in the need to study and thoroughly test a tool called Simulink HDL Coder. This tool is a higher level application which permits a greater level of abstraction when projecting and developing applications which in the end are to be implemented in an FPGA, the reason for this is that the mentioned tool permits the automatic generation of HDL code (VHDL or Verilog) from a Simulink developed model.



# Agradecimentos

Gostaria de agradecer ao meu orientador, Professor Doutor Rui Esteves Araújo o facto de ter acreditado em mim para desenvolver este trabalho, os seus conselhos e a sua preocupação.

Ao Engenheiro Ricardo Castro pela sua disponibilidade e auxílio principalmente no que concerne ao tema FPGA que para mim foi uma total novidade.

Aos meus amigos que passaram o semestre a elaborar um trabalho semelhante de dissertação mas que, sempre que necessário, deram a sua opinião, ajuda e principalmente motivação quando o caminho se tornou por vezes mais sinuoso.

À minha namorada um agradecimento muito especial pois foi fonte de motivação e apoio em alturas complicadas.

Às minhas irmãs fica também um agradecimento pois foram parte vital na conclusão deste trabalho.

A todos os que estiveram envolvidos e me ajudaram no desenvolvimento deste trabalho mas não foram mencionados agradeço também profundamente.

Por último, mas em primeiro plano, gostaria de agradecer de forma incansável aos meus pais pelo facto de terem investido e acreditado sempre em mim. Sem o seu apoio nunca teria tido a hipótese de estar a terminar um curso superior.





*"We make a living by what we get,  
But we make a life by what we give."*

Winston Churchill



# Índice

Resumo .....	i
Abstract .....	iii
Agradecimentos .....	v
Índice .....	ix
Lista de Figuras.....	xiii
Lista de Tabelas .....	xix
Abreviaturas e Símbolos .....	xxi
<b>Capítulo 1 .....</b>	<b>1</b>
Introdução .....	1
1.1 - Enquadramento da dissertação.....	1
1.2 - Problemática da dissertação .....	2
1.3 - Organização do documento .....	3
<b>Capítulo 2 .....</b>	<b>5</b>
Revisão da literatura e Estado da arte .....	5
2.1 - Introdução .....	5
2.2 - Veículos eléctricos - Um pouco de história .....	6
2.3 - Tipos de veículos eléctricos.....	8
2.4 - Sistemas de propulsão de veículos eléctricos .....	17
2.4.1 - Motor de indução trifásico .....	21
2.4.2 - Optimização energética em motores de indução trifásicos.....	24
2.4.2.a - Métodos com base em modelos de perdas ( <i>LMC - Loss model controllers</i> )	25
2.4.2.b - Métodos com base em procura ( <i>SC - Search controllers</i> ) .....	27
2.4.2.c - Métodos híbridos.....	28
2.4.2.d - Impacto causado no controlo vectorial pelas perdas no ferro.....	30
2.5 - Estado da arte das normas para veículos eléctricos.....	31
2.5.1 - Normas existentes e aplicabilidade das mesmas .....	32
2.6 - Conclusões .....	36
<b>Capítulo 3 .....</b>	<b>37</b>
O algoritmo minimização de perdas LMA ( <i>Loss Minimisation Algorithm</i> ).....	37
3.1 - Introdução .....	37

3.2 - Desenvolvimento do modelo longitudinal do VEP .....	39
3.2.1 - Concepção Teórica .....	39
3.2.2 - Concepção em Simulink .....	44
3.3 - Integração do modelo do veículo com o modelo de controlo vectorial .....	54
3.3.1 - O LMA .....	54
3.3.2 - O modelo de controlo vectorial .....	62
3.3.3 - Validação das condições nominais do sistema de controlo vectorial e motor ...	64
3.4 - Conclusões .....	78
<b>Capítulo 4 .....</b>	<b>83</b>
Estudo dos FPGAs e Simulink HDL Coder .....	83
4.1 - Plataforma experimental utilizada .....	83
4.2 - Introdução aos FPGAs, à linguagem Verilog e ao ISE da Xilinx .....	83
4.2.1 - FPGA ( <i>Field Programmable Gate Array</i> ) .....	83
4.2.2 - Aritmética de Ponto Fixo .....	84
4.2.3 - A linguagem Verilog .....	86
4.2.4 - Ambientes de desenvolvimento e simulação .....	89
4.2.5 - Módulos teste desenvolvidos .....	91
4.2.6 - A placa de desenvolvimento .....	93
4.3 - A ferramenta Simulink HDLCoder .....	95
4.3.1 - Descrição e funcionalidades .....	95
4.3.2 - A concorrência .....	96
4.3.3 - Vantagens e desvantagens .....	97
4.3.4 - Uso do HDLCoder para comparação com modelos conseguidos anteriormente através linguagem Verilog .....	98
4.3.4.a - <i>Lookup Table (LUT)</i> - Tabela de pesquisa .....	98
4.3.4.b - Divisão (1/constante) .....	103
4.3.4.c - Controlador PI (Proporcional-Integral) .....	107
4.3.5 - Desenvolvimento do algoritmo LMA através do Simulink HDLCoder .....	110
4.4 - Conclusões .....	117
<b>Capítulo 5 .....</b>	<b>119</b>
Conclusões e Futuros Desenvolvimentos .....	119
5.1 - Conclusões .....	119
5.2 - Futuros Desenvolvimentos .....	121
<b>Referências .....</b>	<b>123</b>





# Lista de Figuras

Figura 2.1 - Exemplo de veículo eléctrico do passado .....	7
Figura 2.2 - Exemplo de troleicarro .....	8
Figura 2.3 - Diagrama ilustrativo dos blocos componentes de um VEH [1] .....	10
Figura 2.4 - Honda Civic Hybrid (Veículo eléctrico híbrido) [2] .....	10
Figura 2.5 - Diagrama ilustrativo dos blocos componentes de um VPC [1] .....	13
Figura 2.6 - Honda FCX (Veículo a pilha de combustível) [2] .....	14
Figura 2.7 - Diagrama ilustrativo dos blocos componentes de um VE [1] .....	15
Figura 2.8 - Exemplo de veículo eléctrico urbano em ponto de recarga .....	16
Figura 2.9 - Exemplo de veículo eléctrico de proximidade (VEP) .....	16
Figura 2.10 - Diagrama de blocos de um sistema eléctrico de propulsão [3] .....	18
Figura 2.11 - Os dois grupos de tipos de motor a considerar para veículos eléctricos [4] .....	19
Figura 2.12 - Exemplo de motor de indução trifásico de rotor em gaiola de esquilo .....	22
Figura 3.1 - Evolução da potência de perdas com o aumento da velocidade para dois níveis distintos de binário de carga [13] .....	38
Figura 3.2 - Forças que actuam num veículo que se desloca numa subida [4] .....	39
Figura 3.3 - Imagem de apoio para a determinação da inclinação .....	41
Figura 3.4 - Sistema simples de caixa e transmissão [4] .....	42
Figura 3.5 - Modelo longitudinal do veículo em Simulink .....	45
Figura 3.6 - Parâmetros ajustáveis no modelo longitudinal do veículo .....	46
Figura 3.7 - Valores previstos das forças e binário para a gama de 0 a 50 Hz .....	47
Figura 3.8 - Configuração utilizada para validar o modelo .....	48
Figura 3.9 - Evolução do binário de carga com o aumento da frequência (Simulink) .....	48

Figura 3.10 - Evolução do binário de carga com o aumento da frequência (Excel) .....	49
Figura 3.11 - Evolução das forças de atrito com o aumento da frequência (Simulink).....	49
Figura 3.12 - Evolução das forças de atrito com o aumento da frequência (Excel) .....	50
Figura 3.13 - Dependência linear da conversão km/h para RPM.....	51
Figura 3.14 - Evolução do binário de carga desenvolvido com inclinações.....	52
Figura 3.15 - Evolução do binário de carga desenvolvido com a presença de aceleração linear.....	52
Figura 3.16 - Evolução do binário de carga desenvolvido com a presença de aceleração angular.....	53
Figura 3.17 - Evolução do binário de carga desenvolvido com a presença de ambas as acelerações .....	53
Figura 3.18 - Variação de $R_d$ e $R_q$ com o aumento de $\omega_e$ [13] .....	57
Figura 3.19 - Curva binário-velocidade de um motor de indução (com regiões de funcionamento) .....	58
Figura 3.20 - Limites de intensidade de corrente e de tensão para cada região.....	59
Figura 3.21 - Fluxograma do LMA .....	62
Figura 3.22 - Modelo de Controlo Vectorial Indirecto em Simulink.....	63
Figura 3.23 - Modelo utilizado para validação das condições nominais.....	66
Figura 3.24 - Verificação do seguimento da referência de velocidade .....	67
Figura 3.25 - Evolução do binário desenvolvido com a velocidade .....	67
Figura 3.26 - Introdução do binário de carga aos 4 segundos e desempenho do binário desenvolvido .....	68
Figura 3.27 - Evolução das correntes nos eixos d e q.....	69
Figura 3.28 - Evolução das correntes com o tempo tendo em conta a velocidade do motor ..	70
Figura 3.29 - Posição estimada do rotor com base na velocidade do mesmo.....	71
Figura 3.30 - Nível de fluxo .....	71
Figura 3.31 - Potência absorvida e potência útil .....	72
Figura 3.32 - Potência de perdas .....	72
Figura 3.33 - Verificação do seguimento da referência de velocidade .....	73
Figura 3.34 - Transitório de velocidade no instante em que se aplica o binário nominal de carga .....	74
Figura 3.35 - Evolução do binário desenvolvido com a velocidade .....	74



Figura 3.36 - Introdução do binário de carga aos 4 segundos e desempenho do binário desenvolvido .....	75
Figura 3.37 - Evolução das correntes nos eixos d e q .....	75
Figura 3.38 - Evolução das correntes com o tempo tendo em conta a velocidade do motor... ..	76
Figura 3.39 - Posição estimada do rotor .....	76
Figura 3.40 - Nível de fluxo .....	77
Figura 3.41 - Potência absorvida e potência útil .....	77
Figura 3.42 - Potência de perdas.....	78
Figura 3.43 - Ganho teórico obtido com uma potência de 2,2 kW e os parâmetros actuais do motor.....	79
Figura 3.44 - Ganho teórico obtido com uma potência de 1,3 kW e os parâmetros actuais do motor.....	80
Figura 3.45 - Modelo desenvolvido para testes completos no veículo.....	80
Figura 4.1 - Xilinx FPGA (Spartan XC3S400). Este FPGA possui 400000 portas lógicas e tem uma velocidade de relógio de 50 MHz .....	84
Figura 4.2 - Níveis de abstracção possíveis através de uma linguagem HDL .....	87
Figura 4.3 - Exemplo simples de implementação de um <i>flip-flop D</i> em Verilog.....	88
Figura 4.4 - Metodologia <i>top-down</i> de arquitectura de projecto [39] .....	88
Figura 4.5 - Metodologia <i>bottom-up</i> de arquitectura de projecto [39] .....	89
Figura 4.6 - Fluxograma de metodologia a seguir no ambiente ISE [40] .....	90
Figura 4.7 - Página principal do ISE com um projecto em desenvolvimento .....	90
Figura 4.8 - Ambiente do ModelSim após ser efectuada uma simulação.....	91
Figura 4.9 - Simulação completa do contador .....	92
Figura 4.10 - Detalhe da simulação.....	92
Figura 4.11 - Outro detalhe da simulação .....	92
Figura 4.12 - Simulação do filtro FIR .....	93
Figura 4.13 - Placa contida no kit Spartan-3 Board da Diligent .....	94
Figura 4.14 - Diagrama de blocos da placa contida no kit .....	94
Figura 4.15 - Modelo inicial de LUT.....	99
Figura 4.16 - Subsistema com <i>enable</i> da LUT .....	99
Figura 4.17 - Implementação da LUT dentro do subsistema .....	99
Figura 4.18 - Resultado obtido na simulação em Simulink .....	100

Figura 4.19 - Resultado obtido na simulação em ModelSim .....	100
Figura 4.20 - Resultado da sintetização obtida com o ISE .....	101
Figura 4.21 - Alteração ao subsistema do modelo desenvolvido em Simulink .....	101
Figura 4.22 - Código inserido no ficheiro de controlo do modelo .....	102
Figura 4.23 - Resultado da nova síntese em ISE .....	103
Figura 4.24 - Detalhe do relatório de síntese do ISE reportando a invocação da ROM .....	103
Figura 4.25 - Modelo desenvolvido em Simulink .....	104
Figura 4.26 - Subsistema baseado em LUT para a divisão .....	104
Figura 4.27 - Simulação efectuada em Simulink.....	104
Figura 4.28 - Resultado obtido da simulação da equipa que desenvolveu o VEP.....	105
Figura 4.29 - Detalhe da simulação efectuada em Simulink.....	105
Figura 4.30 - Detalhe da simulação da equipa que desenvolveu o VEP .....	106
Figura 4.31 - Resultado da síntese efectuada com o código HDL gerado com o HDL Coder ...	106
Figura 4.32 - Resultado da síntese obtida com o código HDL puro .....	107
Figura 4.33 - Diagrama de blocos de um controlador PI .....	107
Figura 4.34 - Modelo de controlador PI desenvolvido em Simulink .....	108
Figura 4.35 - Subsistema contPI.....	108
Figura 4.36 - Erro gerado pelo verificador de compatibilidade na questão dos 34 <i>bits</i> .....	109
Figura 4.37 - Síntese gerada no ISE com o código gerado pelo HDL Coder .....	109
Figura 4.38 - Síntese obtida com a codificação em HDL puro.....	109
Figura 4.39 - DFG do LMA .....	111
Figura 4.40 - Modelo de cálculo da frequência eléctrica em Simulink.....	113
Figura 4.41 - Subsistema Calcfe.....	114
Figura 4.42 - Sinal de entrada e $f_r$ .....	114
Figura 4.43 - Módulo de $\omega_e$ e $f_e$ .....	115
Figura 4.44 - Modelo do LMA elaborado em Simulink.....	115
Figura 4.45 - Subsistema LMA .....	116
Figura 4.46 - Subsistema Zone_1.....	116
Figura 4.47 - Subsistema Zone_2.....	116
Figura 4.48 - Síntese conseguida em ISE para o modelo do LMA.....	117





## Lista de Tabelas

Tabela 2.1 - Normas para terminologia em VEs.....	33
Tabela 2.2 - Normas respeitantes a baterias em VEs .....	33
Tabela 2.3 - Normas de segurança para VEs.....	34
Tabela 2.4 - Normas para infra-estruturas aplicáveis a VEs .....	34
Tabela 2.5 - Normas para componentes em VEs.....	35
Tabela 2.6 - Normas para performances em VEs .....	35
Tabela 2.7 - Normas para performances em VEHs .....	35
Tabela 2.8 - Normas para ciclos de teste (e outras temáticas) em veículos de estrada .....	36
Tabela 3.1 - Resultados experimentais com o VEP.....	38
Tabela 3.2 - Parâmetros do motor instalado no VEP.....	65



# Abreviaturas e Símbolos

Lista de abreviaturas (ordenadas por ordem alfabética)

AFC	<i>Alkaline Fuel Cell</i>
CA	Corrente Alternada
CC	Corrente Contínua
CENELEC	<i>Comité Européen de Normalisation Electrotechnique</i>
CLB	<i>Configuration Logical Block</i>
DFG	<i>Data Flow Graph</i>
DTC	<i>Direct Torque Control</i>
EMF	<i>Embedded Matlab Function</i>
EN	<i>European Norm</i>
ENV	<i>European Norm Voluntary</i>
EVAA	<i>Electrical Vehicle Association of America</i>
FOC	<i>Field-Oriented Control</i>
FPGA	<i>Field Programmable Gate Array</i>
GPL	Gás de Petróleo Liquefeito
HDL	<i>Hardware Description Language</i>
IEC	<i>International Electrotechnical Commission</i>
IFOC	<i>Indirect Field Oriented Control</i>
IOB	<i>Input/Output Block</i>
IP	<i>Intellectual Property</i>
ISO	<i>International Organization for Standardization</i>
JEVA	<i>Japanese Electric Vehicle Association</i>
JEVS	<i>Japanese Electric Vehicle Standard</i>
LMA	<i>Loss Minimisation Algorithm</i>
LMC	<i>Loss Model Controller</i>
LUT	<i>Lookup Table</i>
PEFC	<i>Polymer Fuel Cell</i>
PWM	<i>Pulse Width Modulation</i>

RAM	<i>Random Access Memory</i>
ROM	<i>Read Only Memory</i>
SAE	<i>Society of Automotive Engineers</i>
SC	<i>Search Controller</i>
UNECE	<i>United Nations Economic Commission for Europe</i>
USD	<i>United States Dollar</i>
VE	Veículos Eléctricos a Bateria
VEAD	Veículos Eléctricos de Alimentação Directa
VEH	Veículos Eléctricos Híbridos
VEP	Veículo Eléctrico de Proximidade
VHDL	<i>Very High Speed Integrated Circuit Hardware Description Language</i>
VPC	Veículos a Pilha de Combustível
VVVF	<i>Variable Voltage, Variable Frequency</i>

#### Lista de símbolos

$F_{rr}$	Força de atrito de rolamento
$\mu_{rr}$	Coefficiente de atrito de rolamento
$m$	Massa do veículo
$g$	Aceleração da gravidade
$F_{ad}$	Força de atrito aerodinâmico
$\rho$	Densidade do ar
$A$	Área frontal de contacto do veículo
$C_d$	Coefficiente de atrito aerodinâmico
$v$	Velocidade do veículo
$F_{hc}$	Força de subida
$\psi$	Inclinação
$F_{la}$	Força de aceleração linear
$F_{wa}$	Força de aceleração angular
$a$	Aceleração do veículo
$F_{te}$	Força de tracção disponibilizada pela transmissão
$r$	Raio da roda
$G$	Factor de caixa
$T$	Binário do motor
$\omega_a$	Velocidade angular
$I$	Momento de inércia do rotor
$\eta_g$	Rendimento da caixa
$\eta_t$	Rendimento da transmissão



$T_w$	Binário na roda
$f_e$	Frequência eléctrica
$N$	Velocidade do motor
$s_n$	Deslizamento nominal do motor
$N_s$	Velocidade de sincronismo
$N_n$	Velocidade nominal
$p$	Número de pares de pólos do motor
$P_n$	Potência nominal
$N_n$	Velocidade nominal
$\omega_n$	Velocidade angular nominal
$V$	Tensão de linha eficaz
$I$	Intensidade de corrente de linha eficaz
$T_n$	Binário nominal desenvolvido à velocidade nominal
$I_{max}$	Intensidade de corrente eficaz máxima por fase
$I_{dn}$	Intensidade de corrente eficaz nominal no eixo d
$I_{qn}$	Intensidade de corrente eficaz nominal no eixo q
$I_{sd}$	Intensidade de corrente eficaz no estator no eixo d
$I_{sq}$	Intensidade de corrente eficaz no estator no eixo q
$k_t$	Constante de binário
$L_m$	Indutância de magnetização
$L_{lr}$	Indutância de fugas do rotor
$L_{ls}$	Indutância de fugas do estator
$R_r$	Resistência do rotor
$R_s$	Resistência do estator
$R_m$	Resistência de perdas no motor
$L_r$	Indutância total do rotor
$L_s$	Indutância total do estator



# Capítulo 1

## Introdução

### 1.1 - Enquadramento da dissertação

Este trabalho, conforme foi já referido no resumo, aponta em várias direcções, embora tenha como tema central a aplicabilidade de tudo o que vai ser estudado, na realidade cada vez mais presente, necessária e saudável que são os veículos eléctricos.

O futuro é eléctrico! Esta afirmação há anos atrás, poderia parecer um desvario de um qualquer cientista visionário. Nos dias que correm, muito devido às crescentes apostas no desenvolvimento em alguns campos científicos (mecânica, química, electrónica, entre outros), é uma afirmação plena de sentido. O seu sentido começa com algumas das questões que mais preocupam o mundo, que tem várias economias de peso em crise, tem problemas ambientais cuja parcial solução (pois alguns são já irresolúveis) é directamente proporcional à responsabilidade e ao empenho que todos devem ter como cidadãos. Existe ainda o problema da dependência dos combustíveis fósseis como forma primordial de geração de energia.

Estes problemas e outros levam realmente a pensar que o que é necessário é lutar por um mundo sustentável e saudável. Para isso terão de haver mudanças colossais nos métodos e nas ideologias das pessoas.

Esta dissertação enquadra-se precisamente num aspecto de crucial importância e que exige uma mudança o mais rapidamente possível que é o facto de a maioria dos meios de transporte do mundo teimarem (por insistência das companhias petrolíferas, dos próprios construtores e de uma fraquíssima insistência dos legisladores para que se mude) em depender de recursos que são cada vez mais escassos (e, como tal, mais dispendiosos), quando existe a energia eléctrica que pode, com a evolução que se tem verificado em vários domínios, ser a energia de propulsão de todos os meios de transporte do mundo.

Esta dissertação surge no seguimento de trabalhos elaborados anteriormente e que dizem respeito às tecnologias aplicáveis a veículos eléctricos de proximidade. Desde aspectos construtivos, de performance e acima de tudo eficiência energética, passando pelas

ferramentas necessárias para projectar e implementar o que se traduz como necessário para a conclusão ou melhoria de um projecto destes.

## 1.2 - Problemática da dissertação

Tendo como ponto de partida o facto de que os veículos eléctricos serão o meio de transporte mais utilizado num futuro cada vez mais próximo, há uma necessidade crescente de dominar de forma eficiente mas célere, todas as temáticas que possam vir a ser abrangidas por estes mesmos meios de transporte. O tipo de veículo eléctrico que dá origem a este trabalho é um tipo de veículo eléctrico designado como veículo eléctrico de proximidade (VEP). Parte desta dissertação é dedicada a ele, mas muito do que aqui vai ser apresentado é aplicável a veículos eléctricos de qualquer tipologia.

Em primeiro lugar há uma grande necessidade em regularizar as questões da normalização para estes tipos de veículos uma vez que, se são produtos a introduzir num mercado cada vez mais crescente e diversificado, deve haver alguma preocupação em regulamentar e normalizar quer algumas características funcionais, quer construtivas e ainda ter em conta a normalização no que diz respeito a infra-estruturas ligadas a este tipo de transporte. Sendo assim, é objectivo deste trabalho estudar as entidades envolvidas nesse processo e ainda efectuar uma recolha das normas em desenvolvimento e já disponíveis para que esta dissertação possa servir de referência rápida quando a necessidade surgir de pesquisar normas aplicáveis à temática dos veículos eléctricos.

Esta dissertação aparece no seguimento de outros trabalhos que têm sido levado a cabo em torno de um VEP desenvolvido na faculdade. Durante alguns testes experimentais efectuados nos referidos trabalhos, foram obtidos resultados que, pelo projecto teórico deveriam ter sido diferentes dos que realmente foram obtidos. Tendo isto como base, é também objectivo deste trabalho tentar encontrar razões que possam ter levado à ocorrência dos ditos resultados.

Uma das tecnologias mais utilizadas a nível industrial, nomeadamente ao nível da indústria que se dedica ao desenvolvimento e produção dos veículos eléctricos, são os FPGAs. Este tipo de tecnologia é o que se encontra no controlo do VEP desenvolvido na faculdade. É objectivo desta dissertação introduzir o autor a esta temática de forma teórica e experimental uma vez que nunca houve um contacto com a referida tecnologia.

É também objectivo desta dissertação, no seguimento da temática atrás mencionada, estudar e testar uma ferramenta que poderá permitir maior celeridade no projecto e desenvolvimento de aplicações para FPGA. Essa ferramenta é o Simulink HDL Coder que se trata, no fundo, de uma aplicação de mais alto nível que, a partir de modelos desenvolvidos em Simulink, permite a geração do código numa linguagem HDL que se pode rapidamente utilizar nos programas mais usuais de síntese.

### 1.3 - Organização do documento

Este documento está organizado em cinco capítulos, cujos conteúdos são descritos, de forma sucinta, na presente secção.

O primeiro capítulo é o capítulo introdutório e serve para explicar o enquadramento, a necessidade e os objectivos pretendidos com este trabalho.

O segundo capítulo consiste, não apenas na revisão da literatura, mas também no estudo do estado da arte relativamente a diversos aspectos. Em primeiro lugar, põe-se o leitor a par com um pouco da história do veículo eléctrico e dos tipos de veículos desta natureza que existem. Após esta introdução são expostos os sistemas de propulsão existentes, dando particular atenção ao sistema que está instalado no VEP, mas ao mesmo tempo expondo algumas alternativas que existem e que são de ter em consideração no que respeita à melhoria da eficiência do motor de indução trifásico.

Outro aspecto importante focado neste capítulo é o aspecto normativo. Qual é o estado em que se encontram e quais são as normas aplicáveis (se é que algumas) a este tão importante e cada vez mais incontornável meio de transporte.

O terceiro capítulo consiste, numa fase inicial, na descrição da problemática encontrada à data dos testes práticos efectuados com o VEP durante a execução de outros trabalhos.

Para numa fase futura ser possível efectuar simulações mais fidedignas, foi desenvolvido um modelo longitudinal que tem por objectivo gerar uma referência de binário algo parecida com a que o próprio veículo geraria numa situação real.

Por último tenta-se integrar o modelo desenvolvido do veículo com o modelo de controlo vectorial, sem grande sucesso. As razões que explicam este acontecimento são devidamente apresentadas.

O quarto capítulo tem como objectivo apresentar o trabalho desenvolvido ao nível do *hardware*, onde apenas foi possível interagir com a FPGA e conseguir uma célere aprendizagem acerca da tecnologia envolvida e também dos programas e programação necessários.

O objectivo maior deste capítulo é expor o conhecimento adquirido e a validade ou não do software Simulink HDLCoder quando utilizado como ferramenta de mais alto nível para desenvolvimento, simulação e validação de aplicações importantes no sector dos transportes tais como algoritmos de melhoramento de performances dos veículos eléctricos.

O quinto capítulo resume, no fundo, as conclusões retiradas deste trabalho e apresenta sugestões e ideias para trabalhos a desenvolver no futuro.



## Capítulo 2

# Revisão da literatura e Estado da arte

### 2.1 - Introdução

Em termos genéricos fala-se de veículos eléctricos, híbridos ou de combustão interna, de acordo com a tecnologia de propulsão usada pelo motor. Como se sabe a tecnologia do motor de combustão tem sido a escolhida por mais de um século, seja por razões históricas - a revolução industrial - seja por razões económicas - o advento do petróleo como fonte de energia disponível, abundante e barata. O facto notório é que as preocupações demonstradas pelos governos no que concerne o ambiente e a economia, que, como se pode acompanhar, é na actualidade tudo menos saudável, geraram uma motivação muito forte para o investimento em energias alternativas, de preferência renováveis e que diminuam a factura pública em tempo útil. Deste ponto de vista, uma vez que o meio de propulsão mais utilizado nos transportes que existem à face do planeta é o motor de combustão interna, surge então grande relevo na utilização de motores eléctricos por várias razões. Algumas das quais incluem a evolução fortíssima nos domínios da electrónica automóvel e de potência, nos domínios da química (o que permite baterias mais eficientes) e por exemplo nos domínios legislativos que, ao imporem mais limites e taxas às emissões de gases poluentes e resíduos provenientes dos veículos actuais, quase obrigam a uma mudança radical na mentalidade no que se refere ao uso e construção dos meios de transporte.

Os carros puramente eléctricos têm um único motor, movido a electricidade e possuem baterias para armazenamento dessa energia. São tipicamente considerados lentos, de pouca autonomia, mas de baixo consumo, não poluidores e silenciosos. Exemplos destes veículos são os carros de golfe, alguns veículos usados nos aeroportos, havendo contudo aplicações em carros e motas para uso quotidiano (em Portugal existe mesmo a Associação Portuguesa do Veículo Eléctrico, tal como em muitos outros países).

Em termos de eficiência energética os veículos eléctricos são sempre os líderes, já que o motor de combustão está limitado pelo limite de Carnot (um motor de combustão interna

consegue no máximo extrair 30% da energia presente no combustível, pelo que 70% são desperdiçados sob a forma de calor), os desenvolvimentos no uso de hidrogénio em motores de combustão evidenciam o aumento de eficiência. A questão no entanto não se fica por este parâmetro como se verá.

## 2.2 - Veículos eléctricos - Um pouco de história

Os veículos eléctricos não são recentes, ao contrário do que se possa pensar. Os primeiros veículos foram desenvolvidos em França e Inglaterra nos finais da primeira década do séc. XIX (os americanos só mostraram interesse quase um século mais tarde, em 1895, mas 2 anos depois já havia uma frota de táxis eléctricos a circular em Nova Iorque).

A título de curiosidade: um dos primeiros modelos eléctricos - o Phaeton, da Wood, de 1902 - custava 2000 USD, tinha uma autonomia de 29 km e uma velocidade máxima de 22 km/h. O desenvolvimento da indústria automóvel foi enorme e no início do séc. XX já existiam veículos eléctricos, a gasolina e a vapor. Os veículos eléctricos eram os mais procurados dada a ausência de cheiro, vibrações, ruído e algo tipicamente americano - não necessitavam de mudanças (os veículos a vapor também não tinham mudanças, mas tinham outras desvantagens fáceis de imaginar e das quais destacamos a espera de 45 minutos para pegar o motor numa manhã fria). O preço normal dos carros na altura rondava os 1000 USD, mas os veículos eléctricos andavam pelos 3000 USD, em 1910, dado o nível de sofisticação do seu interior. A sua produção teve o seu pico em 1912.

O declínio do veículo eléctrico deu-se com a melhoria das estradas e acessos que requererem uma autonomia maior do que a simples e curta deslocação no centro das cidades e com a descoberta do petróleo no Texas que reduziu o preço da gasolina. Charles Kettering, em 1911, inventou a ignição eléctrica, eliminando assim a necessidade de "dar à manivela". Henry Ford iniciou a produção em massa de veículos de motor de combustão interna e a vendê-los a preços entre os 500 e os 1000 USD, enquanto o preço dos veículos eléctricos continuava a aumentar.





Figura 2.1 - Exemplo de veículo eléctrico do passado

O desaparecimento do veículo privado eléctrico aconteceu por volta da década de 1930 e ressurgiu apenas nas décadas de 1960 e 1970 com a crise do petróleo e consequente necessidade de encontrar alternativas ao uso da gasolina. A evolução até ao presente tem sido em grande parte fomentada pelos tratados, regulamentos e medidas internacionais para a redução das emissões de gases de efeito estufa e mais recentemente com as políticas de desenvolvimento sustentável.

Os veículos híbridos apareceram também como alternativa imediata, já que reduzem o consumo de gasolina e ao mesmo tempo continuam aos “olhos do público” a ser a mesma coisa, sem grandes necessidades de adaptações ou alterações.

No que respeita à eficiência, esta não se trata de uma equação simples: autonomia, velocidade, combustível, armazenamento, benefícios fiscais, inércia legal, economia de escala, entre outros. O caminho que deve ser seguido não se sabe... No entanto, tal como nas renováveis, a presença quer dos híbridos quer de células de combustível será o futuro mais próximo e a economia de base em hidrogénio o futuro. O foco deveria ser no consumo e nas emissões para os veículos híbridos e não a sua velocidade máxima ou aceleração. Os governos deveriam aprovar leis para a conversão progressiva para os híbridos e ao mesmo tempo canalizar as verbas para o desenvolvimento da economia com base em hidrogénio estudando como obter hidrogénio de uma forma limpa.

É pena que os incentivos para veículos híbridos e de baixo consumo (abaixo dos 6 L / 100 e reduzindo para 5 em 2 anos) não existam na Europa (ao contrário dos EUA), pois decerto dariam a vantagem competitiva em relação aos tradicionais. Assiste-se ainda à cultura dos “aceleras” e não dos cidadãos conscientes e responsáveis. Os filmes continuam a mostrar carros velozes e poluidores, as crianças crescem a querer um carro veloz, o que só por si augura um futuro complicado para as tecnologias amigas do ambiente, cujos objectivos são muito mais latos e os impactos muito mais profundos.

## 2.3 - Tipos de veículos eléctricos

Existem essencialmente quatro tipos de Veículos Eléctricos:

- Veículos Eléctricos de Alimentação Directa (VEAD) ;
- Veículos Eléctricos Híbridos (VEH);
- Veículos a Pilha de Combustível (VPC);
- Veículos Eléctricos a Bateria (VE).

### Veículos Eléctricos de Alimentação Directa

Esta categoria ou tipo de veículos eléctricos tem como característica principal a alimentação directa do motor eléctrico, i.e., não existe combustível ou acumulação de energia no veículo. Podem-se agrupar nesta área diferentes veículos como os troleicarros, os eléctricos, os metros e os comboios.

#### Tecnologia

Não existe nenhuma tecnologia especial usada pelos troleicarros. São simplesmente movidos por um motor eléctrico em que a alimentação não está no interior do veículo. Imagine-se que no sítio da bateria existem apenas os pólos e esses pólos estão ligados à alimentação (tipicamente 600 a 700 V CC). Existem duas configurações possíveis: um fio ou dois fios, em que no primeiro caso a referência está no chão e o fio no ar tem a alimentação e no segundo estão ambos no ar.



Figura 2.2 - Exemplo de troleicarro

A última geração de troleicarros inclui até motores a diesel para eventuais falhas no abastecimento, mas nesse caso a haste é recolhida e o troleicarro passa a ser um autocarro normal. Aí entra-se nos veículos híbridos.

### Vantagens e Desvantagens

Nos troleicarros podem-se apontar as seguintes vantagens:

- Emissões locais zero, já que funcionam inteiramente a energia eléctrica;
- Possibilidade de emissões zero se a energia eléctrica for gerada a partir de fontes renováveis;
- Baixo teor de ruído - travões eléctricos reduzem o chiar;
- Eficiência de motor eléctrico - não há necessidade de estar a consumir quando está parado e se o veículo estiver equipado com a travagem regenerativa até fornece energia à rede de abastecimento;
- Manutenção mais barata, porque não tem necessidade de revisões mecânicas tão intensivas como os autocarros com motores de combustão interna;
- Vida longa - duram até 30 anos contra 20 de um autocarro a diesel;
- Tecnologia com provas dadas - mais de 80 anos de uso.
- Independência dos preços do petróleo, já que a electricidade poderá ser gerada a partir de outras formas.

Como desvantagens pode-se apontar:

- O custo dos troleicarros é 1.5 vezes superior ao dos autocarros a diesel;
- A rede de abastecimento é bastante cara;
- As rotas são limitadas às zonas onde haja linhas aéreas;
- Se houver algum problema com a infra-estrutura de abastecimento, o sistema pode não funcionar.

Como se pode comprovar, a extinção das redes de infra-estrutura no Porto, em Lisboa e noutras cidades europeias foi tudo menos uma boa medida. Os custos dos combustíveis, a poluição gerada, o ruído dos motores de combustão interna provam que a solução original de andar a electricidade era muito mais acertada e estender de novo a rede é impensável. Em termos estéticos e de enquadramento na cidade, a vantagem de se ter uma cidade sem poluição sobrepõe-se de maneira muito mais significativa ao facto de se ter ou não fios no ar. E acrescenta-se que em termos turísticos é muito mais interessante viajar num eléctrico do que num autocarro de combustão interna.

### Veículos Eléctricos Híbridos

Os veículos eléctricos deste cariz integram duas fontes de energia num único veículo, combinando um veículo a combustão convencional com um veículo de motor eléctrico. A bateria armazena a energia eléctrica produzida pelo motor de combustão, fornecendo-a ao motor eléctrico que a transforma em energia mecânica. O motor de combustão, que tem como fonte um reservatório de combustível, pode accionar o gerador que carregar a bateria ou accionar directamente as rodas.

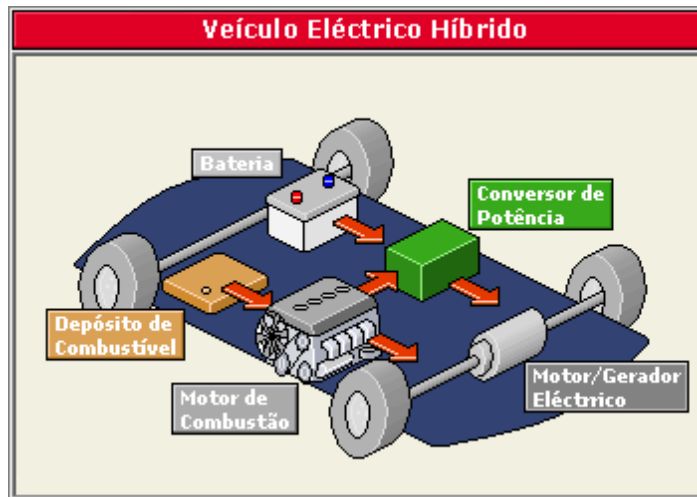


Figura 2.3 - Diagrama ilustrativo dos blocos componentes de um VEH [1]

Este tipo de veículos combinam características positivas dos veículos com motores de combustão internas como a autonomia e a disponibilidade de potência, com características de motores eléctricos como menor ruído, gestão da potência, menor consumos e reaproveitamento da energia.

Os veículos híbridos têm sido a aposta contínua dos fabricantes japoneses e tanto os europeus como os americanos não tinham modelos até recentemente. A aposta tem sido no desenvolvimento das células de combustível e não em tecnologias híbridas.



Figura 2.4 - Honda Civic Hybrid (Veículo eléctrico híbrido) [2]

Está-se a falar em termos de desenvolvimento, de algoritmos ou de motores inteligentes que saibam otimizar e tirar partido das duas fontes de combustível. Infelizmente a preocupação com a velocidade e a aceleração têm conduzido os novos modelos a serem cada

vez mais rápidos e mais parecidos com os veículos tradicionais, traduzindo-se assim numa estagnação em termos dos valores de emissão e de consumo. A meta dos 2 a 3L/100km a par de emissões abaixo dos 100 g/L deveriam já ter sido atingidos, mas estes valores teimam em não serem atingidos.

Comercialmente e do ponto de vista do consumidor privado, os híbridos têm ganho algum reconhecimento, dado a poupança no consumo de gasolina e gasóleo, já que os preços do gasóleo dispararam também.

Nos EUA a compra de veículos híbridos beneficia de abatimentos no IRS: 2000 USD em 2005 e 500 USD em 2006. Vários estados têm benefícios programados para a aquisição destes veículos desde que demonstrem uma redução no consumo e nas emissões (cada Estado define o seu e atendendo ao conhecido estilo americano valores de consumo abaixo dos 10L/100km são tidos como elegíveis para obter benefícios fiscais).

É interessante referir os veículos pesados híbridos - a sua utilização no transporte de mercadorias poderia traduzir-se numa real redução de custos para as empresas de camionagem bem como ao nível dos transportes públicos (citadinos ou de longo alcance). O baixo preço do diesel a nível europeu, quando comparado com o da gasolina, levou a que os investimentos tenham sido feitos em veículos a diesel em detrimento dos híbridos. Neste momento está-se já a pagar caro esse erro.

Uma combinação bastante interessante (tanto em pesados como em veículos normais) são os híbridos a gás, já que a redução das emissões do gás em relação à gasolina/diesel são conhecidas e por outro lado o veículo híbrido ao utilizar a sua parte eléctrica diminui ainda mais as emissões e o consumo.

### Tipos

Existem essencialmente três tipos de Veículos Eléctricos Híbridos:

- Série: o motor a combustão acciona o gerador para gerar energia eléctrica, e o gerador pode tanto carregar as baterias ou alimentar um motor eléctrico que acciona as rodas.
- Paralelo: a unidade de conversão e o motor eléctrico estão ligados directamente às rodas do veículo. Normalmente, o motor primário é usado e o eléctrico fornece o extra em subidas, acelerações e outros períodos de maior necessidade.
- *Split*: Existem também veículos que usam as duas configurações, sendo a primeira para condução na auto-estrada (dado o baixo consumo e a maior eficiência do motor de combustão) e a segunda configuração para condução a baixas velocidades.

### Tecnologia

Algumas das vantagens dos veículos híbridos têm como base as seguintes tecnologias:

- Travagem regenerativa: ao travar o veículo ou em descidas, as rodas passam a fornecer energia ao motor eléctrico, o qual funciona como um gerador fornecendo energia eléctrica às baterias.

- Paragem automática: quando o veículo está imobilizado ao ralenti, o motor desliga-se “consumo 0”, ligando-se automaticamente quando se acciona o acelerador ou engrena uma mudança. A economia de energia é tanto mais significativa quando efectua percursos citadinos.

- Assistência à tracção: no caso de maior necessidade de potência como numa ultrapassagem ou subida acentuada, o motor eléctrico fornece a potência adicional. Em casos de funcionamento em regimes de baixa velocidade, o motor eléctrico fornece toda a energia para movimentar o veículo, uma vez que os motores de combustão interna são menos eficientes nos baixos regimes.

### **Vantagens e Desvantagens**

Algumas vantagens deste tipo de veículo são:

- Economia de 30% a 50% no consumo de combustível;
- Redução na emissão de poluentes na atmosfera;
- Flexibilidade de usar combustíveis à base de petróleo ou alternativos;
- Redução do ruído;
- Maior autonomia.

Algumas desvantagens deste tipo de veículo são:

- São veículos com algumas emissões poluentes (maior desvantagem face a outros veículos de índole eléctrica);
- Preços elevados.

### **Veículos a Pilha de Combustível**

Estes veículos têm como fonte de energia a energia eléctrica produzida por uma pilha de combustível. Os veículos a células de combustível são veículos eléctricos na mesma, independentemente da tecnologia utilizada nas pilhas de hidrogénio bem como na extracção deste a partir do combustível utilizado. Estes veículos funcionam a hidrogénio puro e produzem electricidade, com a emissão de vapor de água, para fazer mover o veículo.

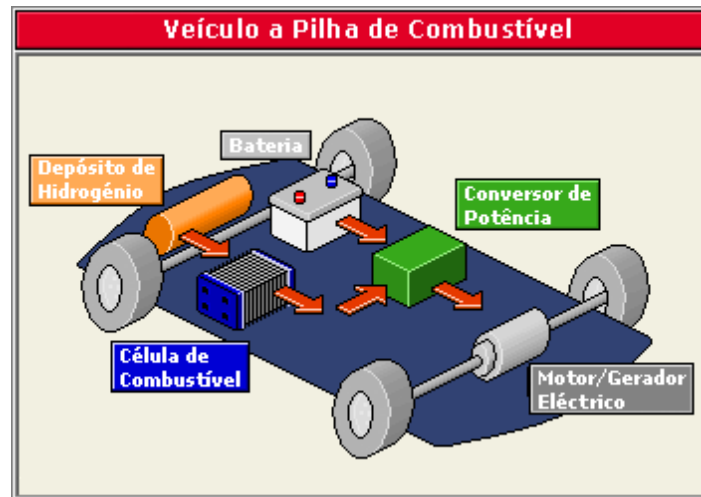


Figura 2.5 - Diagrama ilustrativo dos blocos componentes de um VPC [1]

### Tecnologia

As pilhas de combustível são sistemas electroquímicos que convertem a energia de uma reacção química directamente em energia eléctrica, libertando calor. Funcionam como as baterias primárias, mas tanto o combustível como o oxidante são armazenados externamente, permitindo que a pilha continue a operar desde que o combustível e o oxidante (oxigénio ou ar) sejam fornecidos. Cada pilha consiste num electrólito entre dois eléctrodos (o ânodo e o cátodo). O combustível é oxidado no ânodo, libertando electrões que se deslocam através de um circuito externo para o cátodo. O circuito é completado através de um fluxo de iões através de um electrólito, separando o combustível e o oxidante. Tipicamente verifica-se uma tensão de saída de 0.7/0.8 V, com potências de saída na ordem dos 100 W. As células são montadas em módulos - *stacks* - e ligadas electricamente tanto em série como em paralelo para aumentar a tensão e potência de saída. Além do *stack*, os outros componentes principais são o processador do combustível e o limitador de potência. O processador converte gás natural, metanol, gasolina, biogás num combustível rico em hidrogénio. O electrólito classifica os tipos de pilhas de combustível existentes: PEFC - *Polymer Fuel Cell* (pilha de polímero), AFC - *Alkaline Fuel Cell* (pilha alcalina), entre outras. Tendo cada tipo uma temperatura característica de operação, bem como obviamente um espectro de utilização diferente.



Figura 2.6 - Honda FCX (Veículo a pilha de combustível) [2]

### Vantagens e Desvantagens

As vantagens que sobressaem neste tipo de veículo incluem:

- Poluição local nula;
- Redução do ruído;
- Menores custos de manutenção.

Algumas desvantagens são:

O hidrogénio como combustível do futuro para os veículos tem sido veiculado pelos media e pelos grandes construtores, mas existem vários problemas de ordem técnica, antes de se poder ter esse cenário:

- Produção de hidrogénio: os combustíveis fósseis não podem ser a solução e para que as renováveis o sejam, há a necessidade de maior investimento;
- Armazenamento do hidrogénio: os 250°C negativos a que o hidrogénio tem de estar para ser líquido levantam grandes dificuldades no seu armazenamento nos veículos;
- Distribuição do hidrogénio: não há bombas de hidrogénio em quantidade suficiente, nem sequer um conceito standard ainda.

Os protótipos de veículos a células de combustível sucedem-se, frotas para empresas públicas e privadas estão já em testes, autocarros circulam já nas cidades europeias, norte-americanas e japonesas. O problema é o combustível inicial! Recentemente começou-se a tentar usar hidrogénio nos motores de combustão interna - integralmente ou em misturas com gás natural comprimido. As vantagens são: a diminuição das emissões, aumento da vida do motor, não necessitam de aquecimento e são muito mais eficientes - até 25% mais. Por outro lado o facto de o hidrogénio poder vir misturado com gás natural deixa a porta aberta para



poderem ser utilizadas as bombas de gás (GPL) já existentes. No entanto a questão da obtenção do hidrogénio tem de ser resolvida.

### Veículos Eléctricos a Bateria

Os veículos eléctricos a bateria consistem essencialmente em veículos equipados com um conjunto de baterias, carregado por energia da rede eléctrica a qual é fornecida a um motor eléctrico, que transforma a energia eléctrica em energia mecânica, movimentando a viatura.

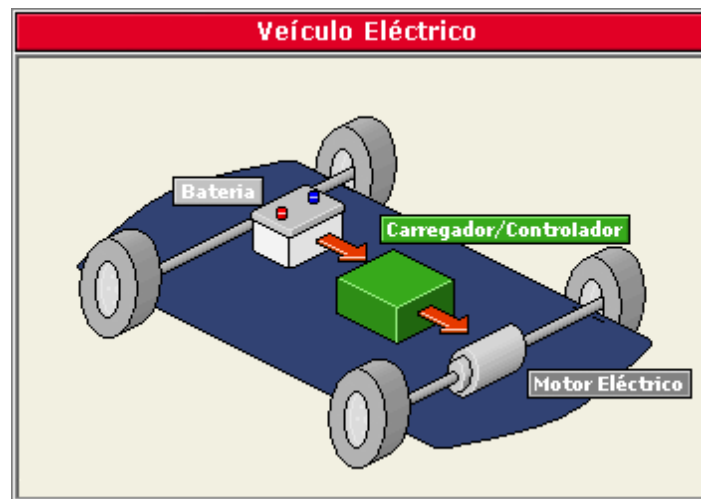


Figura 2.7 - Diagrama ilustrativo dos blocos componentes de um VE [1]

Nesta categoria destacam-se os veículos eléctricos de curto alcance (*neighbourhood electrical vehicles*) frequentemente chamados também de veículos eléctricos de proximidade (VEP) e os urbanos. Os que se enquadram no primeiro grupo são os carros dos campos de golfe, carros de malas e sinalização nos aeroportos - basicamente têm velocidades de 30 a 40 km/h e só podem ser utilizados em estradas com limites inferiores de velocidade correspondentes. Em termos empresariais e atendendo à subida dos preços do petróleo, torna-se um excelente investimento apostar nestes veículos para entregas, deslocações dentro de faculdades, parques industriais e empresariais ou mesmo em pequenas zonas.

Os veículos eléctricos urbanos têm velocidades da ordem dos 100 km/h e alguns podem já ser testados nas mesmas plataformas que os veículos convencionais e com os mesmos *standards* ou normas. A sua autonomia ronda os 80 km e ajustam-se assim a deslocações nos centros das cidades. Nos Estados Unidos existem propostas para requisitos mínimos com vista a certificar estes veículos, tais como acelerações mínimas - dos 0 aos 45 km/h em 8.5 s - a autonomia mínima de 45 km, já que os padrões actuais são por vezes de difícil aplicação a este tipo de veículos.



Figura 2.8 - Exemplo de veículo eléctrico urbano em ponto de recarga

Não há dúvidas relativamente ao benefício do uso deste tipo de veículos a nível mundial, já que a redução do ruído e poluição nas cidades a par da poupança em combustíveis fósseis seriam por si só motivos mais que suficientes para fomentar o seu uso. À semelhança das bicicletas de uso citadino (“bugas” em Aveiro, por exemplo) poderiam haver carros eléctricos em que se pagaria o seu consumo e permitiriam pequenas deslocações à medida das necessidades de cada cidadão e ao chegar ao destino seriam deixados para o próximo utilizador (situação óptima para ir, por exemplo, às compras, ao hospital, entre outros).



Figura 2.9 - Exemplo de veículo eléctrico de proximidade (VEP)

### Vantagens e Desvantagens

As vantagens mais importantes deste tipo de veículos são:

- Redução do ruído;
- Menor consumo;
- Eficiente a qualquer velocidade e muito mais eficientes que qualquer outro tipo de veículo, quer de combustão, quer eléctrico;
- Arranque suave;
- Dispensa embraiagem e caixa de velocidades.

As desvantagens que se verificam são:

- Autonomia limitada entre os 90 e 150 Km;
- Velocidade limitada (inferior a 120 Km/h para os VE's urbanos);
- Problemas das baterias (caras e com tendência a ter uma relativamente curta duração).

Este trabalho de dissertação recai sobre o tema da optimização da eficiência energética em veículos eléctricos de proximidade e, por esta mesma razão, a partir daqui apresenta-se uma revisão da literatura no que respeita ao principal constituinte deste tipo de veículo, designadamente, o sistema eléctrico de propulsão que representa o grupo constituído pelo motor eléctrico, conversor eléctrico, controlador e pelas baterias.

## 2.4 - Sistemas de propulsão de veículos eléctricos

Estes sistemas são o que se pode chamar o "coração" dos veículos eléctricos. São normalmente compostos pelo conjunto motor eléctrico, conversor de potência e controladores electrónicos. O motor eléctrico tem como função converter a energia eléctrica no seu equivalente mecânico para proporcionar capacidade de movimentação ao veículo, ou, em caso de estar habilitado a regenerar energia, através de travagem regenerativa, recarregar a sua própria fonte de alimentação. Já o conversor de potência é utilizado para garantir o fornecimento de níveis adequados de tensão e corrente ao motor eléctrico. No que respeita ao controlador electrónico, a função deste é garantir um comando funcional através de sinais de controlo injectados no conversor de potência, controlando assim o motor eléctrico e fazendo com que este produza o binário e a velocidade que se deseja. O controlador electrónico pode ainda ser visto como um grupo de unidades funcionais que podem ser descritos como - sensor, interface e processador. O sensor ou sensores são usados para traduzir quantidades mensuráveis tais como corrente, tensão, velocidade, temperatura, binário, fluxo, entre outros, para sinais eléctricos através da interface. Estes sinais são então condicionados aos níveis desejados e após servem como entradas para o processador. Os sinais de saída do processador são normalmente amplificados através do circuito de interface para conduzirem os semicondutores de potência presentes no conversor de potência. Um sistema desta índole pode ser representado pelo esquema da figura a seguir.

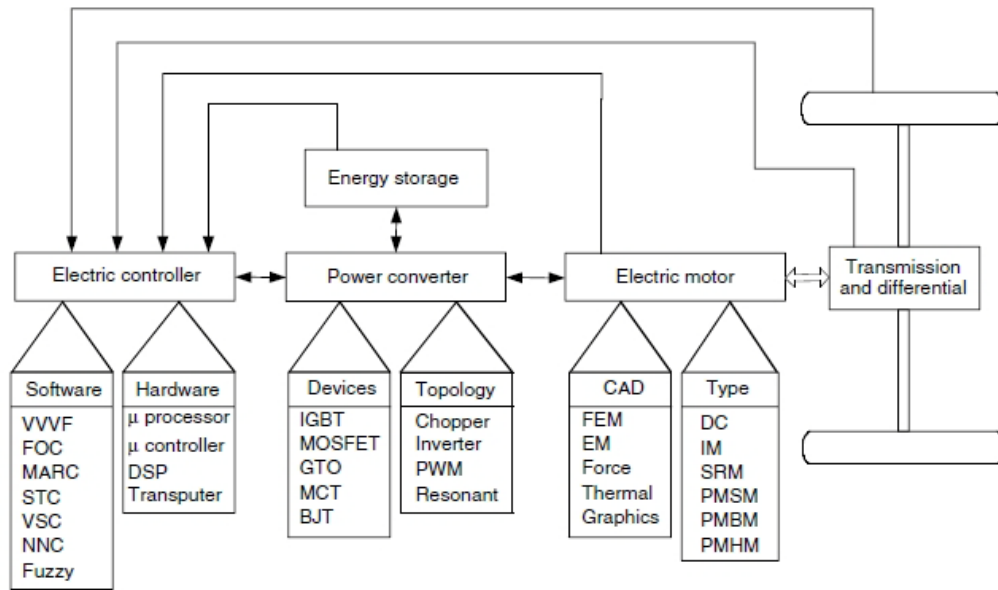


Figura 2.10 - Diagrama de blocos de um sistema eléctrico de propulsão [3]

A escolha do tipo de sistema eléctrico de propulsão a utilizar depende de um número de factores que podem incluir as expectativas de modo de condução, restrições de construção do veículo e a fonte de energia a utilizar. As expectativas de modo de condução são definidas através de um perfil de condução, que inclui a aceleração, velocidade máxima, inclinação máxima, travagem e autonomia. As restrições de construção do veículo incluem o volume e o peso do mesmo e dependem do tipo de veículo, o seu peso e a sua tara. Quanto à fonte de energia, esta pode ser de várias naturezas incluindo baterias químicas, supercondensadores, baterias electromecânicas (*flywheels*), entre outras. Assim sendo, o processo de identificar quais as características desejadas para um veículo tem de ser iniciado a partir do sistema eléctrico de propulsão, onde se discutem diversos *trade-offs* mediante o sistema a implementar.

No que respeita à utilização dos motores eléctricos, esta, a nível industrial, nada tem a ver com a aplicação destes a veículos eléctricos uma vez que os requisitos de funcionamento a nível industrial são menos exigentes e mais estáveis (funcionamento em regime nominal e permanente sem grandes necessidades de variação quer de binário quer de velocidade de operação). Ao contrário de todo este cenário, quando se fala de veículos, normalmente esperam-se frequentes arranques e paragens, acelerações e desacelerações rápidas, binário elevado ao subir vias de inclinação acentuada e binário baixo mas velocidade alta de "cruzeiro" e, acima de tudo, uma gama de velocidades bastante alargada. Os motores para veículos eléctricos podem ser classificados em dois grandes grupos, nomeadamente um que inclui motores com comutador e outro que inclui os motores sem comutador.

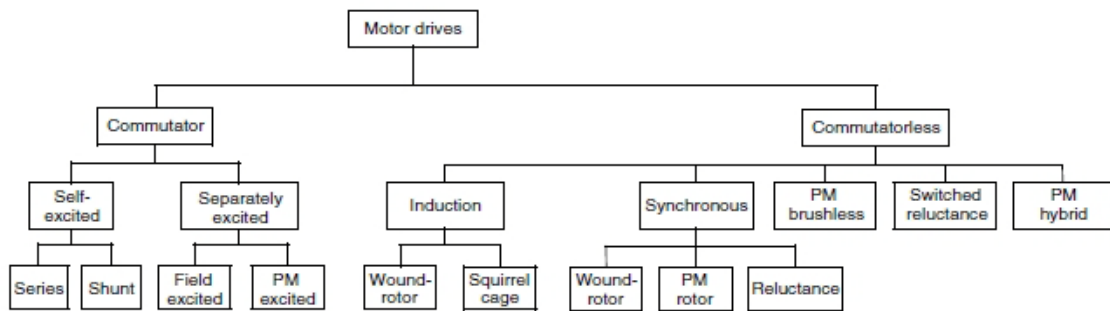


Figura 2.11 - Os dois grupos de tipos de motor a considerar para veículos eléctricos [4]

No primeiro grupo estão inseridos os tradicionais motores de corrente contínua (CC) que incluem os motores de excitação em série, excitação em paralelo, excitação composta, excitação separada e os excitados de ímanes permanentes. Este tipo de motor necessita de comutadores e escovas para que flua corrente para a armadura, tornando-os assim menos fiáveis e menos apropriados para operarem com baixo nível de manutenção e a altas velocidades. Para além disso, uma característica muito importante que os motores para os VE's devem possuir é uma elevada densidade de potência. Os motores CC bobinados apresentam precisamente uma baixa densidade de potência. De qualquer forma, muito devido à maturidade da tecnologia envolvida nestes motores e à sua facilidade de controlo, os motores CC são usados desde longa data como forma de propulsão de VE's.

Os desenvolvimentos tecnológicos verificados de há algum tempo para cá colocaram os motores do segundo grupo (sem comutador) num plano mais aprazível e desejável. As vantagens inerentes a estes motores incluem uma superior eficiência, maior densidade de potência e custos mais reduzidos de operação. Para além disto estes motores são mais fiáveis e mais independentes de manutenção quando comparados com os motores CC com comutador. Assim sendo, os motores de corrente alternada (CA) tornaram-se, nos últimos anos, muito mais atractivos como meios de propulsão de VE's.

De entre os motores CA sem comutador, sem dúvida um que ganhou grande aceitação como propulsor para VE's foi o motor de indução. As razões para isto têm a ver com o seu baixo custo, altíssima fiabilidade e operação com muito baixa necessidade de manutenção. No entanto, uma desvantagem reside no facto de não se poderem utilizar metodologias de controlo tradicionais tais como por exemplo controlo escalar (VVF - *Variable Voltage, Variable Frequency*) uma vez que não proporcionam a dinâmica necessária neste tipo de aplicações. Com o advento da era da electrónica de potência e dos micro controladores, o princípio da orientação de campo (FOC - *Field-Oriented Control*) ou controlo vectorial dos motores de indução foi aceite uma vez que se tornou mais simples fazer uso dessa metodologia, outrora de controlo demasiado complexo, devido à sua não linearidade. Embora sejam muito usados, os métodos FOC de controlo deste tipo de motor sofrem ainda de baixa eficiência para binários de carga baixos e são limitados no que respeita à operação em zonas de potência constante (enfraquecimento de campo).

Substituindo os enrolamentos dos motores síncronos convencionais com ímanes permanentes, os motores síncronos de ímanes permanentes eliminam assim as escovas, os *slip-rings* e, sem enrolamentos, eliminam também as perdas no cobre. Actualmente este tipo de motor é também denominado motor de corrente alternada sem escovas e com ímanes permanentes ou ainda motores sem escovas com ímanes permanentes de alimentação sinusoidal devido à alimentação ser corrente alternada sinusoidal e a configuração ser sem escovas. Dado este tipo de motores ser análogo em funcionamento aos motores síncronos tradicionais, eles podem funcionar a partir de uma fonte sinusoidal ou uma fonte de modulação de largura de pulso (PWM) sem necessidade de comutação electrónica de qualquer tipo. Quando os ímanes são montados na superfície do rotor, o motor comporta-se como um motor síncrono sem saliências uma vez que a permeabilidade dos ímanes permanentes é similar à do ar. Colocando esses ímanes no interior do circuito magnético do rotor, a saliência causa um binário resistente adicional, que facilita a operação numa escala mais alargada de velocidades na região de potência constante. Por outro lado, abandonando os enrolamentos ou os ímanes permanentes fazendo uso propositadamente da saliência do rotor, são criados os motores síncronos de relutância. Estes motores geralmente são simples e pouco dispendiosos mas com fraca potência de saída. À semelhança dos motores de indução, os motores de ímanes permanentes habitualmente usam controlo por orientação de campo para aplicações que exijam maior performance. Como são motores com uma densidade de potência e eficiência elevadas, são vistos nos dias que correm como potenciais competidores com os motores de indução para aplicações em veículos eléctricos.

A inversão virtual do estator e rotor dos motores de ímanes permanentes de corrente contínua (com comutador) faz com que se crie o motor de corrente alternada sem escovas e com ímanes permanentes. Estes motores são alimentados por correntes alternadas rectangulares e a sua maior vantagem é a remoção das escovas. Outra vantagem reside no facto de este tipo de motor ser capaz de produzir um binário forte dada a interacção rectangular existente entre a intensidade de corrente e o fluxo. Para além disso, a configuração sem escovas deixa mais espaço para os enrolamentos da armadura. Como a condução de calor através da carcaça é melhorada, um aumento da carga eléctrica causa uma maior densidade de potência [5].

Outro tipo de motor reconhecido como tendo algum potencial para ser usado em aplicações de tracção em veículos eléctricos é o motor de relutância comutada. Basicamente este motor deriva-se directamente dos motores de passo de relutância variável. Os motores de relutância comutada apresentam as vantagens de terem uma construção simples, custo de produção baixo e excepcionais características binário-velocidade para aplicação em veículos eléctricos. O problema com estes motores é que apesar de apresentarem uma construção bastante simples, no que respeita ao controlo, o mesmo já não pode ser dito. As características magnéticas dos materiais que os constituem o seu controlo e mesmo o seu

desenho são subtis e difíceis. Tradicionalmente estes motores utilizam sensores de eixo para detectarem a posição relativa entre o rotor e o estator. Estes sensores são normalmente vulneráveis a vibrações mecânicas e muito sensíveis à temperatura e ao pó. Pelas razões atrás apresentadas, a presença deste tipo de sensores reduz a fiabilidade dos motores e limita algumas aplicações dos mesmos.

Poder-se-ia continuar o tema discutindo os diversos métodos de controlo existentes para cada tipo de motor mas essa não é a problemática desta dissertação. Uma vez que o VEP desenvolvido na faculdade possui um motor de indução trifásico instalado, este tipo de motor e os métodos de controlo a ele ligados serão alvo de maior observação nas secções a seguir.

#### 2.4.1 - Motor de indução trifásico

O motor de indução é uma máquina eléctrica, mais especificamente uma máquina assíncrona construída de tal maneira que se têm dois campos magnéticos girantes. Um motor deste tipo é composto basicamente por duas partes: o Estator e o Rotor. O espaço entre o estator e o rotor é denominado entreferro. O estator constitui a parte estática e o rotor a parte móvel. O estator é composto de chapas finas de aço magnético tratadas termicamente para reduzir ao mínimo as perdas por correntes parasitas e histerese. Estas chapas têm o formato de um anel com ranhuras internas de tal maneira que possam ser alojados enrolamentos, os quais por sua vez, quando em operação, deverão criar um campo magnético no estator. O rotor também é composto de chapas finas de aço magnético tratadas termicamente, com o formato também de anel e com os enrolamentos alojados longitudinalmente.

Existem dois tipos de motores de indução:

- Motor de indução com rotor em gaiola de esquilo: No qual o rotor é composto por barras de material condutor que se localizam em volta do conjunto de chapas do rotor, curto-circuitadas por anéis metálicos nas extremidades.
- Motor de indução com rotor bobinado: No qual o rotor é constituído por um enrolamento trifásico distribuído em torno do conjunto de chapas do rotor.

O motor de indução é dos motores de construção mais simples. O estator e o rotor são montados solidários, com um eixo comum aos “anéis” que os compõem. O estator é constituído por um enrolamento trifásico distribuído uniformemente em torno do corpo da máquina, para que o fluxo magnético resultante da aplicação de tensão no enrolamento do estator produza uma forma de onda espacialmente sinusoidal. A onda electromagnética produzida pelo enrolamento é uma função sinusoidal do espaço e do tempo.

A aplicação de tensão alternada nos enrolamentos do estator irá produzir um campo magnético variável no tempo que, devido à distribuição uniforme do enrolamento do estator, irá gerar um campo magnético resultante girante na velocidade proporcional à frequência da rede trifásica. O fluxo magnético girante no estator atravessará o entreferro e por ser variável no tempo induzirá tensão alternada no enrolamento trifásico do rotor. Como os enrolamentos do rotor estão curto-circuitados essa tensão induzida fará com que circule uma corrente pelo enrolamento do rotor o que irá produzir um fluxo magnético no rotor que se vai tentar alinhar com o campo magnético girante do estator.

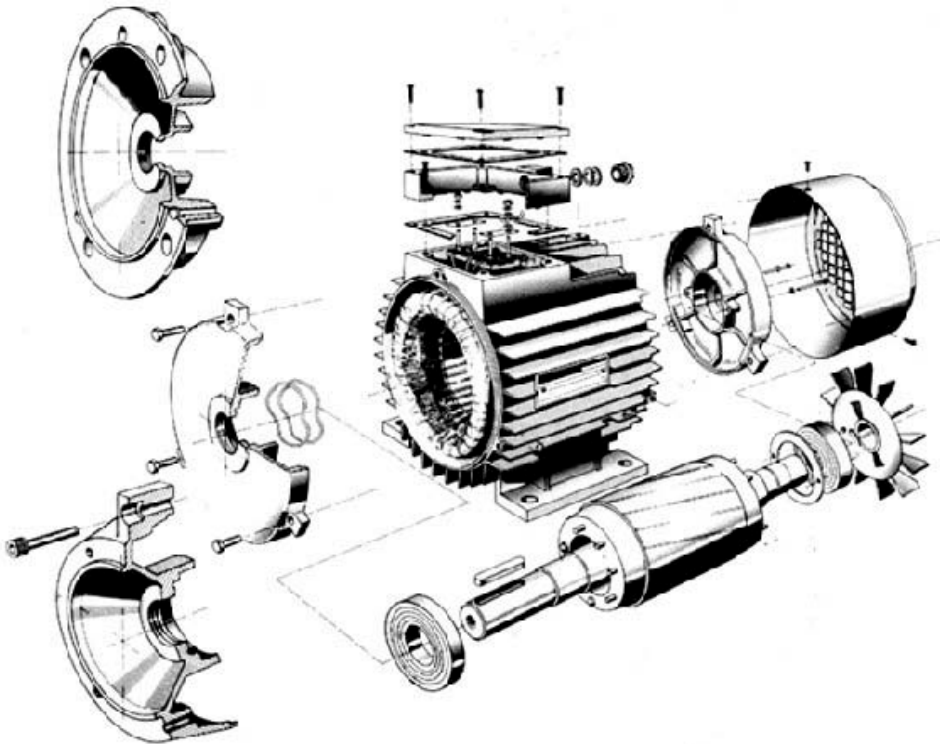


Figura 2.12 - Exemplo de motor de indução trifásico de rotor em gaiola de esquilo

Os motores de indução são muito eficientes quando se encontram a operar perto da sua carga nominal com o fluxo nominal. No entanto, a operação com fluxo nominal causa baixa eficiência quando se está na presença de um binário de carga baixo.

Como consequência, nos casos em que o motor tem que trabalhar numa gama de carga bastante larga, a minimização de perdas tem muito maior significado. Em concreto, nas aplicações que envolvam veículos eléctricos (como é o caso) a questão da eficiência energética assume contornos muito importantes uma vez que neste tipo de aplicação a energia tem de ser racionalmente consumida de modo a maximizar a distância percorrida por carga de bateria.

A tecnologia que envolve os veículos eléctricos tem vindo a desenvolver-se rapidamente e após a revolução ao nível do controlo dos motores, electrónica de potência e sistemas de



informação, pode dizer-se que os veículos eléctricos aguardam apenas um avanço digno no campo das técnicas de armazenamento de energia.

A escolha do propulsor para um veículo eléctrico foi já alvo de vários estudos, talvez o mais aprofundado tenha sido [6], onde é inferido que as principais características que um *drive* para um VE deve possuir são:

- Elevada potência instantânea e elevada densidade de potência;
- Binário elevado a baixas velocidades para iniciar uma subida, bem como potência elevada a elevadas velocidades para viajar;
- Gama bastante abrangente de velocidade, incluindo regiões de binário constante e de potência constante;
- Rápida resposta ao nível do binário;
- Elevada eficiência em gamas de velocidade e binário elevadas;
- Eficiência elevada no aproveitamento de frenagens regenerativas;
- Elevada flexibilidade e robustez para operação em muito diversas condições;
- Custo razoável.

Para a propulsão de VEs, o motor de indução em gaiola de esquilo, apesar da forte concorrência apresentada por outro tipo de motores já referidos, parece ser o que melhor preenche a maioria dos requisitos atrás mencionados. Existe um estudo bastante detalhado acerca das vantagens e desvantagens bem como a opinião de que este tipo de motor é a escolha mais acertada para a propulsão dos VEs [7]. São também excelentes candidatos os motores síncronos e motores de fluxo axial. Contudo, a facilidade de construção do motor de indução, a sua robustez e o seu custo reduzido foram as razões que ditaram a sua utilização no VEP.

No que respeita às técnicas de controlo aplicáveis a motores de indução, existe literatura suficientemente detalhada que reporta e descreve as referidas metodologias [8], [9], [10], [11], [12], entre outros. No entanto, a técnica mais comumente aplicada no controlo dos motores de indução é o chamado controlo vectorial, utilizado normalmente em aplicações de tracção de elevado desempenho. Com este método, o controlo do binário é efectuado não só nos estados permanentes mas também nos estados transitórios permitindo desta forma melhores performances ao nível da dinâmica do motor e conseqüentemente do veículo [6].

Crucial ainda para além da implementação do controlo vectorial, é que os *drives* para motores de indução aplicáveis a VEs possuam elevada eficiência de forma a garantir a máxima distância possível percorrida por carga de bateria. Sendo assim, faz sentido que ao controlo se associe uma estratégia de minimização de perdas para assim maximizar a eficiência do propulsor.

### 2.4.2 - Optimização energética em motores de indução trifásicos

Nesta subsecção pretende-se apresentar uma revisão do estado da arte e também as principais características das metodologias que tratam a optimização energética no motor de indução.

A eficiência de uma máquina eléctrica pode ser obtida através do rácio entre a potência mecânica de saída e a potência eléctrica de entrada, sendo a potência mecânica de saída calculada através do produto entre o binário electromagnético e a velocidade do veio do motor.

As perdas que ocorrem num motor dividem-se em quatro diferentes tipos:

- Perdas eléctricas;
- Perdas magnéticas;
- Perdas mecânicas;
- Perdas parasitas.

As perdas eléctricas são perdas por efeito de Joule, aumentam acentuadamente com a carga aplicada ao motor. Estas perdas podem ser reduzidas, aumentando a secção dos condutores do estator e dos condutores do rotor.

As perdas magnéticas ocorrem nas lâminas de ferro do estator e do rotor. Ocorrem devido ao efeito de histerese e às correntes induzidas, e variam com a densidade do fluxo e a frequência. Podem ser reduzidas através do aumento da secção do ferro no estator e rotor, através do uso de lâminas delgadas e do melhoramento dos materiais magnéticos.

As perdas mecânicas são devido à fricção dos componentes, ventilação e perdas devido à oposição do ar. Podem ser reduzidas, usando componentes com baixa fricção e com o aperfeiçoamento do sistema de ventilação.

As perdas parasitas (*stray losses*) ou perdas extraviadas são devidas a fugas do fluxo, distribuição de corrente não uniforme, imperfeições mecânicas nas aberturas para escoamento do ar, e irregularidades na densidade do fluxo do ar ao ser escoado pelas aberturas. Podem ser reduzidas através da optimização do projecto do motor e ainda de uma produção ou fabrico cuidadoso.

As perdas no cobre e no ferro no estator e no rotor do motor de indução constituem a maior fatia do total das perdas deste tipo de motor. A máquina é normalmente projectada de modo a que se obtenha a eficiência mais elevada no ponto de operação nominal, isto porque é neste ponto que se consegue o melhor equilíbrio entre as perdas no cobre e no ferro. Quando o motor trabalha com cargas baixas a eficiência diminui uma vez que é inexistente um balanço entre as duas componentes de perdas mencionadas. A minimização de perdas num motor de indução está então directamente relacionada com a escolha do nível de fluxo adequado. Quanto maior for o fluxo, maiores as perdas no ferro, mas uma minimização exagerada deste, provoca maiores perdas no cobre também. Assim sendo, deverá existir um nível de fluxo considerado óptimo e que garanta a minimização das perdas atrás referidas.

A escolha do nível de fluxo no motor de indução permanece um problema em aberto no que diz respeito à maximização da eficiência do motor e, neste campo, diversos estudos continuam a ser efectuados. Bastantes cenários de operação foram já propostos por vários autores a respeito da escolha óptima da corrente de magnetização ou do nível de fluxo para um determinado ponto de funcionamento.

A baixas frequências de operação, as perdas no ferro (perdas de correntes induzidas e perdas por histerese) são bastante baixas quando comparadas com as perdas no cobre. À medida que a velocidade aumenta, as perdas por correntes induzidas assumem maior relevo tornando-se mesmo dominantes [13].

De uma forma geral pode dizer-se que a grande maioria dos métodos que se incluem nesta categoria têm como objectivo alcançar um balanço entre a energia eléctrica e a energia magnética, visando minimizar assim o total de perdas existente no motor. Nas subsecções seguintes apresentam-se as características principais de cada método e também um estudo do estado da arte referente a cada um deles.

#### 2.4.2.a - Métodos com base em modelos de perdas (*LMC - Loss model controllers*)

Num sistema com base em controlo por orientação de campo, a minimização de perdas passa pela tentativa de se obter uma combinação óptima dos níveis das componentes das intensidades de corrente nos eixos directo e de quadratura (a componente do eixo directo é responsável pela gestão do nível do fluxo enquanto que a componente segundo o eixo de quadratura é a responsável pela gestão do nível de binário desejado).

O controlo efectuado com base em LMC é, na sua essência, do tipo *feed-forward*, na qual o nível de fluxo considerado óptimo da máquina é ajustado dependendo da optimização (maximização ou minimização) de determinada função objectivo definida tendo como matéria-prima os parâmetros do motor. É normal, neste tipo de abordagem, que a função objectivo seja uma expressão analítica que representa o que se pretende otimizar, isto é, podem ser as perdas, a eficiência ou a potência absorvida à entrada do motor.

Uma vantagem deste método passa pelo rápido cálculo do nível de fluxo óptimo. Uma das suas principais limitações passa, no entanto, pela dependência que este tem dos parâmetros do motor, o que pode levar a soluções não óptimas no caso de os ditos parâmetros não estarem bem estimados, ou até a mudanças que ocorrem durante o funcionamento do próprio motor. Para além disso ainda existem as perdas adicionais no motor bem como as perdas mecânicas, cuja inclusão num modelo do motor pode transformar o mesmo num exercício irresolúvel. O LMC proporciona uma adaptação suave e rápida do fluxo mas exige conforme foi já dito o conhecimento dos parâmetros do motor e a inclusão no modelo das perdas no ferro é computacionalmente bastante pesado. Em casos onde o poder computacional disponível seja limitado ou em situações em que surjam dificuldades na obtenção dos parâmetros

equivalentes do motor, torna-se complicada a implementação deste tipo de metodologia. Este método de minimização de perdas costuma apresentar melhores resultados em regimes transitórios de operação do motor eléctrico.

Apresenta-se seguidamente o resultado de uma pesquisa com o intuito de verificar qual o estado da arte no que respeita a este tipo de método.

Em [14] é proposto um método que minimiza o total de perdas no cobre e no ferro num accionamento de controlo velocidade/binário para motores de indução. O modelo de perdas é obtido após uma simplificação do modelo que ignora as indutâncias de fugas ( $L_{ls}$  e  $L_{lr}$ ) nas coordenadas dq do motor.

No método por estes autores proposto a resistência que representa as perdas no ferro no rotor é considerada como parte integrante da resistência do rotor. O ponto fulcral para maximizar a eficiência do motor de indução consiste em garantir um balanço energético adequado entre as perdas no ferro e as perdas no rotor. Desta forma, é calculada a relação óptima entre as intensidades de corrente segundo os eixos directo e de quadratura ( $i_{sd}$ ,  $i_{sq}$ ). São estabelecidas equações para quantificar as perdas no cobre e no ferro e tendo como base estas equações é proposto um LMA (*Loss Minimisation Algorithm*).

Em [15], é calculado o total de perdas no ferro, no cobre e parasitas (*stray*) e ainda derivado o nível de fluxo óptimo que minimiza o total de perdas. Este é um método proposto para accionamentos de controlo escalar e no qual a implementação não afecta significativamente quer o custo quer a complexidade do *drive*.

Apesar da concepção do LMC sugerido ser baseada no modelo de perdas do motor de indução, é demonstrado que a sua realização não requer o conhecimento dos parâmetros do mesmo. O método sugerido pode facilmente ser implementado quer numa plataforma analógica que numa plataforma digital e é apenas necessária a medição da intensidade de corrente no estator.

Em [13] é proposto um método semelhante ao primeiro aqui descrito mas no qual as indutâncias de fugas ( $L_{ls}$  e  $L_{lr}$ ) são consideradas, uma vez que quando esta simplificação é adoptada não se consegue obter o ponto óptimo que minimiza as perdas.

Esta simplificação pode ser tida em conta apenas quando se opera a frequências baixas, no entanto, à medida que a frequência angular eléctrica  $\omega_e$  aumenta, as quedas de tensão aos terminais das indutâncias de fugas tornam-se significativas, sendo errado desprezá-las. No que respeita a optimização para veículos eléctricos este facto pode ser de importância considerável uma vez que para velocidades elevadas não se alcança efectivamente o ponto óptimo.

### 2.4.2.b - Métodos com base em procura (SC - *Search controllers*)

As técnicas baseadas em SC são de natureza *feed-back* na medida em que procuram a máxima eficiência através de uma metodologia de procura. Num algoritmo SC, a potência de saída do motor é mantida constante enquanto o nível de fluxo de magnetização é ajustado de modo a minimizar a potência de entrada. Teoricamente, o SC fornece a solução óptima sem sequer conhecer o motor ou os seus parâmetros. Na prática, porém, surgem algumas desvantagens, nomeadamente a existência de perturbações contínuas no binário, adaptação lenta (o que faz perceber à partida que estes algoritmos demonstrarão melhores resultados em regimes permanentes de operação do motor eléctrico), dificuldade excessiva na adequação do algoritmo a uma dada aplicação e necessidade de informação precisa acerca da carga.

Apresenta-se seguidamente o resultado de uma pesquisa com o intuito de verificar qual o estado da arte no que respeita este tipo de método.

Em [16] é proposto um método baseado no controlo adaptativo do fluxo do rotor para *drives* de orientação de campo. A solução proposta é baseada na minimização da potência de entrada através do decremento do comando de fluxo em degraus. Esta é uma técnica simples mas que tem como principal problema o facto de introduzir pulsos no binário devido aos degraus de fluxo.

Em [17] é proposta uma técnica de maximização de eficiência através da imposição de um escorregamento óptimo. Num *drive* de motor de indução alimentado por um inversor em fonte de corrente o escorregamento óptimo depende fortemente do binário de carga e da velocidade do motor.

No método que se propõe, o cálculo do deslizamento óptimo não é efectuado *online*. De facto, esta grandeza é encontrada inicialmente para um elevado número de pontos através de tentativa e erro e é colocado numa tabela de pesquisa (LUT). A partir daí, o sistema detecta apenas o ponto de funcionamento e procura o respectivo valor do fluxo óptimo na LUT.

Em [18] é proposto um método que utiliza uma técnica inovadora para determinação da posição do fluxo do rotor através da medição do terceiro harmónico de tensão no estator. Este sinal é então utilizado para determinar a posição espacial da componente fundamental do fluxo no rotor e conseqüentemente o valor das componentes de fluxo e binário das correntes no estator.

O sinal do terceiro harmónico é também utilizado para determinar a velocidade do rotor. Desta forma, a potência desenvolvida pelo motor pode ser calculada através da adição de um

único condutor para um sensor ligado ao ponto neutro da máquina. Uma vez obtidos os valores das duas componentes de corrente no estator (de fluxo e de binário), a corrente de fluxo é ajustada até que seja encontrado o mínimo de potência no barramento CC.

Para o ajuste é ainda utilizado um controlador baseado em lógica difusa que foi implementado num *drive* de controlo vectorial orientado ao fluxo do estator passando o controlador assim a constituir-se como uma rede neuronal com *feed-forward* dinâmica.

Em [19] é proposto um controlo com ajuste de fluxo adaptativo dependente da resistência do rotor e independente da resistência do estator. Neste algoritmo foi também implementado um método de identificação da resistência do rotor, de forma a tornar o controlador robusto a potenciais variações desta. O método de ajuste do fluxo é baseado no método de procura de Fibonacci.

Em [20] o trabalho [18] foi melhorado através da introdução de um controlador baseado em lógica difusa para efectuar uma redução adaptativa da referência da corrente de fluxo, resolvendo assim o problema dos degraus que provocavam um binário com pulsações. Este controlo foi aplicado num accionamento de controlo vectorial indirecto de um motor de indução com uma malha interna de controlo da velocidade.

Em regime permanente, com baixo binário de carga, o controlador difuso diminui adaptativamente a corrente de excitação baseando-se na potência de entrada medida, de tal forma que, para um dado binário e velocidade, o nível de fluxo vai descendo até se atingir o mínimo de potência de entrada. As pulsações de baixa frequência no binário, resultantes do decréscimo do fluxo são compensadas através da introdução de um controlo *feed-forward*.

Em [21] é proposta uma técnica de minimização que utiliza o controlo do factor de potência para *drives* de controlo vectorial para motores de indução. A técnica de controlo faz uso do factor de potência do motor como variável principal para controlar e manipula a corrente de magnetização de forma a colocar o motor a operar no ponto de perdas mínimo.

Um conjunto de comandos de factor de potência quase-óptimos é gerado pelo compensador baseado em lógica difusa de acordo com o *drive*. Depois disto o controlador de ajuste *online* é utilizado para ajustar o comando do factor de potência até ser atingido o ponto óptimo.

#### 2.4.2.c - Métodos híbridos

Os métodos ditos híbridos visam combinar as vantagens de ambos LMC e SC de modo a obter uma performance ainda mais eficiente.

Apresenta-se seguidamente o resultado de uma pesquisa com o intuito de verificar qual o estado da arte no que respeita este tipo de método.

Em [22] são apresentadas três técnicas para optimização de eficiência em accionamentos controlados por orientação de campo para motores de indução. A intensidade de corrente de fluxo é controlada até que a potência no barramento de corrente contínua atinja o valor mínimo.

O primeiro método é uma técnica SC na qual são propostas duas técnicas para variação do fluxo. O primeiro método é baseado no gradiente fluxo-potência. Este método controla o fluxo ou a intensidade de corrente de fluxo de forma a detectar a região convexa na qual o ponto óptimo está disponível, sendo que depois converge exponencialmente fazendo uso dos gradientes subsequentes.

O segundo método é uma técnica que faz uso de procura em rampa. Esta técnica tem como motivação o facto de que se o fluxo for variado em degraus existe uma ondulação ao nível do binário, o que é indesejável. Para evitar essa situação é proposto um modo de redução gradual (uma rampa ideal) da variável de controlo que reduz a intensidade de corrente de uma forma suave até que seja encontrado o ponto mínimo de potência no barramento de corrente contínua.

A terceira técnica combina ambas as abordagens LMC e SC propondo assim um método híbrido em que a primeira estimação é feita através de LMC, sendo depois o fluxo ajustado através de SC. Nos testes efectuados verificou-se que o método que integra os dois métodos atrás falados, LMC e SC, portanto o método Híbrido, é o método que demonstra os melhores resultados embora não exista uma aproximação muito exacta dos parâmetros do motor.

Em [23] são apresentados dois métodos para a optimização de eficiência para accionamentos com motores de indução por IFOC (*Indirect Field Oriented Control*) sendo o trabalho vocacionado especificamente para veículos eléctricos.

O primeiro método é um do tipo SC que controla a intensidade de corrente de fluxo de um modo suave até que seja encontrado o mínimo de potência no barramento de corrente contínua.

O segundo método combina as abordagens LMC e SC sendo proposto um meio híbrido no qual a primeira estimação é efectuada pelo LMC sendo depois feito um ajuste através do SC através de tentativa e erro. Em testes comparativos, foi verificado que o método híbrido foi o que demonstrou obter melhores resultados.

Em [24] foi introduzido um modelo detalhado do veículo eléctrico e associado a uma estratégia de controlo para o motor de indução baseado em DTC (*Direct Torque Control*) com minimização de perdas. Apesar das várias contribuições encontradas na literatura, parte da motivação para esta abordagem, vem da eficiência energética ser uma característica influenciada pela dinâmica do veículo, condições de utilização e pela arquitectura do

sistema. Desta forma, o objectivo pretendido, foi testar a estratégia de efectiva optimização proposta actuando no veículo inteiro e não apenas no motor em si.

#### 2.4.2.d - Impacto causado no controlo vectorial pelas perdas no ferro

Até determinada data, era desprezado na modelização do motor de indução o ramo das perdas no ferro que eram consideradas desprezáveis. Com o advento das aplicações mais exigentes do ponto de vista dinâmico, começou a aparecer literatura a questionar correcção de tal atitude. A seguir apresenta-se uma recolha de livros e artigos que manifestam o que realmente se deve considerar no que respeita as perdas no ferro e a influência destas na performance da máquina.

Os motores utilizados em veículos eléctricos possuem, normalmente, elevada relação binário/volume e uma gama de operação elevada [25]. Como consequência, estas máquinas eléctricas são caracterizadas por baixa indutância e elevada densidade de corrente, de modo a poderem atingir elevadas velocidades e também produzem um elevado binário de arranque.

Devido à baixa indutância da bobina, o *ripple* de corrente causado pelas comutações do PWM (*Pulse Width Modulation*), produz uma quantidade significativa de perdas por correntes induzidas e perdas por histerese, especialmente quando operando a elevadas velocidades. Se se adoptar pelo desprezo das perdas no ferro, isto vai causar um desajuste no controlo vectorial, resultando num erro no controlo do binário [26].

Em [27] foi elaborado um modelo de controlo vectorial que considera as perdas no ferro e é analisada a sua influência no comportamento do *drive*. É analisado nesta aplicação, o impacto das perdas no ferro considerando operação em regime permanente e demonstrado que de facto as desafinações ao nível do controlo caso as perdas no ferro sejam ignoradas inevitavelmente ocorrem. O modelo de perdas no ferro é um modelo em que a resistência de perdas  $R_m$  é colocada em paralelo no ramo com a indutância de magnetização  $L_m$ .

Em [26] é obtida uma arquitectura de controlo vectorial que inclui o modelo de perdas referido e são analisados os erros de fluxo, orientação, ângulo e binário causados pelas perdas no ferro. As perdas no ferro, neste caso, foram modelizadas como uma resistência  $R_m$  colocada em série com a indutância  $L_m$ , contrariamente ao que é prática comum nos modelos de perdas em que normalmente esta resistência se encontra, como atrás descrito, em paralelo com a indutância. A vantagem do modelo em série é que este não aumenta o número de variáveis de estado no desenvolvimento do controlo vectorial.

De seguida apresenta-se o estudo feito dentro da temática das normas para veículos eléctricos, as suas temáticas e entidades envolvidas.



## 2.5 - Estado da arte das normas para veículos eléctricos

O veículo eléctrico, independentemente da sua natureza, faz uso de diversas tecnologias e, como tal, abrange diversas culturas de normalização e mesmo regulamentação. A normalização tem como ideias base, coisas como:

- Trazer comodidade quer ao utilizador quer ao fabricante;
- Facilitar a produção;
- Reduzir o custo da produção;
- Entre outros.

No que respeita à normalização tendo como objectivo os veículos eléctricos há que lembrar que das condições mais importantes para que o processo seja bem-sucedido e o mais célere possível, dados os grupos envolvidos na matéria, tem de assumir-se a regra base da normalização que continua a ser uma séria e estruturada cooperação entre os actores envolvidos no processo [28].

Nos dias que correm, para ir de encontro às preocupações que se assumem cada vez mais compreensíveis e justas (económicas, ambientais, entre outras) existe a necessidade absoluta de normalizar certos aspectos que concernem não só a construção e a performance, mas também a segurança e as condições de teste a efectuar nos veículos eléctricos.

Dado que este trabalho visa apenas aprofundar o que se passa no panorama actual em termos de veículos eléctricos que têm como fonte de energia baterias, o tipo de veículos quando se escreve veículos eléctricos inclui, obviamente, os VEs e os VEHs.

A normalização, considerando a escala global, é dominada por duas instituições: o IEC (*International Electrotechnical Commission*), fundada em 1904 e que lida com tudo o que seja eléctrico, e a ISO (*International Organization for Standardization*), fundada em 1948 e que lida habitualmente com todos os outros tipos de tecnologia. Tomando como ponto de interesse a normalização do veículo eléctrico, a questão que se coloca é qual das instituições deveria assumir responsabilidades pelas normas deste tipo de veículo. Este problema embora pareça de trivial resolução não o é pois veja-se, o veículo eléctrico, que inclui tecnologia de tracção eléctrica num ambiente de estrada, representa de facto uma mistura de tecnologias [29], uma vez que é ao mesmo tempo um dispositivo eléctrico e um veículo de estrada. A referência atrás apresentada faz um estudo muito aprofundado no que respeita as origens e as culturas de normalização destas instituições.

No âmbito deste trabalho, o que interessava era conseguir fazer um apanhado das diversas normas e a sua aplicabilidade no que respeita ao campo dos VEs. Essa recolha é apresentada na seguinte subsecção.

### 2.5.1 - Normas existentes e aplicabilidade das mesmas

Convém referir que no respeito os VEs, a divisão entre ISO e IEC em termos de trabalho está basicamente feita do seguinte modo:

A ISO trata de trabalho relacionado com os veículos eléctricos como um todo enquanto o IEC se responsabiliza pelo trabalho relacionado com componentes eléctricos e com a infra-estrutura de apoio e alimentação aos veículos eléctricos. Existe, evidentemente, intercomunicação entre ambas as entidades de modo a quebrar ambiguidades e a dissipar dúvidas caso surjam algumas.

Dentro do IEC, foram formados vários comités técnicos responsáveis pelo tema veículos eléctricos que tem as designações TC69, SC23E e SC23H tendo os últimos dois uma forte ligação com o primeiro. Dentro do comité TC69 foram criados grupos de trabalho específicos que originaram vários documentos nomeadamente os grupos:

- WG2 - Motores e controladores;
- WG3 - Baterias;
- WG4 - Infra-estrutura.

No que respeita ao elenco técnico da ISO foi criado para a matéria veículos eléctricos o comité TC22 SC21. Aqui foram formados os seguintes grupos de trabalho:

- WG1 - Segurança, terminologia e especificações de performance (com ciclos de teste) em veículos eléctricos;
- WG2 - Especificações de performance (com ciclos de teste), gestão do estado das baterias em veículos eléctricos híbridos. Segurança e outros assuntos técnicos em veículos a pilha de combustível.

De notar que nos grupos criados existe uma lacuna pois nenhum grupo em particular se responsabilizou pelo estudo da segurança em veículos eléctricos híbridos [30].

Com o intuito de facilitar e acelerar trabalho futuro no que respeita a normalização de veículos eléctricos, de seguida apresentam-se várias tabelas que incluem as diversas normas, suas temáticas e a entidade que as governa.

Tabela 2.1 - Normas para terminologia em VEs

<b>Normas para terminologia em veículos híbridos</b>				
<b>Temática</b>	<b>Zona</b>			
	<b>Internacional</b>	<b>Europa</b>	<b>EUA</b>	<b>Japão</b>
<b><i>Terminologia</i></b>	ISO 8713	EN 13447	SAE J1715	JEVS Z805 JEVS Z806 JEVS Z807 JEVS Z808
<b><i>Terminologia (Veículos a pilha de combustível)</i></b>			SAE J2574	

Tabela 2.2 - Normas respeitantes a baterias em VEs

<b>Normas respeitantes a baterias para veículos eléctricos</b>				
<b>Temática</b>	<b>Zona</b>			
	<b>Internacional</b>	<b>Europa</b>	<b>EUA</b>	<b>Japão</b>
<b><i>Performance, Ácido/Zinco</i></b>	IEC 60254/1	EN 60254/1		JEVS D701 JEVS D702 JEVS D703 JEVS D704
<b><i>Tamanho, células Ácido/Zinco</i></b>	IEC 60254/2	EN 60254/2		
<b><i>Tamanho, Ácido/Zinco, Mónobloco</i></b>			SAE J1797	JEVS D001
<b><i>Carga, Ácido/Zinco</i></b>	IEC 61044	EN 61044		
<b><i>Performance, NiCD</i></b>	IEC 61382/1			
<b><i>Performance, NiMH</i></b>				JEVS D705 JEVS D706 JEVS D707 JEVS D708 JEVS D709
<b><i>Tamanho, NiMH</i></b>			SAE J1797	JEVS D002
<b><i>Performance, Generalidades</i></b>	IEC 61982/2 IEC 61982/3		SAE J1798 SAE J2288	
<b><i>Baterias, Generalidades</i></b>			SAE J2289 SAE J2380 SAE J2464	

Tabela 2.3 - Normas de segurança para VEs

<b>Normas de segurança para veículos eléctricos</b>				
<b>Temática</b>	<b>Zona</b>			
	<b>Internacional</b>	<b>Europa</b>	<b>EUA</b>	<b>Japão</b>
<i>Segurança em baterias</i>	ISO 6469/1	EN 1987/1 EN 50272/3		
<i>Segurança funcional</i>	ISO 6469/2	EN 1987/2		
<i>Protecção contra riscos eléctricos</i>	ISO 6469/3	EN 1987/3		
<i>Segurança de baterias em caso de acidente</i>			SAE J1766	
<i>Segurança do veículo (generalidades)</i>			SAE J2344	
<i>Emissões de hidrogénio</i>		EN 50276	SAE J1718	

Tabela 2.4 - Normas para infra-estruturas aplicáveis a VEs

<b>Normas para infra-estruturas aplicáveis a veículos eléctricos</b>				
<b>Temática</b>	<b>Zona</b>			
	<b>Internacional</b>	<b>Europa</b>	<b>EUA</b>	<b>Japão</b>
<i>Carga condutiva / Aspectos gerais</i>	IEC 61851/1	ENV 50275/1	SAE J1772	JEVS G109
<i>Carga condutiva / Veículos eléctricos</i>	IEC 61851/21	ENV 50275/2/1		
<i>Estação de carga condutiva / C.A.</i>	IEC 61851/22	ENV 50275/2/2		
<i>Estação de carga condutiva / C.C.</i>	IEC 61851/23	ENV 50275/2/3		
<i>Protocolos de comunicação</i>		ENV 50275/2/4	SAE J2293/1 SAE J2293/2	JEVS G108
<i>Fichas e receptáculos</i>	IEC 62196	CENELEC R069/001		JEVS G601 JEVA TG G101
<i>Ruído em acto de carga</i>		EN 12736		
<i>Indutiva / Aspectos gerais</i>	IEC 61980/1	EN 1986/2		JEVS G106
<i>Açoplamento indutivo</i>	IEC 61980/2	EN 1986/2	SAE J1773	JEVS G107
<i>Eco-estação</i>				JEVS G101 JEVS G102 JEVS G103 JEVS G104 JEVS G105

Tabela 2.5 - Normas para componentes em VEs

<b>Normas para componentes em veículos eléctricos</b>				
<b>Temática</b>	<b>Zona</b>			
	<b>Internacional</b>	<b>Europa</b>	<b>EUA</b>	<b>Japão</b>
<i><b>Cablagem e conectores</b></i>	IEC 783	EN 1821/2	SAE J1666	
<i><b>Instrumentação</b></i>	IEC 784	EN 1986/2	SAE J1634	JEVS Z804
<i><b>Máquinas eléctricas rotativas</b></i>	IEC 785			JEVS E702
	IEC 60349			JEVS E901
<i><b>Controladores</b></i>	IEC 786			JEVS Z107
				JEVS E701

Tabela 2.6 - Normas para performances em VEs

<b>Normas para performances em veículos eléctricos</b>				
<b>Temática</b>	<b>Zona</b>			
	<b>Internacional</b>	<b>Europa</b>	<b>EUA</b>	<b>Japão</b>
<i><b>Características de operação em estrada</b></i>	ISO 8715	EN 1821/2	SAE J1666	JEVS Z101
				JEVS Z102
				JEVS Z104
				JEVS Z109
				JEVS Z110
				JEVS Z112
<i><b>Consumo energético e alcance</b></i>	ISO 8714	EN 1986/2	SAE J1634	JEVS Z103
				JEVS Z105
				JEVS Z106
				JEVS Z108
				JEVS Z111
<i><b>Especificações do veículo</b></i>				JEVS Z901

Tabela 2.7 - Normas para performances em VEHs

<b>Normas para performances em veículos híbridos</b>				
<b>Temática</b>	<b>Zona</b>			
	<b>Internacional</b>	<b>Europa</b>	<b>EUA</b>	<b>Japão</b>
<i><b>Características de operação em estrada</b></i>		EN 1821/2		
<i><b>Performance energética</b></i>		EN 1986/2	SAE J1711	
			SAE J2711	
<i><b>Emissões</b></i>		EN 13444/1	SAE J1711	
			SAE J2711	

Tabela 2.8 - Normas para ciclos de teste (e outras temáticas) em veículos de estrada

<b>Normas para ciclos de teste em veículos de estrada</b>				
<b>Temática</b>	<b>Zona</b>			
	<b>Internacional</b>	<b>Europa</b>	<b>EUA</b>	<b>Japão</b>
<i>Emissão de gases poluentes de acordo com o tipo de combustível (ECE-15)</i>		UNECE Reg.83 - Ver.3		
<i>Emissão de gases poluentes de motocicletas (ECE-47)</i>		UNECE Reg. 47		
<i>Emissão de gases poluentes de motas (ECE-40)</i>		UNECE Reg. 40		

## 2.6 - Conclusões

Deste 2º capítulo conclui-se facilmente que o veículo eléctrico nas suas diferentes topologias é um meio de transporte a levar muito a sério no futuro próximo, sendo que, já hoje em dia é um meio cada vez mais estudado e presente graças às suas vantagens face a meios de transporte baseados noutros tipos de energia nomeadamente meios com base em motores de combustão interna.

No que respeita os sistemas de propulsão eléctricos destaca-se o motor de indução trifásico como um dos mais indicados, cumprindo as características que estes veículos eléctricos (os de proximidade) normalmente implicam.

Quanto ao que concerne os algoritmos de minimização de perdas ainda não existe nenhum estudo que os coloque frente a frente, mas pelo que foi lido, à partida, o algoritmo que melhores resultados apresentará será um algoritmo híbrido uma vez que combina as vantagens de ambos os controladores com algoritmos baseados em modelos de perdas (LMC) e controladores com algoritmos baseados em procura (SC).

Foi feita neste capítulo e apresentada uma importantíssima recolha que facilitará no futuro qualquer pesquisa e trabalho que necessitem de normas que cubram o tema veículos eléctricos. Conclui-se com o trabalho levado a cabo, que as normas são assim essenciais para que o veículo eléctrico corrobore com a sua posição de veículo eficiente, seguro, fiável e que quer energética quer ambientalmente seja o meio de transporte do futuro.

O veículo eléctrico é algo bom para a humanidade e também o é a normalização. Há que ter confiança neste credo.

## Capítulo 3

# O algoritmo minimização de perdas LMA (*Loss Minimisation Algorithm*)

### 3.1 - Introdução

Tendo como motivação a procura de possíveis justificações para os resultados verificados em testes práticos com o Veículo Eléctrico de Proximidade (VEP), elabora-se a presente secção onde, após efectuados testes de simulação recorrendo ao MATLAB/Simulink, os mesmos permitem chegar a alguns resultados interessantes que podem vir a clarear os acontecimentos verificados experimentalmente.

A questão principal reside em encontrar razões devido às quais os ganhos energéticos do VEP diminuem com o aumento da velocidade quando, pelo desenvolvimento e cálculo teórico, esperava-se exactamente a situação contrária, isto é, um aumento dos ganhos energéticos com o aumento da velocidade.

A raiz desta fundamentação é o artigo que serviu de base ao desenvolvimento do algoritmo de minimização de perdas (*Loss Minimization Algorithm - LMA*) com origem num modelo de perdas já descrito no Capítulo 2 e apresentado em [13] que reporta e demonstra, através de cálculo e testes experimentais, que numa situação em que o binário de carga é constante, o aumento da velocidade deveria produzir uma melhoria quanto à eficiência (na zona de binário constante), minorando assim as perdas no motor.

A figura a seguir apresentada ilustra a evolução da potência de perdas com o aumento de velocidade para dois níveis de binário de carga diferentes.

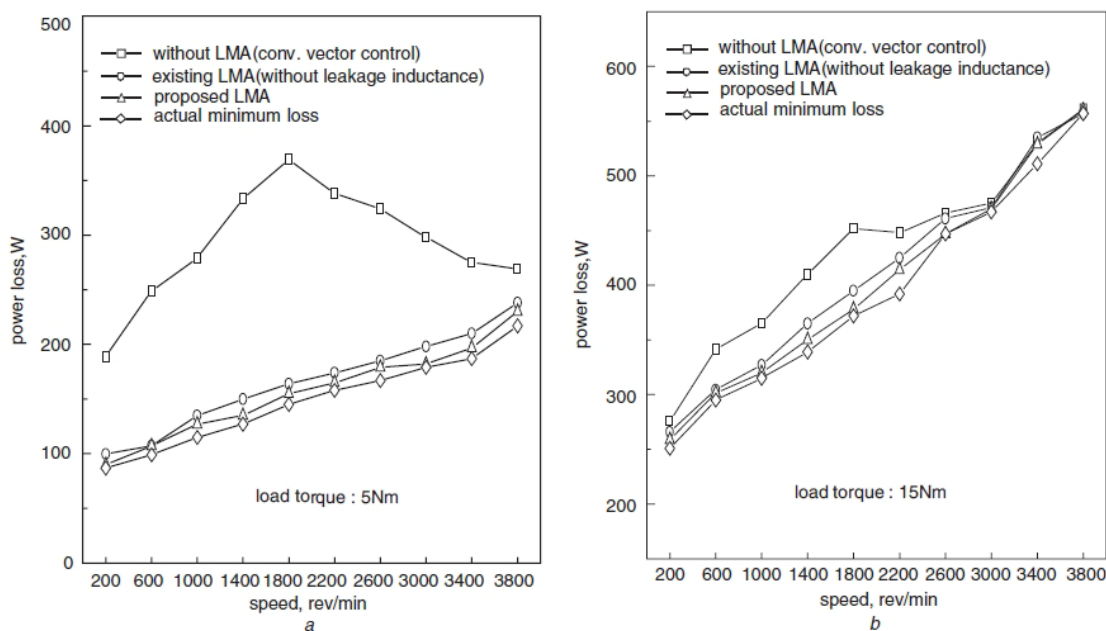


Figura 3.1 - Evolução da potência de perdas com o aumento da velocidade para dois níveis distintos de binário de carga [13]

Uma análise rápida da Figura 3.1 permite perceber que até à velocidade nominal do motor (para este teste experimental era de 1750 rpm) os ganhos aumentam de forma clara quando se compara o LMA com o tradicional controlo vectorial com fluxo constante. Este facto verifica-se para os dois níveis de carga sendo que para binários de carga mais baixos o algoritmo parece produzir os melhores resultados.

Os resultados obtidos experimentalmente com o VEP apresentam-se na tabela seguinte, onde claramente se verifica uma tendência contrária ao que seria de esperar.

Tabela 3.1 - Resultados experimentais com o VEP

Velocidade	Ganhos Energéticos do LMA face ao Fluxo constante
9 km/h (460 rpm, 15.3 Hz)	27 %
13 km/h (660 rpm, 22.0 Hz)	5.7%
18 km/h (920 rpm, 30.6 Hz)	2%
22 km/h (1120 rpm, 37.3 Hz)	0.71%

De notar que na tabela anterior o teste a 9 km/h foi efectuado na FEUP com condições que favoreceram o algoritmo uma vez que havia uma inclinação negativa mínima, o que faz baixar o binário de carga e consequentemente melhora a performance do algoritmo.

Em seguida apresenta-se o desenvolvimento do modelo longitudinal do veículo e na secção posterior apresenta-se a tentativa de integração do modelo do veículo com o modelo



de controlo vectorial utilizado. Nesta secção é melhor descrito o funcionamento do LMA bem como do controlo vectorial em si.

## 3.2 - Desenvolvimento do modelo longitudinal do VEP

De forma a tentar perceber melhor o que possa ter acontecido foi desenvolvido um modelo do veículo para não só simular o binário de carga, mas também estabelecer uma base teórica viável e depois contrastar os resultados obtidos com as simulações a efectuar. Dado que os testes foram efectuados a velocidade relativamente constante e baixa, e tendo em conta que os dados obtidos são relativos a percursos rectilíneos, é suficiente, para efeitos de simulação, considerar apenas as forças longitudinais actuantes no veículo.

### 3.2.1 - Concepção Teórica

Num modelo de veículo munido de rodas há sempre que considerar o esforço de tracção necessário para que este se mova. Este esforço traduz-se na força transmitida à superfície de contacto através dos pneus (no caso do VEP), que faz com que o veículo se desloque.

Considerando um veículo de massa  $m$ , deslocando-se com uma velocidade  $v$ , subindo uma superfície com uma inclinação de ângulo  $\psi$ , como se pode visualizar na Figura 3.2, para se mover a essa velocidade, tem de gerar uma força de tracção que necessita ultrapassar as seguintes barreiras:

- Resistência ou atrito de rolamento ( $F_{rr}$ );
- Resistência ou atrito aerodinâmico ( $F_{ad}$ );
- Providenciar a força necessária para ultrapassar a componente do peso que actua do sentido contrário ao do movimento ( $F_{hc}$ );
- Acelerar o veículo caso a velocidade não seja constante ( $F_{Ia}$  e  $F_{wa}$ ).

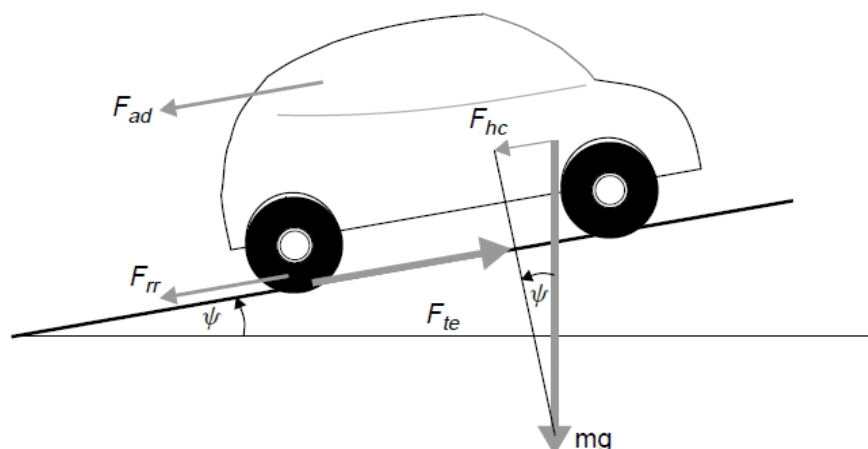


Figura 3.2 - Forças que actuam num veículo que se desloca numa subida [4]

Detalham-se em seguida cada uma das componentes da força total necessária para provocar movimento no veículo.

#### Força de atrito de rolamento ( $F_{rr}$ )

Esta força é quase inteiramente devida ao atrito existente entre os pneus e a superfície na qual o veículo se desloca. O atrito nos rolamentos e nos diversos sistemas mecânicos (caixa, diferencial ou transmissão) também têm o seu peso. Esta força é aproximadamente constante e é praticamente independente da velocidade a que o veículo se desloca (evidentemente não se manifesta quando este está parado) sendo proporcional ao peso do veículo e podendo ser descrita da seguinte forma:

$$F_{rr} = \mu_{rr} \times m \times g \quad (3.1)$$

Na equação (3.1)  $\mu_{rr}$  é o coeficiente de atrito de rolamento cujo valor tem dependência quase absoluta com o tipo de pneu e a pressão que se está a utilizar. As restantes variáveis são a massa ( $m$ ) em Kg e a aceleração da gravidade ( $g$ ) igual a (no planeta Terra) aproximadamente  $9,8 \text{ m/s}^2$ . O valor de  $\mu_{rr}$  pode ser encontrado de forma relativamente expedita empurrando o veículo a uma velocidade baixa e constante e medindo a força necessária para o fazer. Esta variável tem valores típicos que podem ir desde 0,015 para o pneu tradicional que se encontra em qualquer automóvel até 0,005 para o caso de pneumáticos especialmente desenvolvidos para veículos eléctricos.

#### Força de atrito aerodinâmico ( $F_{ad}$ )

Esta porção da força de tracção é devida ao movimento do veículo no meio ambiente (ar). A força é função da área de contacto do veículo com o ar, da forma do veículo, saliências, ou seja, todos os aspectos de aerodinâmica do veículo influenciam esta força. A equação (3.2) descreve a força de atrito aerodinâmico.

$$F_{ad} = \frac{1}{2} \times \rho \times A \times C_d \times v^2 \quad (3.2)$$

Na equação anterior  $\rho$  é a densidade do ar (aproximadamente  $1,23 \text{ kg/m}^3$  para as condições de teste, embora seja variável com a temperatura, altitude e humidade). A variável  $A$  é a área frontal de contacto do veículo dada em  $\text{m}^2$ ,  $v$  a velocidade do veículo dada em  $\text{m/s}$  e  $C_d$  é uma constante denominada coeficiente de atrito aerodinâmico. Valores típicos do coeficiente de atrito são 0,3 para carros familiares embora haja já veículos eléctricos com valores tão baixos como 0,19. Para veículos de aerodinâmica pouca evoluída, no entanto, este valor pode chegar a 0,7 e até ultrapassá-lo.

### Força de subida ( $F_{hc}$ )

A força necessária para fazer o veículo subir uma determinada inclinação é simplesmente a componente do peso que actua ao longo da inclinação, dada pela equação seguinte.

$$F_{hc} = m \times g \times \sin(\psi) \quad (3.3)$$

Aqui as variáveis são a já conhecida massa do veículo  $m$  (em Kg), a aceleração da gravidade ( $9,80665 \text{ m/s}^2$ ) e a inclinação traduzida na fórmula pelo ângulo  $\psi$ . No que respeita a inclinação, será mais intuitivo defini-la por percentagem pelo que, pela figura seguinte, a inclinação pode ser dada pela equação (3.4).

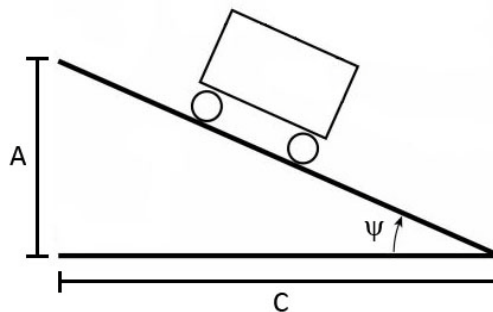


Figura 3.3 - Imagem de apoio para a determinação da inclinação

Pela Figura 3.3 rapidamente se percebe que o ângulo  $\psi$  pode exprimir-se da seguinte forma:

$$\psi = \tan^{-1}\left(\frac{A}{C}\right) = \tan^{-1}\left(\frac{i}{100}\right) \quad (3.4)$$

Através da equação (3.4), onde  $i$  é a inclinação em percentagem, podemos, substituindo a equação (3.4) na equação (3.3), afirmar que a força de subida será então dada por:

$$F_{hc} = m \times g \times \sin\left(\tan^{-1}\left(\frac{i}{100}\right)\right) \quad (3.5)$$

### Forças de aceleração ( $F_{la}$ e $F_{wa}$ )

Caso a velocidade do veículo não seja constante, surge uma nova força aplicada para além das já referidas. Esta é a força que providencia a aceleração linear do veículo e é dada pela segunda lei de Newton (equação (3.6)).

$$F_{la} = m \times a \quad (3.6)$$

As variáveis em questão são a massa do veículo (em kg) e a aceleração do mesmo (em  $m/s^2$ ).

Uma vez que a mecânica do veículo contém partes rotativas, para se obter um modelo mais correcto, convém considerar também a força que faz com que estas partes rodem mais ou menos depressa, isto é, para além de ter em consideração a aceleração linear, é ainda conveniente considerar a aceleração rotacional. O que há que ter em conta nesta força em particular é o propulsor do veículo (motor eléctrico), não por causa do seu momento de inércia elevado mas sim por causa das velocidades angulares elevadas.

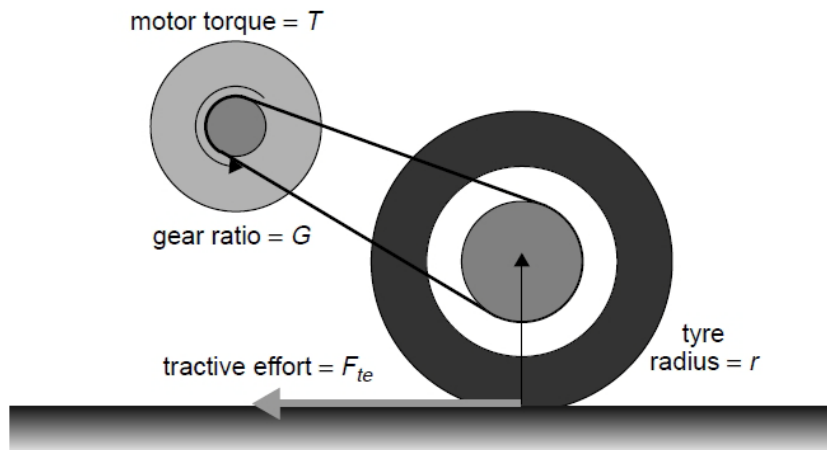


Figura 3.4 - Sistema simples de caixa e transmissão [4]

Olhando para a Figura 3.4 pode dizer-se que o binário no eixo é dado pela multiplicação entre  $F_{te}$  e  $r$ , onde  $r$  é o raio da roda dado em metros (m) e  $F_{te}$  é a força de tracção disponibilizada pela transmissão. Considerando  $G$  como o factor de caixa do sistema que interliga o motor e o eixo e  $T$  como o binário do motor, então pode alegar-se que:

$$T = \frac{F_{te} \times r}{G} \Leftrightarrow F_{te} = \frac{G}{r} \times T \quad (3.7)$$

A equação (3.7) servirá de base para a dedução da fórmula final da força de tracção total.

Há que lembrar ainda que a velocidade angular (dada em rad/s) do eixo pode ser expressa por:

$$\omega_a = \frac{v}{r} \quad (3.8)$$

Com a equação anterior, a velocidade angular do motor torna-se:

$$w = G \times \frac{v}{r} \quad (3.9)$$

E a aceleração angular do motor define-se como:

$$\dot{w} = G \times \frac{a}{r} = G \times \frac{\dot{v}}{r} \quad (3.10)$$

Pelo que o binário necessário para esta aceleração angular será:

$$T = I \times G \times \frac{\dot{v}}{r} \quad (3.11)$$

Na equação (3.11)  $I$  é o momento de inércia do rotor do motor. A força necessária nas rodas para gerar esta aceleração angular ( $F_{wa}$ ) é dada pela combinação das equações (3.7) e (3.11) dando assim que:

$$F_{wa} = \frac{G}{r} \times I \times G \times \frac{\dot{v}}{r} = I \times \frac{G^2}{r^2} \times \dot{v} \quad (3.12)$$

Na equação anterior está a ser assumida uma eficiência de 100% da caixa, o que raramente é verdade. Como tal, convém introduzir um rendimento destes componentes que é dado por  $\eta_g$  tornando a equação anterior na seguinte:

$$F_{wa} = I \times \frac{G^2}{\eta_g \times r^2} \times \dot{v} \quad (3.13)$$

Embora esta força angular seja importante, normalmente é muito inferior à linear pelo que uma medida a considerar (uma vez que normalmente também é desconhecido o momento de inércia do rotor do motor) é aumentar a massa do veículo em 5% na equação (3.6) e desprezar a força  $F_{wa}$ .

#### Força de tracção total ( $F_{te}$ )

Tendo em conta todas as equações indicadas temos que a força de tracção total é dada pelo somatório de todas elas.

$$F_{te} = F_{rr} + F_{ad} + F_{hc} + F_{la} + F_{wa} \quad (3.14)$$

Todas estas forças são positivas com excepção da  $F_{hc}$  que é negativa quando o veículo está numa superfície com inclinação negativa e das forças de aceleração  $F_{la}$  e  $F_{wa}$  que são negativas quando o veículo desacelera.

Uma vez que interessa gerar uma referência de binário de carga, substituindo todas as forças pelas fórmulas deduzidas anteriormente, consegue-se chegar facilmente ao binário pela seguinte equação:

$$\frac{G}{r}T = (\mu_{rr}mg) + \left(\frac{1}{2}\rho AC_d v^2\right) + \left(mg \sin\left(\tan^{-1}\left(\frac{i}{100}\right)\right)\right) + \left(m + I \frac{G^2}{\eta_g r^2}\right) \frac{dv}{dt} \quad (3.15)$$

Resolvendo em ordem ao binário tem-se que:

$$T = \frac{r}{G} \left[ (\mu_{rr}mg) + \left(\frac{1}{2}\rho AC_d v^2\right) + \left(mg \sin\left(\tan^{-1}\left(\frac{i}{100}\right)\right)\right) + \left(m + I \frac{G^2}{\eta_g r^2}\right) \frac{dv}{dt} \right] \quad (3.16)$$

Um factor muito importante e não considerado até aqui é o rendimento da transmissão desde o motor até às rodas pelo que convém introduzi-lo na equação (3.16). Este factor pode ser indicado como  $\eta_t$  e a sua relação com a equação anterior prende-se no facto de que o binário na roda é proporcional ao binário no motor através da seguinte equação:

$$T_w = G \times \eta_t \times T \quad (3.17)$$

Sendo a força de tracção total dada por:

$$F_{ie} = \frac{T_w}{r} = \frac{G \times \eta_t}{r} \times T \quad (3.18)$$

Logo, conjugando as equações anteriores com a equação (3.18) temos que a equação final do binário será:

$$T = \frac{r}{G\eta_t} \left[ (\mu_{rr}mg) + \left(\frac{1}{2}\rho AC_d v^2\right) + \left(mg \sin\left(\tan^{-1}\left(\frac{i}{100}\right)\right)\right) + \left(m + I \frac{G^2}{\eta_g r^2}\right) \frac{dv}{dt} \right] \quad (3.19)$$

### 3.2.2 - Concepção em Simulink

Tendo como base a equação (3.19) para a geração do binário foi elaborado o seguinte modelo em Simulink para recriar o binário de carga do veículo. Este modelo será mais tarde interligado com o modelo de controlo vectorial indirecto em tensão para verificar então a influência do mesmo na performance do sistema.

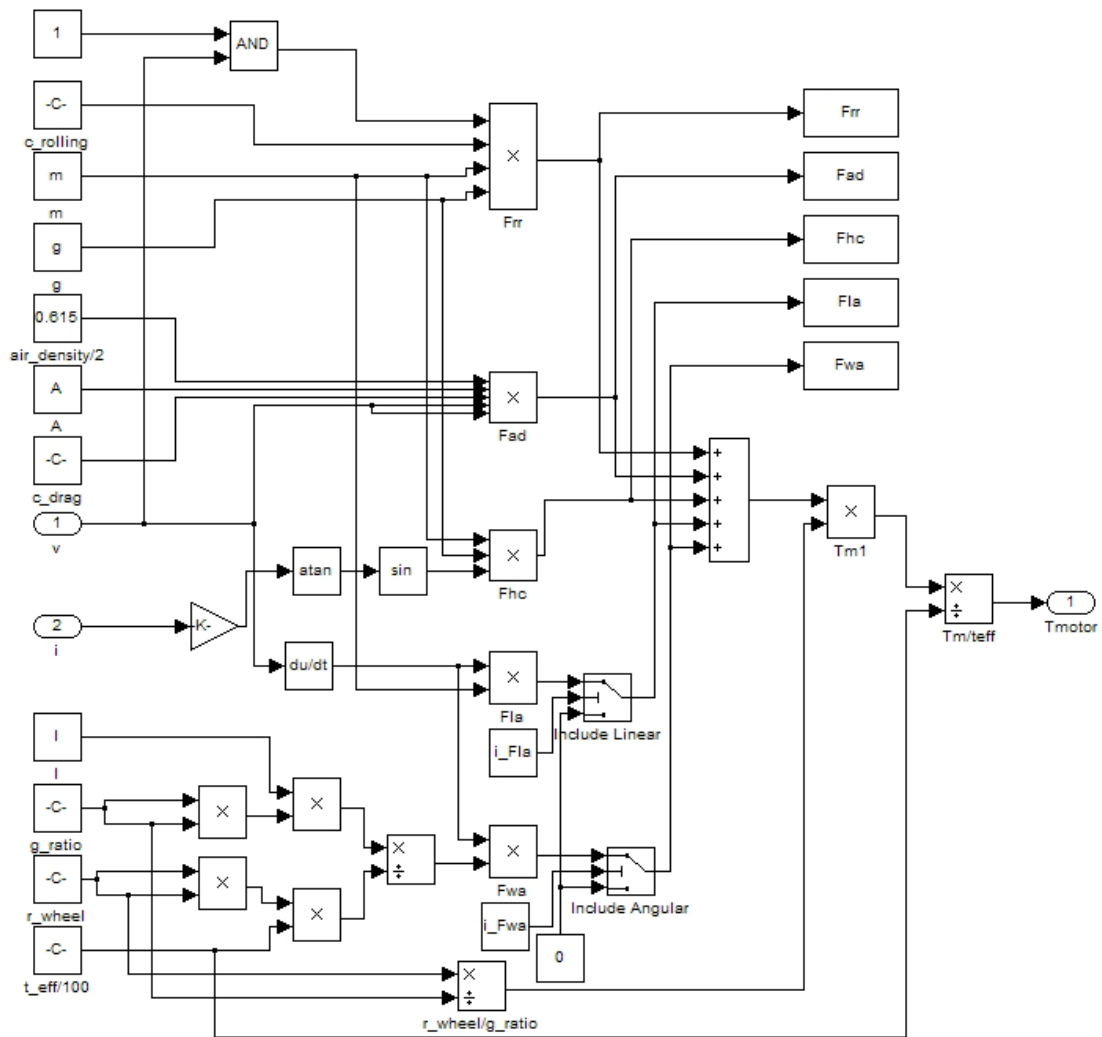


Figura 3.5 - Modelo longitudinal do veículo em Simulink

Parameter	Value
Vehicle Mass (kg)	430
Gravitational Constant (N)	9.8
Vehicle Rolling Resistance Coefficient	0.02
Vehicle Air Contact Area (m <sup>2</sup> )	1.5
Vehicle Drag Coefficient	0.5
Motor Rotor Inertia	0.089
Vehicle Wheel Radius (m)	0.26
Vehicle Gear Ratio	5
Vehicle Transmission Efficiency (%)	80
Include Fla (Linear Acceleration)?	<input checked="" type="checkbox"/>
Include Fwa (Angular Acceleration)?	<input checked="" type="checkbox"/>

Figura 3.6 - Parâmetros ajustáveis no modelo longitudinal do veículo

De modo a ter uma noção dos valores de binário a esperar foi criada uma folha de cálculo em EXCEL com os parâmetros aproximados dos actuais do VEP. Estes valores foram usados depois para validar o modelo em Simulink uma vez que, em regime de velocidade constante, os valores têm de ser iguais visto que as componentes de aceleração do modelo são nulas.

Os valores calculados através da folha de cálculo resultantes para os parâmetros indicados na Figura 3.6, tendo em conta uma superfície de inclinação nula e condições de velocidade constante numa gama de frequência eléctrica que vai dos 0 aos 50 Hz, são apresentados em forma de gráfico para comparação com os respectivos gráficos obtidos na simulação.



fe (Hz)	Speed (RPM)	$F_{rr}$ (N)	$F_{ad}$ (N)	$F_{te}$ (N)	$T_w$ (N.m)	T (N.m)
1	29	84,28	0,011	84,291	21,916	5,479
2	58	84,28	0,045	84,325	21,925	5,481
3	86	84,28	0,102	84,382	21,939	5,485
4	115	84,28	0,182	84,462	21,960	5,490
5	144	84,28	0,284	84,564	21,987	5,497
6	173	84,28	0,408	84,688	22,019	5,505
7	202	84,28	0,556	84,836	22,057	5,514
8	230	84,28	0,726	85,006	22,102	5,525
9	259	84,28	0,919	85,199	22,152	5,538
10	288	84,28	1,134	85,414	22,208	5,552
11	317	84,28	1,373	85,653	22,270	5,567
12	346	84,28	1,634	85,914	22,338	5,584
13	374	84,28	1,917	86,197	22,411	5,603
14	403	84,28	2,224	86,504	22,491	5,623
15	432	84,28	2,553	86,833	22,576	5,644
16	461	84,28	2,904	87,184	22,668	5,667
17	490	84,28	3,279	87,559	22,765	5,691
18	518	84,28	3,676	87,956	22,868	5,717
19	547	84,28	4,095	88,375	22,978	5,744
20	576	84,28	4,538	88,818	23,093	5,773
21	605	84,28	5,003	89,283	23,214	5,803
22	634	84,28	5,491	89,771	23,340	5,835
23	662	84,28	6,001	90,281	23,473	5,868
24	691	84,28	6,534	90,814	23,612	5,903
25	720	84,28	7,090	91,370	23,756	5,939
26	749	84,28	7,669	91,949	23,907	5,977
27	778	84,28	8,270	92,550	24,063	6,016
28	806	84,28	8,894	93,174	24,225	6,056
29	835	84,28	9,541	93,821	24,393	6,098
30	864	84,28	10,210	94,490	24,567	6,142
31	893	84,28	10,902	95,182	24,747	6,187
32	922	84,28	11,617	95,897	24,933	6,233
33	950	84,28	12,354	96,634	25,125	6,281
34	979	84,28	13,114	97,394	25,323	6,331
35	1008	84,28	13,897	98,177	25,526	6,382
36	1037	84,28	14,702	98,982	25,735	6,434
37	1066	84,28	15,531	99,811	25,951	6,488
38	1094	84,28	16,381	100,661	26,172	6,543
39	1123	84,28	17,255	101,535	26,399	6,600
40	1152	84,28	18,151	102,431	26,632	6,658
41	1181	84,28	19,070	103,350	26,871	6,718
42	1210	84,28	20,012	104,292	27,116	6,779
43	1238	84,28	20,976	105,256	27,367	6,842
44	1267	84,28	21,963	106,243	27,623	6,906
45	1296	84,28	22,973	107,253	27,886	6,971
46	1325	84,28	24,005	108,285	28,154	7,039
47	1354	84,28	25,060	109,340	28,428	7,107
48	1382	84,28	26,138	110,418	28,709	7,177
49	1411	84,28	27,238	111,518	28,995	7,249
50	1440	84,28	28,361	112,641	29,287	7,322

Figura 3.7 - Valores previstos das forças e binário para a gama de 0 a 50 Hz

Na Figura 3.7 podem visualizar-se os valores esperados quer das forças actuantes nas condições atrás referidas ( $F_{rr}$ ,  $F_{ad}$  e  $F_{te}$ ) bem como o binário na roda ( $T_w$ ) e o binário esperado no motor (T).

A simulação efectuada para validar a saída do modelo longitudinal em Simulink do VEP consistiu em introduzir uma referência de velocidade em rampa de 0 a 50 Hz com um declive unitário e esperava-se à saída binários na roda e no motor iguais aos calculados.

A figura seguinte ilustra a configuração utilizada para testar o modelo.

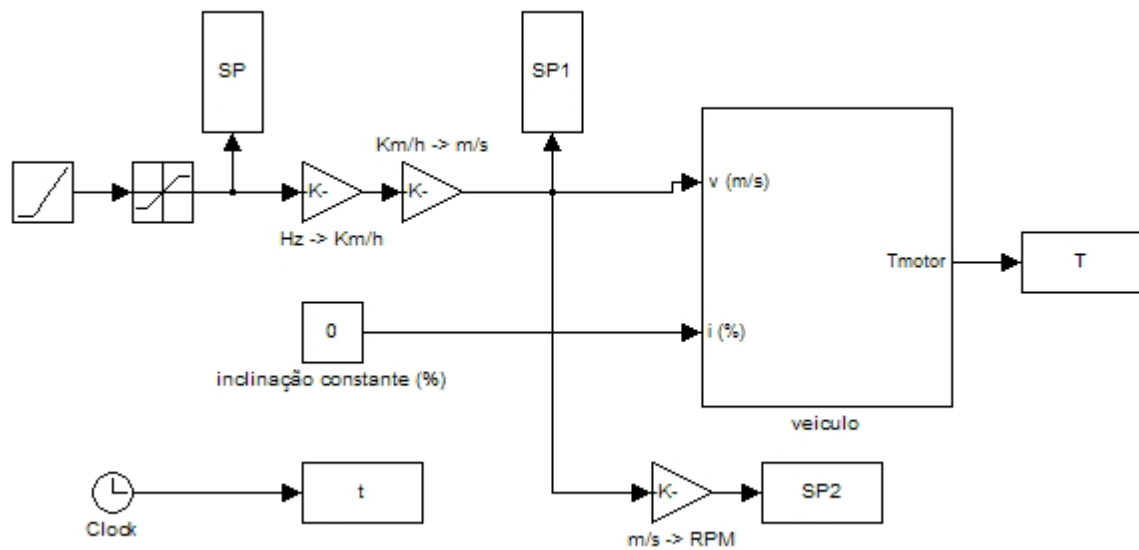


Figura 3.8 - Configuração utilizada para validar o modelo

Como se pode verificar nas figuras seguintes quer as forças quer os binários estão de acordo com o que era esperado.

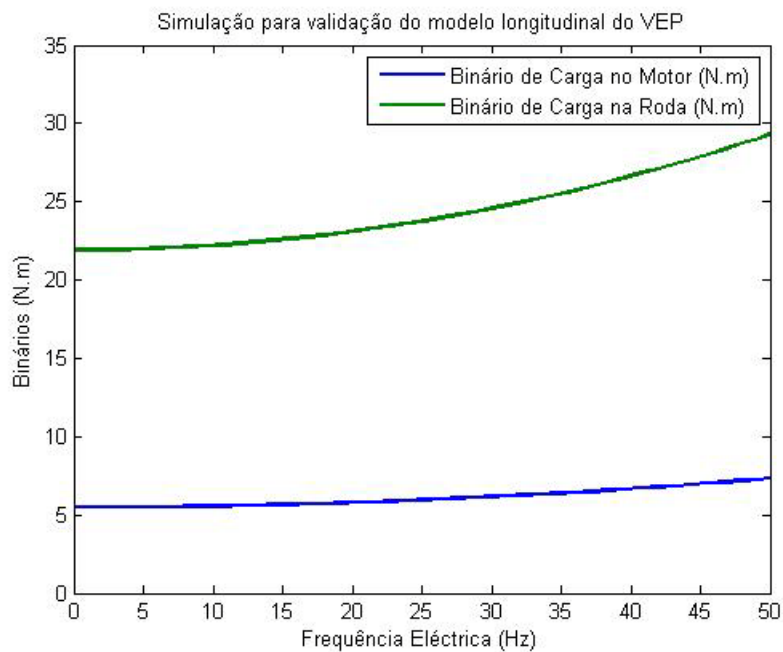


Figura 3.9 - Evolução do binário de carga com o aumento da frequência (Simulink)

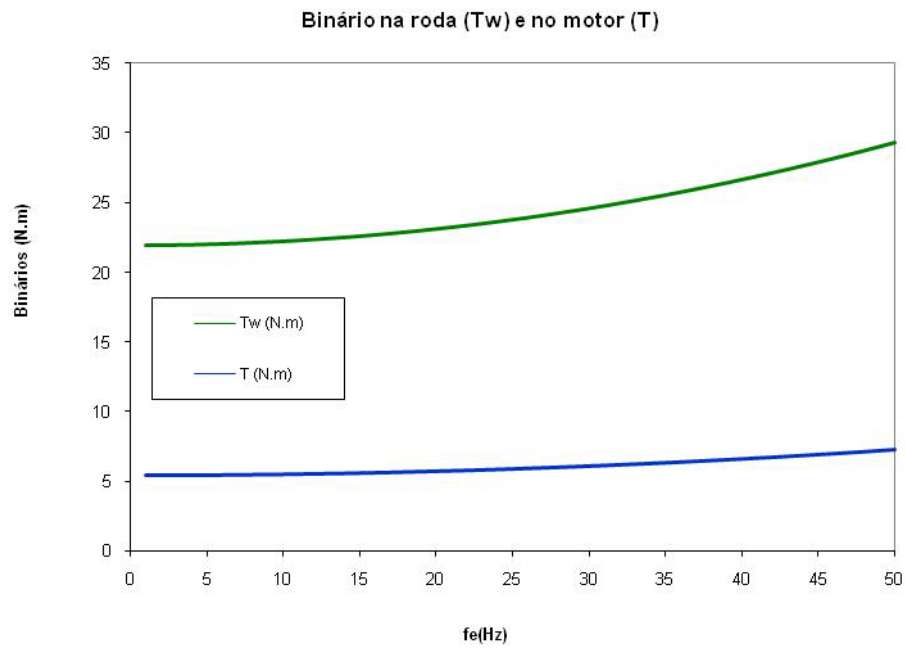


Figura 3.10 - Evolução do binário de carga com o aumento da frequência (Excel)

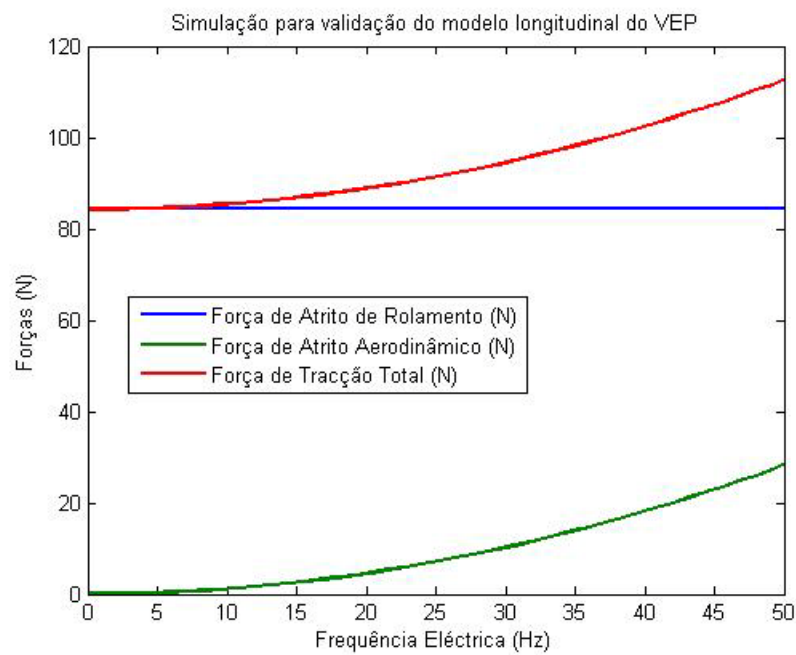


Figura 3.11 - Evolução das forças de atrito com o aumento da frequência (Simulink)

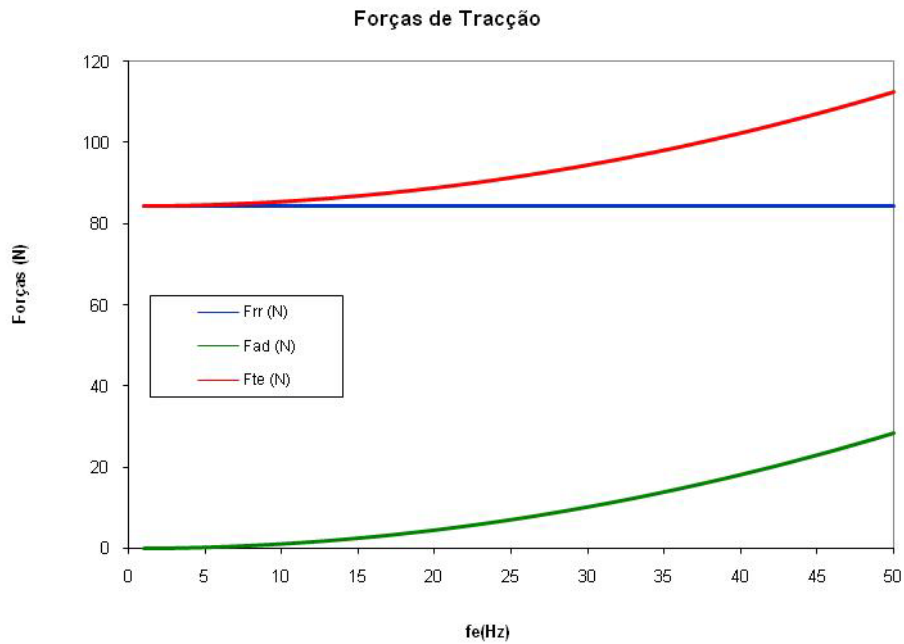


Figura 3.12 - Evolução das forças de atrito com o aumento da frequência (Excel)

Uma relação interessante que deve ser anunciada nesta fase é a relação existente entre a velocidade real do veículo em km/h e a velocidade de rotação do motor em RPM. Esta relação é conseguida através dos parâmetros do veículo e é dada por:

$$v = \frac{2 \times \pi \times r \times 3,6}{60 \times G} \times N \quad (3.20)$$

Na equação anterior  $v$  é a velocidade do veículo dada em km/h e  $N$  é a velocidade do motor em RPM. Devido a esta relação foi necessário converter os valores de referência em km/h para m/s e validar se a velocidade do motor em RPM estava de acordo com o que se esperava.

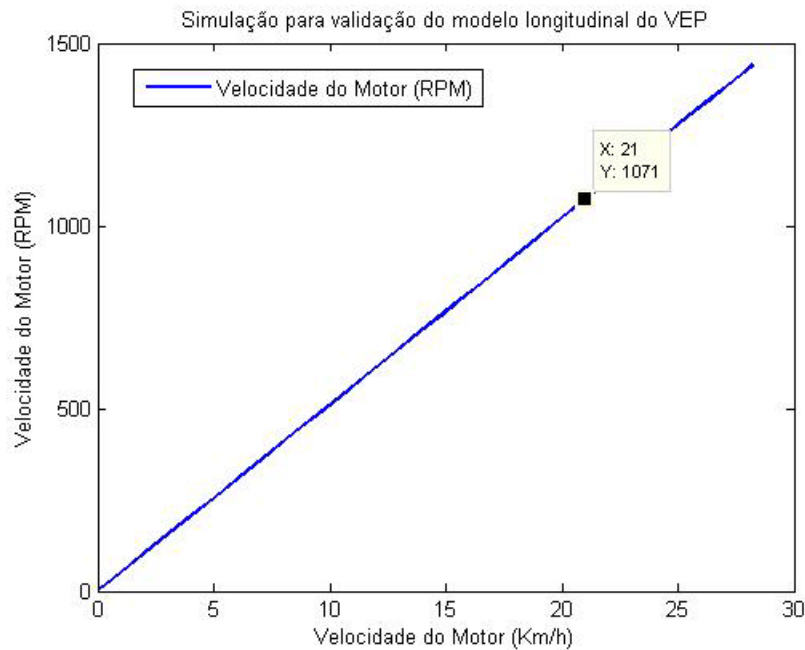


Figura 3.13 - Dependência linear da conversão km/h para RPM

Aplicando a equação (3.20) conclui-se rapidamente que o modelo está de acordo com o que era esperado.

Ainda surge o caso de a referência ser dada em frequência eléctrica e, quando assim é, há que efectuar a seguinte transformação para obter a velocidade em km/h:

$$v = \left( \frac{2 \times \pi \times r \times 3,6}{60 \times G} \right) \times \left( \frac{fe \times 60 \times (1-s)}{p} \right) \quad (3.21)$$

$$s_n = \left( \frac{N_s - N_n}{N_s} \right) \times 100 \quad (3.22)$$

Na equação (3.21)  $fe$  é a frequência eléctrica e é dada em Hz,  $s_n$  é o deslizamento nominal dado em percentagem, cujo cálculo é efectuado com base na equação (3.22) (onde  $N_s$  é a velocidade de sincronismo e  $N_n$  é a velocidade nominal ambas dadas em RPM) e  $p$  é o número de pares de pólos.

A seguir apresenta-se a influência da inclinação no binário de carga do modelo do veículo e ainda a influência das acelerações linear e angular.

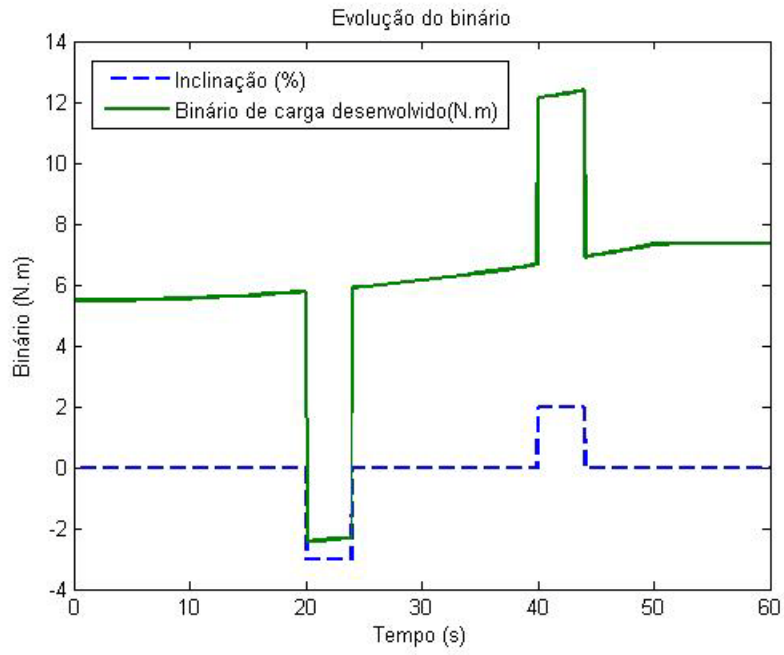


Figura 3.14 - Evolução do binário de carga desenvolvido com inclinações

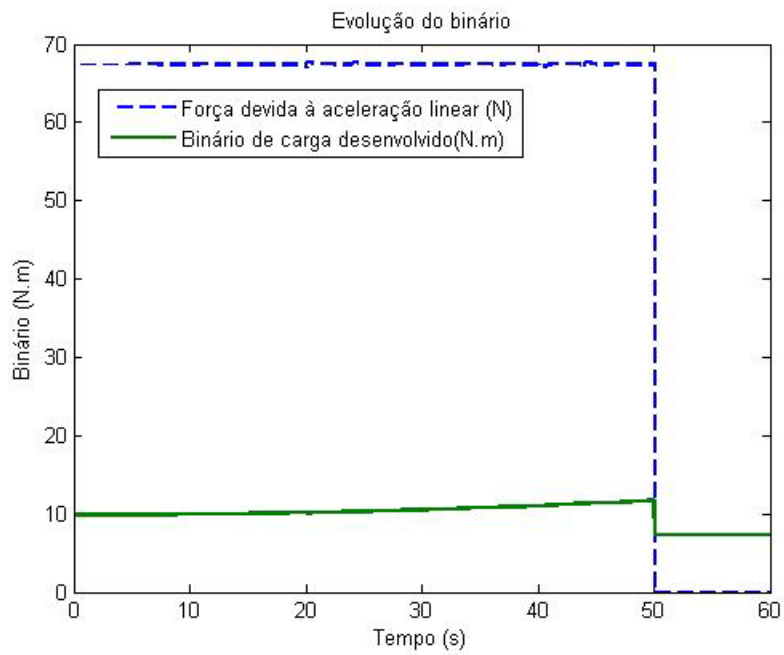


Figura 3.15 - Evolução do binário de carga desenvolvido com a presença de aceleração linear

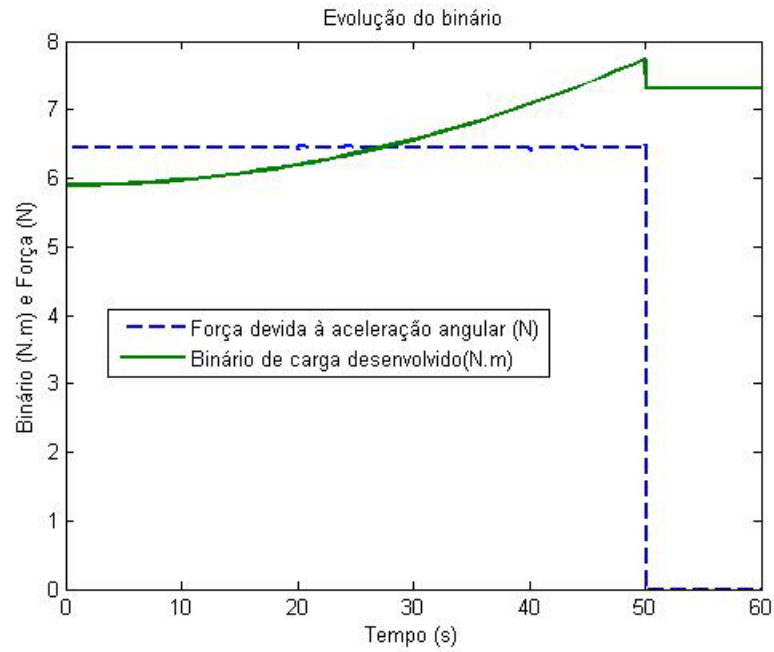


Figura 3.16 - Evolução do binário de carga desenvolvido com a presença de aceleração angular

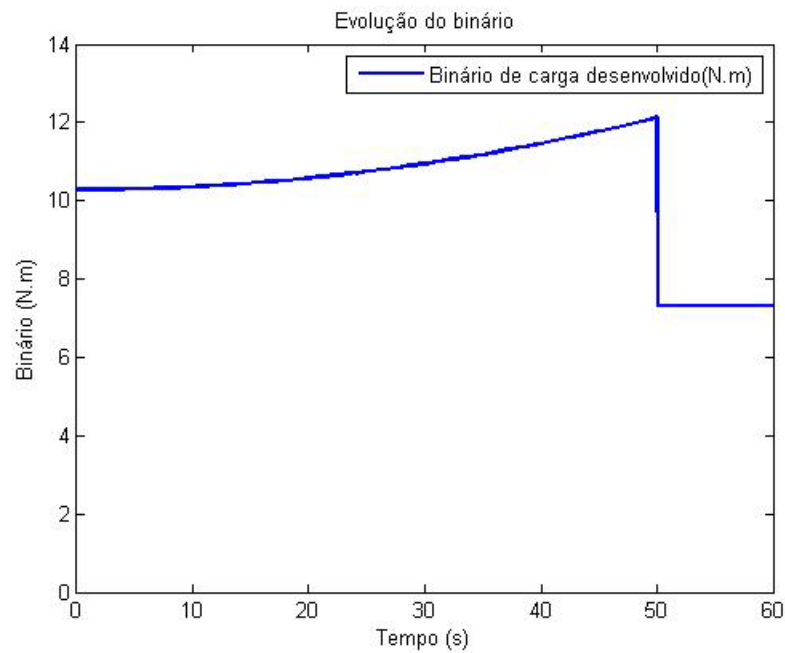


Figura 3.17 - Evolução do binário de carga desenvolvido com a presença de ambas as acelerações

### 3.3 - Integração do modelo do veículo com o modelo de controlo vectorial

#### 3.3.1 - O LMA

Existem vários esquemas de controlo vectorial estudados de forma aprofundada e cada com as suas vantagens e desvantagens [9]. No caso do VEP, pelas características do propulsor (motor eléctrico de indução), o esquema mais apropriado [31], de entre os já simulados [32], constata-se ser o controlo vectorial indirecto em tensão.

Este tipo de esquema é o utilizado em maior escala ao nível industrial pela sua simplicidade. Ao contrário do esquema de controlo vectorial directo, neste não é feita qualquer estimação do fluxo do rotor. Simplificando pode dizer-se que o bloco de controlo vectorial recebe usualmente como parâmetros o binário e o fluxo pretendidos, bem como a velocidade actual do rotor e o valor da corrente por fase no estator do motor de indução. Com estes dados é possível gerar então os sinais de comando para o inversor que gere o propulsor.

Normalmente é desejável manter a frequência de comutação do inversor constante e minimizar a oscilação no binário presente, por exemplo, em métodos de controlo vectorial indirectos histeréticos em corrente. Para isso torna-se incontornável a utilização do esquema de controlo vectorial em tensão, que implica efectuar o cálculo da mesma de modo a que se tenha no estator as referências de corrente pretendidas [9].

O ambiente de controlo por orientação de campo consiste usualmente em exercer controlo sobre as componentes das correntes do estator do motor, representadas normalmente por um vector, numa *frame* de referência rotativa  $d,q$  alinhada com o fluxo do rotor. O controlo vectorial requer então as equações dinâmicas que modelam o propulsor (neste caso o motor de indução) e retorna as intensidades de corrente e tensões necessárias à estimação e controlo das variáveis.

O binário desenvolvido por um motor de indução trifásico pode ser descrito pela interacção entre as correntes do rotor e a onda de fluxo resultante da indução das correntes do estator. Uma vez que as correntes do rotor não podem ser medidas em motores com gaiola de esquilo, estas são substituídas por uma quantidade equivalente descrita num sistema de eixos coordenados rotativos chamado  $d,q$  que seguem o fluxo do rotor. A dedução das expressões encontra-se bem detalhada em [13].

Sendo o VEP um veículo eléctrico, a ligação com eficiência energética é uma ligação obrigatória e inultrapassável, isto se algum dia se quiser implementar o veículo eléctrico como forma *standard* de transporte.



No VEP as perdas podem ter diversas origens, mas, considerando apenas o conjunto propulsor e controlador, é fulcral analisar as fontes de perdas presentes em ambos. No que respeita o controlador, as perdas podem manifestar-se sob a forma de:

- Perdas de comutação no inversor;
- Má estimação dos parâmetros do motor;
- Perdas introduzidas por má filtragem dos sinais envolvidos no controlo;
- Entre outros.

No que respeita o motor trifásico de indução foi já detalhado o funcionamento e as fontes de perdas, mas, como vão ser de imperativa importância nesta secção, será boa medida relembrar.

Num motor de indução, existem duas fontes de perdas que serão as mais significativas. As perdas no cobre e no ferro quer no estator quer no rotor são as que representam a maior percentagem de desperdício. Embora este tipo de motores seja projectado de modo a que, em ponto de funcionamento nominal, seja obtido o nível de eficiência mais elevado, isto não significa que o motor seja igualmente eficiente noutros pontos de funcionamento. A condição nominal é normalmente aquela em que se verifica o maior equilíbrio entre as perdas no cobre e no ferro. O grande problema, necessitado de estudo, surge quando o motor está a trabalhar em condições longe das nominais e nas quais o equilíbrio entre as perdas no cobre e no ferro é inexistente.

Estudos [13] revelam que a minimização de perdas num motor de indução está directamente ligada à escolha do nível de fluxo (quanto maior o fluxo, maiores serão as perdas no ferro, no entanto, uma agressiva minimização do nível de fluxo provoca perdas elevadas no cobre). Conclui-se então que haverá um nível óptimo de fluxo que proporcionará a minimização de perdas.

Existem já várias vertentes adoptadas por diferentes autores [14], [15] e [13] no que respeita à escolha do nível de fluxo óptimo e, no que respeita às origens e comportamento das perdas, todos concordam que a baixas frequências de operação, as perdas no ferro (perdas por correntes induzidas e perdas por histerese) são bastante baixas quando comparadas com as perdas no cobre (razão pela qual normalmente, para baixas frequências de operação, se desprezam as perdas no ferro), no entanto, à medida que a velocidade aumenta, as perdas por correntes induzidas assumem uma contribuição mais elevada tornando-se dominantes, pelo que seria um erro não considerar esta influência uma vez que num cenário de controlo vectorial, como são feitas diversas estimações, a não consideração das perdas no ferro causaria um desajuste no funcionamento da máquina eléctrica.

Os métodos estudados para alcançar um nível mínimo de perdas visam garantir um correcto balanço entre a energia eléctrica e a energia magnética para que o consigam.

O método analisado e implementado no VEP é um método que pertence à classe dos métodos LMC (*Loss Model Controller*), que são métodos do tipo *feed-forward*, onde o nível óptimo de fluxo da máquina eléctrica é ajustado dependendo da maximização ou minimização de uma função objectivo definida com base nos parâmetros do motor. Nestes métodos a função objectivo é normalmente descrita analiticamente e representa as perdas, a eficiência ou a potência total de entrada. O mérito do método atrás descrito é o rápido cálculo do nível óptimo de fluxo sendo que as principais desvantagens se prendem com o facto de este método exigir uma correcta estimação dos parâmetros do motor uma vez que todo o seu desempenho depende desse factor. Os parâmetros mal estimados de uma máquina eléctrica, a alteração dos mesmos com as condições de funcionamento e a não inclusão de modelos das perdas *stray* e perdas mecânicas no modelo da máquina (pela complexidade que estas introduzem no modelo) podem resultar na adopção de níveis de fluxo não óptimos e, como tal, um nível de perdas mais elevado do que o que seria de esperar. O método LMC proporciona uma adaptação suave e rápida do nível de fluxo (importante uma vez que é indesejável a existência de variações bruscas no nível de fluxo). Este método necessita de uma base computacional poderosa para levar a cabo a sua função. O algoritmo (LMA - *Loss Minimization Algorithm*) implementado no VEP tem como base o estudo apresentado na primeira secção deste capítulo.

Neste estudo é proposto um método que minimiza o total de perdas no cobre e no ferro num accionamento de controlo de velocidade/binário para motores de indução. O modelo de perdas é obtido tendo em linha de conta as indutâncias de fugas ( $L_{lr}$  e  $L_{ls}$ ) nas coordenadas  $d,q$  do motor. A inclusão destas indutâncias justifica-se uma vez que à medida que a frequência angular eléctrica ( $\omega_e$ ) aumenta, as quedas de tensão aos terminais das indutâncias de fugas tornam-se significativas. Sendo o tema deste documento baseado na análise e optimização de eficiência de um veículo eléctrico pode ser importante considerar estas condições pois a velocidades elevadas poderia ser impossível atingir o nível óptimo desejado.

Conforme pode ser verificado em [13], as perdas totais representadas com base nas resistências  $R_d(\omega_e)$  e  $R_q(\omega_e)$  (resistências equivalentes na representação nos eixos  $d,q$ ) são dadas pela seguinte equação:

$$P_{loss} = R_d(\omega_e) \times i_{sd}^2 + R_q(\omega_e) \times i_{sq}^2 \quad (3.23)$$

Onde  $R_d(\omega_e)$  e  $R_q(\omega_e)$  são dadas por:

$$R_d(\omega_e) = R_s + \frac{\omega_e^2 L_m^2}{R_m} \quad (3.24)$$

$$R_q(\omega_e) = R_s + \frac{R_r L_m^2}{L_r^2} + \frac{\omega_e^2 L_m^2 L_{lr}^2}{R_m L_r^2} \quad (3.25)$$

Nas equações (3.23), (3.24) e (3.25) as variáveis são as resistências já descritas acima dadas em Ohm ( $\Omega$ ), as correntes segundo os eixos d e q ( $i_{sd}$  e  $i_{sq}$ ) referidas ao estator cuja unidade é o Ampère (A),  $R_s$  é a resistência do estator,  $R_m$  é a resistência que modela as perdas no ferro,  $R_r$  é a resistência do rotor, todas dadas em  $\Omega$ ,  $L_m$  é a indutância de magnetização,  $L_r$  a indutância do rotor,  $L_{lr}$  a indutância de fugas do rotor, todas dadas em Henry (H),  $\omega_e$  representa a velocidade angular eléctrica dada em rad/s.

Como já foi referido, num cenário de orientação de campo considerando que todos os parâmetros do motor estão bem estimados, consegue-se um desacoplamento das correntes segundo os eixos d e q. Neste cenário, em que se tem o eixo d alinhado com o fluxo do rotor, a única componente de corrente que produz fluxo é precisamente a corrente segundo o eixo d, enquanto a corrente segundo o eixo q é a responsável pela produção do binário, não tendo assim efeito no fluxo. Assim sendo pode concluir-se que as perdas no ferro são essencialmente devidas à intensidade de corrente  $i_{sd}$ .

À medida que  $\omega_e$  aumenta verifica-se que  $R_d(\omega_e)$  se torna dominante sobre  $R_q(\omega_e)$  como se pode verificar na figura abaixo apresentada, o que leva à conclusão que para minimizar as perdas é necessário reduzir a corrente  $i_{sd}$ , e desta forma o fluxo.

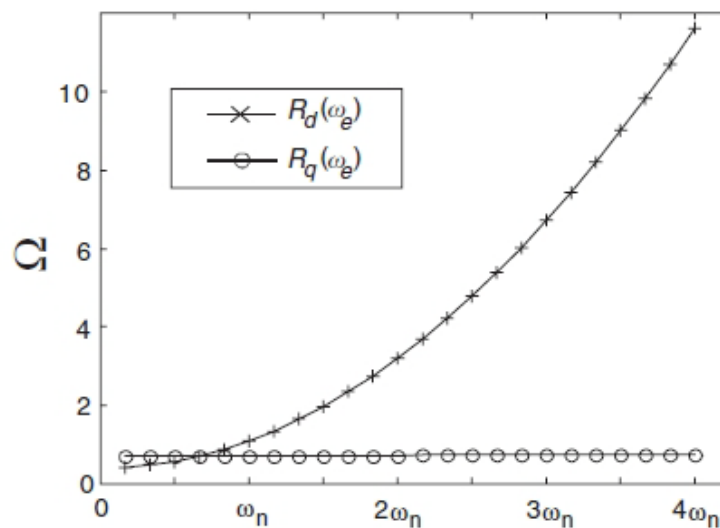


Figura 3.18 - Variação de  $R_d$  e  $R_q$  com o aumento de  $\omega_e$  [13]

O problema reside no facto de, a manutenção do nível de binário, diminuindo a corrente  $i_{sd}$ , traduz-se num aumento obrigatório da corrente  $i_{sq}$  visto que existe a relação entre o binário e as correntes atrás mencionadas traduzida pela equação (3.26) a seguir apresentada:

$$T_e = k_t \times i_{sd} \times i_{sq} \quad (3.26)$$

No entanto, um decréscimo em  $i_{sd}$  implica um acréscimo em  $i_{sq}$ , o que se traduz num aumento das perdas no cobre. Deste modo percebe-se que a solução óptima depende do ponto de funcionamento e só é conseguida através de um compromisso entre as perdas no cobre (dominadas por  $i_{sq}$ ) e no ferro (dominadas por  $i_{sd}$ ) que minimize as perdas totais consideradas no motor.

Posto isto, o problema em mãos é formulado considerando a minimização da função perdas atrás indicada (equação (3.23)) tendo como objectivo manter o binário pretendido, isto é:

$$k_t \times i_{sd} \times i_{sq} - T_e = 0 \quad (3.27)$$

A formulação completa deste problema obriga ao estabelecimento de algumas restrições ao nível de tensões e intensidades de corrente envolvidas (conforme a zona em que o motor de indução se encontra a funcionar) e que estão bem detalhadas quer em [33] quer em [13].

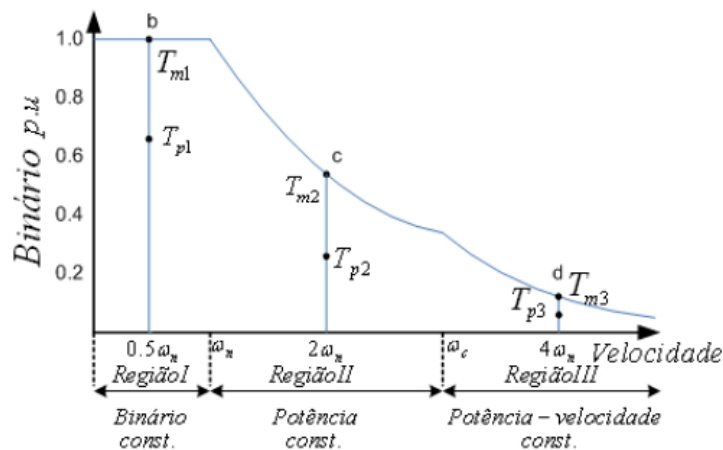


Figura 3.19 - Curva binário-velocidade de um motor de indução (com regiões de funcionamento)

Através da aplicação do teorema de *Kuhn-Tucker* chega-se aos conjuntos solução para a função custo tendo em conta as restrições definidas nos estudos atrás referidos. A solução óptima pode então ser classificada em regiões (sendo os pontos solução interiores ou na fronteira das restrições).

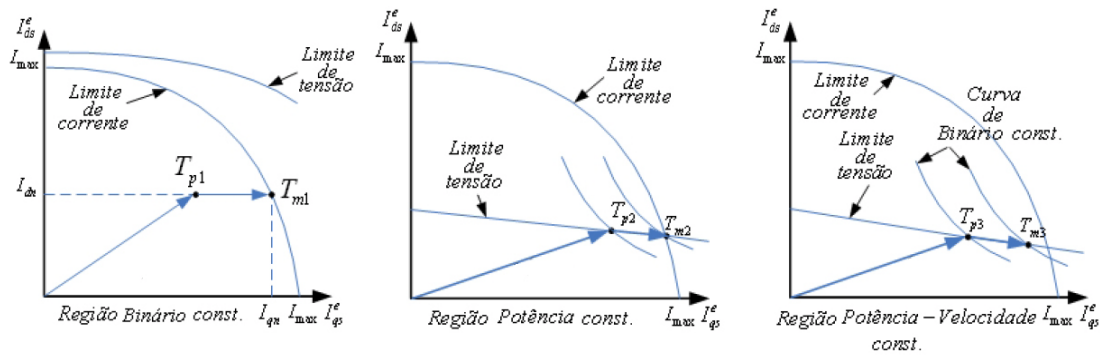


Figura 3.20 - Limites de intensidade de corrente e de tensão para cada região

Tendo como base os limites e as regiões de funcionamento, o algoritmo (LMA) implementado no VEP não é mais que uma função que calcula o nível de fluxo óptimo do motor em cada instante. Tal como foi referido, este nível depende do ponto de funcionamento, pelo que, a função em questão decide pelo nível óptimo tendo em conta os parâmetros essenciais que lhe indicam este mesmo ponto.

Assim sendo, e tendo em conta o tratamento analítico efectuado, os parâmetros necessários para o cálculo do nível de fluxo são a frequência eléctrica ( $\omega_e$ ), a corrente de fluxo  $i_{sd}$  existente e a corrente de binário  $i_{sq}$  pretendida (calculada através de um controlador proporcional e integral (PI)). Partindo destes três parâmetros e dos parâmetros do motor é então definida a zona de funcionamento do motor (binário constante, potência constante e potência-velocidade constante sendo que o conjunto das duas últimas é designado por zona de enfraquecimento de campo) e calculado o nível de fluxo óptimo que se pretende na máquina eléctrica.

O estudo efectuado em [13] tem como base a estimação do binário pretendido ( $T_e$ ). Pelo que, por este método, ao nível da velocidade (como foi já referido) existem três zonas. A zona de binário constante, a zona de potência constante e a zona de potência-velocidade constante, delimitadas por  $\omega_n$  e por  $\omega_c$ , respectivamente. Dentro de cada zona de velocidade existem duas zonas de binário, dependendo se o ponto de funcionamento é um ponto interior ou um ponto fronteira.

Caso se verifique que  $\omega_e \leq \omega_n$ , até ao ponto em que o limite de corrente de fluxo  $i_{dq}$  é atingido (pontos interiores), a corrente de fluxo é calculada de acordo com a relação linear dada por:

$$i_{sd} = \sqrt{\frac{R_q(\omega_e)}{R_d(\omega_e)}} i_{sq} \quad (3.28)$$

Assim, o nível de fluxo desejado será calculado por:

$$\lambda^* = L_m \times i_{sd}^* = L_m \sqrt{\frac{R_q}{R_d}} |i_{sq}| \quad (3.29)$$

A partir do momento em que a evolução do binário atinge o ponto de comutação (limite definido pela corrente máxima no eixo d), o fluxo passa a ser mantido constante sendo que o aumento de binário é efectuado através do aumento da corrente  $i_{sq}$ . Assim sendo, o fluxo pretendido é dado por:

$$\lambda^* = L_m \times i_{dn} \quad (3.30)$$

Caso se esteja na zona de enfraquecimento de campo ( $\omega_e \geq \omega_n$ ), o primeiro limite a ser atingido é o limite da elipse de tensão. Até esse ponto ser atingido mantém-se a relação linear entre as correntes  $i_{sd}^*$  e  $i_{sq}$  sendo o nível de fluxo desejado dado nesta zona também pela equação (3.29). Esta relação é válida para toda a zona de enfraquecimento de campo, quer na zona de potência constante, quer na zona de potência-velocidade constante, sendo a zona de binário delimitada de forma diferente da zona de binário constante.

De igual modo, o cálculo do nível óptimo de fluxo para os pontos na fronteira de limite de tensão é comum a toda a zona de enfraquecimento de campo. Desta forma, para binários superiores aos binários de comutação de zona na região II e III, o nível de fluxo óptimo é deduzido a partir dos valores óptimos de  $i_{sd}$ ,  $i_{sq}$  no limite da elipse de tensão e deduzidos em [13]. Para esta zona de funcionamento o nível de fluxo desejado é dado por:

$$\lambda^* = L_m \times i_{sd}^* = L_m \frac{\sqrt{V_{\max}^2 + (V_{\max}^4 - 4\omega_e^4 \sigma^2 L_s^4 T_e^2 / k_t^2)^{1/2}}}{\sqrt{2}\omega_e L_s} \quad (3.31)$$

É aconselhável, de forma a garantir que o motor está devidamente magnetizado, que não se deixe o nível de fluxo ser inferior a um determinado valor. Sendo assim, torna-se conveniente definir um nível mínimo de fluxo.

Atrás foi referido o método apresentado em [13], que no caso do VEP, por estar equipado com controlo vectorial indirecto, não é aplicável uma vez que não existe a estimação do binário. Assim sendo foi necessário proceder à reformulação do problema em termos, não do binário, mas sim da corrente que o gere ( $i_{sq}$ ) de forma a garantir limites à mesma que se traduzam nos limites antes deduzidos em relação ao binário.

Tal como anteriormente, a relação linear entre  $i_{sd}$  e  $i_{sq}$  da equação (3.28) mantém-se e sendo que o primeiro ponto limite de binário corresponde ao ponto em que é atingida a corrente nominal, tem-se que, substituindo na equação (3.28)  $i_{sd}$  por  $i_{dn}$  e resolvendo em ordem a  $i_{sq}$ :

$$i_{q1\text{lim}} = \sqrt{\frac{R_d}{R_q} i_{dn}^2} \quad (3.32)$$

Quanto ao segundo ponto limite, que corresponde ao ponto em que é atingido o limite de elipse de tensão dada por:

$$(\omega_e L_s i_{sd})^2 + (\omega_e \sigma L_s i_{sq})^2 \leq V_{\max}^2 \quad (3.33)$$

Tendo em conta que até este ponto ser atingido a relação linear das correntes mantém-se, substituindo  $i_{sd}$  dado por essa expressão na equação da elipse e resolvendo em ordem a  $i_{sq}$ , obtém-se  $i_{sq}$  apenas em função de  $\omega_e$ , que resulta em:

$$i_{q2\text{lim}} = \frac{V_{\max}}{\omega_e L_s \sqrt{\left(\frac{R_q}{R_d} + \sigma^2\right)}} \quad (3.34)$$

A expressão que determina o valor da corrente acima deste limite teve de ser alterada. Esta expressão era dada por:

$$i_{sd}^* = \frac{\sqrt{V_{\max}^2 + (V_{\max}^4 - 4\omega_e^4 \sigma^2 L_s^4 T_e^2 / K_t^2)^{1/2}}}{\sqrt{2}\omega_e L_s} \quad (3.35)$$

Uma vez que não existe estimaco do binrio, este foi substituído pela sua expresso em funo de  $i_{sd}$  e  $i_{sq}$  dada pela equao (3.26). Substituindo esta equao na equao (3.35) obtém-se a expresso desejada:

$$i_{sd}^* = \frac{\sqrt{V_{\max}^2 + (V_{\max}^4 - 4\omega_e^4 \sigma^2 L_s^4 i_{sd}^2 i_{sq}^2)^{1/2}}}{\sqrt{2}\omega_e L_s} \quad (3.36)$$

Nesta verso de controlo vectorial indirecto, o LMA deixa de impor directamente o fluxo no rotor para passar a impor a corrente que determina o nvel de fluxo. Como se est agora a trabalhar com intensidades de corrente, o limite mnimo atrs referido para o nvel de fluxo foi convertido num limite de corrente de fluxo.

De seguida, para que melhor se compreenda o funcionamento do algoritmo, apresenta-se o fluxograma do LMA.

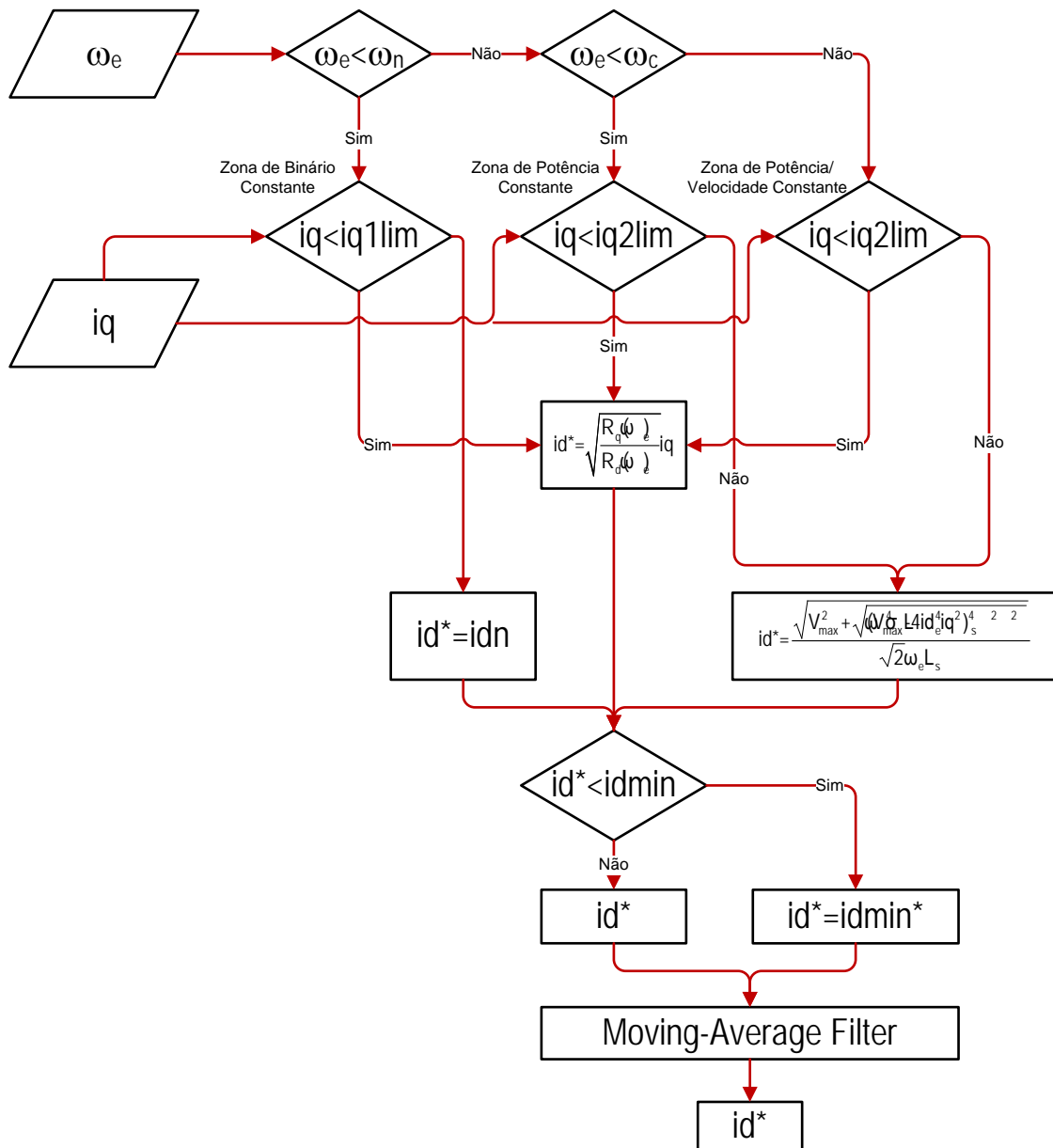


Figura 3.21 - Fluxograma do LMA

### 3.3.2 - O modelo de controlo vectorial

Com base em toda a apresentação atrás feita, foi elaborada uma arquitectura própria (Figura 3.22) para simular o ambiente de controlo vectorial com este algoritmo em Simulink que se passa a descrever de forma mais detalhada para que se perceba o que são os blocos constituintes do modelo e o que cada um tem por objectivo desempenhar.



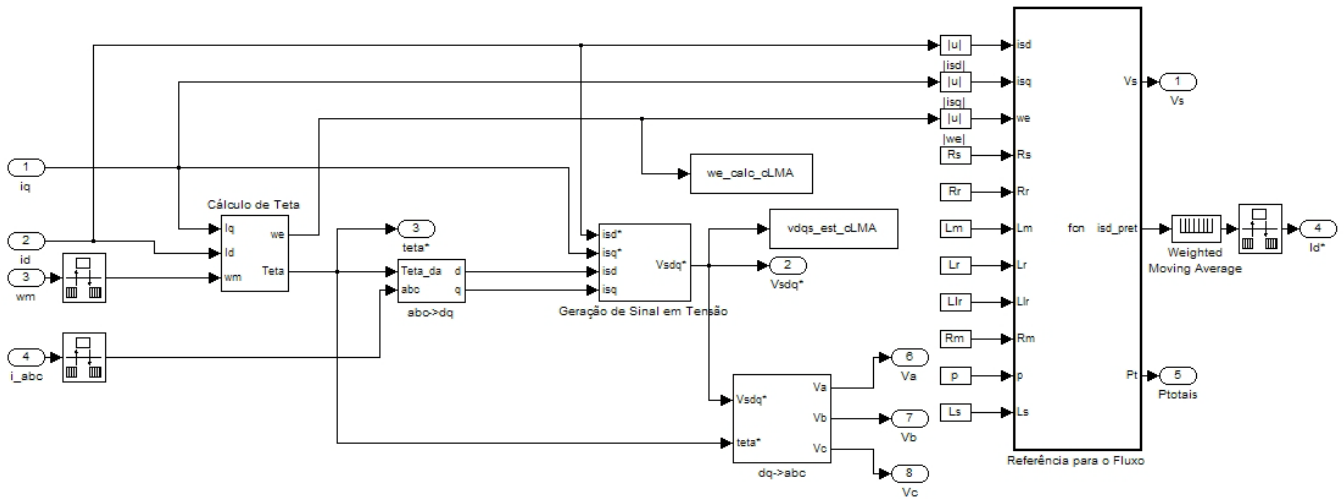


Figura 3.22 - Modelo de Controlo Vectorial Indirecto em Simulink

No modelo de controlo acima apresentado facilmente se percebe que os sinais de entrada são as correntes  $i_d$  e  $i_q$  (ambas estimadas), a velocidade mecânica do motor  $\omega_m$  e as correntes por fase do motor  $i_{abc}$ .

O bloco intitulado “abc->dq” recebe como parâmetros as correntes do motor e a posição estimada do rotor. Através da aplicação de uma transformada de Clarke seguida de uma transformada de Park, são calculadas as correntes actuais  $i_{sq}$  e  $i_{sd}$ . Estas correntes em conjunto com a velocidade mecânica do motor são entradas do bloco denominado “Cálculo de Teta”. Neste bloco calcula-se a posição eléctrica do rotor com base nas correntes através da seguinte metodologia:

$$\theta = \int \omega_e = \int (\omega_m p + \omega_{sl}) \quad (3.37)$$

$$\varphi_r = L_m i_d \quad (3.38)$$

$$T_r = \frac{L_r}{R_r} \quad (3.39)$$

$$\omega_{sl} = L_m \frac{i_q}{T_r \varphi_r} = \frac{L_m i_q}{\frac{L_r}{R_r} L_m i_d} = \frac{i_q}{\frac{L_r}{R_r} i_d} \quad (3.40)$$

Através da integração da velocidade eléctrica do rotor do motor é então possível obter a posição do rotor. Como saídas deste bloco têm-se a velocidade eléctrica e a posição do rotor.

O bloco de nome “Referência para o Fluxo” é o bloco que contém o LMA já descrito. Este bloco recebe os parâmetros do motor bem como as correntes actuais em d e q e ainda a velocidade eléctrica do rotor. Com estes dados é então estimada a corrente que proporciona

o nível de fluxo óptimo para cada instante, a saída deste bloco é realimentada para a entrada  $i_d$  uma vez que se trata da corrente estimada. À saída deste bloco encontra-se um filtro de média ponderada cuja função é impedir variações bruscas no nível de fluxo.

As correntes actuais em d e q são ainda entradas do bloco intitulado “Geração de Sinal em Tensão” que tem como entradas adicionais as correntes desejadas, que, após passarem por um conjunto de controladores PI, colocam à saída a tensão desejada  $V_{sdq}$  que irá controlar o motor. Esta saída em conjunto com a posição do rotor são as entradas do bloco “dq->abc” que, após aplicação das transformadas inversas de Clarke e Park, colocam na saída as tensões por fase para aplicar ao motor [9].

### 3.3.3 - Validação das condições nominais do sistema de controlo vectorial e motor

Dado que o objectivo destas simulações é comparar os valores nelas obtidos com os valores obtidos teoricamente, é importante validar as condições nominais do motor (verificadas experimentalmente) e averiguar se estas se enquadram minimamente com os valores obtidos por simulação. Assim sendo, procedeu-se a uma simulação apenas com o modelo de controlo vectorial e o motor (sem o modelo do veículo), impondo a este conjunto a velocidade nominal do motor e, após estabilização da velocidade, o binário de carga nominal para verificar se as intensidades de corrente nominais directa e de quadratura são semelhantes em simulação às obtidas experimentalmente.

Os parâmetros do motor fornecidos pelo orientador (medidos experimentalmente) podem ser visualizados na Tabela 3.2 que se apresenta a seguir:

Tabela 3.2 - Parâmetros do motor instalado no VEP

P	2,2	kW
$N_n$	1440	rpm
$\omega_n$	150,80	rad/s
V	30	Vrms (triângulo)
I	63	Arms (triângulo)
p	4	Pólos
$T_n$	14,59	N.m
$I_{max}$	36,37	Arms
$I_{dn}$	14,85	Arms
$I_{qn}$	33,20	Arms
$K_t$	0,030	N.m/A <sup>2</sup>
$L_m$	6,320	mH
$L_{ls}$	0,216	mH
$L_{lr}$	0,421	mH
$R_r$	0,070	$\Omega$
$R_s$	0,100	$\Omega$
$R_m$	18,09	$\Omega$
$L_s$	6,536	mH
$L_r$	6,741	mH

Os valores acima apresentados são os valores comuns da chapa de características do motor acrescidos dos valores estimados dos parâmetros internos do motor. Passa-se a explicar o que cada um deles representa:

- $P_n$  - Potência nominal dada em watt (W)
- $N_n$  - Velocidade nominal em rotações por minuto (rpm)
- $\omega_n$  - Velocidade nominal em radianos por segundo (rad/s)
- V - Tensão de linha eficaz em volts (Vrms)
- I - Intensidade de corrente de linha eficaz em ampères (Arms)
- P - Número de pólos (querendo dizer que existem 2 pares de pólos)
- $T_n$  - Binário nominal desenvolvido à velocidade nominal e com as correntes nominais (N.m)
- $I_{max}$  - Intensidade de corrente eficaz máxima por fase (Arms)
- $I_{dn}$  - Intensidade de corrente eficaz nominal no eixo d (Arms)
- $I_{qn}$  - Intensidade de corrente eficaz nominal no eixo q (Arms)
- $k_t$  - Constante de binário (N.m/A<sup>2</sup>)
- $L_m$  - Indutância de magnetização em henry (H)
- $L_{lr}$  e  $L_{ls}$  - Indutância de fugas do rotor e do estator respectivamente (H)
- $R_r$  e  $R_s$  - Resistência do rotor e do estator respectivamente em ohm ( $\Omega$ )
- $R_m$  - Resistência que modela as perdas no ferro ( $\Omega$ )
- $L_r$  e  $L_s$  - Indutância total do rotor e do estator (corresponde à soma das indutâncias magnética e de fugas) respectivamente (H)

Com os valores atrás apresentados foi possível construir um modelo de simulação em ambiente de controlo vectorial com um motor de indução (fornecido pelo orientador) cujo

próprio modelo tem em conta as perdas no ferro, facto que não se verifica no modelo nativo do Simulink.

As simulações seguintes tiveram como objectivo verificar o funcionamento nominal do motor, como tal, foram efectuadas considerando o esquema de fluxo constante, isto é, atribuiu-se o valor nominal à corrente segundo o eixo d variando apenas a corrente segundo o eixo q em função do binário desejado.

O modelo utilizado para esta simulação é o apresentado na Figura 3.23.

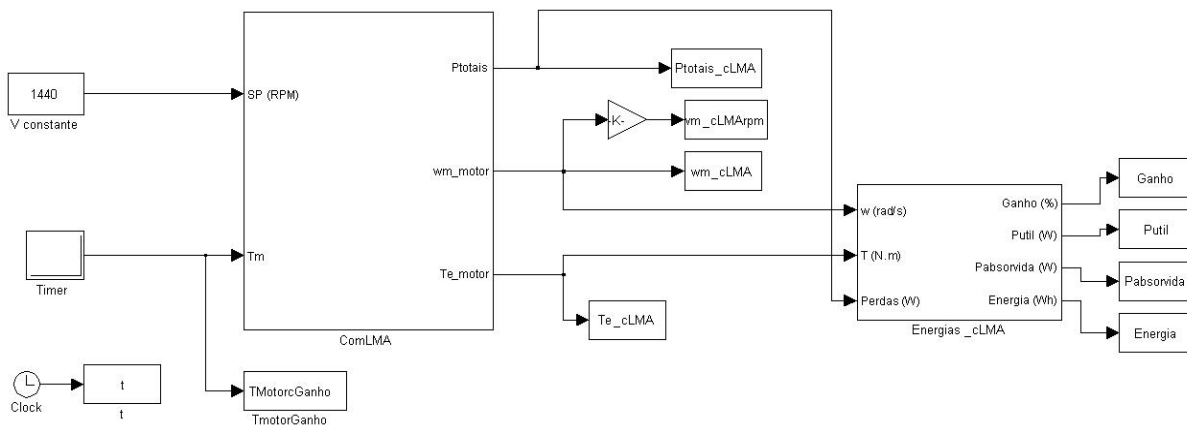


Figura 3.23 - Modelo utilizado para validação das condições nominais

### Simulação 1

Nesta simulação foram impostos limites nas correntes  $i_d$  e  $i_q$  de valor igual ao valor nominal das mesmas. Após aplicar a velocidade nominal à entrada do sistema, seria de esperar que esta fosse atingida sem dificuldades e estabilizada. Após a estabilização da velocidade, com a introdução de um binário de carga igual ao nominal calculado, seria de esperar que o motor gerasse um binário electromagnético suficiente para acompanhar o binário de carga, voltando à velocidade nominal após um curto período de tempo.

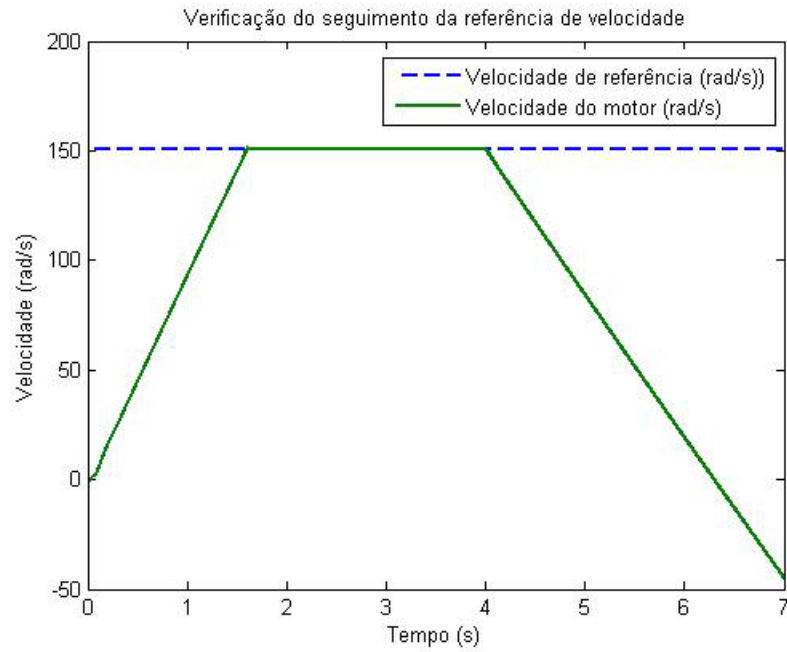


Figura 3.24 - Verificação do seguimento da referência de velocidade

Analisando a Figura 3.24 facilmente se percebe que algo não está bem uma vez que a velocidade de referência não é seguida após a introdução do binário de carga aos 4 segundos de simulação.

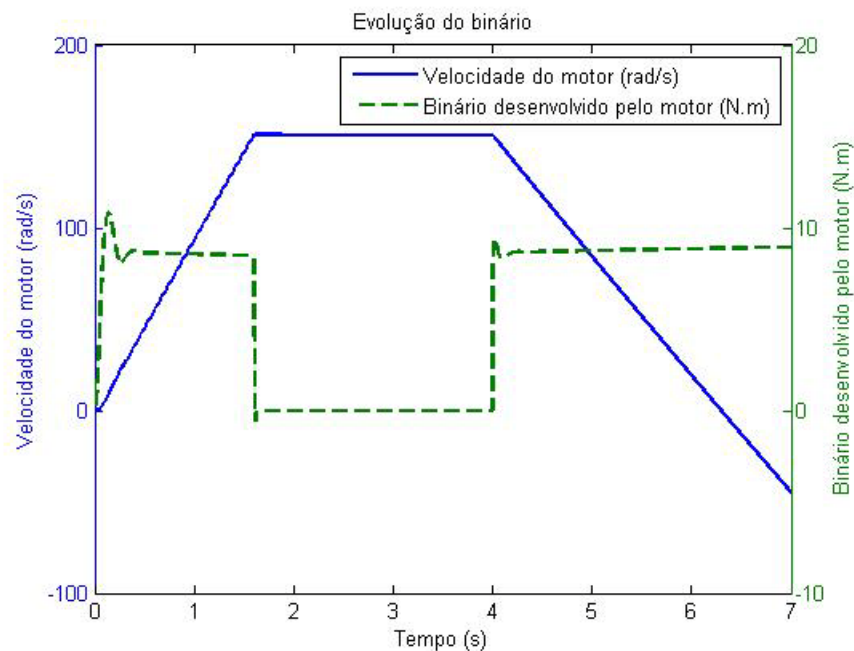


Figura 3.25 - Evolução do binário desenvolvido com a velocidade

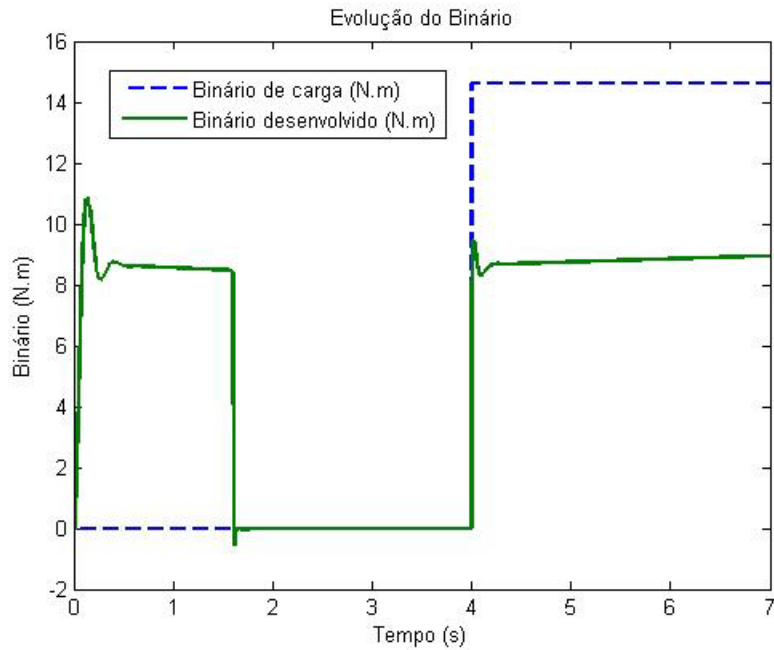


Figura 3.26 - Introdução do binário de carga aos 4 segundos e desempenho do binário desenvolvido

Com base no que se pode ver na Figura 3.26 é fácil perceber que o motor, para os limites de corrente estabelecidos, não consegue gerar o binário electromagnético que supostamente seria o nominal.

O binário calculado pelas condições nominais é dado por:

$$T_n = \frac{P_n}{\omega_n} = \frac{2200}{150,80} = 14,59 \text{ N.m} \quad (3.41)$$

Este binário foi aplicado como binário de carga e, caso estivesse tudo correcto, a velocidade sofreria um transitório de adaptação mas rapidamente voltaria à velocidade nominal, o que não acontece.

A justificação para este facto, uma vez que os parâmetros nominais estão correctos de certeza, será uma má estimacão dos parâmetros do motor de indução instalado no VEP. De facto, quando se calcula o binário electromagnético através dos parâmetros do motor obtém-se um valor de binário próximo do obtido na simulacão e que no máximo é:

$$T_e = K_r i_d i_q = \frac{3}{2} p \frac{L_m^2}{L_r} i_d i_q = \frac{3}{2} \times 2 \times \frac{(6,320 \times 10^{-3})^2}{6,741 \times 10^{-3}} \times 14,85 \times 33,20 = 8,78 \text{ N.m} \quad (3.42)$$

Conclui-se a partir de (3.42) que o valor de  $k_t$  é diferente quando calculado pelos valores nominais e quando calculado pelos parâmetros equivalentes do motor. Na realidade a diferente é bastante pronunciada uma vez que pelas condições nominais:

$$k_t = \frac{T_n}{i_{dn} i_{qn}} = 0,0296 \frac{N.m}{A^2} \quad (3.43)$$

Enquanto pelas condições paramétricas dá:

$$K_t = \frac{3}{2} p \frac{L_m^2}{L_r} = 0,0178 \frac{N.m}{A^2} \quad (3.44)$$

No que respeita às intensidades de corrente envolvidas nesta simulação a imagem seguinte elucida a evolução das mesmas ao longo do tempo.

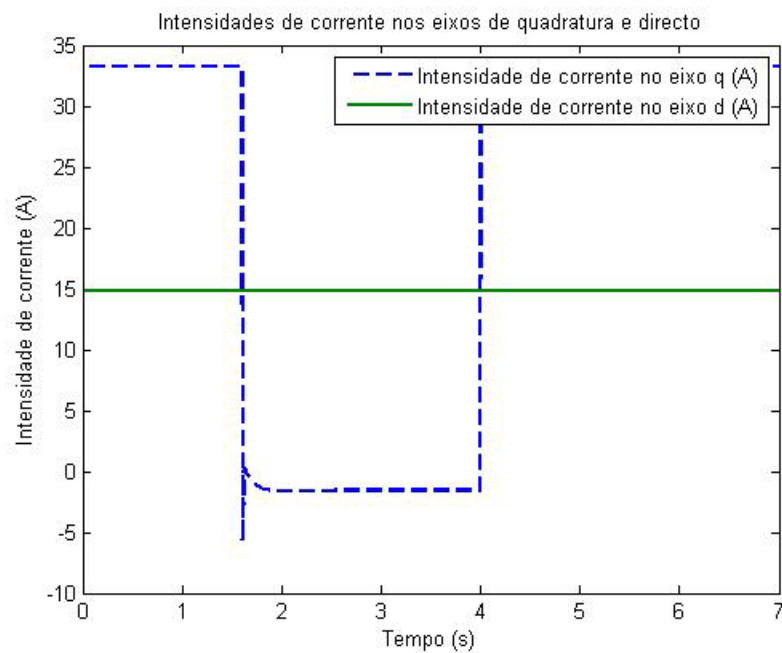


Figura 3.27 - Evolução das correntes nos eixos d e q

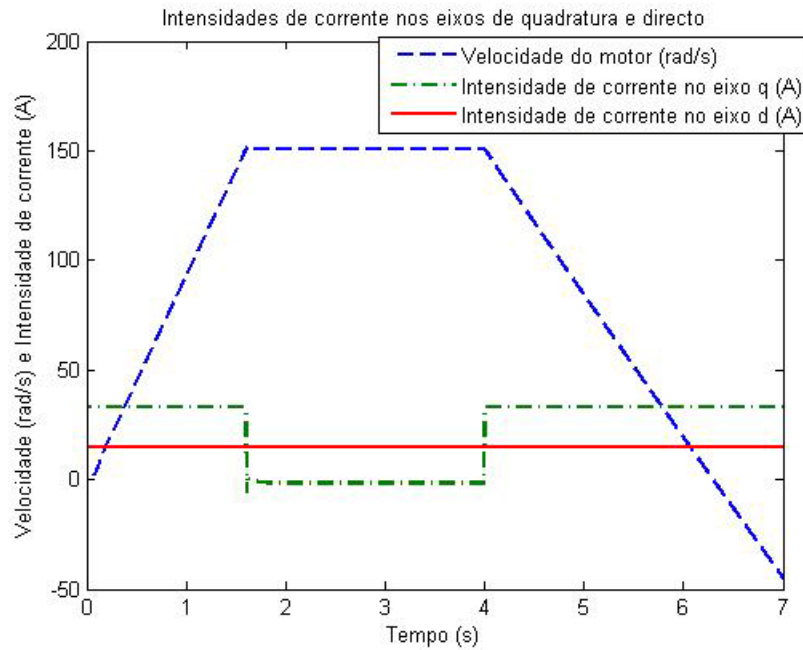


Figura 3.28 - Evolução das correntes com o tempo tendo em conta a velocidade do motor

Analisando a Figura 3.27 e Figura 3.28 percebe-se que o limite imposto no controlo é insuficiente para que o motor consiga gerar o binário de carga aplicado (que seria o nominal). De notar que a intensidade de corrente segundo o eixo de quadratura  $i_q$  está sempre no limite na zona de aceleração e na zona em que é aplicado o binário de carga.

A figura seguinte serve para demonstrar a correcta estimação da posição do rotor ao longo do tempo.



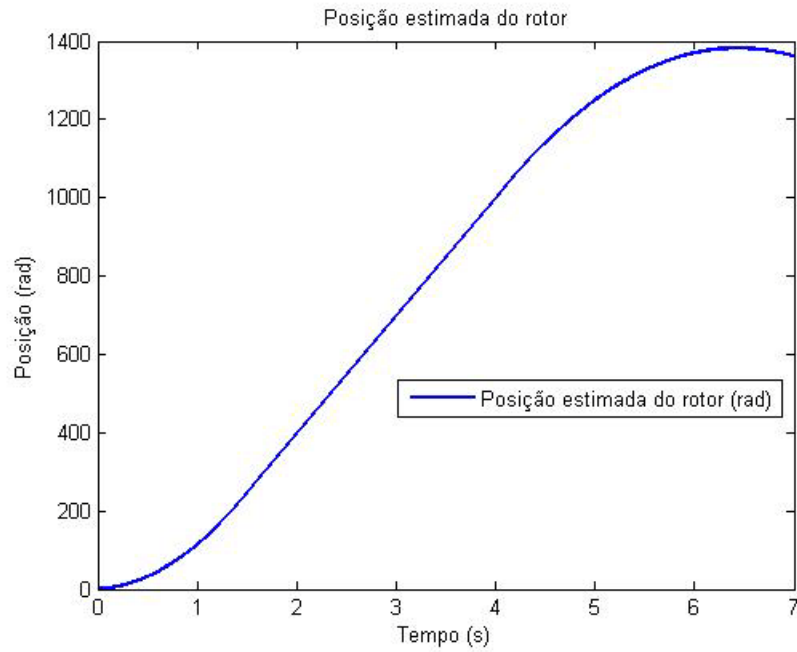


Figura 3.29 - Posição estimada do rotor com base na velocidade do mesmo

De seguida apresenta-se a evolução do fluxo, que, visto estar a ser aplicado um esquema de fluxo constante, seria de esperar que assim o fosse.

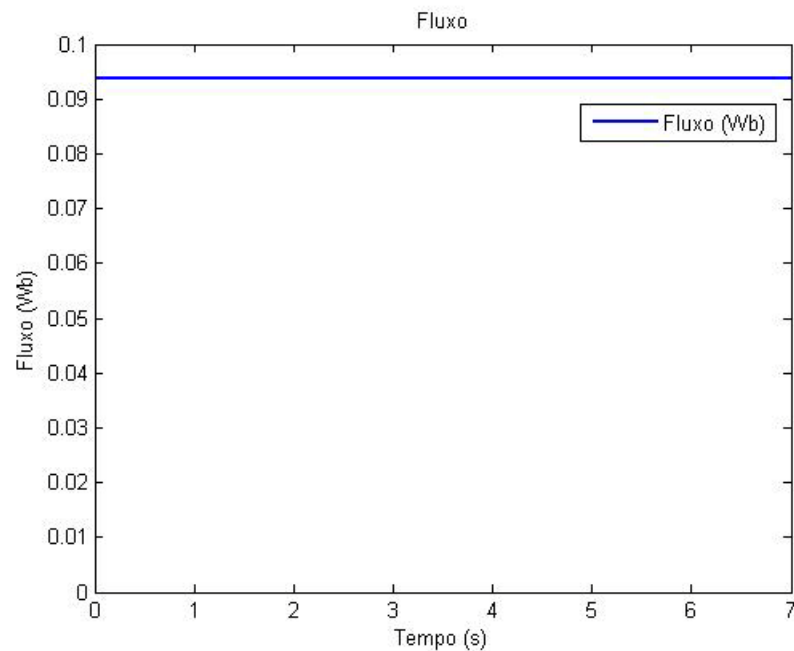


Figura 3.30 - Nível de fluxo

As figuras seguintes apresentam a potência absorvida e potência útil bem como a potência de perdas que é a diferença entre as duas anteriores.

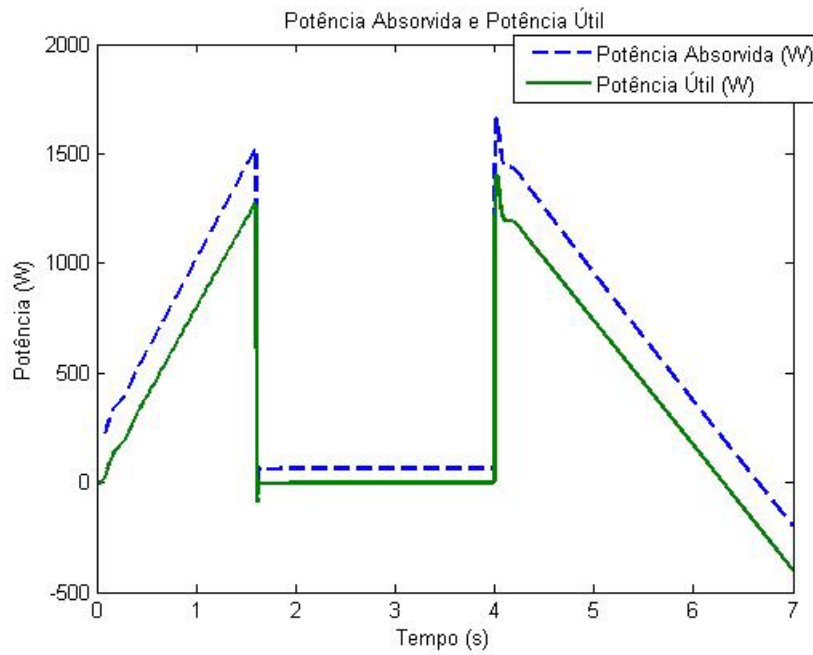


Figura 3.31 - Potência absorvida e potência útil

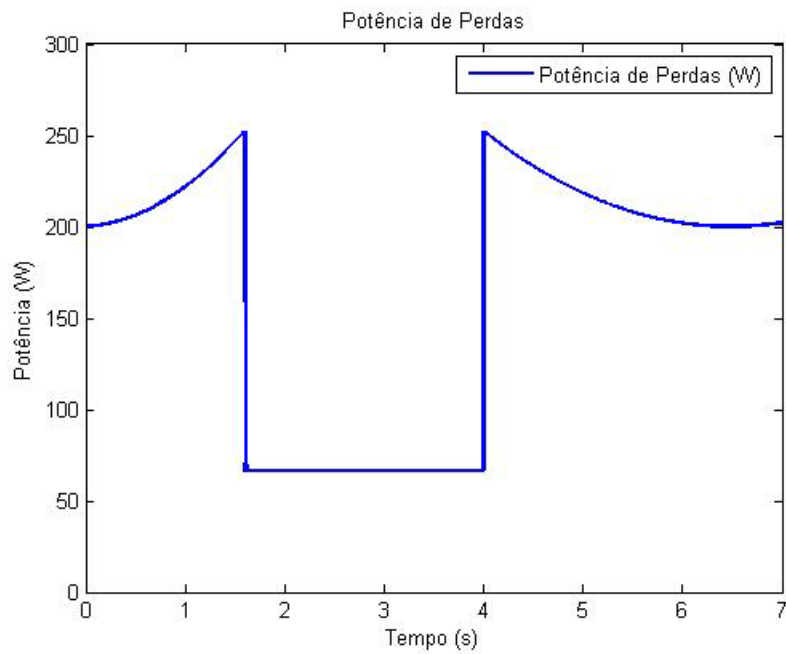


Figura 3.32 - Potência de perdas

Através da Figura 3.31 percebe-se que para a velocidade nominal e binário nominal a potência útil desenvolvida começa a decrescer e não se aproxima sequer dos 2200 W que seriam de esperar.

### Simulação 2

Para dissipar as dúvidas quanto aos limites de corrente, e tendo em linha de conta que, para obter gamas dinâmicas mais abrangentes, é comum considerar limites de 1,5 a 2 vezes a intensidade de corrente nominal, foi efectuada uma nova simulação, desta vez utilizando os seguintes limites para  $i_q$  e  $i_d$ :

$$\begin{cases} \lim i_q = 1,5 \times i_{qn} = 49,80A \\ \lim i_d = 1,5 \times i_{dn} = 22,28A \end{cases} \quad (3.45)$$

Como se pode verificar pelas imagens a seguir, para estes limites de corrente, o binário gerado já consegue acompanhar o binário de carga aplicado.

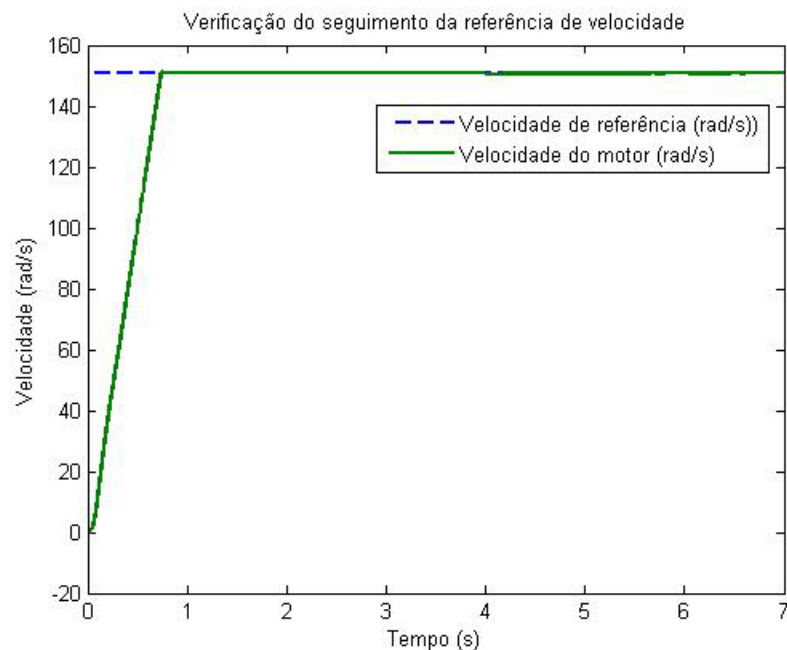


Figura 3.33 - Verificação do seguimento da referência de velocidade

Na Figura 3.33 verifica-se agora o acompanhamento da velocidade de referência mesmo após a introdução do binário de carga nominal aos 4 segundos. A figura a seguir mostra um pormenor do transitório aos 4 segundos quando se introduz o binário de carga.

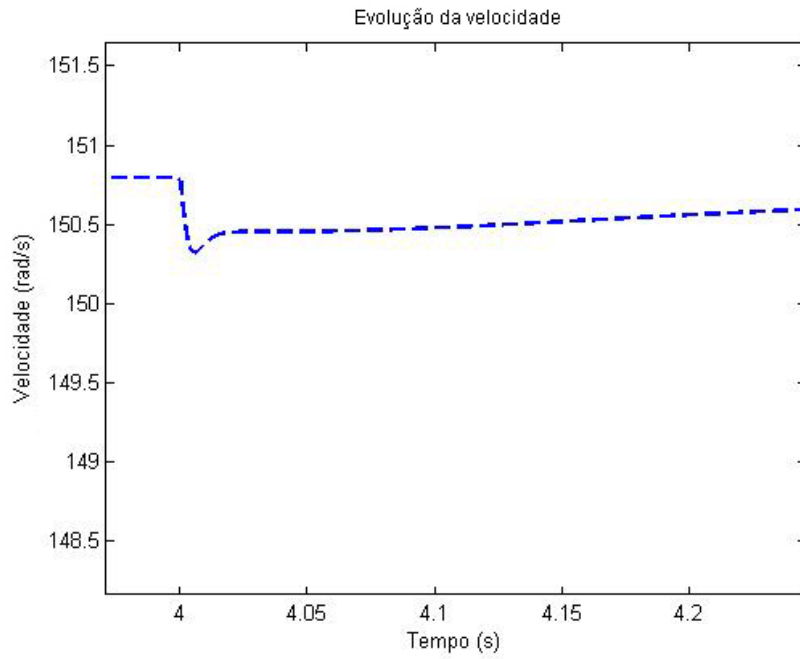


Figura 3.34 - Transitório de velocidade no instante em que se aplica o binário nominal de carga

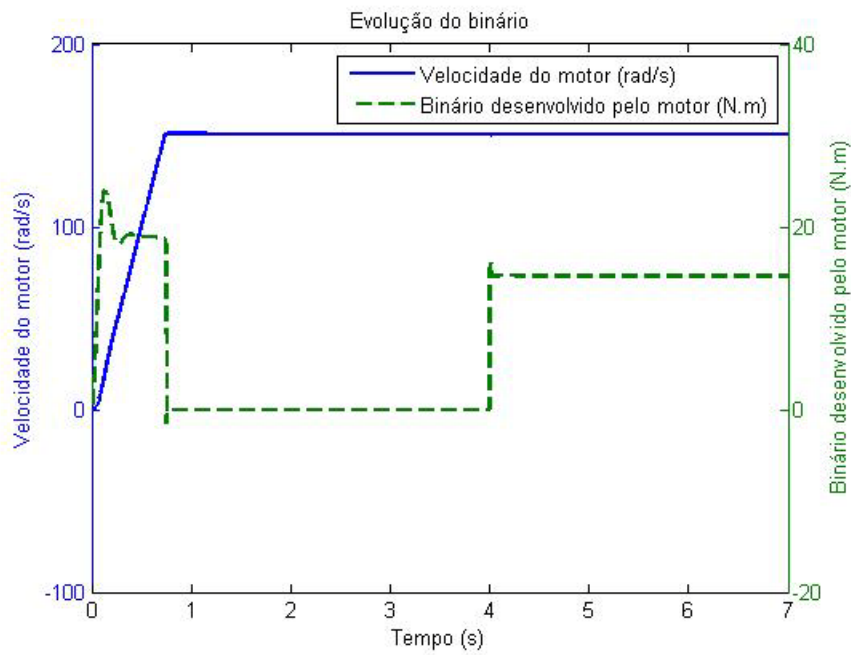


Figura 3.35 - Evolução do binário desenvolvido com a velocidade

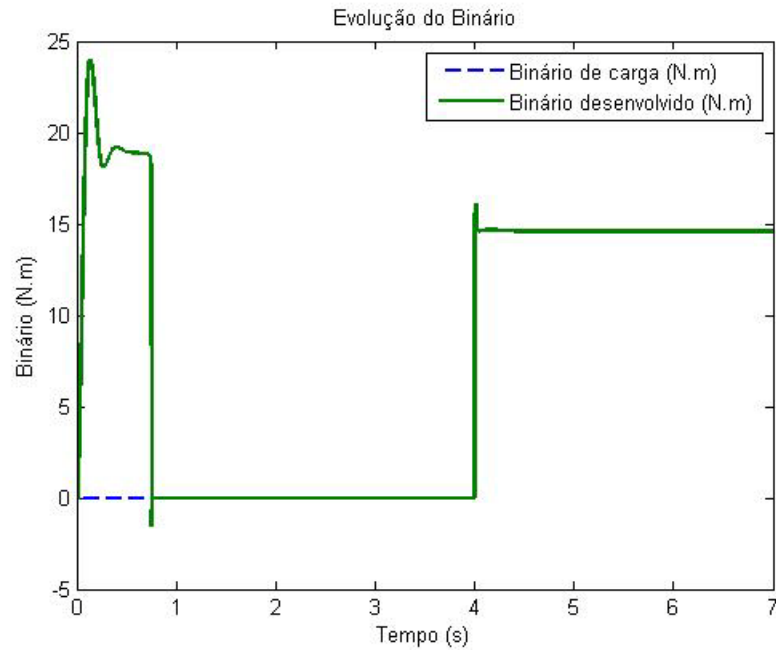


Figura 3.36 - Introdução do binário de carga aos 4 segundos e desempenho do binário desenvolvido

Na figura anterior verifica-se o capaz seguimento do binário de carga aplicado. O binário desenvolvido é suficiente para acompanhar a carga uma vez que a intensidade de corrente disponível é suficiente para que o motor consiga gerar o binário electromagnético. É óbvio que com este esquema, as intensidades de corrente exigidas pelo motor serão maiores que as declaradas nominais mais uma vez devido ao valor diferente de  $k_t$ .

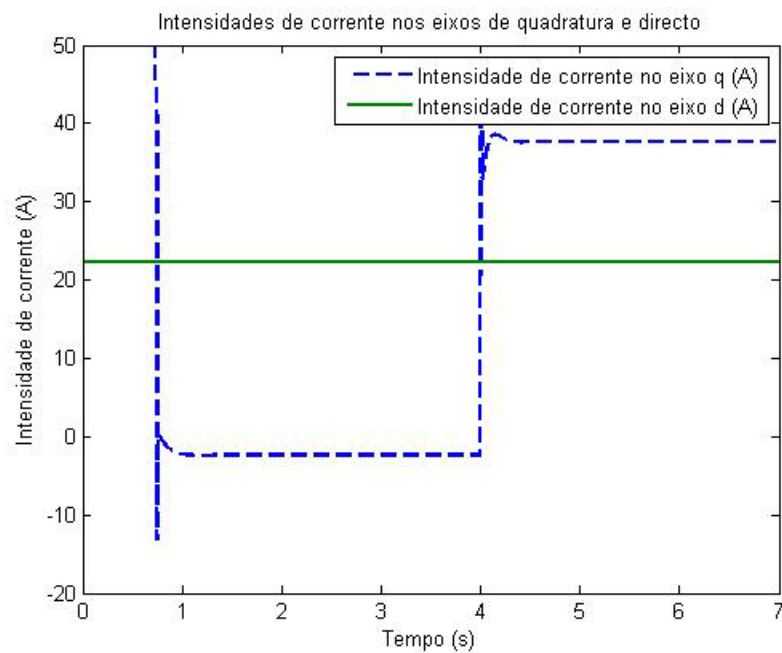


Figura 3.37 - Evolução das correntes nos eixos d e q

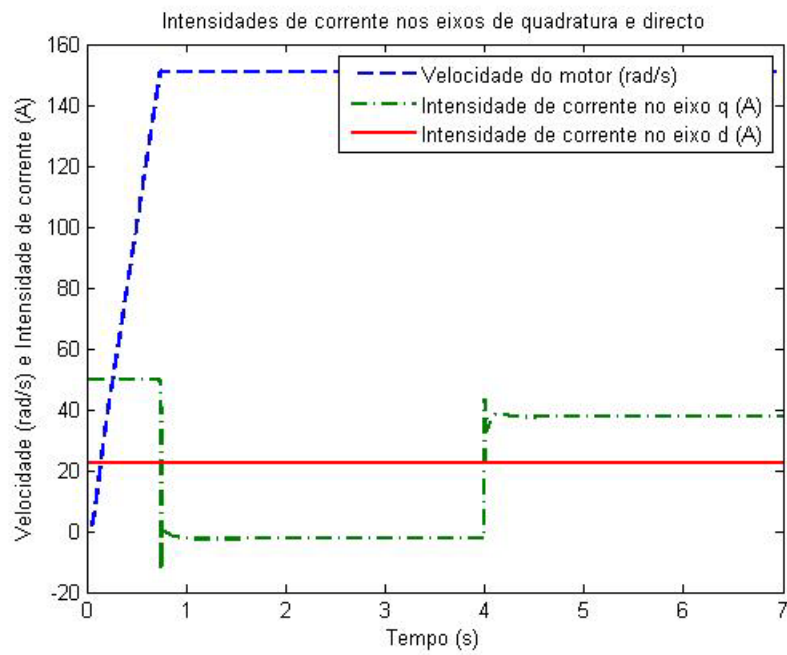


Figura 3.38 - Evolução das correntes com o tempo tendo em conta a velocidade do motor

Como se pode verificar na figura acima, e ao contrário do que acontecia com os limites de corrente anteriores, agora existe corrente suficiente para que o motor consiga gerar o binário electromagnético considerado nominal. Também se verifica aqui que os níveis de corrente presentes são superiores aos nominais obtidos experimentalmente.

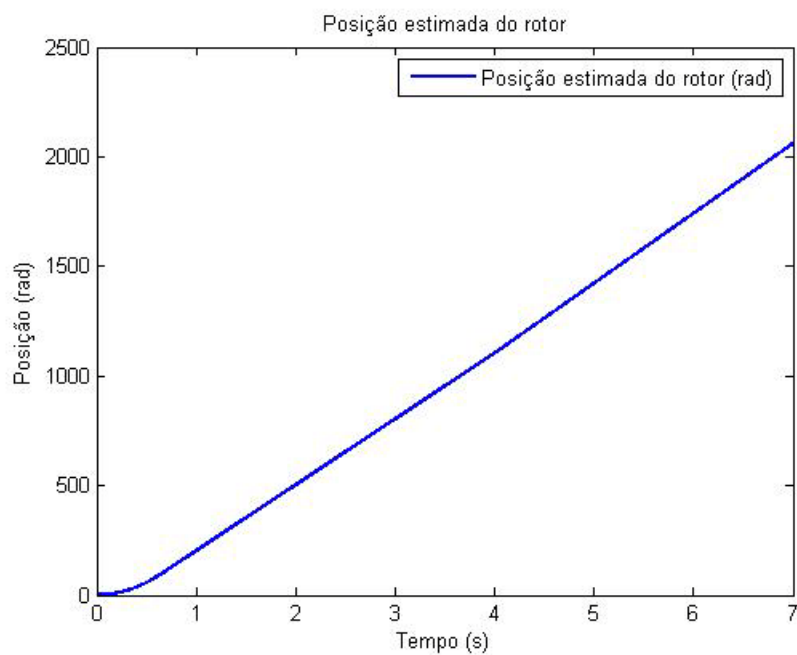


Figura 3.39 - Posição estimada do rotor

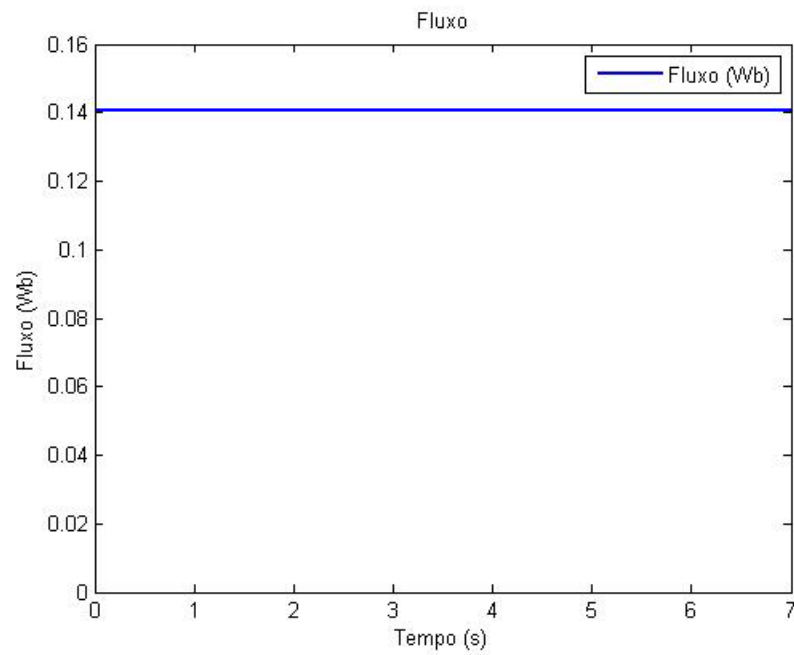


Figura 3.40 - Nível de fluxo

Como era de esperar o nível de fluxo é também superior uma vez que a corrente segundo o eixo d é constante e de valor mais elevado que o valor anterior.

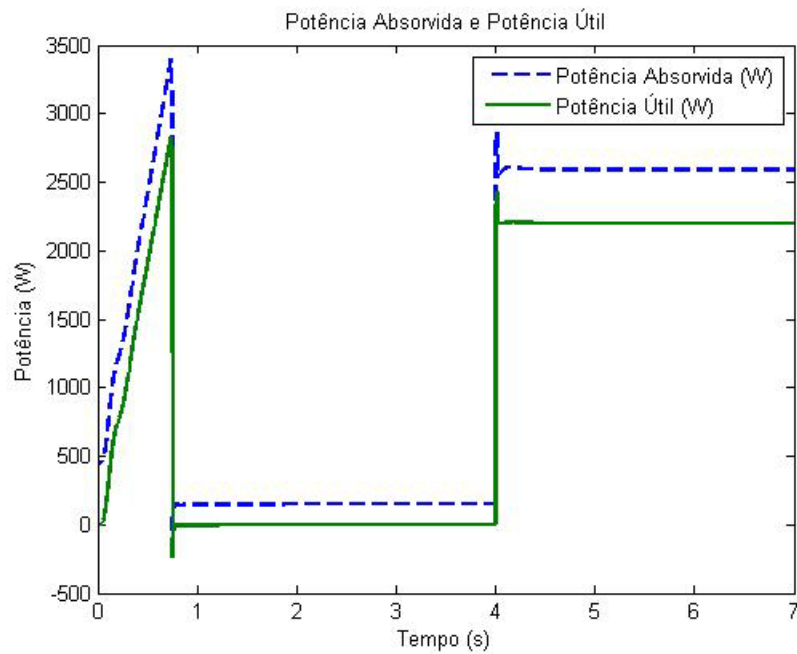


Figura 3.41 - Potência absorvida e potência útil

Como se pode verificar na figura anterior agora com a velocidade nominal e carga nominal já se obtém a potência nominal de 2200 W como era de esperar.

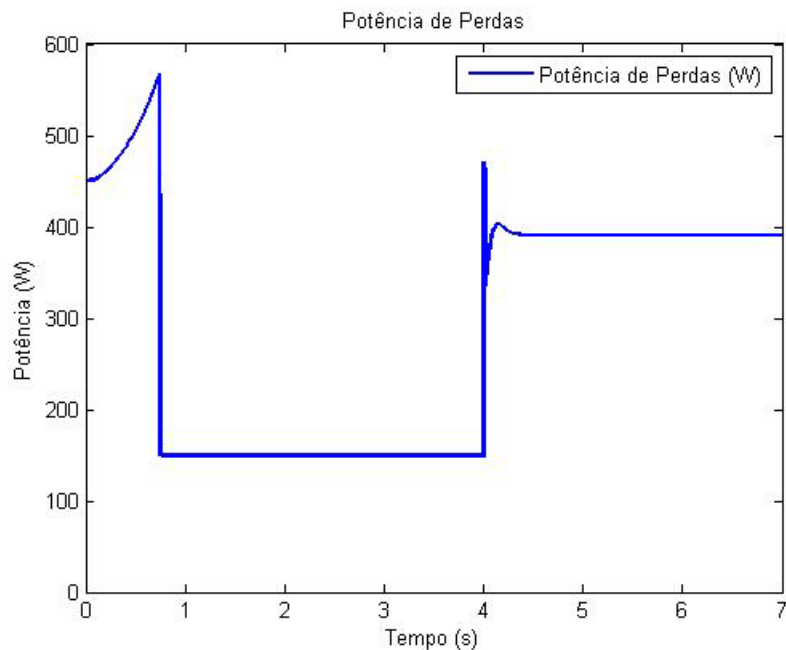


Figura 3.42 - Potência de perdas

### 3.4 - Conclusões

Tendo em linha de conta que as características nominais do motor estão correctamente dadas, conclui-se que a única razão para a diferença da constante de binário  $k_t$  residirá numa má estimativa dos parâmetros do motor. Para os parâmetros fornecidos, o modelo adequar-se-ia mais a um motor de cerca de 1,3 kW de potência uma vez que, para este valor:

$$k_t = \frac{T_n}{i_{dn} i_{qn}} = \frac{P_n / \omega_n}{i_{dn} i_{qn}} = \frac{1300 / 150,80}{14,85 \times 33,20} = 0,0175 \frac{N.m}{A^2} \quad (3.46)$$

Outro facto que leva à conclusão de que os parâmetros do motor devem estar mal estimados (assumindo que  $i_{dn}$  e  $i_{qn}$  determinados experimentalmente são os valores correctos) tem-se que, a partir da formulação do LMA, a velocidade que limita a zona de binário constante é dada por:

$$\omega_n = \frac{V_{max}}{\sqrt{L_s^2 I_{dn}^2 + \sigma^2 L_s^2 (I_{max} - I_{dn})^2}} \quad (3.47)$$



Na equação (3.47), excluindo as variáveis que são dadas pela chapa de características do motor e as correntes, ficam apenas os parâmetros estimados do motor. Com os valores actualmente considerados esta velocidade dá 427,90 rad/s eléctricos pelo que, dividindo pelo número de pares de pólos dá uma velocidade efectiva de 213,95 rad/s que é muito superior à velocidade nominal dada pela chapa de características que é de 150,80 rad/s indicando assim que o erro poderá estar, mais uma vez, nos parâmetros estimados do motor.

Outro facto interessante emerge da substituição da potência nominal considerada 2,2 kW na folha de cálculo em EXCEL para 1,3 kW. Esta mudança coloca a constante de binário  $k_t$  num valor mais próximo do calculado pelos parâmetros e produz os seguintes gráficos de ganho teórico do LMA face a um esquema de fluxo constante:

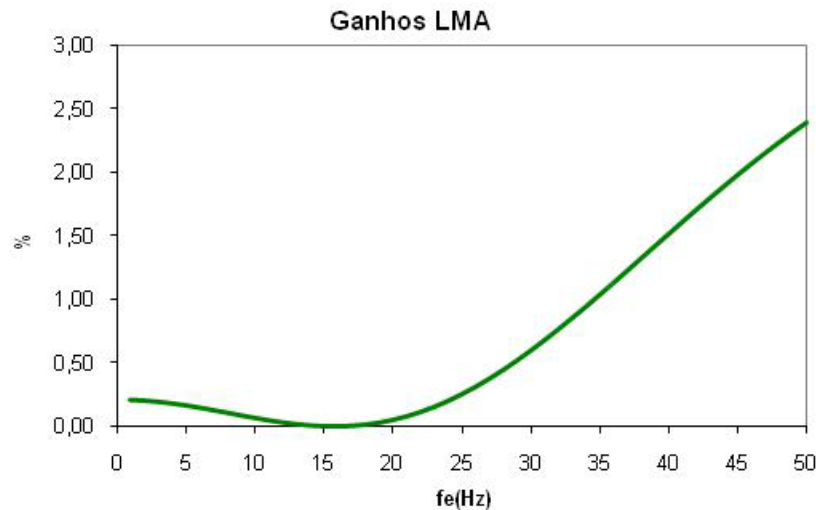


Figura 3.43 - Ganho teórico obtido com uma potência de 2,2 kW e os parâmetros actuais do motor

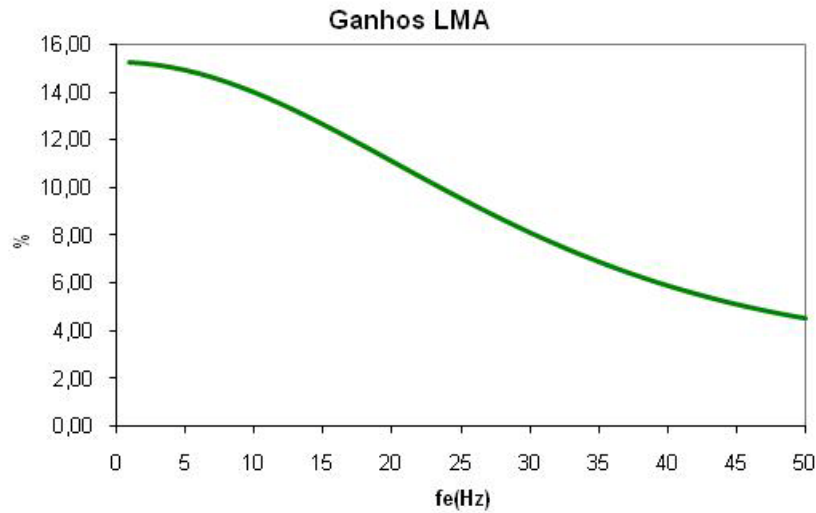


Figura 3.44 - Ganho teórico obtido com uma potência de 1,3 kW e os parâmetros actuais do motor

Pelo que se depreende das figuras acima apresentadas o comportamento experimental do VEP assemelha-se mais ao comportamento visível na Figura 3.44 pelo que, mais uma vez, a selecção dos parâmetros do motor actuais são questionáveis.

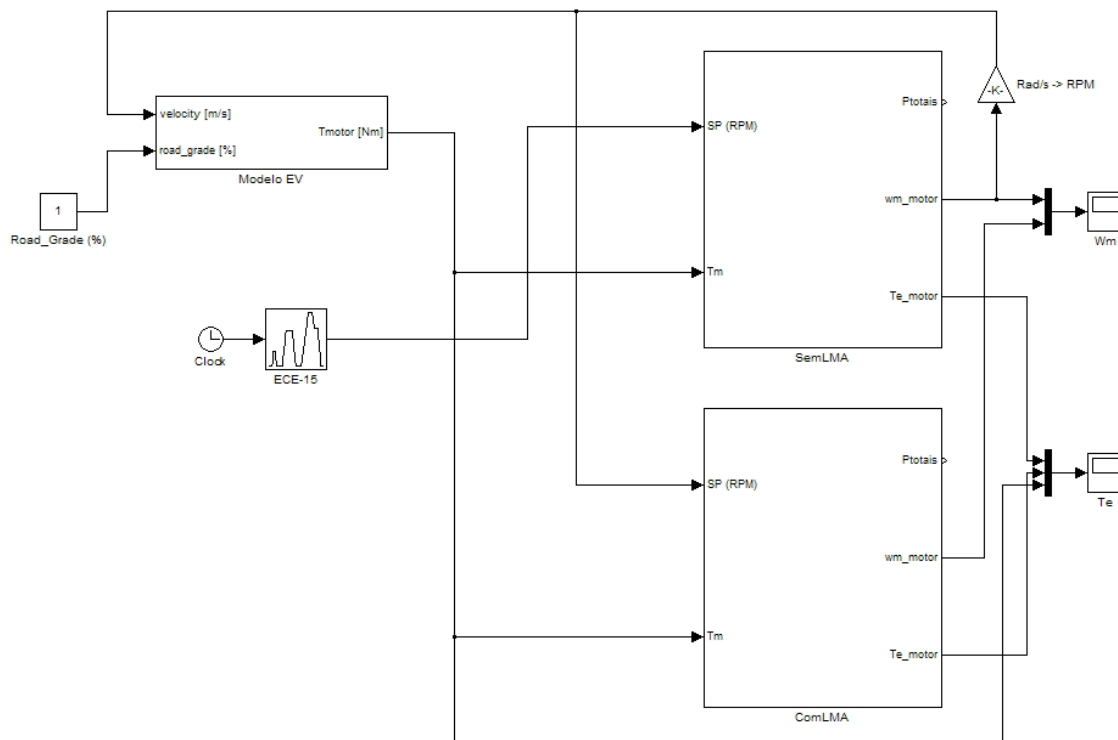


Figura 3.45 - Modelo desenvolvido para testes completos no veículo

Caso os parâmetros do motor tivessem sido bem estimados, seria ainda possível pensar acerca da influência das variações dos parâmetros do motor que ocorrem durante a operação do mesmo. Como se sabe isto ocorre sempre, há parâmetros que têm maiores variações e que por vezes até podem influenciar de forma negativa a evolução do controlo vectorial. Embora não se encontre informação devidamente organizada sobre a variação paramétrica durante o funcionamento do motor podem ser estabelecidas algumas considerações [34] acerca deste assunto, especificamente:

- Se for admitido um deslizamento baixo, a resistência do estator e a resistência do rotor variam essencialmente devido ao efeito térmico e de forma semelhante (serão de esperar variações na ordem dos 30%). Para além disso, com o motor em carga, as perdas no estator são da ordem dos 30 a 35% e 20 a 25% no rotor enquanto as perdas no ferro ficam na ordem dos 20%;
- A variação da resistência do rotor torna-se significativa para deslizamentos elevados devido ao efeito pelicular. Este aspecto pode ser relevante para o funcionamento enquanto se está na zona de enfraquecimento de campo, onde o deslizamento aumenta;
- As variações das indutâncias de fugas são desprezáveis admitindo que os respectivos trajectos saturam muito cedo;
- A variação da indutância de magnetização depende bastante da localização da zona da curva de magnetização que o motor é projectado para funcionar. Tomando como referência o fluxo em vazio a 50 Hz é de prever que esta indutância esteja cerca de 20% abaixo do valor não saturado;
- A resistência que modela as perdas no ferro não é constante dependendo aproximadamente de forma quadrática do fluxo e cerca de 1,5 vezes a frequência de alimentação, pelo que se pode assumir que este parâmetro pode sofrer variações significativas.

Ainda com base na referência atrás mencionada, foi concluído que para o caso do algoritmo implementado no VEP, os parâmetros cuja variação poderá ser mais gravosa são as resistências do estator e do rotor uma vez que, apesar da variação da indução magnética, no estudo feito, se ter traduzido na grandeza mais variante, as variações nas resistências são caracterizadas por uma dinâmica lenta, provocando um erro contínuo nestes parâmetros após o aquecimento do motor, ao contrário da variação na indutância, cuja dinâmica é rápida e poderá levar a um erro médio de estimação deste parâmetro menor.

Teria sido interessante caso os parâmetros do motor estivessem bem estimados efectuar simulações a outro nível, nomeadamente no que respeita a performance energética do VEP, uma vez que, com outros parâmetros seria possível efectuar simulações com perfis de velocidades normalizados (através do modelo desenvolvido e apresentado na Figura 3.45), seria possível estimar os ganhos energéticos percentuais e acima de tudo, incluindo o modelo

do veículo, poder-se-iam sugerir alterações no veículo de modo a reduzir o binário de carga. Isto seria possível por várias vias:

- Fazer um modelo do motor e dimensioná-lo de modo a que este fosse de encontro aos objectivos do veículo;
- Mudar a relação de caixa do veículo;
- Melhorar a eficiência da transmissão do veículo;
- Minorar o coeficiente de atrito com o ar (um veículo melhor desenhado, mais aerodinâmico);
- Reduzir o raio da roda;
- Reduzir o atrito de rolamento;
- Entre outros.

Estava fora do âmbito da dissertação refazer uma estimacão dos parâmetros do motor, pois pensa-se que um erro na altura em que estes foram estimados foi o facto de o equipamento disponível na faculdade não ser o mais adequado à tarefa.

Não foi possível aprofundar o nível das simulações embora tentativas tenham sido feitas de obter parâmetros semelhantes deste motor e até se fizeram simulação com adaptacão de parâmetros mas sem sucesso. Importante é realçar que o facto de se ter enveredado por este caminho permitiu concluir que os acima mencionados parâmetros foram deficientemente estimados.

Proseguiu-se então o trabalho com vista a efectuar (era já um objectivo) um estudo aprofundado quer da tecnologia FPGA, quer de uma ferramenta de alto nível e com um potencial interessante cuja função é fazer automaticamente a conversão de modelos desenvolvidos em Simulink em códigos VHDL ou Verilog prontamente sintetizáveis numa ferramenta dedicada para FPGAs da Xilinx que é o *software* ISE.

# Capítulo 4

## Estudo dos FPGAs e Simulink HDL Coder

### 4.1 - Plataforma experimental utilizada

A plataforma que é utilizada no VEP é baseada em FPGAs. Sendo assim, faz todo o sentido que, para além de haver uma introdução a este tipo de tecnologia (que é uma novidade para o aluno responsável por este trabalho), se trabalhe com uma ferramenta que permita, no fim, obter um resultado compatível e aplicável directamente ao FPGA. Para inicialmente haver uma plataforma experimental presente e útil que não o VEP, utilizou-se o kit de desenvolvimento da Diligent cujo modelo é Spartan-3 Board. Falar-se-á com maior detalhe deste kit e das suas características na secção seguinte.

### 4.2 - Introdução aos FPGAs, à linguagem Verilog e ao ISE da Xilinx

#### 4.2.1 - FPGA (*Field Programmable Gate Array*)

O FPGA é um dispositivo semiconductor muito utilizado para o processamento de informações digitais. Foi criado pela Xilinx Inc., e foi lançado no ano de 1983 como um dispositivo que podia ser programado de acordo com as aplicações do utilizador (que poderia ser o programador). Este dispositivo é composto basicamente por três tipos de componentes: blocos de entrada e saída (IOBs), blocos lógicos configuráveis (CLBs) e matrizes de interruptores (Switch Matrix). Os blocos lógicos são dispostos de forma bidimensional, as *switch matrixes* são dispostas em formas de filamentos verticais e horizontais entre as linhas e as colunas dos blocos lógicos.

Os CLB (Configuration Logical Blocks) são circuitos idênticos, construídos pela reunião de flip-flops (entre 2 e 4) e que utilizam lógica combinacional. Com estes blocos, um utilizador pode construir elementos funcionais lógicos.

Os IOBs (Input/Output Blocks) são os circuitos responsáveis pela interface das saídas provenientes das saídas das combinações de CLBs. São basicamente buffers, que funcionarão como um pino bidireccional de entrada e saída do FPGA.

As *Switch Matrix* são filamentos utilizados para interligar os CLBs e IOBs. O terceiro grupo é composto pelas ligações. Os recursos de ligação possuem *switch matrixes* para interligar as entradas e saídas dos CLBs e IOBs com as redes apropriadas. Geralmente, a configuração é estabelecida por programação interna das células de memória estática, que determinam funções lógicas e ligações internas implementadas no FPGA entre os CLBs e os IOBs. O processo de escolha das ligações é chamado mapeamento (*routing*) [35] e [36].



Figura 4.1 - Xilinx FPGA (Spartan XC3S400). Este FPGA possui 400000 portas lógicas e tem uma velocidade de relógio de 50 MHz

#### 4.2.2 - Aritmética de Ponto Fixo

Os FPGAs actuais permitem aritmética de vírgula flutuante, no entanto, a área ocupada por cada operação é deveras penalizadora. Sendo assim, é prática comum para quem desenvolve trabalhos em FPGA, fazer uso de um sistema de representação numérico que permita representar números fraccionários e que seja, ao mesmo tempo, menos exigente com o *hardware*.

Dado que o *hardware* em utilização apenas consegue guardar e processar *bits*, todos os números tem que ser guardados como um conjunto destes.

Uma variável pode ser codificada por um conjunto de  $N$  dígitos binários, que permitem  $2^N$  estados possíveis, quantificando estes estados a resolução pretendida. Embora não exista um significado ligado ao termo “palavra binária”, é comum pensar-se neste termo como se

representasse um inteiro positivo. No entanto, o significado de uma “palavra binária” de  $N$  *bits* depende apenas da sua interpretação.

### Representação inteira sem sinal

A representação natural binária interpreta cada “palavra binária” como um inteiro positivo. Assim sendo, cada “palavra binária” de  $N$  *bits* corresponde a um inteiro entre 0 e  $2^N - 1$ . Esta representação é normalmente chamada de *unsigned integer*.

### Representação em complemento para dois

Um problema associado à representação numérica anterior é o facto de que esta apenas serve para representar inteiros positivos. Caso seja necessário representar valores negativos utiliza-se a representação em complemento para dois e as operações correspondentes para realizar as operações aritméticas neste mesmo formato. Neste tipo de representação, uma “palavra binária” de  $N$  *bits* representa inteiros de  $-2^{N-1}$  a  $2^{N-1} - 1$ . Por exemplo, interpreta-se a “palavra binária” de 8 *bits* ( $b_7b_6b_5b_4b_3b_2b_1b_0$ ) como o inteiro dado por:

$$x = -(b_7 \times 2^7) + (b_6 \times 2^6) + \dots + (b_1 \times 2^1) + b_0 \quad (4.1)$$

Na equação (4.1) quando  $x$  é positivo no formato em complemento para dois, pode-se obter  $-x$  invertendo todos os *bits* e somando 1. O *bit* mais significativo é chamado de *bit* de sinal. Se este for “0”, a “palavra binária” representa um número positivo, se este for “1” então o número em questão é negativo. Na representação em complemento para dois, a subtracção de dois números pode ser efectuada através da normal soma binária através do cálculo de  $x - y$  como sendo  $x + (-y)$ .

### Representação fraccionária

Apesar da utilização de inteiros em complemento para dois permitir a adição e subtracção através da adição binária, os números inteiros não são muito convenientes. Por exemplo, se forem multiplicadas duas “palavras binárias” de 8 *bits* serão necessários 16 *bits* para guardar o resultado dessa operação e o tamanho necessário aumenta sem restrições à medida que são efectuadas mais multiplicações entre os números. Apesar de não ser impossível, é de facto complicado lidar com este aumento do tamanho da “palavra” [37].

Este problema pode ser ultrapassado através da utilização de números entre -1 e 1 em vez da gama completa de inteiros uma vez que o resultado do produto de dois números entre -1 e 1 se mantém sempre na mesma gama. Na representação fraccionária em complemento para dois, uma “palavra binária” de  $N$  *bits* pode representar  $2^N$  números desde  $\frac{-2^{N-1}}{2^{N-1}} = -1$  até

$\frac{2^{-(N-1)}}{2^{N-1}} = 1 - 2^{-(N-1)}$ . Por exemplo, interpreta-se uma "palavra binária" de 8 *bits* ( $b_7b_6b_5b_4b_3b_2b_1b_0$ ) como sendo o número fraccionário:

$$x = \frac{-(b_7 \times 2^7) + (b_6 \times 2^6) + \dots + (b_1 \times 2^1) + b_0}{2^7} \quad (4.2)$$

### Representação em formato Q

Como foi já referido, é normal para um responsável de projecto em FPGA fazer uso de um sistema de representação numérica fraccionária com ponto fixo. O formato Q é um formato de ponto fixo que permite isso mesmo. Por exemplo, um número em formato Q15 possui 15 *bits* fraccionários, já um número em Q3.10 possui 3 *bits* que representam inteiros e 10 *bits* fraccionários.

Os números neste formato estão representados em ponto fixo, pelo que podem ser guardados ou efectuadas operações que os envolvam como se de números inteiros se tratassem. O número de *bits* reservados para a parte inteira e para a parte fraccionária são escolhidos de acordo com a aplicação específica dependendo da gama e da resolução necessárias [38].

### 4.2.3 - A linguagem Verilog

De modo a compreender melhor o funcionamento básico do FPGA foi necessário começar a elaborar aplicações simples com uma linguagem HDL (*Hardware Description Language*), neste caso, a linguagem utilizada foi o Verilog. O Verilog é uma linguagem de descrição de *hardware* utilizada para modelizar sistemas electrónicos, cobrindo as áreas de projecto, teste e implementação de sistemas analógicos, digitais e mistos com diferentes níveis de abstracção.

A HDL é bastante versátil. São possíveis três níveis de abstracção em HDL, como mostrado na Figura 4.2. O nível mais alto de abstracção é o comportamental (behavioral), que permite descrever o comportamento do circuito através de *loops* e processos. Neste nível de abstracção também é possível compor equações através de multiplicações e somas. O próximo nível de abstracção possibilita descrever o funcionamento do circuito em termos de lógica combinacional (por exemplo, if, then, else) e booleana. Este nível de abstracção também engloba a representação do circuito no nível de registos de transferências (RTL - Register Transfer level), que consiste basicamente numa representação por acumuladores interligados por lógica combinacional. O nível mais baixo de abstracção de uma HDL é o estrutural, que consiste numa representação do circuito semelhante a uma lista de portas lógicas ou de interruptores.



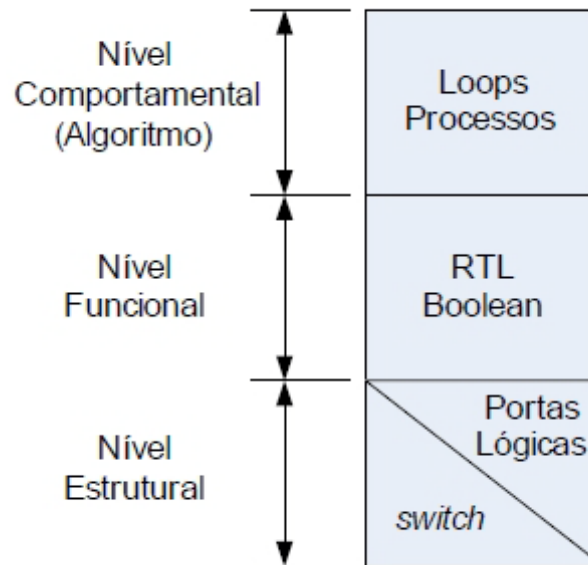


Figura 4.2 - Níveis de abstracção possíveis através de uma linguagem HDL

A sintaxe da linguagem Verilog é semelhante à sintaxe da linguagem C, contendo macros de pré-processamento, operadores e estruturas de controlo como o *if*, *while*, *case*, entre outros. A grande diferença para as linguagens tradicionais consiste no paralelismo de execução dos vários módulos, ao contrário do convencional modelo sequencial de execução.

Um projecto em Verilog consiste numa hierarquia de módulos, sendo cada um constituído por um conjunto de entradas e saídas. O Verilog fornece o conceito de módulo, sendo este o bloco de construção básico nesta linguagem. Um módulo pode ser um elemento ou um conjunto de blocos de mais baixo nível. Tipicamente, os elementos são agrupados em módulos para garantir funcionalidades que são utilizadas em diversos locais no projecto.

Um módulo fornece funcionalidades a um bloco de mais alto nível através de uma *interface* de portas (entradas e saídas), escondendo a sua implementação interna. Este aspecto permite ao projectista modificar internamente um determinado módulo sem afectar o resto do projecto.

Para que melhor se perceba este conceito apresenta-se um exemplo simples de implementação de um *flip-flop* tipo D (Figura 4.3). Começa-se por declarar a *interface* do módulo, implementando-se posteriormente a respectiva funcionalidade [39].

```

1 // module D_FF with synchronous reset
2 module D_FF(q, d, clk, reset);
3
4 output q;
5 input d, clk, reset;
6 reg q;
7
8 always @(posedge reset or negedge clk)
9 if (reset)
10     q <= 1'b0;
11 else
12     q <= d;
13
14 endmodule

```

Figura 4.3 - Exemplo simples de implementação de um *flip-flop D* em Verilog

No exemplo apresentado a instrução *always* (linha 8) faz com que o código que se encontra dentro deste bloco seja executado apenas quando a condição que está dentro de parêntesis se verificar. Neste caso, o bloco vai ser executado sempre que ocorra um flanco positivo (*posedge*) ou negativo (*negedge*) na variável *clk*.

No que respeita à arquitectura de projecto, existem duas vertentes, a *top-down* e a *bottom-up*. Na metodologia *top-down* define-se primeiro o bloco de nível de topo e depois os sub-blocos necessários para construir o bloco de nível de topo.

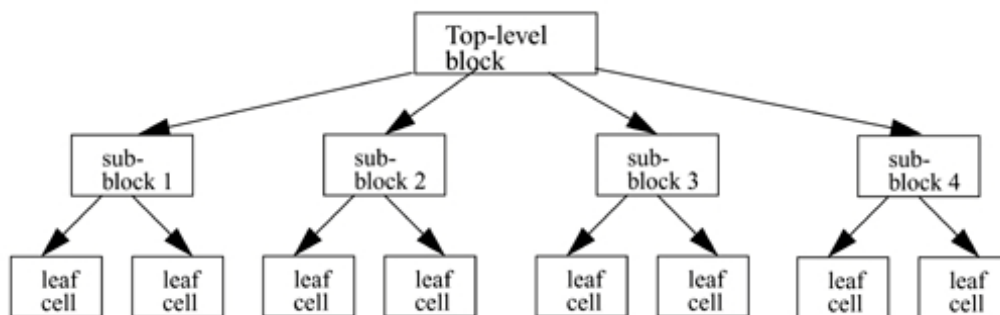


Figura 4.4 - Metodologia *top-down* de arquitectura de projecto [39]

Já na metodologia *bottom-up* são definidos primeiro os blocos de mais baixo nível. Posteriormente são construídas células maiores que usam esses blocos de nível inferior. Estas células, por sua vez, são depois utilizadas por blocos de níveis superiores e assim sucessivamente até que se chegue ao bloco do nível de topo.

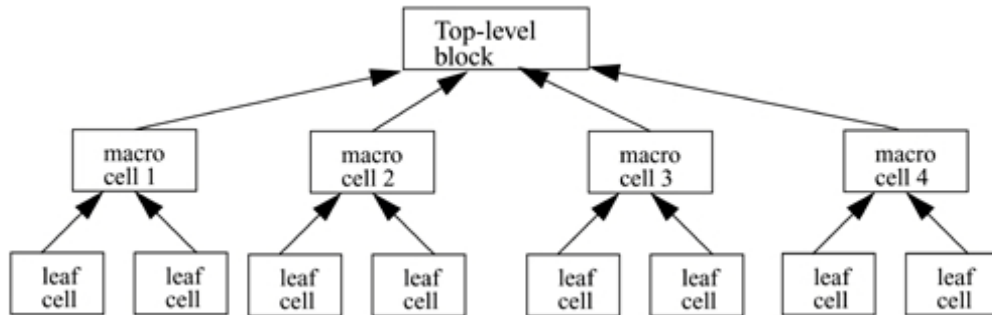


Figura 4.5 - Metodologia *bottom-up* de arquitectura de projecto [39]

#### 4.2.4 - Ambientes de desenvolvimento e simulação

A Xilinx, sendo quem desenvolve os FPGA, disponibiliza no seu sítio na internet algumas versões mais antigas do seu *software* de desenvolvimento, o ISE. A versão utilizada para desenvolver as aplicações de introdução a FPGAs foi a versão 8.2.03i. A escolha desta versão teve principalmente a ver com o facto de todas as outras aplicações inerentes ao VEP terem sido desenvolvidas com esta versão e, caso fosse possível efectuar testes no veículo em si, usando esta versão minimizar-se-iam potenciais incompatibilidades entre aplicações.

Este ambiente de desenvolvimento da Xilinx é bastante completo. Embora não se pretenda aqui fazer detalhadamente uma descrição de todo o potencial deste pacote, o fluxograma apresentado a seguir mostra o fluxo que se pode seguir utilizando esta ferramenta desde o desenvolvimento, incluindo o teste e passando à implementação.

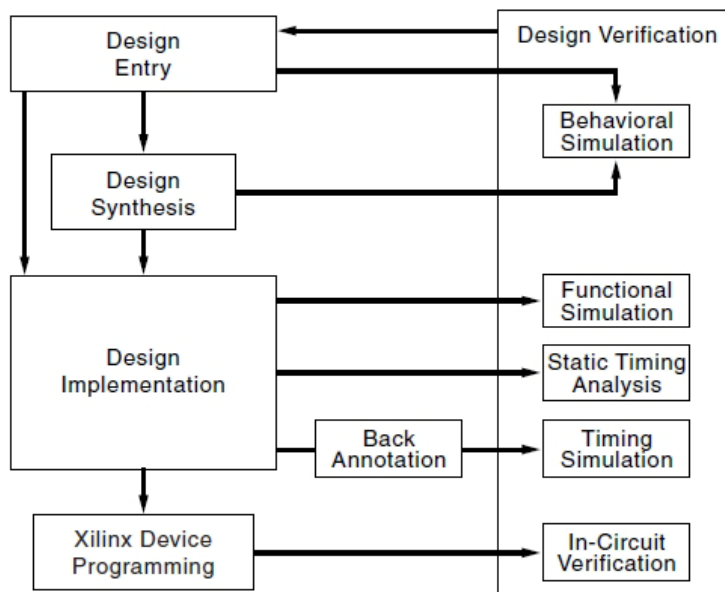


Figura 4.6 - Fluxograma de metodologia a seguir no ambiente ISE [40]

A seguir apresenta-se o painel principal do ISE com um projecto em desenvolvimento. De modo a melhor compreender o funcionamento desta aplicação foram efectuados os tutoriais [41] e [42].

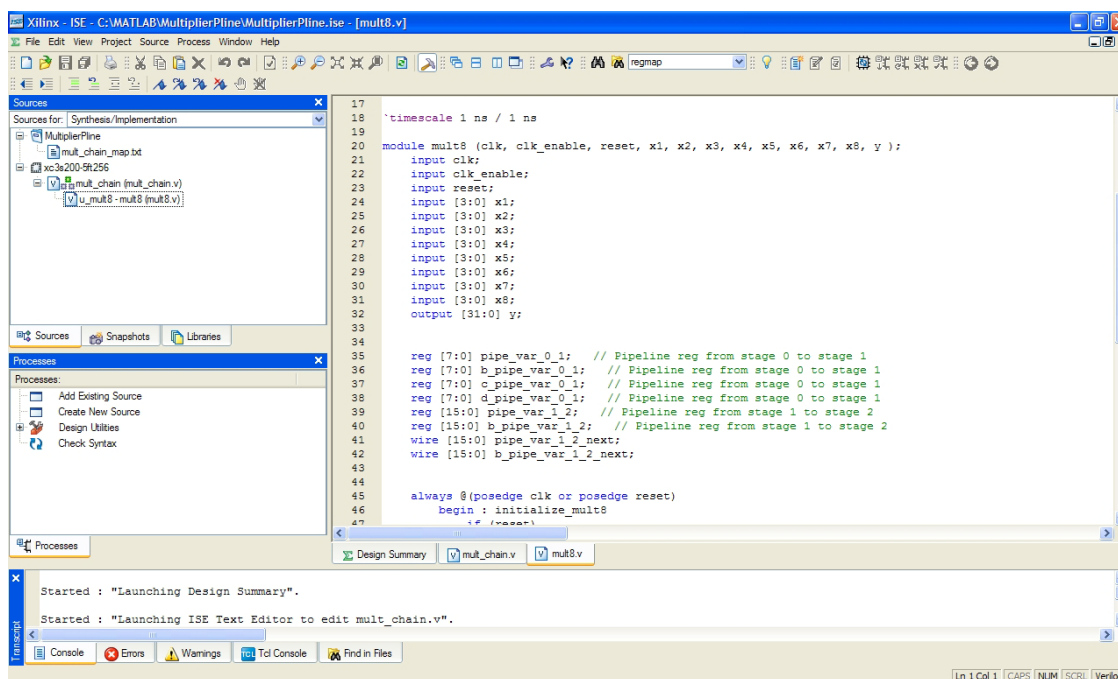


Figura 4.7 - Página principal do ISE com um projecto em desenvolvimento

A Xilinx disponibiliza ainda, para integração com o ISE ou para funcionamento independente uma versão adaptada do popular Mentor Graphics ModelSim que se trata de uma ferramenta de grande importância no que respeita o teste daquilo que se está a desenvolver.

Quando se desenvolve uma aplicação em Verilog, existem meios para a testar por simulação. Atrás foi referido o programa utilizado para fazer estas simulações, que só são possíveis executar fazendo acompanhar o ficheiro com o código do módulo a testar de um ficheiro que normalmente se designa por *testbench* e que serve para gerar os impulsos de simulação no ModelSim. Esta ferramenta revela-se como um instrumento fundamental para testar os módulos desenvolvidos e verificar se cumpre os requisitos estabelecidos bem como a sua integração no FPGA. A versão utilizada desta aplicação foi a versão ModelSim XE III 6.1e. Abaixo apresenta-se o ambiente do ModelSim após ser executada uma simulação.

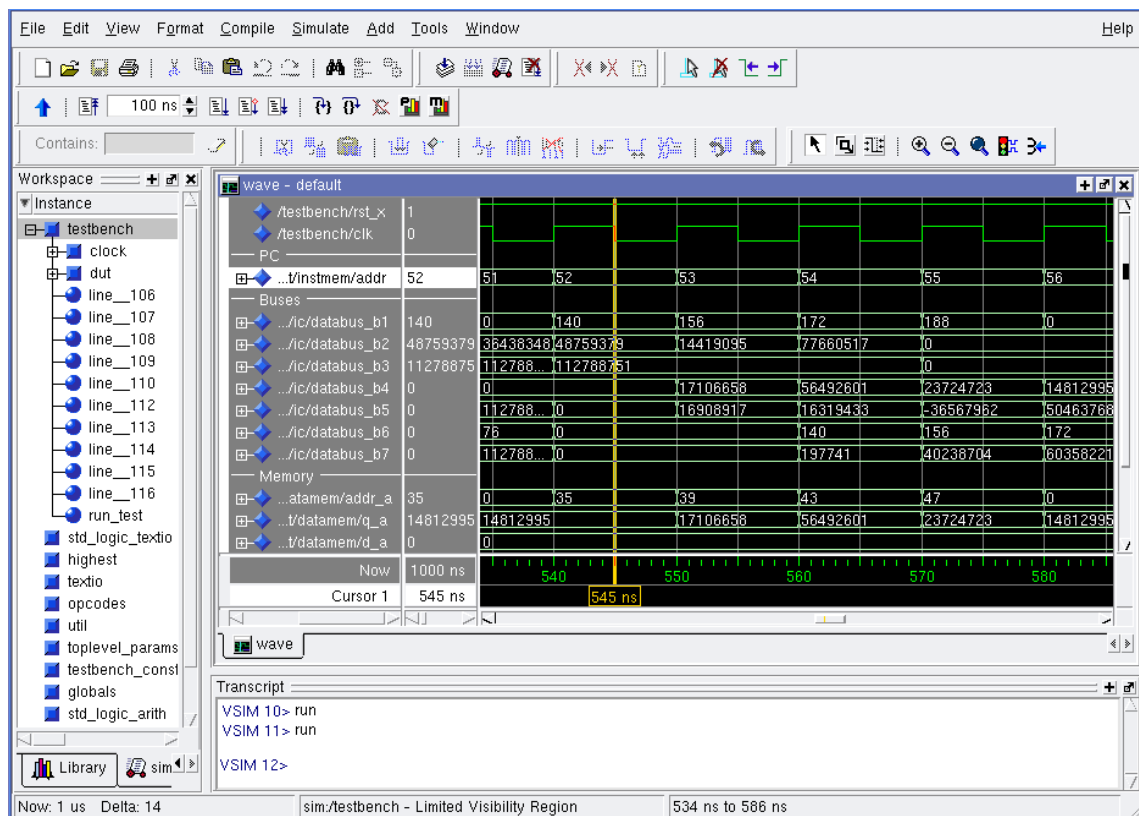


Figura 4.8 - Ambiente do ModelSim após ser efectuada uma simulação

#### 4.2.5 - Módulos teste desenvolvidos

Para se ficar com um maior domínio quer do ambiente de desenvolvimento quer do ambiente de simulação foram gerados dois módulos em Verilog e os respectivos *testbenches* para levar a cabo a simulação dos mesmos.

O primeiro módulo desenvolvido foi um contador *up-down* síncrono de 4 *bits* cuja validação de funcionamento se apresenta nas figuras a seguir mais detalhes acerca deste integrado podem ser obtidas em [43].



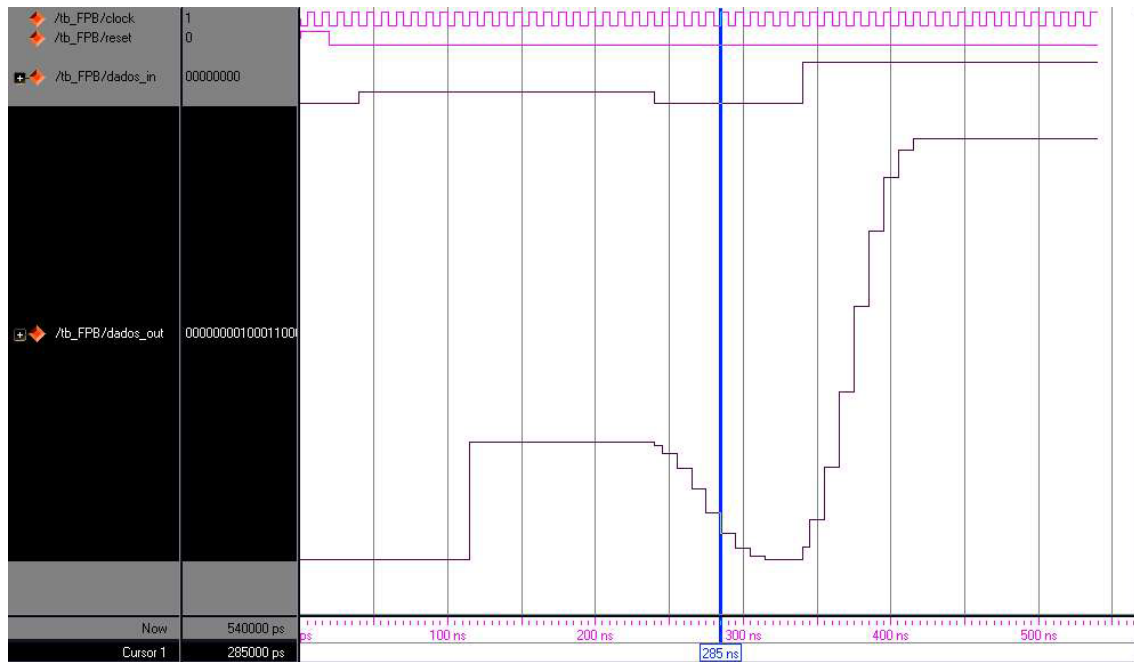


Figura 4.12 - Simulação do filtro FIR

Conforme se pode verificar na Figura 4.12, após o impulso inicial, que devido aos coeficientes não é atenuado, surge a típica atenuação presente em qualquer filtro passa-baixo.

#### 4.2.6 - A placa de desenvolvimento

A placa de desenvolvimento foi utilizada para melhor compreender a interação entre o ambiente de desenvolvimento e o processo de implementação. O kit utilizado foi o já indicado kit da Diligent Spartan-3 Board. Este kit consiste da placa a seguir apresentada, o cabo de ligação com o computador para programação dessa mesma placa e do respectivo transformador.

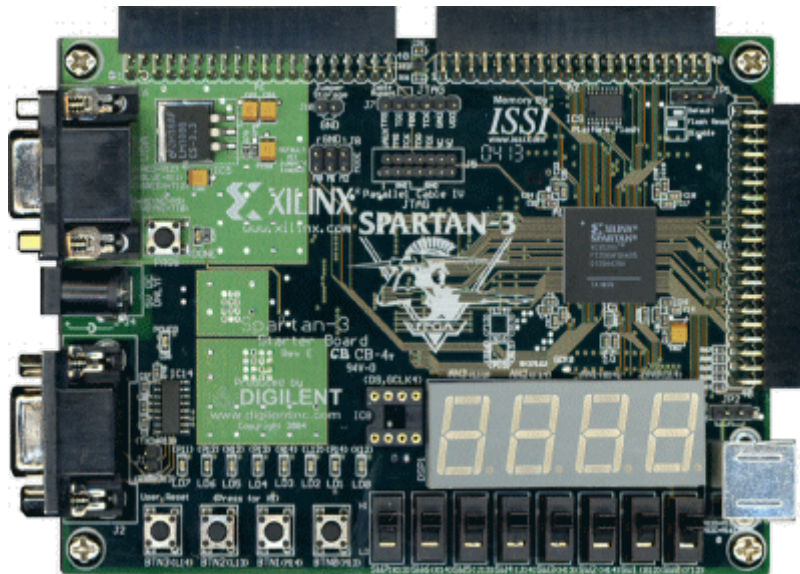


Figura 4.13 - Placa contida no kit Spartan-3 Board da Diligent

De forma a melhor perceber o que compõe esta placa apresenta-se na figura seguinte o diagrama de blocos da mesma.

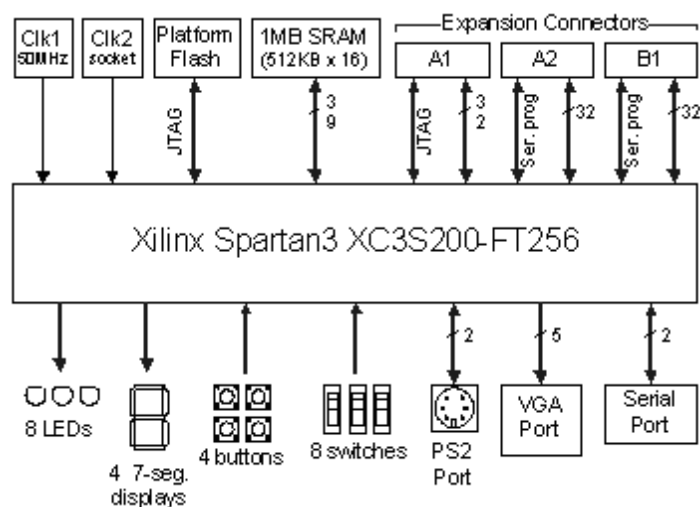


Figura 4.14 - Diagrama de blocos da placa contida no kit

As características principais desta placa são as seguintes:

- FPGA Xilinx Spartan-3 com 200k portas lógicas, com doze multiplicadores de 18-bit, 216kbits de RAM, e velocidades de relógio internas até 50 MHz;
- 2Mbit memória Flash *On-board* (XCF02S);
- 8 interruptores, 4 botões, 8 LEDs e 4 *displays* de sete segmentos;
- Porta série, porta VGA e porta PS/2;
- Três conectores de expansão de 40 pinos;
- Três reguladores de tensão para correntes elevadas (3.3V, 2.5V, and 1.2V);



- Compatível com os cabos de programação JTAG3, P4 e MultiPRO da Xilinx.

Mais características técnicas e funcionalidades da placa encontram-se bem detalhadas em [45].

Nesta placa foram implementadas, para além das aplicações presentes nos tutoriais já referidos, algumas aplicações para testes com os leds e com os *displays* de sete segmentos. Foi ainda testado um módulo de telemetria de dois canais desenvolvido para o VEP, utilizando para o teste o filtro passa-baixo atrás mencionado.

## 4.3 - A ferramenta Simulink HDLCoder

### 4.3.1 - Descrição e funcionalidades

O Simulink HDL Coder é um *software* que permite gerar código numa linguagem HDL (VHDL ou Verilog) a partir de modelos desenvolvidos em Simulink ou a partir de máquinas de estados finitos desenvolvidas com o Stateflow. Esta ferramenta aproxima o desenho baseado em modelos do domínio dos FPGAs. Fazendo uso deste *software* é possível aos projectistas uma dedicação mais atenta aos algoritmos e modelos através de uma prototipagem e teste rápidos e perdendo menos tempo com a codificação propriamente dita em HDL (sempre demorada e muitas vezes exigente em termos de planeamento).

Tipicamente com esta aplicação, utiliza-se um modelo Simulink para simular um projecto destinado a uma implementação final em FPGA. Uma vez atingidos os objectivos em termos de simulação, executa-se o verificador de compatibilidade do HDL Coder para este examinar a semântica e os blocos envolvidos no modelo em termos de compatibilidade para geração de código HDL. Depois de verificados os requisitos de compatibilidade, executa-se o codificador em si. Isto pode ser feito de dois modos, ou através da linha de comandos do Matlab ou através da interface gráfica disponível. Uma vez invocado, o codificador gera o código que representa o desenho implementado no modelo em VHDL ou Verilog.

Quando se trabalha ao nível dos FPGAs é prática comum, conforme foi já descrito atrás, gerar *testbenches* para simular e testar o comportamento dos módulos desenvolvidos. Com o HDL Coder, é possível gerar o *testbench* de forma automática. Este pode depois ser utilizado com ferramentas tradicionais de simulação de HDL como o ModelSim para avaliar o comportamento do modelo codificado. Uma vantagem do HDL Coder é que permite gerar *scripts* que automatizam o processo de compilação e execução da simulação nessas ferramentas.

A geração dos *testbenches* proporciona maior confiança na correcção do código gerado e poupa tempo pois por vezes implementar *testbenches* complexos exige muita codificação. O processo de desenho e teste é completamente iterativo. Em qualquer altura é possível

retornar ao modelo original, fazer alterações e efectuar uma recodificação da nova versão do modelo.

Uma vez terminada a fase de planeamento e teste do projecto, pode-se rapidamente exportar o código HDL para ferramentas de síntese para implementação em *hardware* como o Xilinx ISE. O HDL Coder ainda tem a funcionalidade de poder gerar *scripts* de síntese compatíveis com determinadas ferramentas de síntese.

Outra funcionalidade interessante desta ferramenta é o grau de controlo que se pode ter sobre a geração do código em HDL. Através da inclusão de um ficheiro de controlo no modelo em que se está a trabalhar, pode-se ter comando sobre muitos detalhes do processo de geração do código. Ao nível mais básico, pode usar-se um ficheiro de controlo apenas para gerir e definir opções *standard* de geração do código. Um ficheiro deste tipo pode ser usado como *template*. Estes ficheiros de controlo permitem também especificar como o código é gerado para determinados blocos usados no modelo uma vez que, o HDL Coder, permite implementações alternativas para alguns blocos suportados. Podem usar-se os ficheiros de controlo ainda para definir optimizações para características tais como velocidade, área ocupada ou baixa latência.

Em alguns casos, o uso de optimizações específicas dos blocos pode introduzir atrasos ou cálculos numéricos (por exemplo, saturação ou operações de arredondamento) no código gerado que não estão presentes no modelo original. Para ajudar a avaliar estes casos, o HDL Coder permite gerar um modelo com base no código criado, ou seja, um modelo Simulink que corresponde exactamente ao código HDL gerado. Este modelo gerado pode ser utilizado para gerar *testbenches* e executar simulações que são *bit-true* ao código e cuja temporização é *cycle-accurate* em relação ao código gerado também.

É ainda possível com esta ferramenta estabelecer uma interface entre o código gerado e código já existente. Um modo de o fazer é usando um subsistema no modelo do Simulink como suporte para uma entidade HDL e gerar uma interface “caixa negra” (que tem apenas as definições das entradas e saídas) para essa entidade. Outra forma de o fazer é gerar uma interface de co-simulação fazendo uso do bloco HDL Cosimulation no modelo em que se está a trabalhar.

#### 4.3.2 - A concorrência

Nesta secção pretende-se detalhar a presença concorrencial do *software* Simulink HDL Coder. Uma vez que os FPGAs utilizados são da marca Xilinx e dado que existe uma diversidade bastante alta de ferramentas deste tipo no mercado, a que se resolveu explorar foi precisamente a Xilinx System Generator for DSP.

Esta ferramenta é considerada como a líder de mercado em termos de aplicações de alto nível para desenvolvimento de sistemas a aplicar em FPGAs. Esta aplicação, na sua essência,

é em tudo como o HDL Coder, tendo como vantagem mais marcante o facto de, como fabrica os FPGAs, poder conseguir maior compatibilidade e eficiência com seus produtos.

Esta ferramenta permite o desenvolvimento de sistemas de alta performance e compatíveis com os mais recentes e avançados FPGAs. Para além disso também permite a modelação de sistemas e codificação automática em HDL a partir do Simulink e Matlab (instala-se como sendo uma nova *toolbox* à semelhança do HDL Coder). É possível conseguir a integração de RTL, funções embebidas, IP, Matlab e componentes de hardware de um sistema DSP.

A aplicação faz parte de um pacote que inclui o *software* de síntese AccelDSP. Com este pacote, os projectistas com pouca experiencia no domínio do desenho em FPGAs, podem com alguma rapidez criar implementações de algoritmos DSP numa fracção do tradicional alongado tempo que levam os projectos desta natureza.

As características chave desta ferramenta consistem em:

- Modelação de DSPs em Simulink fazendo uso do conjunto de blocos que contém funções de processamento de sinal da Xilinx, nomeadamente filtros digitais, transformadas rápidas de Fourier, correcção de erros, aritmética, memórias (RAM, ROM, entre outras) e lógica digital;
- Geração automática de código HDL (VHDL ou Verilog) a partir do Simulink sendo possível a implementação de código comportamental (RTL) e unidades IP específicas da Xilinx. Para além disto são suportados blocos gerados em HDL ou através da ferramenta de síntese AccelDSP através do uso de uma caixa negra (à semelhança do HDL Coder);
- Esta aplicação permite a co-simulação com *hardware* através de uma opção de geração de código que permite a validação de *hardware* em teste e acelerar as simulações no Simulink e Matlab. A ferramenta suporta Ethernet (10/100/Gigabit) e conexões JTAG entre a plataforma experimental e o Simulink.

Como conclusão pode-se dizer que esta aplicação tem como vantagens face ao HDL Coder a maior compatibilidade com *hardware* proprietário e o facto de incluir uma ferramenta de síntese, coisa que não existe no pacote Matlab.

#### 4.3.3 - Vantagens e desvantagens

As vantagens em fazer uso desta ferramenta estão já descritas na secção 4.3.1 pelo que não faz qualquer sentido falar novamente delas. O que faz sentido falar é nas potenciais desvantagens em utilizar a ferramenta de mais alto nível Simulink HDL Coder. Após algumas considerações acerca deste assunto, e não tendo a experiência suficiente no campo do desenvolvimento de projectos em FPGAs para que rapidamente se percebam as desvantagens

do uso deste tipo de aplicação, em relação à habitual codificação dita “manual”, a única coisa que parece ser uma desvantagem e de peso considerável é o caso da reutilização dos recursos de *hardware* no planeamento e desenvolvimento da aplicação que se tem em mãos.

Os FPGAs possuem normalmente recursos que podem rapidamente tornar-se escassos caso não haja uma preocupação no sentido da reutilização dos recursos. Tome-se o caso do FPGA presente na placa de desenvolvimento descrita na secção 4.2.6 que possui 12 multiplicadores de 18 bits. Este número pode parecer elevado mas isso depende essencialmente da aplicação ou do algoritmo que se pretenda implementar. Caso seja, por exemplo, uma aplicação cuja função é efectuar cálculos com matrizes, se o código não for bem estruturado, estes 12 multiplicadores podem ser até insuficientes para obter o resultado pretendido.

Existe documentação bem detalhada acerca do tema da partilha dos recursos em FPGAs onde se compreende que por vezes, quando o tempo de processamento não é um requisito muito exigente, é possível minimizar a utilização dos recursos [46] e [47].

O que se pretende afirmar aqui como desvantagem do Simulink HDL Coder é o facto de no rol de opções de que este dispõe, não existir um conjunto de parâmetros que permitam restringir a utilização dos recursos quer em quantidade (número de recursos) quer em tempo (de processamento total, por exemplo, de determinada função).

#### 4.3.4 - Uso do HDL Coder para comparação com modelos conseguidos anteriormente através linguagem Verilog

Dado que o trabalho desenvolvido no VEP tem sido contínuo, foi possível obter da equipa que tem tratado desse desenvolvimento alguns módulos desenvolvidos em Verilog e sintetizados no ISE 8.2. Assim sendo, achou-se de grande interesse proceder à implementação destes módulos como modelos em Simulink, fazer de seguida a respectiva conversão para linguagem Verilog e ainda tentar sintetizar o código gerado com o ISE para depois comparar os recursos utilizados pela via tradicional e pela nova via. A seguir apresentam-se os testes efectuados.

##### 4.3.4.a - *Lookup Table (LUT)* - Tabela de pesquisa

A primeira tentativa de interagir com o HDL Coder foi através da criação de uma tabela de pesquisa, simulando-a de seguida e tentando sintetizar o código obtido através do ISE. O modelo e subsistemas criados inicialmente em Simulink foram os a seguir apresentados.

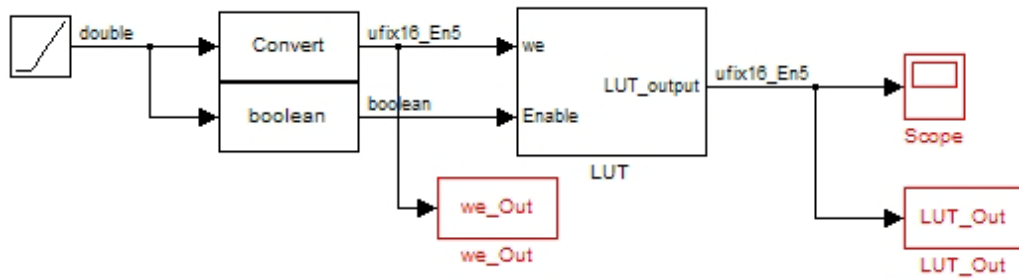


Figura 4.15 - Modelo inicial de LUT

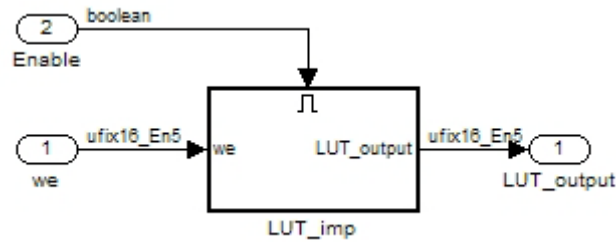
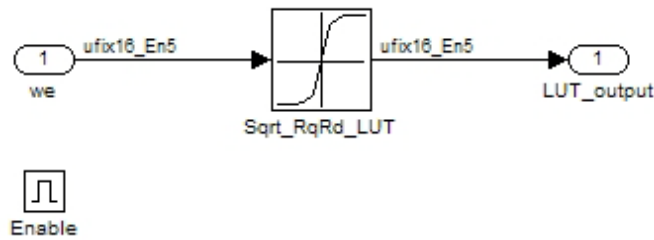
Figura 4.16 - Subsistema com *enable* da LUT

Figura 4.17 - Implementação da LUT dentro do subsistema

De notar a importância da conversão de *double* para aritmética de ponto fixo na Figura 4.15. O formato Q aqui utilizado foi Q11.5 pelo que se tinham 11 *bits* para a parte inteira e 5 *bits* para a parte fraccionária. Para teste esta resolução é suficiente mas poderia ter-se utilizado mais *bits* fraccionários para obter melhor resolução. Esta conversão é importante pois o FPGA utilizado não reconhece números reais, o que causaria um problema de imediato. A entrada *enable* foi implementada com vista a controlar o subsistema que implementa a LUT pois caso a velocidade angular eléctrica fosse zero, resultava num valor à saída, o que não representaria um problema neste sistema mas poderia representar noutros.

Para verificar se a saída desta LUT estava de acordo com a velocidade angular eléctrica colocada à entrada procedeu-se com uma simulação em Simulink onde o resultado obtido foi o seguinte:

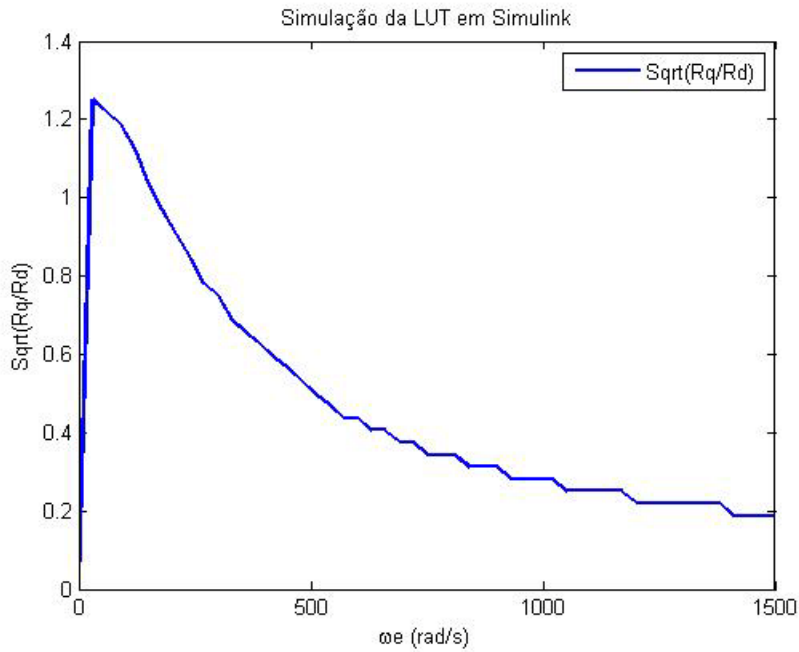


Figura 4.18 - Resultado obtido na simulação em Simulink

Foi gerado o código HDL utilizando quer a interface quer a linha de comandos sem resultar qualquer erro pelo que se procedeu à tentativa de compilação e simulação em ModelSim com os ficheiros gerados pelo HDL Coder. O resultado obtido apresenta-se a seguir onde se verifica que está de acordo com o esperado.

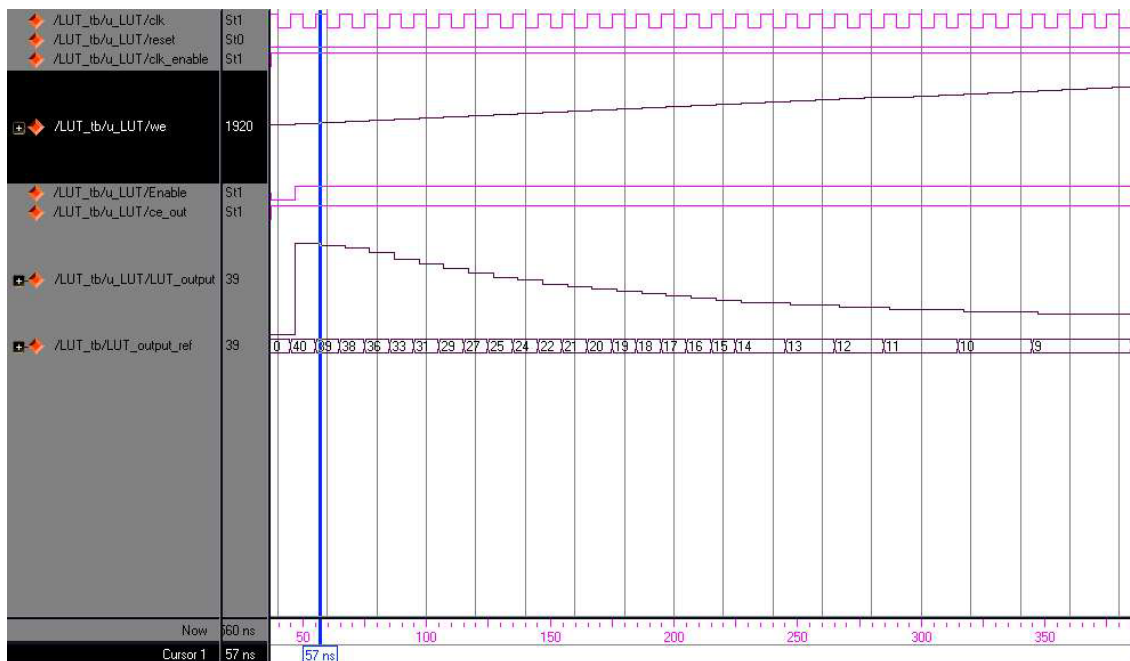


Figura 4.19 - Resultado obtido na simulação em ModelSim

Para mostrar que os resultados obtidos são os correctos basta converter o que se tem na Figura 4.19. Por exemplo, na parte seleccionada, a velocidade está com o valor 1920, que multiplicando por  $2^{-5}$  dá 60 rad/s e para este valor de velocidade obtém-se um valor da raiz de  $R_d$  sobre  $R_q$  igual a 39, o que, convertendo, dá 1.22 que é o valor esperado pelas fórmulas já deduzidas na apresentação do LMA.

De início pareceu que esta implementação era a mais correcta uma vez que o código HDL foi criado sem problemas. Como tal, passou-se à tentativa de sintetização do código através do ISE onde se obteve o seguinte resultado de sintetização.

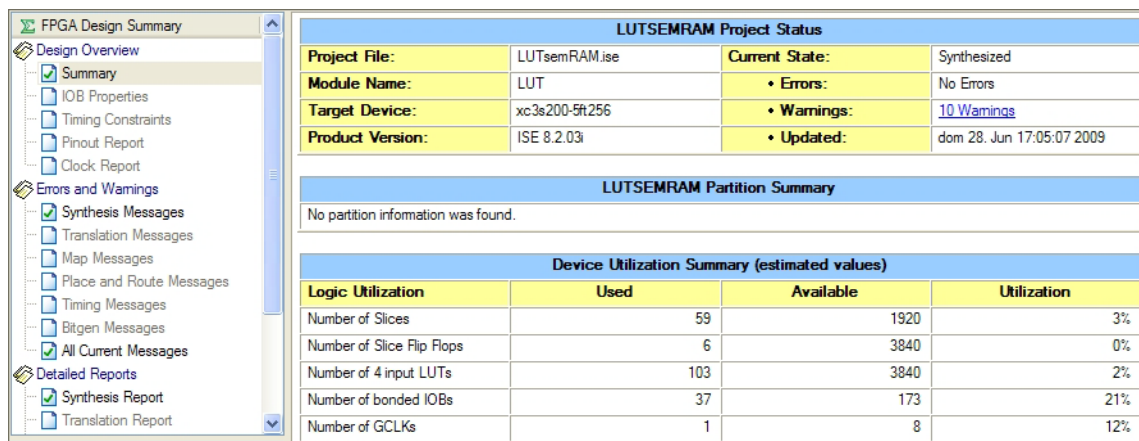


Figura 4.20 - Resultado da sintetização obtida com o ISE

O problema com este modelo foi que o mesmo em vez de invocar uma tabela Random Access Memory no FPGA atribuiu células da mesma o que provoca maior percentagem de utilização da mesma. Como tal, e para evitar este problema, tentando ao mesmo tempo perceber melhor o modo de funcionamento do HDL Coder, pesquisou-se informação [48], bastante complicada de encontrar uma vez que na internet não se encontram grandes fontes que tenham utilizado este *software*.

Concluiu-se que para invocar correctamente uma ROM no ISE na altura da síntese se deve introduzir o bloco adicional que se traduz na única diferença em termos de modelo, apresentada na figura a seguir.

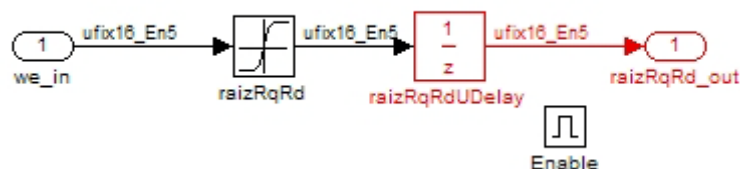


Figura 4.21 - Alteração ao subsistema do modelo desenvolvido em Simulink

Para garantir a invocação da ROM, no entanto, deve seguir-se a seguinte metodologia:

- Para uma entrada correspondente ao endereço da RAM, que seja de  $2^N$  bits, todas as entradas devem ser especificadas na parametrização da LUT no Simulink. Caso contrário, a ferramenta de síntese pode não mapear o código HDL gerado para a RAM, para além disso, o código gerado pode não condizer com o código que se pretende;
- A LUT e o bloco de atraso devem ser colocados na mesma hierarquia de modelo. Adicionalmente deve ser utilizada a implementação por defeito *hdldefaults.LookupHDL Emission* para o bloco da LUT garantindo assim que o código HDL gerado está dentro da mesma hierarquia;
- O suporte da lógica de *reset* das RAM varia com o FPGA utilizado e com as ferramentas de síntese pelo que, para obter maior compatibilidade e melhores resultados com estas ferramentas deve ser suprimida a geração deste código colocando no bloco de atraso, nos parâmetros, a propriedade *Reset Type* como *none*. Deve ainda adicionar-se e habilitar (colocar igual a "1") ao ficheiro de controlo do modelo a propriedade *IgnoreDataChecking*.

Seguindo os passos atrás descritos a ferramenta de síntese deverá quase sempre invocar uma RAM e não alocar *slices* do FPGA a uma LUT.

De modo a garantir que estas parametrizações nunca falham foi adicionado ao ficheiro de controlo o seguinte código que é executado quando se tenta gerar código HDL através da interface em Simulink ou da linha de comandos em Matlab.

```
c.forEach('./ROM/Unit Delay',...
  'built-in/UnitDelay', {},...
  'hdldefaults.UnitDelayRTW', {'ResetType', 'none'});

c.set('IgnoreDataChecking', 1);
```

Figura 4.22 - Código inserido no ficheiro de controlo do modelo

Com as alterações feitas os resultados obtidos em Simulink e em ModelSim foram muito semelhantes aos anteriores, verificando-se apenas a referida diferença na síntese apresentada nas seguintes figuras.



The screenshot shows the 'FPGA Design Summary' window in ISE. The left pane shows a tree view with 'Design Overview' expanded to 'Summary'. The main area displays the 'LUTCOMRAM Project Status' table, followed by a 'LUTCOMRAM Partition Summary' section indicating no partition information was found. Below that is the 'Device Utilization Summary (estimated values)' table.

LUTCOMRAM Project Status			
Project File:	LUTcomRAM.isc	Current State:	Synthesized
Module Name:	raizRqRdLUT	• Errors:	No Errors
Target Device:	xc3s200-5ft256	• Warnings:	<a href="#">20 Warnings</a>
Product Version:	ISE 8.2.03i	• Updated:	dom 28. Jun 17:39:17 2009

LUTCOMRAM Partition Summary			
No partition information was found.			

Device Utilization Summary (estimated values)				
Logic Utilization	Used	Available	Utilization	
Number of Slices	50	1920	2%	
Number of Slice Flip Flops	12	3840	0%	
Number of 4 input LUTs	91	3840	2%	
Number of bonded IOBs	37	173	21%	
Number of GCLKs	1	8	12%	

Figura 4.23 - Resultado da nova síntese em ISE

```

=====
HDL Synthesis Report

Macro Statistics
# ROMs                               : 1
  1024x16-bit ROM                     : 1
# Registers                           : 2
  16-bit register                     : 2
=====

```

Figura 4.24 - Detalhe do relatório de síntese do ISE reportando a invocação da ROM

Como se pode verificar na Figura 4.23 a alocação de *slices* do FPGA reduziu 1%. Obviamente a redução foi baixa pois o sistema é apenas uma LUT. Caso se tratasse de um sistema mais elaborado a redução seria maior.

#### 4.3.4.b - Divisão (1/constante)

O modelo desenvolvido em seguida foi uma divisão referida no título. Após rever a forma como foi implementado este módulo originalmente pela equipa de desenvolvimento do VEP, tentou-se implementar em Simulink um módulo semelhante. O módulo tinha como entrada o denominador de 16 *bits* estando representado no formato Q12.4 e tinha uma limitação que exigia ao denominador ser superior a 288 em Q12.4, que representa em complemento para dois o número 18. A saída do divisor era de 16 *bits* também e em formato Q2.14. Este módulo foi gerado através de uma LUT originalmente uma vez que o FPGA utilizado não reconhece o operador divisão. Poderia tentar-se implementar o operador divisão através de *pipelined dividers* mas é extremamente penalizador em termos de área ocupada (cerca de 320 *slices*) e para além disso ficaria limitado a potências de 2 tendo como base tentativas efectuadas pela equipa que desenvolveu o VEP. Como tal, o objectivo deste exemplo era gerar um modelo e verificar o resultado da sua síntese em ISE.

Através do Simulink foi criado o modelo a seguir apresentado.

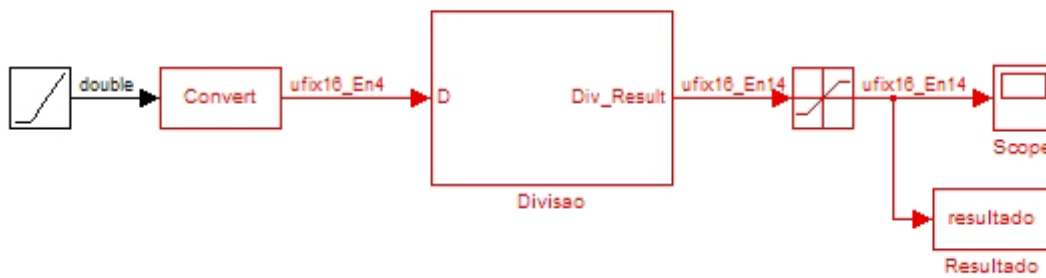


Figura 4.25 - Modelo desenvolvido em Simulink

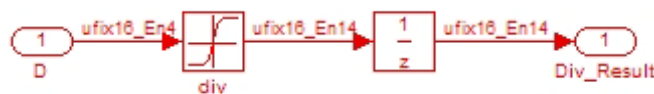


Figura 4.26 - Subsistema baseado em LUT para a divisão

Como se pode verificar na Figura 4.25 e Figura 4.26, foram cumpridos os pressupostos utilizados no módulo desenvolvido em HDL. Após implementado o modelo foi efectuada uma simulação em Simulink que se reflecte nas figuras a seguir apresentadas, mostrando concordância com os resultados obtidos na implementação sem HDL Coder.

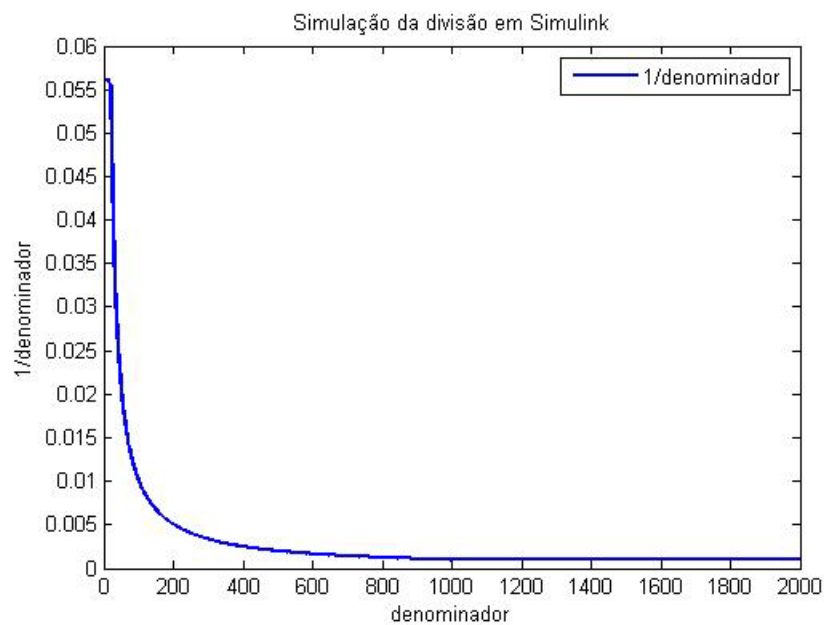


Figura 4.27 - Simulação efectuada em Simulink

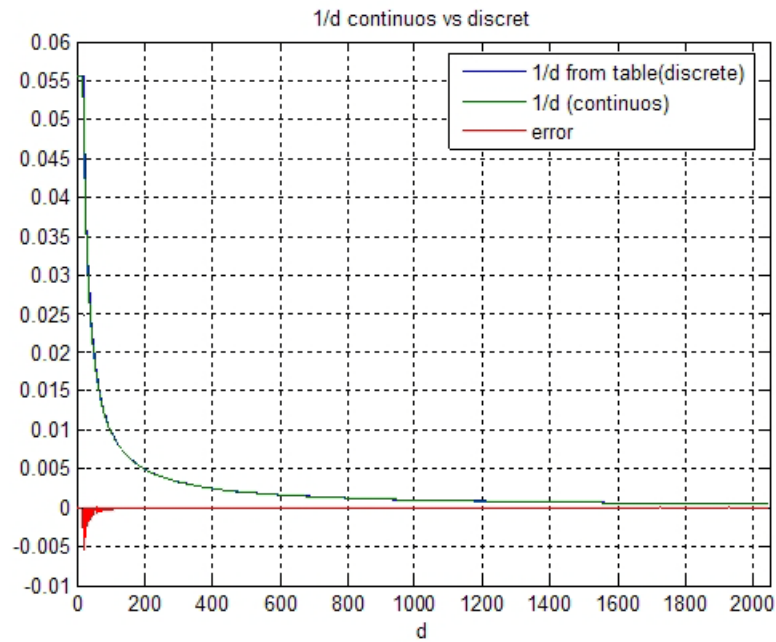


Figura 4.28 - Resultado obtido da simulação da equipa que desenvolveu o VEP

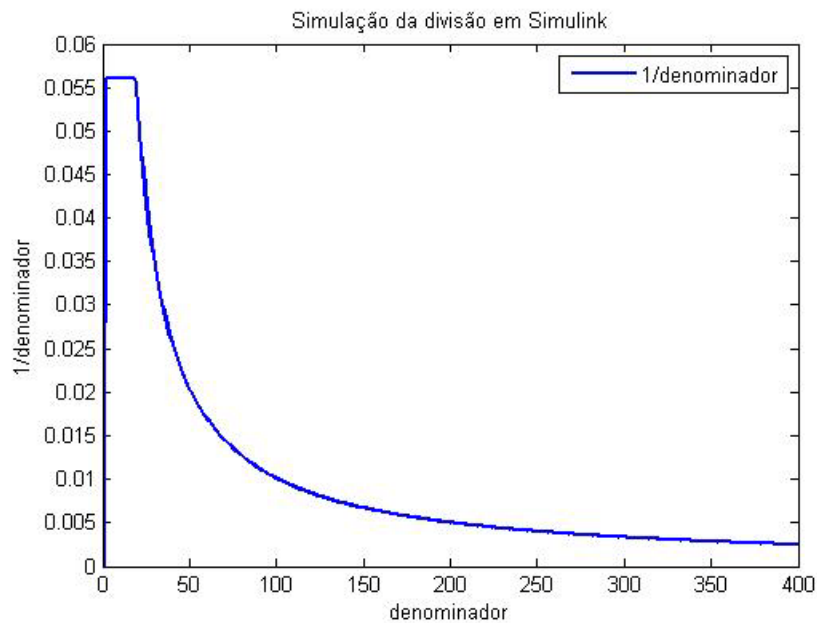


Figura 4.29 - Detalhe da simulação efectuada em Simulink

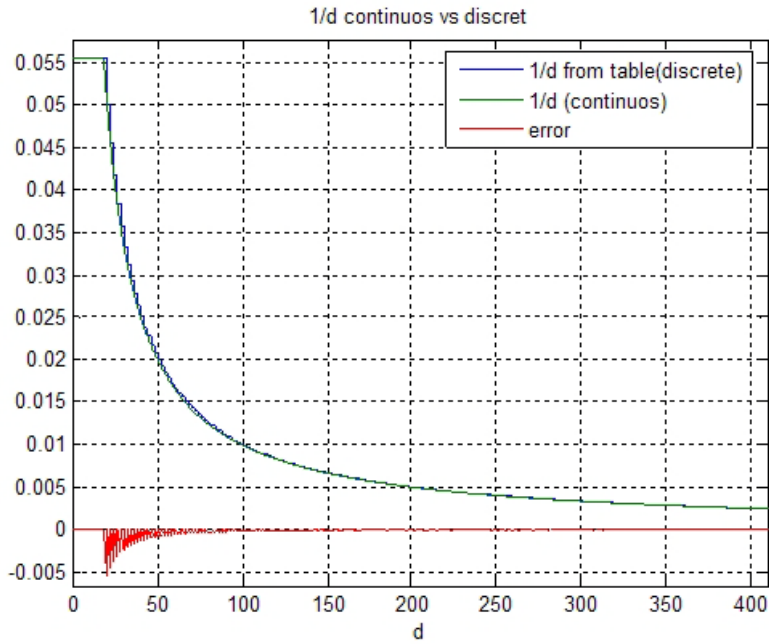


Figura 4.30 - Detalhe da simulação da equipa que desenvolveu o VEP

Como se pode verificar nas figuras atrás apresentadas os resultados obtidos com o modelo desenvolvido em Simulink são idênticos aos obtidos no módulo desenvolvido em HDL.

No entanto, verifica-se que a codificação HDL do HDL Coder apresenta maior ocupação do que a desenvolvida em HDL puro, como se pode verificar nas figuras seguintes.

FPGA Design Summary			
<ul style="list-style-type: none"> <li>Design Overview <ul style="list-style-type: none"> <li>Summary</li> <li>IOB Properties</li> <li>Timing Constraints</li> <li>Pinout Report</li> <li>Clock Report</li> </ul> </li> <li>Errors and Warnings <ul style="list-style-type: none"> <li>Synthesis Messages</li> <li>Translation Messages</li> <li>Map Messages</li> <li>Place and Route Messages</li> <li>Timing Messages</li> <li>Bitgen Messages</li> <li>All Current Messages</li> </ul> </li> <li>Detailed Reports <ul style="list-style-type: none"> <li>Synthesis Report</li> <li>Translation Report</li> </ul> </li> </ul>			
DIVISAO Project Status			
Project File:	Divisao.isc	Current State:	Synthesized
Module Name:	Divisao	• Errors:	No Errors
Target Device:	xc3s200-5R256	• Warnings:	<a href="#">1 Warning</a>
Product Version:	ISE 8.2.03i	• Updated:	seg 29. Jun 00:33:05 2009
DIVISAO Partition Summary			
No partition information was found.			
Device Utilization Summary (estimated values)			
Logic Utilization	Used	Available	Utilization
Number of Slices	141	3584	3%
Number of 4 input LUTs	257	7168	3%
Number of bonded IOBs	36	173	20%
Number of GCLKs	1	8	12%

Figura 4.31 - Resultado da síntese efectuada com o código HDL gerado com o HDL Coder

ISE_PROJECT Project Status			
Project File:	ISE_PROJECT.isc	Current State:	Translated
Module Name:	divider	• Errors:	No Errors
Target Device:	xc3s400-5ft256	• Warnings:	<a href="#">2 Warnings</a>
Product Version:	ISE 8.2.03i	• Updated:	seg 29. Jun 00:22:32 2009

ISE_PROJECT Partition Summary	
No partition information was found.	

Device Utilization Summary (estimated values)			
Logic Utilization	Used	Available	Utilization
Number of Slices	0	3584	0%
Number of bonded IOBs	27	173	15%
Number of BRAMs	1	16	6%
Number of GCLKs	1	8	12%

Figura 4.32 - Resultado da síntese obtida com o código HDL puro

O que se pode concluir acerca dos resultados obtidos tem a ver com a forma como o código é otimizado quando se programa em HDL Puro. O HDL Coder, sendo independente de plataforma de destino, não faz uso do melhor mapeamento possível. Outro tipo de modelos poderiam ter sido desenvolvidos, mas o resultado obtido é bastante satisfatório e bastante menos abusivo que a abordagem dos *pipelined dividers*.

#### 4.3.4.c - Controlador PI (Proporcional-Integral)

Nesta secção era pretendido o desenvolvimento de um modelo que reproduzisse um controlador PI também desenvolvido pela equipa a cargo do VEP. Este controlador tratava-se de um controlador PI digital semelhante ao apresentado na figura a seguir.

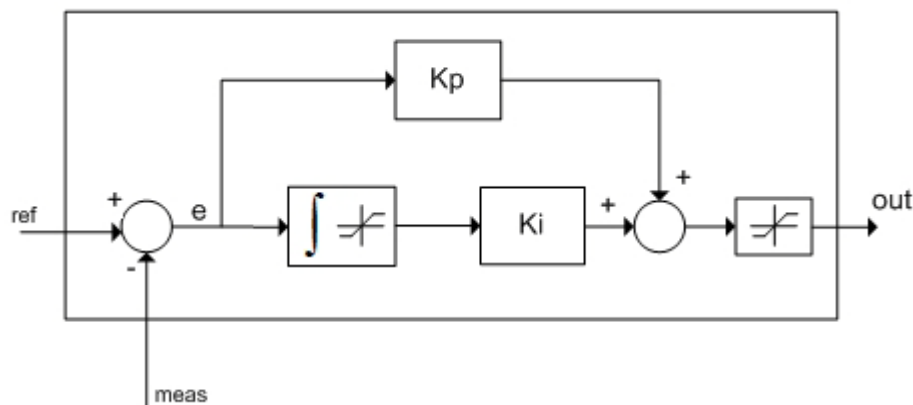


Figura 4.33 - Diagrama de blocos de um controlador PI

Na Figura 4.33 o valor de referência (ref) é comparado com o valor medido (meas) e é gerado um erro (e). Este erro é multiplicado por uma constante  $K_p$  para obter a parcela referente ao ganho proporcional. Paralelamente, o erro é integrado e multiplicado por uma constante  $K_i$  para obter a parcela integral. Estas duas parcelas são somadas para obter o valor de comando (out) que será aplicado a um processo a ser controlado. No controlador pela

equipa desenvolvido foi introduzido um limitador na parte integral para prevenir *overflows* e *underflow* na integração e para além desse, também foi adicionado um limitador na saída para restringir a gama da variável de comando (out).

As implicações em termos de aritmética de ponto fixo foram definidas do seguinte modo:

- Os sinais de referência e valor medido foram definidos como tendo o formato Q12.6;
- Os sinais de ganho proporcional e ganho integral foram definidos como tendo o formato Q2.16;
- O sinal de saída do controlador foi definido como Q21.16;
- O limite do integrador foi definido como Q18.16;
- A saturação do sinal de saída foi definida como Q21.16;
- O tempo de amostragem do integrador foi estipulado em 1024 Hz.

Com estas restrições, foi desenvolvido o modelo a seguir apresentado em Simulink.

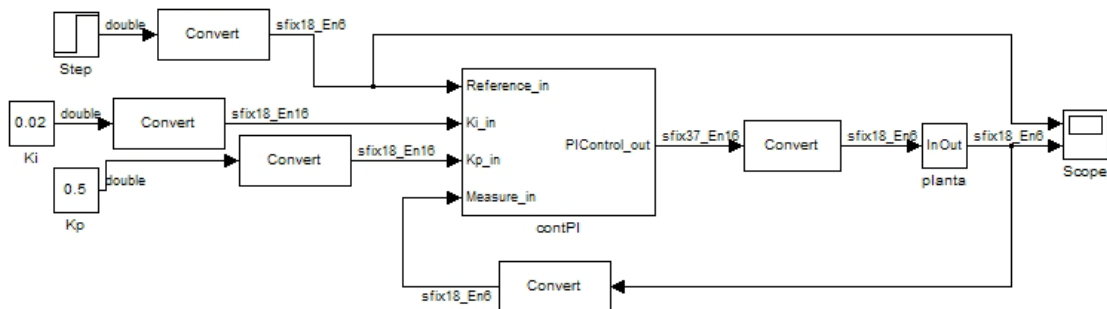


Figura 4.34 - Modelo de controlador PI desenvolvido em Simulink

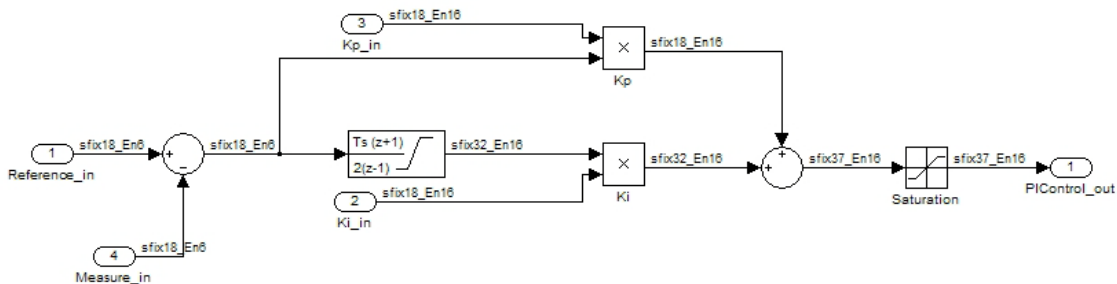


Figura 4.35 - Subsistema contPI

Na Figura 4.35 pode verificar-se que não foi possível definir o formato pretendido Q18.16. Isto deveu-se ao facto de o *software* HDL Coder não permitir variáveis de tamanho superior a 32 bits. Assim sendo, o formato máximo que se conseguiu foi Q16.16 como se pode constatar à saída do integrador. O erro obtido pelo verificador de compatibilidade do HDL Coder foi o a seguir apresentado.

### HDL Code Generation Check Report for [picontroller/contPI](#) Generated on 2009-06-29 01:38:15

The following table describes blocks for which errors, warnings or messages were reported.

Simulink Block	Level	Description
<a href="#">picontroller/contPI/Discrete-Time Integrator</a>	Error	Input or output size greater than 32 bits not supported for HDL code generation for the Discrete-Time Integrator block

Figura 4.36 - Erro gerado pelo verificador de compatibilidade na questão dos 34 bits

Para este modelo foi efectuada a síntese no ISE na qual foi obtido o seguinte relatório.

CONTROLADORPIDISS Project Status			
Project File:	ControladorPidiss.isc	Current State:	Synthesized
Module Name:	contPI	• Errors:	No Errors
Target Device:	xc3s200-5ft256	• Warnings:	<a href="#">9 Warnings</a>
Product Version:	ISE 8.2.03i	• Updated:	seg 29. Jun 01:43:12 2009

CONTROLADORPIDISS Partition Summary			
No partition information was found.			

Device Utilization Summary (estimated values)				
Logic Utilization	Used	Available	Utilization	
Number of Slices	261	1920	13%	
Number of Slice Flip Flops	34	3840	0%	
Number of 4 input LUTs	480	3840	12%	
Number of bonded IOBs	110	173	63%	
Number of MULT18X18s	4	12	33%	
Number of GCLKs	1	8	12%	

Figura 4.37 - Síntese gerada no ISE com o código gerado pelo HDL Coder

Os resultados obtidos pela implementação em HDL puro foram os seguintes.

ISE_PROJECT Project Status			
Project File:	ISE_PROJECT.isc	Current State:	Translated
Module Name:	ALUPI	• Errors:	No Errors
Target Device:	xc3s200-5ft256	• Warnings:	<a href="#">12 Warnings (0 filtered)</a>
Product Version:	ISE 8.2.03i	• Updated:	seg 29. Jun 01:23:09 2009

ISE_PROJECT Partition Summary			
No partition information was found.			

Device Utilization Summary (estimated values)				
Logic Utilization	Used	Available	Utilization	
Number of Slices	306	1920	15%	
Number of Slice Flip Flops	179	3840	4%	
Number of 4 input LUTs	536	3840	13%	
Number of bonded IOBs	182	173	105%	
Number of MULT18X18s	1	12	8%	
Number of GCLKs	1	8	12%	

Figura 4.38 - Síntese obtida com a codificação em HDL puro

É interessante verificar na Figura 4.37 e Figura 4.38 alguma superioridade na eficiência da síntese gerada para o código do HDL Coder. Isto, sem dúvida, deveu-se em parte à diferença nos formatos atribuídos a algumas variáveis. O ficheiro de controlo deste modelo foi optimizado em diversos aspectos, mas, como se pode verificar, o HDL Coder é extremamente

abusador dos recursos mais exigentes do FPGA, como é o caso dos multiplicadores. No caso do HDL puro foi apenas utilizado um enquanto no do HDL Coder foram utilizados quatro, um para cada multiplicação existente no modelo. Quando o projectista pensa na aplicação a desenvolver, estando incumbido de desenvolver a mesma em HDL puro, têm-se em conta os prós e os contras destas aplicações (tempo de execução versus área alocada, qual é prioritário). No exemplo desta secção, o controlador PI, a sua taxa de amostragem é baixa, pelo que se poderia reutilizar o mesmo multiplicador (coisa que foi feita pela equipa do VEP). Isto é possível através da utilização de um trecho de código que representa uma máquina de estados finitos e também da utilização de registos para segurar resultados temporariamente (normalmente são *flip-flops* tipo D). Este tipo de desenvolvimento é possível efectuar através do HDL Coder mas traduz-se como uma desvantagem como foi já dito pois não existe nenhuma opção neste *software* que permita optar por uma maior demora no tempo de execução mas menor utilização de recursos. Existem opções de optimização de área implementáveis através dos ficheiros de controlo do HDL Coder, mas nenhuma tem esta especificidade. Resumindo, se um projectista quiser utilizar o HDL Coder como ferramenta preferencial de desenvolvimento, terá de desenvolver um modelo pensado a um nível de abstracção que não se enquadra com as vantagens do Simulink HDL Coder.

#### 4.3.5 - Desenvolvimento do algoritmo LMA através do Simulink HDLCoder

Nesta secção tentou-se uma aproximação ao HDL Coder com o intuito de desenvolver um modelo válido do algoritmo LMA utilizado no VEP.

Numa primeira aproximação ao problema, após analisar novamente o algoritmo e o tipo de operações a efectuar, a melhor estratégia a seguir, tendo como base algum estudo feito a partir de [46] e [47], pareceu ser o desenvolvimento de um DFG (*Data Flow Graph*), organigrama que permite ao projectista ter uma real noção do que vai ser necessário em termos de recursos. O DGF resultante foi o apresentado na figura a seguir.



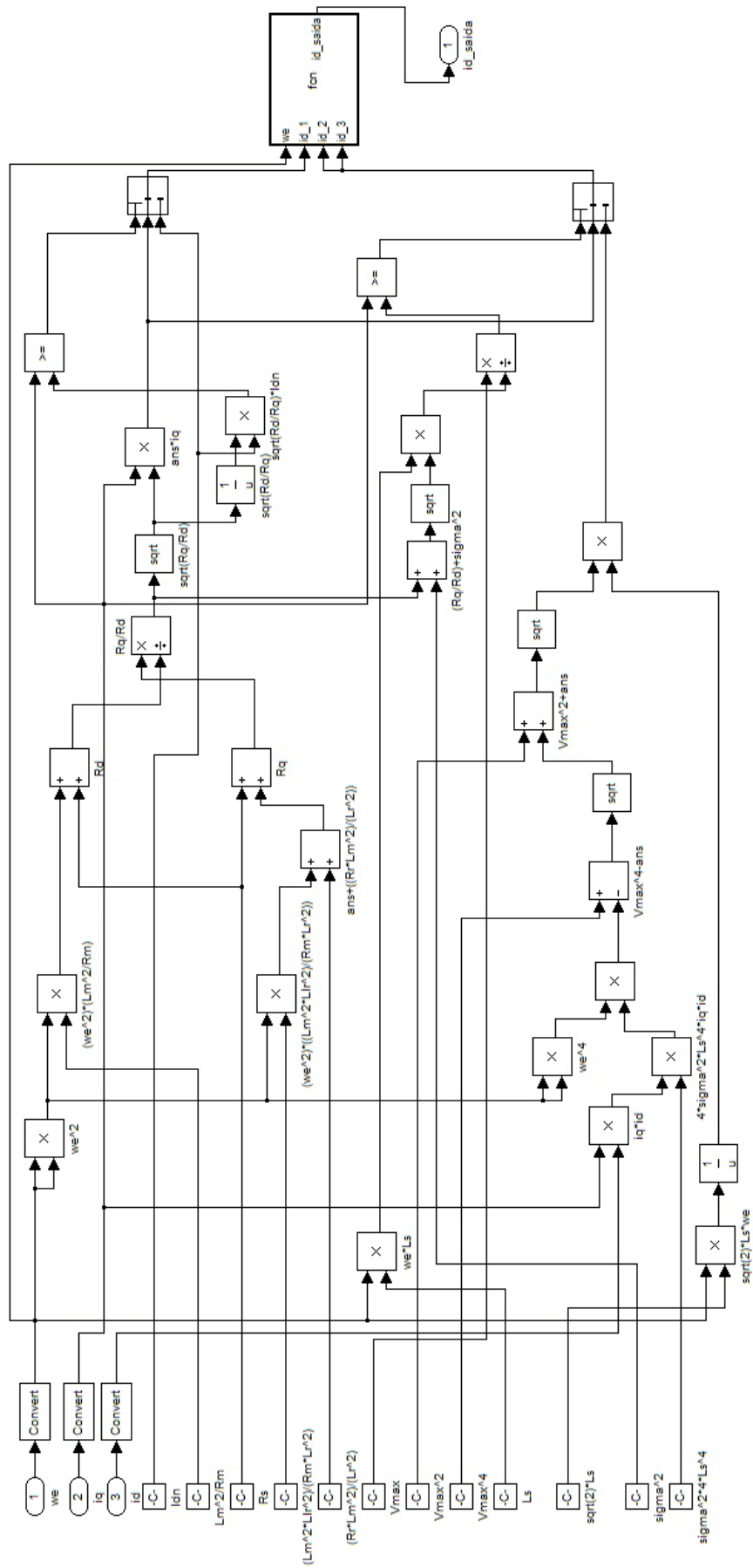


Figura 4.39 - DFG do LMA

O DFG da Figura 4.39 logo à partida faz o projectista perceber que o LMA requer bastantes recursos do FPGA em que deverá ser instanciado. Aqui surge o primeiro problema, o FPGA instalado no VEP, por já ter a restante parte do sistema de controlo desenvolvida (controladores PI, transformadas de Clarke e Park, módulo de telemetria, entre outros), possui neste momento poucos recursos disponíveis, o que faz com que o projecto deste algoritmo deva ser algo poupado em recursos.

No DFG, são considerados como constantes (pouco variáveis), todos os blocos na parte de baixo da figura. Estes blocos envolvem os parâmetros do motor, o que quer dizer, lembrando as conclusões mencionadas no Capítulo 3, que assumir isto pode gerar erros. Caso houvesse mais tempo poderia pensar-se em desenvolver um algoritmo mais eficiente e que levasse em conta as variações dos parâmetros do motor. Para além disso, algumas constantes são de ordem muito elevada (por exemplo  $V_{max}^4$ ) enquanto outras são de ordens ínfimas (como é o caso de  $\sigma^2 * L_s^4$ ), o que pode provocar problemas sérios em relação aos multiplicadores, uma vez que estes são limitados a 18 *bits* de entrada, ou seja, no máximo, pode-se ter 36 *bits* na saída.

Uma análise rápida à figura indica logo que serão necessários 12 multiplicadores, 4 divisores (dois dos quais são divisões entre dois números variáveis e outros dois são o inverso). Isto invalida desde logo a implementação deste modelo tal como está em HDL Coder uma vez que no que respeita os divisores de números variáveis, quando é gerado o código, é atribuído um operador DIV que não é reconhecido pelo FPGA. No que respeito o cálculo do inverso, há duas formas de os implementar, ou através de LUTs como já foi apresentado atrás, ou recorrendo à função *reciprocal* do Simulink e otimizando o ficheiro de controlo do modelo para este gerar o código referente a este bloco utilizando o método iterativo de Newton para levar o dito cálculo a cabo. O caso dos multiplicadores pode ser minimizado utilizando uma estratégia de partilha de recursos ou LUTs.

Existe no modelo uma função embebida Matlab (EMF - *Embedded Matlab Function*) que funciona como selector de zonas do LMA. Como já foi referido o LMA abrange as três zonas de funcionamento do motor pelo que há uma necessidade de escolher a secção do algoritmo apropriada à zona de funcionamento. Após alguma análise, percebe-se que esta função deve ser implementada em primeiro lugar e só depois permitir o cálculo da parte correspondente à zona. O que acontece caso fosse implementado assim o algoritmo é que como num FPGA os processos podem correr em paralelo, ter-se-iam os recursos constantemente a ser utilizados sem se saber em que zona se deveria actuar, o que se traduz num desperdício tremendo de recursos computacionais.

Dois blocos também exigentes na sua implementação em HDL puro são os blocos que calculam a raiz de um número. No modelo acima apresentado estão presentes três destes blocos, o que tornaria o código ainda mais pesado.

Em resumo, pode-se assumir que o DFG é um excelente instrumento para verificar as necessidades de uma aplicação em termos de recursos. No entanto, é difícil implementar o modelo resultante sem rapidamente verificar que este é muito ineficiente e exigente ao ponto da impossibilidade em termos de implementação.

Assim sendo foi necessário repensar a implementação do algoritmo. Em primeiro lugar, algum estudo da implementação do controlo do VEP fez perceber que as variáveis disponibilizadas eram a frequência do rotor ( $f_r$ ) e a frequência de deslizamento ( $f_s$ ), o que exigia o cálculo da frequência eléctrica ( $f_e$ ) e a obtenção da velocidade angular eléctrica ( $\omega_e$ ). Analisando a implementação prévia do LMA em HDL percebe-se que a variável  $f_e$  é limitada aos 127 Hz, o que faz com que a zona três de funcionamento nunca seja atingida. Apesar disto persiste a necessidade de implementar o bloco da zona dois e, dado que ambas as zonas são geridas pelas mesmas equações, o bloco pode ser o mesmo, sendo seleccionado pelo selector de zonas quando for atingida a velocidade correspondente às zonas a ela associadas.

Preliminarmente seriam então entradas do sistema as duas frequências já descritas e as intensidades de corrente no eixo directo ( $i_d$ ) e no eixo em quadratura ( $i_q$ ), também disponibilizadas pelo controlo do VEP. Com base nisto, uma metodologia a seguir seria criar um bloco de cálculo da variável  $\omega_e$ , um bloco selector de zona e um bloco para cada zona, ou seja, dois blocos.

Com base na análise de necessidades começou-se por elaborar o modelo de cálculo da frequência eléctrica apresentado em seguida.

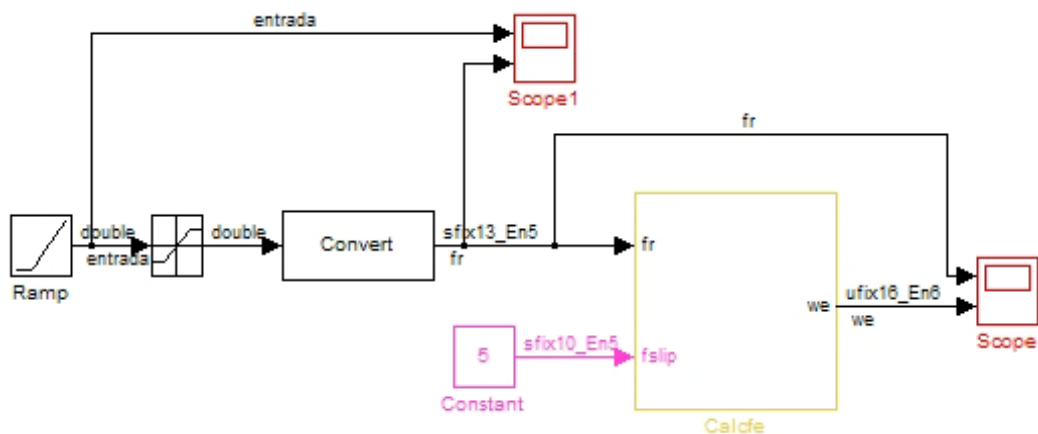


Figura 4.40 - Modelo de cálculo da frequência eléctrica em Simulink

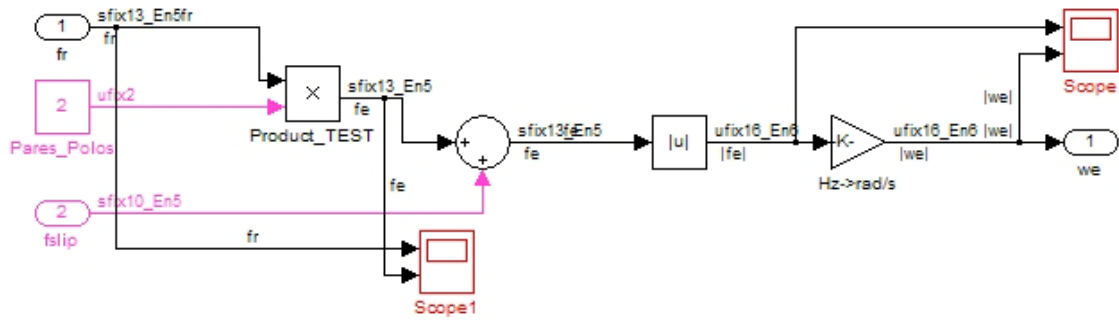
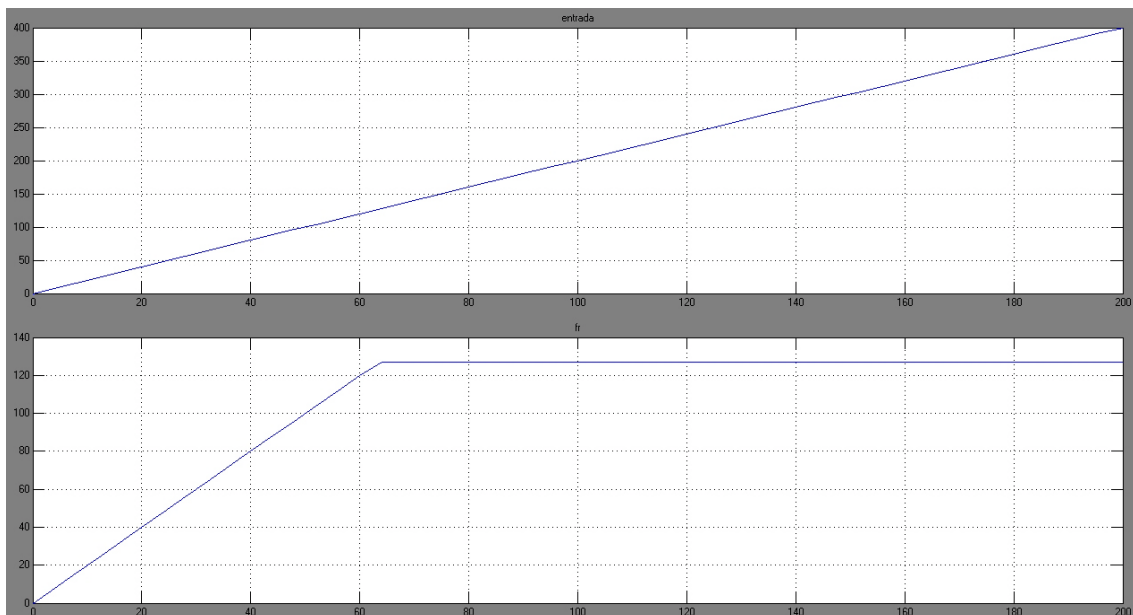
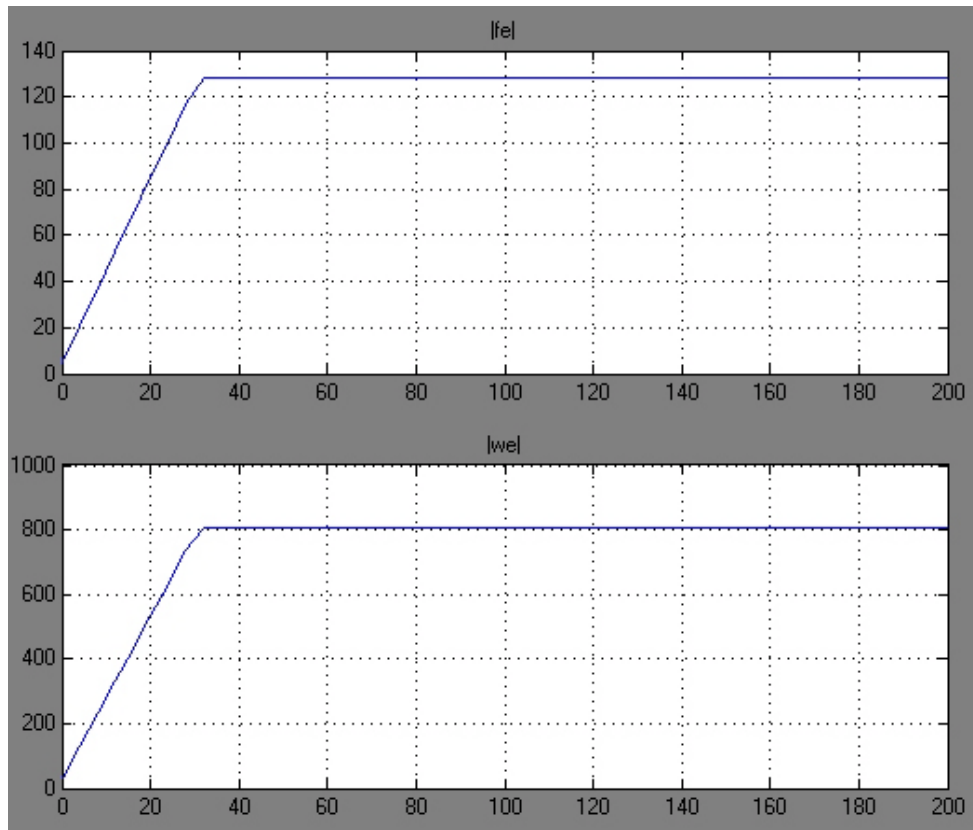


Figura 4.41 - Subsistema Calcfe

Após ter sido desenvolvido efectuou-se uma simulação em Simulink para validar o correcto funcionamento do modelo cujos resultados são apresentados a seguir.

Figura 4.42 - Sinal de entrada e  $f_r$

Figura 4.43 - Módulo de  $\omega_e$  e  $f_e$ 

Das figuras anteriores conclui-se que as saturações estão presentes e que os valores de  $\omega_e$  não ultrapassam o valor correspondente a 127 Hz de frequência eléctrica (aproximadamente 800 rad/s).

Para este modelo foi feito o *hdlsetup* que propicia a geração de código HDL sem haver qualquer problema.

Da mesma forma que se desenvolveu o modelo anterior foram desenvolvidos os modelos para os restantes blocos que resultaram no seguinte modelo final.

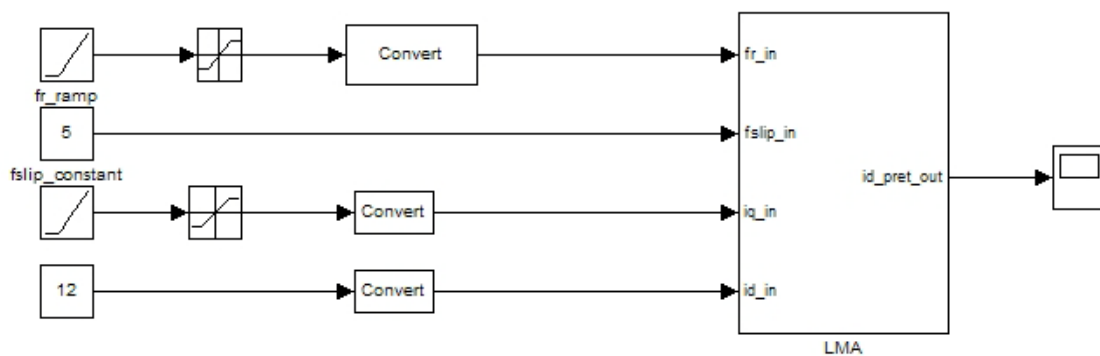


Figura 4.44 - Modelo do LMA elaborado em Simulink

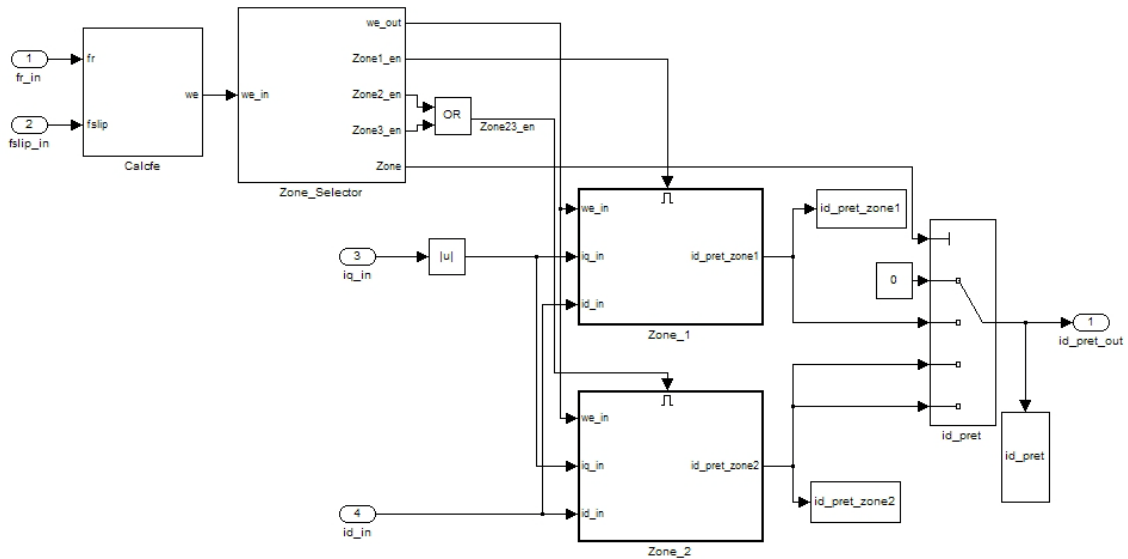


Figura 4.45 - Subsistema LMA

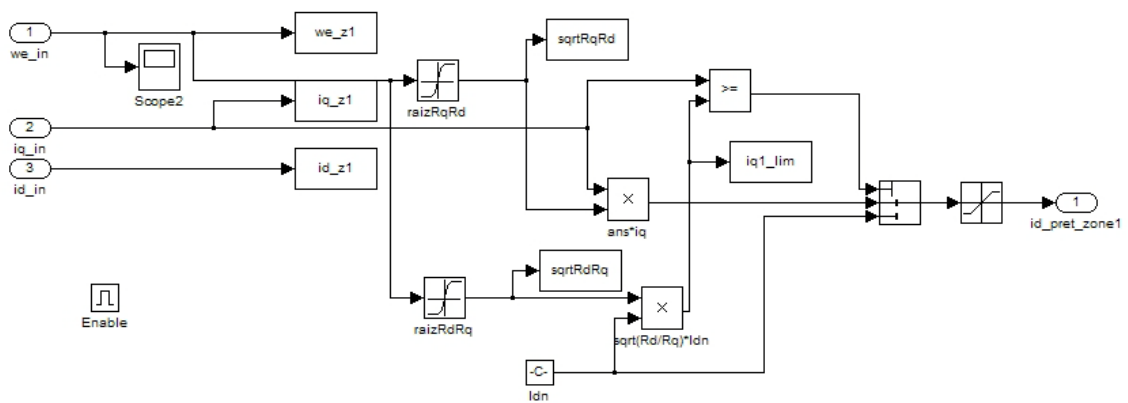


Figura 4.46 - Subsistema Zone\_1

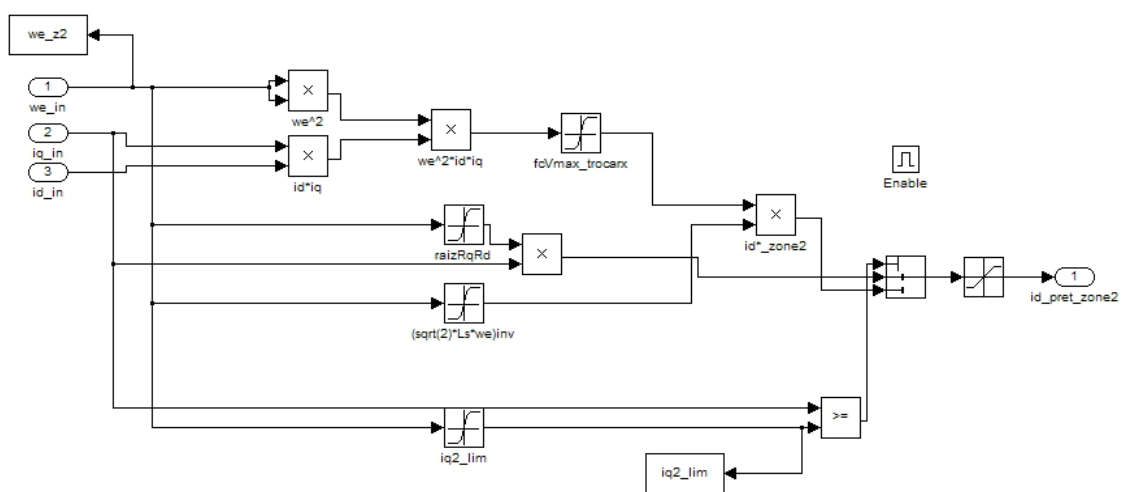


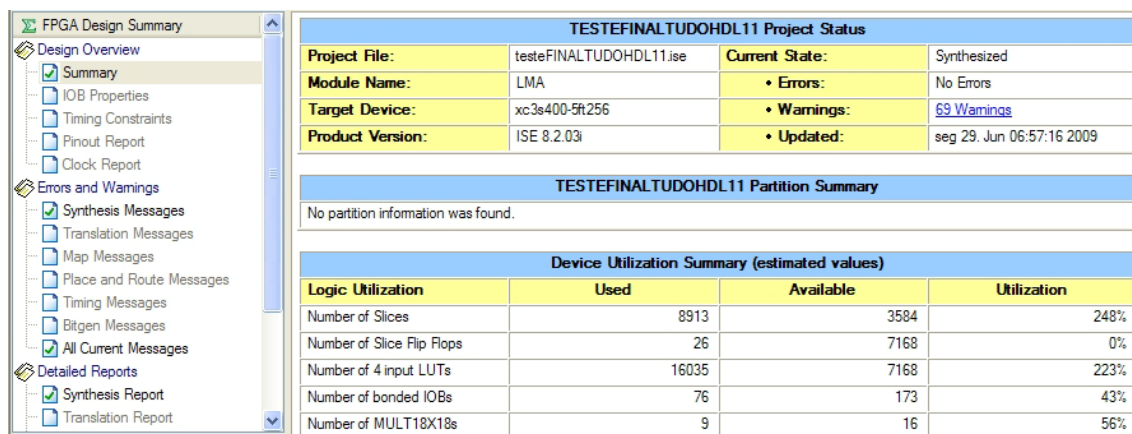
Figura 4.47 - Subsistema Zone\_2

Analisando as figuras do modelo final pode perceber-se que os blocos mais otimizados são os de cálculo da velocidade angular eléctrica, o bloco Zone\_Selector e o bloco Zone\_1. O bloco Zone\_2, para ser desenvolvido de forma otimizada, teria de ser pensado com um nível de abstracção que não era âmbito desta tese estudar pelo que foi elaborado com isso em mente.

O bloco Zone\_Selector trata-se de uma EMF com o código que permite fazer a selecção da zona e funcionamento do motor bem como habilitar ou não o funcionamento desses blocos. Neste bloco surgiu a necessidade de estudar programação com matemática finita do Matlab, coisa que é um pré-requisito para quem quiser dominar a ferramenta HDL Coder e cuja mestria não faz parte dos conhecimentos do autor deste trabalho.

O bloco Zone\_1 poderia ser ainda mais otimizado caso fosse utilizada uma metodologia de partilha de recursos, mas aí, surgiria novamente a questão já referida do nível de abstracção pelo que as duas multiplicações são inevitáveis.

A seguir apresenta-se o resultado da síntese conseguida com o ISE (que levou cerca de uma hora a concluir dada a complexidade e os blocos envolvidos no modelo LMA).



The screenshot shows the 'FPGA Design Summary' window in ISE. The left pane lists various reports like 'Design Overview', 'IOB Properties', and 'Errors and Warnings'. The main area displays the following information:

TESTEFINALTUDOHDL11 Project Status			
Project File:	testeFINALTUDOHDL11.isc	Current State:	Synthesized
Module Name:	LMA	• Errors:	No Errors
Target Device:	xc3s400-5ft256	• Warnings:	69 Warnings
Product Version:	ISE 8.2.03i	• Updated:	seg 29. Jun 06:57:16 2009

TESTEFINALTUDOHDL11 Partition Summary			
No partition information was found.			

Device Utilization Summary (estimated values)			
Logic Utilization	Used	Available	Utilization
Number of Slices	8913	3584	248%
Number of Slice Flip Flops	26	7168	0%
Number of 4 input LUTs	16035	7168	223%
Number of bonded IOBs	76	173	43%
Number of MULT18X18s	9	16	56%

Figura 4.48 - Síntese conseguida em ISE para o modelo do LMA

Analisando a Figura 4.48 consegue-se concluir rapidamente que seria impossível implementar o modelo desenvolvido no FPGA utilizado uma vez que existem recursos que seriam completamente utilizados e superada a sua disponibilidade. No âmbito desta dissertação, conseguiu-se gerar o código HDL em Verilog sem erros embora no que respeita a optimização, este modelo, deixa um pouco a desejar comparando com o que seria possível obter com outro conhecimento da tecnologia FPGA e do programa.

## 4.4 - Conclusões

Findo o capítulo, pode dizer-se que a experiência obtida na abordagem do tema FPGA e linguagens HDL será com certeza uma mais-valia para o futuro.

O desenvolvimento de aplicações cujo objectivo é serem instaladas em FPGAs, caso seja tomado pelos mais altos níveis de abstracção, tais como projecto e codificação em HDL, é um percurso difícil e de complicada adaptação para quem parte de um ramo onde os processadores estudados até agora executavam código sequencialmente. Num FPGA o paralelismo é uma vantagem incontornável e deve ser aproveitada ao máximo do seu potencial.

Pela análise dos sistemas concorrentes, aprofundando apenas o *software* desenvolvido pela Xilinx, que é a marca dos FPGAs utilizados e estudados, pode dizer-se que a vantagem do Simulink HDL Coder reside no facto de, por exemplo, o Xilinx System Generator necessitar do Matlab para ser executado. É evidente que a aplicação desenvolvida pela empresa que constrói os FPGAs permite mais fácil integração de algumas funções e disponibiliza alguns blocos diferentes dos disponibilizados pelo Matlab, o que pode traduzir-se numa vantagem e numa diminuição do tempo de desenvolvimento. No entanto, no que respeita a mecanismos de partilha de recursos automática, já reportados atrás, esta ferramenta da Xilinx está ao mesmo nível do HDL Coder, sendo também necessário implementar o modelo como se de uma codificação HDL pura se tratasse.

Neste capítulo pode-se concluir que a ferramenta HDL Coder, como utilidade de desenvolvimento de mais alto nível, consegue obter performances interessantes, principalmente para quem tenha pouca experiência no domínio dos FPGAs.



## Capítulo 5

# Conclusões e Futuros Desenvolvimentos

### 5.1 - Conclusões

Com esta dissertação foi possível perceber o estado actual no que respeita o tema dos veículos eléctricos, não só de um ponto de vista da sua importância rumo a um futuro mais saudável e sustentável, mas principalmente ao nível tecnológico e normativo.

Do ponto de vista tecnológico foi revisto o estado da arte enquadrado nos algoritmos de minimização das perdas durante o funcionamento dos motores de indução trifásicos, onde se conclui que de entre os métodos praticados, LMC, SC e Híbridos, os que se revelam mais vantajosos serão os métodos híbridos uma vez que recolhem os pontos fortes quer dos LMC quer dos SC, permitindo ao motor de indução trifásico operar na maioria da sua gama de velocidades, num estado bastante otimizado de minimização das perdas no mesmo.

No que respeita o aspecto normativo inserido no tema dos veículos eléctricos, foi feito um levantamento importante das normas que regem os mesmos. Este apanhado poderá servir de referência rápida para futuros desenvolvimentos no âmbito deste tema, diminuindo assim o tempo de pesquisa das normas aplicáveis aos diversos pontos que são parte integrante do assunto abordado, nomeadamente terminologia, baterias, segurança, infra-estruturas, componentes, performances respeitantes a VEs e VEHs e ciclos de teste para veículos de estrada. Conclui-se também que no âmbito da cooperação das entidades com a responsabilidade de desenvolver as normas existe uma co-existência sã e que no futuro será de crucial importância no que respeita a produção e comercialização de VEs.

Tendo como motivação o trabalho que tem vindo a ser elaborado no campo dos veículos eléctricos de proximidade nesta instituição de ensino, foi estudado o algoritmo LMA já descrito e tiradas conclusões partindo de resultados obtidos noutras iterações de projectos de dissertação ou projectos de fim de curso e cuja performance não se revelou satisfatória. Após estudo elaborado dos elementos obtidos e simulações efectuadas, conclui-se que os parâmetros recolhidos e utilizados como sendo os associados ao motor de indução trifásico

instalado no VEP desenvolvido na faculdade estão errados, produzindo na simulação do LMA resultados que obviamente não se revelam como sendo os óptimos esperados. Teria sido interessante efectuar mais aprofundadas simulações, recorrendo aos parâmetros correctos do motor, principalmente para com isso tirar ilações acerca do potencial energético do veículo em questão.

Foi estabelecido contacto com uma tecnologia que, para o autor deste trabalho, foi uma completa novidade. A tecnologia estudada e experimentada foi baseada em FPGAs. Estes são dispositivos que suportam a implementação de circuitos lógicos relativamente grandes e que apresentam alguma complexidade, consistindo num arranjo de células ou blocos lógicos configuráveis contidos num único circuito integrado. Cada célula contém capacidade computacional para implementar funções lógicas e realizar o mapeamento para comunicação entre si. Foi estudada a temática da aritmética de ponto fixo, tema fundamental no projecto e desenvolvimento de aplicações em FPGAs, onde, de entre os métodos de representação numérica vistos, se destaca como novidade o formato Q de representação de números, sendo o mais utilizado para a dita representação nesta tecnologia. Foram desenvolvidos e implementados numa placa de desenvolvimento aplicações para melhor ser compreendido o funcionamento desta tecnologia.

Ainda no âmbito do estudo dos FPGAs e das linguagens HDL, foi estudada com alguma profundidade a ferramenta Simulink HDL Coder do ponto de vista da sua utilização como aplicação de codificação em HDL (Verilog) a um mais alto nível. Por mais alto nível entende-se a não necessidade do domínio da codificação em HDL pura, aos níveis mais baixos, tendo como ponto de partida um modelo desenvolvido em Simulink. Concluiu-se que esta aplicação é de grande interesse para quem realmente não tem à vontade suficiente com a codificação pura e a tecnologia inerentes aos FPGAs. Apesar de se ter atingido um nível de compreensão interessante desta ferramenta conclui-se que, havendo mais tempo poder-se-ia ter atingido um nível superior uma vez que, apesar de não ser exigido que se tenha o domínio ou percepção de como funciona a FPGA e a linguagem HDL, é recomendado que se tenha um conhecimento algo profundo de outras componentes que fazem parte do Matlab, nomeadamente Simulink, Simulink Fixed Point e Signal Processing Blockset. No que respeita o Simulink, já havia alguma experiência fruto de utilização e estudo noutras disciplinas do curso, mas no que diz respeito aos restantes, não havia qualquer conhecimento, pelo que houve alguma dificuldade na compreensão e resolução de problemas surgidos no desenvolvimento dos modelos já apresentados. Numa primeira aproximação foram desenvolvidos modelos com o intuito de comparar a codificação gerada com o HDL Coder e a codificação gerada em HDL puro do ponto de vista de síntese. Foi testado um dos módulos com o programa ModelSim, também estudado e que se revela uma importante ferramenta no teste de aplicações em linguagens HDL através de programas de teste dedicados. O Simulink

HDL Coder tem a capacidade de gerar estes programas automaticamente partindo dos modelos gerados em Simulink.

## 5.2 - Futuros Desenvolvimentos

Seria interessante, no futuro, tentar explorar e estudar melhor as possíveis implementações dos algoritmos ditos híbridos pelo potencial que estes apresentam.

De modo a conseguir fazer uso do grande potencial das simulações é imperativo que se consigam obter os parâmetros correctos do motor instalado no VEP uma vez que sem eles isso revela-se uma impossibilidade.

É importante manter a atenção e verificar as novas versões do Simulink HDL Coder, uma vez que, sendo esta uma ferramenta relativamente recente e em constante evolução, cada nova iteração do programa poderá introduzir mais alto nível no desenvolvimento das aplicações para implementação em FPGA. No que respeita este tema, um trabalho interessante futuro será desenvolver um algoritmo híbrido para implementação em FPGA pois com ele poder-se-ão efectuar simulações mais facilmente configuráveis através do uso do HDL Coder.



## Referências

- [1] *Portal das Energia Renováveis*. [Acedido em 15-06-2009]; Disponível em: <http://www.eficiencia-energetica.com>.
- [2] *Honda*. [Acedido em 15-06-2009]; Disponível em: <http://automobiles.honda.com/>.
- [3] Ehsani, M., et al., *Modern Electric, Hybrid Electric, and Fuel Cell Vehicles: Fundamentals, Theory, and Design*. 1st ed. 2004: CRC.
- [4] Larminie, J. and Lowry, J., *Electric Vehicle Technology Explained*. 1st ed. 2003: Wiley.
- [5] Emadi, A., *Handbook of Automotive Power Electronics and Motor Drives*. 1st ed. 2005: CRC.
- [6] Chan, C.C., *The State of the Art of Electric, Hybrid, and Fuel Cell Vehicles*. Proceedings of the IEEE, 2007. 95(4): p. 704-718.
- [7] Zeraouia, M., Benbouzid, M.E.H., and Diallo, D., *Electric Motor Drive Selection Issues for HEV Propulsion Systems: A Comparative Study*. Vehicular Technology, IEEE Transactions on, 2006. 55(6): p. 1756-1764.
- [8] Vas, P., *Sensorless vector and direct torque control*. Monographs in Electrical and Electronic Engineering 42. 1998, Oxford: Oxford University Press.
- [9] Krishnan, R., *Electric motor drives modeling, analysis, and control*. 2001, Upper Saddle River, NJ: Prentice Hall.
- [10] Leonhard, W., *Control of Electrical Drives*. 1997: Springer, Berlin.
- [11] Trzynadlowski, A.M., *Control of Induction Motors*. 1st ed. 2001: Academic Press.
- [12] Bose, B., *Power Electronics and Motor Drives - Advances and Trends*. 1st ed. 2006: Elsevier.
- [13] Lim, S. and Nam, K., *Loss-minimising control scheme for induction motors*. Electric Power Applications, IEE Proceedings -, 2004. 151(4): p. 385-397.
- [14] Garcia, G.O., et al., *An efficient controller for an adjustable speed induction motor drive*. Industrial Electronics, IEEE Transactions on, 1994. 41(5): p. 533-539.
- [15] Kioskeridis, I. and Margaris, N., *Loss minimization in induction motor adjustable-speed drives*. Industrial Electronics, IEEE Transactions on, 1996. 43(1): p. 226-231.
- [16] Kirschen, D.S., Novotny, D.W., and Lipo, T.A., *On-Line Efficiency Optimization of a Variable Frequency Induction Motor Drive*. Industry Applications, IEEE Transactions on, 1985. IA-21(3): p. 610-616.
- [17] Sul, S.K. and Park, M.H., *A novel technique for optimal efficiency control of a current-source inverter-fed induction motor*. Power Electronics, IEEE Transactions on, 1988. 3(2): p. 192-199.
- [18] Moreira, J.C., Lipo, T.A., and Blasko, V., *Simple efficiency maximizer for an adjustable frequency induction motor drive*. Industry Applications, IEEE Transactions on, 1991. 27(5): p. 940-946.
- [19] Gyu-Sik, K., In-Joong, H., and Myoung-Sam, K., *Control of induction motors for both high dynamic performance and high power efficiency*. Industrial Electronics, IEEE Transactions on, 1992. 39(4): p. 323-333.

- [20] Sousa, G.C.D., Bose, B.K., and Cleland, J.G., *Fuzzy logic based on-line efficiency optimization control of an indirect vector-controlled induction motor drive*. Industrial Electronics, IEEE Transactions on, 1995. 42(2): p. 192-198.
- [21] Yang, L., et al. *A novel fuzzy logic controller for indirect vector control induction motor drive*. in *Intelligent Control and Automation, 2008. WCICA 2008. 7th World Congress on*. 2008.
- [22] Chakraborty, C., et al. *Fast search controllers for efficiency maximization of induction motor drives based on DC link power measurement*. in *Power Conversion Conference, 2002. PCC Osaka 2002. Proceedings of the*. 2002.
- [23] Chakraborty, C. and Hori, Y., *Fast efficiency optimization techniques for the indirect vector-controlled induction motor drives*. Industry Applications, IEEE Transactions on, 2003. 39(4): p. 1070-1076.
- [24] Haddoun, A., et al., *A Loss-Minimization DTC Scheme for EV Induction Motors*. Vehicular Technology, IEEE Transactions on, 2007. 56(1): p. 81-88.
- [25] Ehsani, M., Rahman, K.M., and Toliyat, H.A., *Propulsion system design of electric and hybrid vehicles*. Industrial Electronics, IEEE Transactions on, 1997. 44(1): p. 19-27.
- [26] Jinhwan, J. and Kwanghee, N., *A vector control scheme for EV induction motors with a series iron loss model*. Industrial Electronics, IEEE Transactions on, 1998. 45(4): p. 617-624.
- [27] Levi, E., *Impact of iron loss on behavior of vector controlled induction machines*. Industry Applications, IEEE Transactions on, 1995. 31(6): p. 1287-1296.
- [28] Lloyd, R.L., *Discussion on the December 1911 meeting of the EVAA*. 1912. II(7).
- [29] Van den Bossche, P., *The Electric Vehicle: Raising The Standards*. 2003, Vrije Universiteit Brussel.
- [30] Van den Bossche, P., et al., *The Evolving Standardization Landscape for Electrically Propelled Vehicles*. 2008.
- [31] Mohan, N., *Advanced Electric Drives: Analysis, Control and Modeling using Simulink*. 2001: Mnpere.
- [32] Ribeiro, G.J.N., *Optimização Energética em Controlo de Motores de Indução*. 2007, FEUP.
- [33] Novotny, D.W. and Lipo, T.A., *Vector control and dynamics of AC drives*. Monographs in Electrical and Electronic Engineering. 1996, Oxford: Clarendon Press.
- [34] Ribeiro, G.J.N., *Metodologias de Eficiência Energética em Tempo Real para o Controlo do Motor de Indução Trifásico*. 2008, FEUP.
- [35] da Costa, C., *Projetando Controladores Digitais com FPGA*: Novatec Editora.
- [36] Moreno, E.D., Penteadó, C.G., and Rodrigues, A.C., *Microcontroladores e FPGAs - Aplicações em Automação*: Novatec Editora.
- [37] Choi, H., *Fix Point Arithmetic*. 2002, Connexions Project.
- [38] Oberstar, E.L., *Fixed-Point Representation & Fractional Math*. Oberstar Consulting, 2007.
- [39] Palnitkar, S., *Verilog HDL a guide to digital design and synthesis 0008*, Montain View, CA: SunSoft Press.
- [40] Xilinx, *Xilinx ISE 8 Software Manuals*. 2006.
- [41] Xilinx, *ISE 8 Quick Start Tutorial*. 2006.
- [42] Xilinx, *ISE 8 In-Depth Tutorial*. 2006.
- [43] *4-bit up/down binary synchronous counter (74F169)*. 1996: Philips Semiconductors.
- [44] Ciletti, M.D., *Advanced Digital Design with the Verilog HDL*. 1st ed. 2005: Prentice-Hall.
- [45] Diligent, *Spartan-3 Starter Kit Board User Guide*. 2005. p. 64.
- [46] Monmasson, E. and Cirstea, M.N., *FPGA Design Methodology for Industrial Control Systems;A Review*. Industrial Electronics, IEEE Transactions on, 2007. 54(4): p. 1824-1842.
- [47] Naouar, M.W., et al., *FPGA-Based Current Controllers for AC Machine Drives;A Review*. Industrial Electronics, IEEE Transactions on, 2007. 54(4): p. 1907-1925.
- [48] The MathWorks, I., *Simulink HDL Coder User's Guide*. 2008. p. 656.