

Faculdade de Engenharia da Universidade do Porto



FEUP

**Observação em-circuito da distorção de um
Amplificador RF**

Ricardo Arieira Veiga

Dissertação realizada no âmbito do
Mestrado Integrado em Engenharia Electrotécnica e de Computadores
Major Telecomunicações

Orientador: Prof. Dr. José Machado da Silva
Co-orientador: Eng^o Pedro Mota

Julho de 2009

© Ricardo Veiga, 2009

Resumo

A presente dissertação de mestrado apresenta um trabalho de desenvolvimento e validação de um método para obtenção em circuito de parâmetros que medem a linearidade da característica de amplificadores de potência RF – o ponto de compressão 1dB e o ponto de intersecção de terceira ordem. É apresentado e testado um método para obtenção da potência entregue pelo amplificador à carga, baseado na correlação entre a corrente e a tensão de saída do amplificador. Resultados de simulação obtidos usando um circuito misturador de Gilbert como correlador confirmam a validade do método. Adicionalmente é apresentado o dimensionamento a implementação em substrato monolítico, usando a tecnologia AMS 0,35 μm , de um sistema de amplificação completo, para futura validação do método em ambiente laboratorial. É ainda feito um estudo preliminar com a perspectiva de trabalho futuro para aferir a possibilidade de o método apresentado ser também usado para detectar faltas que eventualmente possam surgir no fabrico e durante o funcionamento do amplificador.

Abstract

This master's thesis presents a study for the development and validation of a method to observe the parameters that measure the linearity of RF power amplifiers – the 1dB compression point and the third order intercept point. This method relies on observing the power delivered by the amplifier to its load after the correlation between the amplifier's output current and voltage. Simulation results obtained with a Gilbert mixer circuit as a correlator confirm the validity of the method. One also presents the design and implementation in a monolithic substrate, of a complete amplification system using the AMS CMOS 0.35 μm technology, for further laboratory validation of the method. A preliminary study was carried-out with the prospect of future work to assess the possibility of using the presented method to detect faults occurring in the amplifier during its fabrication or operation in the field.

Agradecimentos

Gostaria de agradecer a todas as pessoas que tornaram este trabalho possível, especialmente ao professor José Machado da Silva pelo incentivo e ao colega Pedro Mota, por todos aqueles dias em que trabalhamos em conjunto para concluir os nossos objectivos. Quero também agradecer à minha família assim como a todos os colegas de trabalho.

Ricardo Veiga

Índice

Resumo	iii
Abstract.....	v
Agradecimentos	vii
Índice.....	ix
Lista de figuras	xi
Lista de tabelas	xv
Capítulo 1	18
Introdução.....	18
1.1 - Importância da Caracterização de Amplificadores RF.....	18
1.2 - Motivação	20
1.3 - Estrutura da dissertação.....	21
Capítulo 2	22
Amplificadores de Potência	22
2.1 - Eficiência	22
2.2 - Linearidade	23
2.3 - Topologias.....	26
2.4 - Conclusão	31
Capítulo 3	32
Estimação de Não Linearidades	32
3.1 - Introdução.....	32
3.2 - Aproximação polinomial da característica de amplificadores de potência.....	33
3.3 - Estimação do ponto de compressão 1dB.....	34
3.4 - Estimação do Ponto de Intercepção de Terceira Ordem.....	36
3.5 - Obtenção dos Coeficientes do Polinômio	38
3.6 - Otimização das amplitudes dos estímulos	39
3.7 - Validação experimental da estimação de $P_{1dB_{in}}$	41
3.8 - Validação experimental da estimação do $IIP3_{in}$	43
3.9 - Correlação como medida de potência	44
3.10 - Conclusão	48
Capítulo 4	49

Circuito Protótipo.....	49
4.1 - Constituição do circuito protótipo.....	49
4.2 - Fluxo de Desenvolvimento	50
4.3 - Tecnologia	50
4.4 - Ferramentas de Desenvolvimento	51
4.5 - Amplificador ganho variável	51
4.6 - Amplificado de potência	61
4.7 - Circuito Correlador	72
4.8 - Indutores Integrados	83
4.9 - Referência de corrente	91
4.10 - Layout completo do circuito integrado.....	92
4.11 - Conclusão	95
Capítulo 5	96
Conclusão	96
Referências	98

Lista de figuras

Figura 1-1: Espectro de frequências de uma modulação 16QAM (Preto: antes do amplificador não linear; Vermelho: depois do amplificador não linear)	19
Figura 1-2: Montagem laboratorial para medição do ponto de compressão 1dB através do método tradicional.....	20
Figura 1-3: Montagem tradicional, para caracterização do IIP3.....	20
Figura 2-1: Definição do ponto de compressão 1dB.	24
Figura 2-2: Harmônicos gerados por sistema não linear	24
Figura 2-3: Produtos de intermodulação gerados por um sistema não linear	25
Figura 2-4: Definição de ponto de intercepção de terceira ordem	25
Figura 2-5: Esquema tipo de um amplificador RF polarizado	27
Figura 2-6: Forma de onda de tensão no dreno do transistor, amplificador classe A	28
Figura 2-7: Forma de onda de corrente no dreno do transistor, amplificador classe A.....	28
Figura 2-8: Forma de onda de corrente no dreno do transistor, amplificador classe B	28
Figura 2-9: Esquema característico de amplificador comutado	30
Figura 3-1: Curva característica de amplificador genérico.....	34
Figura 3-2: Crescimento dos produtos de intermodulação	37
Figura 3-3: Estímulos necessários à obtenção dos coeficientes do polinômio	39
Figura 3-4: Aproximação polinomial utilizando-se unicamente três amplitudes de estímulo.....	40
Figura 3-5: Aproximação polinomial utilizando-se o <i>Polyfit</i> e algumas dezenas de estímulos.....	41
Figura 3-6: Comportamento do erro de estimação do P1dBin, para diferentes amplitudes de estímulo.....	42
Figura 3-7: Comportamento do erro de estimação do P1dBin, para diferentes amplitudes de estímulo e com erro adicionado à medida.....	43

Figura 3-8: Comportamento do erro de estimação do IIP3in, para diferentes amplitudes de estímulo Pin2	43
Figura 3-9: Comportamento do erro de estimação do IIP3in, para diferentes amplitudes de estímulo Pin2 e com erro adicionado à medida	44
Figura 3-10: Sinal de corrente e tensão num gerador	46
Figura 3-11: Sinal de corrente e tensão numa carga	46
Figura 3-12: Correlação dos sinais de tensão e corrente nos terminais de uma fonte	47
Figura 3-13: Correlação dos sinais de tensão e corrente nos terminais de uma carga	47
Figura 3-14: Circuito correlador	47
Figura 3-15: Resposta temporal do circuito correlador	48
Figura 4-1: Diagrama blocos do protótipo	50
Figura 4-2: Amplificador cascode elementar	52
Figura 4-3: Esquemático completo do VGA	54
Figura 4-4: Circuito equivalente RLC, para sintonia do VGA.....	54
Figura 4-5: Malha adaptação VGA.....	56
Figura 4-6: Capacidade parasita gerada no layout de Cdec.....	56
Figura 4-7: Layout do VGA	57
Figura 4-8: Simulação AC pós layout do VGA	58
Figura 4-9: Curva característica de tensão do VGA.....	59
Figura 4-10: Comportamento dos harmónicos 2º (roxo) e 3º (laranja), com o aumento da amplitude da tensão de entrada	59
Figura 4-11: Espectro da tensão saída do VGA, com Vin=50mV	60
Figura 4-12: Resposta temporal do amplificador	60
Figura 4-13: Esquema genérico de PA, com topologia fonte comum.....	62
Figura 4-14: Malha adaptação do amplificador de potência	63
Figura 4-15: Esquemático do PA	64
Figura 4-16: Diagrama blocos do Layout do PA.....	65
Figura 4-17: Layout do PA.....	66
Figura 4-18: Rendimento de colector do PA	67
Figura 4-19: Ponto compressão 1dB, do amplificador de potência (vermelho, potência de saída; azul, ganho em potência)	68
Figura 4-20: Harmónicos gerados pelo PA.....	69

Figura 4-21: Teste dos dois tons, aplicado ao PA	70
Figura 4-22: Simulação temporal do PA, pré-layout	71
Figura 4-23: Simulação temporal do PA, pós-layout	71
Figura 4-24: Arquitectura do circuito correlador	72
Figura 4-25: Circuito misturador genérico.....	73
Figura 4-26: Espectro de frequência de um circuito multiplicador ideal	74
Figura 4-27: Circuito correlador implementado	75
Figura 4-28: Circuito condicionador da tensão aplicada à carga do PA.....	77
Figura 4-29: Circuito condicionador da tensão proporcional à corrente fornecida pelo PA à carga.....	77
Figura 4-30: Layout do circuito correlador	78
Figura 4-31: Gama dinâmica do multiplicador na entrada diferencial	80
Figura 4-32: Gama dinâmica do multiplicador na entrada simples	80
Figura 4-33: Observação da potência através do circuito correlador	81
Figura 4-34: Resultado temporal do circuito correlador, pré-layout	81
Figura 4-35: Resultado temporal do circuito correlador, pós-layout	82
Figura 4-36: Indutor genérico de geometria quadrada	84
Figura 4-37: Modelo PI de indutor genérico	84
Figura 4-38: Corte transversão indutor VGA	85
Figura 4-39: Modelo PI, indutor VGA	86
Figura 4-40: Layout do indutor do VGA	87
Figura 4-41: Indutores acoplados	87
Figura 4-42: Corte transversão do transformador do PA.....	88
Figura 4-43: Modelo PI, transformador PA.....	90
Figura 4-44: Transformador da malha de adaptação do PA	90
Figura 4-45: Referência de corrente	91
Figura 4-46: Plano geral do layout do protótipo	92
Figura 4-47: Layout completo do protótipo	93
Figura 4-48: Layout do protótipo, com encapsulamento	94
Figura 4-49: Esquemático completo do circuito protótipo	94

Lista de tabelas

Tabela 3-1: Curvas características de um polinómio terceira ordem.....	33
Tabela 3-2: Componentes de frequência obtidas em um sistema não linear, quando é estimulado duas sinusóides.....	36
Tabela 3-3: Características de linearidade do amplificador	41
Tabela 4-1: Características dos elementos do VGA.....	55
Tabela 4-2: Parâmetros da malha de adaptação de entrada do VGA.....	56
Tabela 4-3: Dimensões do VGA	57
Tabela 4-4: Características de corrente DC do VGA.....	58
Tabela 4-5: Característica de ganho linear e impedância característica do VGA	61
Tabela 4-6: Características da malha adaptação do PA.....	64
Tabela 4-7: Características dos elementos do PA.....	64
Tabela 4-8: Dimensões do PA	66
Tabela 4-9: Características de corrente DC do PA	67
Tabela 4-10: Características de ganho e ponto de compressão do PA	68
Tabela 4-11: Resumo dos harmónicos gerados pelo PA	69
Tabela 4-12: Resultados experimentais do teste dos dois tons no amplificador de potência ..	70
Tabela 4-13: Características do circuito correlador	76
Tabela 4-14: Características do circuito condicionador da tensão aplicada à carga do PA	77
Tabela 4-15: Características do circuito condicionador da tensão proporcional à corrente fornecida pelo PA à carga	77
Tabela 4-16: Dimensões do circuito correlador	79
Tabela 4-17: Potência DC consumida pelo circuito correlador	79

Tabela 4-18: Factor de conversão do correlador.....	82
Tabela 4-19: Características geométricas do indutor VGA	85
Tabela 4-20: Características do indutor VGA, após simulação electromagnética.....	86
Tabela 4-21: Características geométricas do indutor primário do PA.....	88
Tabela 4-22: Características do indutor primário do PA, após simulação electromagnética ..	89
Tabela 4-23: Características do indutor secundário do PA, após simulação electromagnética	89
Tabela 4-24: Factor acoplamento mútuo, transformador PA	89
Tabela 5-1:Estudo comparativo para detecção de faltas paramétricas através do P1dB	97

Capítulo 1

Introdução

1.1 - Importância da Caracterização de Amplificadores RF

As comunicações sem fios, nomeadamente em dispositivos móveis pessoais, conheceram na última década uma explosão no número de utilizadores, e esses utilizadores que necessitam cada vez de mais velocidade na transferência de dados entre os seus dispositivos, porque a sociedade actual assim o exige. Com esta explosão do número de utilizadores e da quantidade de informação transferida, criou-se a necessidade para a utilização de técnicas de modulação digital avançadas, capazes de utilizarem o espectro de frequências disponível de uma forma mais eficaz e de atingirem taxas de transferência comparáveis às das redes baseadas em fios.

Entre essas técnicas de modulação, existem algumas que apresentam variações quer na amplitude quer na frequência do sinal transmitido, sendo que essas modulações necessitam de sistemas de amplificação do sinal com elevada linearidade para tornar praticável a comunicação. Considere-se o exemplo de uma transmissão baseada em 16QAM e a utilização de um amplificador de potência não linear. Verificamos que o sinal de saída necessita de mais espectro comparativamente ao sinal de entrada (figura 1-1), causando assim interferências nas portadoras vizinhas, e por consequência diminuição da taxa real de transmissão de dados.

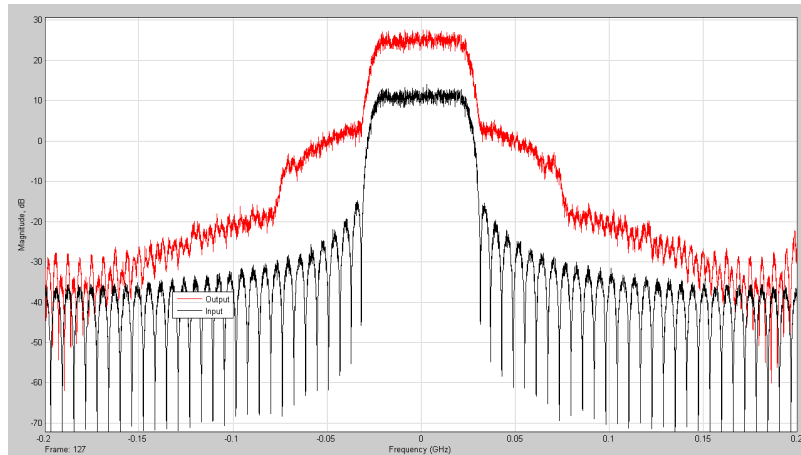


Figura 1-1: Espectro de frequências de uma modulação 16QAM (Preto: antes do amplificador não linear; Vermelho: depois do amplificador não linear)

Como os sistemas de telecomunicações modernos exigem elevados níveis de linearidade e sendo os amplificadores de potência os componentes do sistema que mais problemas causam no que respeita à linearidade, pois podem afectar claramente a qualidade do sinal, causar interferências nos canais vizinhos e aumentar significativamente a probabilidade de erro na recepção do sinal [6], a sua caracterização é de uma importância vital para o sucesso dos sistemas. Mas com o advento dos “system-on-a-chip” (SOC), a caracterização e teste dos componentes analógicos dos sistemas de telecomunicações, nomeadamente dos amplificadores de potência, tem-se tornado muito complexa pois requerer a utilização de sistemas de teste automático (ATE) com capacidade de funcionamento na gama das microondas e a utilização de “device interface board (DIB)” complexos, o que torna a operação de teste muito cara e complexa [7].

Sendo que a linearidade dos sistemas RF é vulgarmente caracterizada com recurso ao ponto de compressão 1dB e ao ponto de intercepção de terceira ordem (IIP3), as técnicas para realizar estas duas medições têm sido objecto de estudo, pois a sua simplificação pode ser traduzida em ganhos significativos na operação de teste. O método tradicional de caracterização do ponto de compressão 1dB relativamente simples uma vez que só necessita de uma fonte de sinal com potência variável e um detector para medição da potência de saída, por exemplo um analisador de espectros.

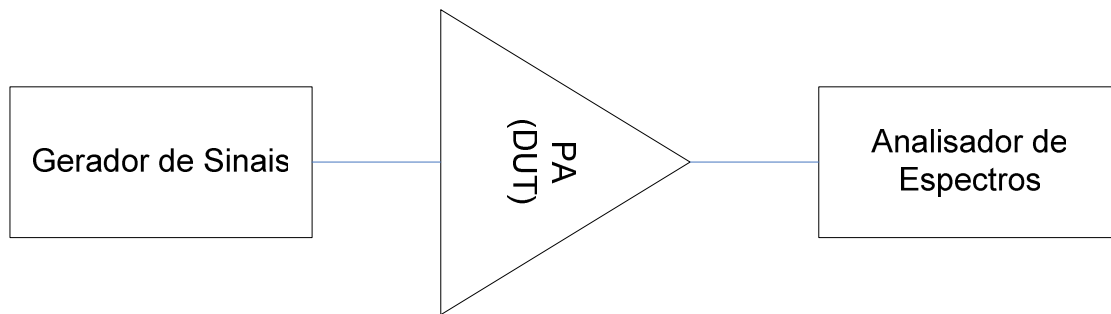


Figura 1-2: Montagem laboratorial para medição do ponto de compressão 1dB através do método tradicional

A caracterização tradicional do ponto de intercepção de terceira ordem (IIP3), é uma medida mais complexa e cara, pois requer a utilização de duas fontes de sinal, com capacidade para gerarem um estímulo composto por dois tons muito próximos em frequência e um analisador de espectros de modo a obter-se a potência nas várias componentes espectrais presentes na saída do sistema.

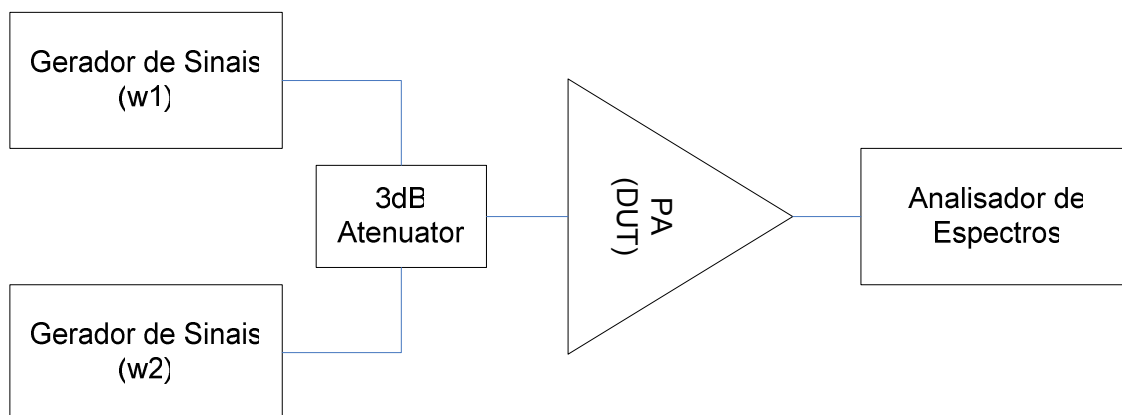


Figura 1-3: Montagem tradicional, para caracterização do IIP3

Com base na simplicidade da obtenção do ponto de compressão 1dB, tem sido objecto de desenvolvimento uma relação entre o ponto de compressão 1dB e o IIP3 [2], uma vez que reduzir a caracterização da linearidade à caracterização do ponto de compressão é por si uma grande simplificação do teste de amplificadores, contudo tem-se também demonstrado que essa relação não é suficiente precisa para caracterizar a linearidade dos amplificadores [7].

1.2 - Motivação

Justificou-se na secção 1.1 a inevitabilidade para o uso de técnicas de modelação digital avançadas, e a conseqüente necessidade de linearidade que elas impõem nos

amplificadores de potência. Referiu-se também a complexidade que a caracterização dos parâmetros de linearidade representam para os equipamentos de teste actuais, e sabe-se também que é ampla a lista de factores que pode degradar a linearidade durante o ciclo de vida dos dispositivos. Todos os problemas apresentados anteriormente levam à necessidade de simplificação e optimização das medições de linearidade dos amplificadores de potência.

Sendo a observação da linearidade, nomeadamente o ponto de compressão 1dB e o ponto de intercepção de terceira ordem, a principal motivação do presente trabalho, as tarefas a realizar foram estabelecidas segundo os seguintes principais objectivos:

- Demonstração matemática da possibilidade de se efectuar a aproximação polinomial da curva característica de um amplificador de potência, recorrendo-se aos recursos internos dos sistemas de telecomunicações.
- Estimação do ponto de intercepção de terceira ordem e do ponto de compressão 1dB, partindo-se da aproximação referida no ponto anterior.
- Desenvolver um circuito correlador para observação da potência RF gerada pelo amplificador de potência.
- Desenvolver e preparar para fabrico um protótipo de circuito integrado para demonstração laboratorial do conceito apresentado.

1.3 - Estrutura da dissertação

Para além desta introdução, esta dissertação é composta por mais quatro capítulos. O capítulo dois faz uma introdução teórica a amplificadores de potência que operam a elevadas frequências com especial ênfase em amplificador polarizados.

No capítulo três, é abordada a questão das não linearidades presentes em amplificadores de potência e é ainda apresentado um método que usa um circuito correlador de tensão e corrente para a estimação do ponto de compressão 1dB e do ponto de intercepção de terceira ordem. No final do capítulo são apresentados os resultados das simulações que validaram o método.

O quarto capítulo apresenta o dimensionamento e simulação de um circuito integrado desenhado para a demonstração laboratorial do método apresentado no capítulo três.

As conclusões do trabalho e perspectivas de trabalho futuro são apresentadas no quinto e último capítulo.

Capítulo 2

Amplificadores de Potência

2.1 - Eficiência

A eficiência é um parâmetro fundamental para os amplificadores de potência, porque a potência necessária à operação do amplificador é uma parte muito significativa da potência total. A eficiência também se torna um factor importante na durabilidade do sistema devido ao facto de a dissipação de energia diminuir com o aumento da eficiência. A medida de eficiência pode ser dividida em dois grandes métodos: eficiência de colector e eficiência total “*Power added efficiency*”.

A eficiência de colector (η) é definida como sendo a razão entre a potência na componente fundamental (P_{L1}) e a potência DC (P_{DC}). Esta definição de eficiência é de uma importância fundamental para dispositivos portáteis pois revela-nos o impacto do amplificador quando este se encontra em “*standby*”

$$\eta = \frac{P_{L1}}{P_{DC}} \quad (2.1)$$

A eficiência total é importante porque os amplificadores que operam em elevadas frequências não apresentam ganhos muito elevados, o que se traduz em potências de alimentação na componente fundamental (P_{in}) não negligenciáveis, para amplificadores com elevados ganhos a eficiência total e aproximadamente igual a eficiência de colector.

$$PAE = \frac{P_{L1} - P_{in}}{P_{DC}} = \eta \left(1 - \frac{1}{G}\right) \quad (2.2)$$

2.2 - Linearidade

Muitos dos sistemas, circuitos analógicos e de rádio frequência podem ser considerados lineares quando se trabalha com pequenas amplitudes de sinal. Contudo quando essa amplitude aumenta deixam de ser lineares e começam a apresentar características não lineares, como é o caso dos amplificadores de potências. Esses sistemas não lineares têm uma característica entrada / saída que, com boa aproximação pode, ser aproximada por um polinómio

$$E_0 = \alpha_1 E_{in} + \alpha_2 E_{in}^2 + \alpha_3 E_{in}^3 + \alpha_4 E_{in}^4 + \alpha_5 E_{in}^5 + \alpha_6 E_{in}^6 + \dots \quad (2.2.1)$$

onde E_0 e E_{in} representam as amplitudes instantâneas dos sinais à saída e a entrada do sistema respectivamente, e $\alpha_1 \dots \alpha_x$ representam os coeficientes do polinómio. Este polinómio traduz o comportamento de que as respostas não lineares a estímulos de entrada levam ao aparecimento de compressão de ganho, harmónicos e produtos de intermodulação.

2.2.1 - Compressão de ganho

Em circuito lineares a potência de saída é uma fracção da potência da entrada que se mantém constante para qualquer valor de potência. Este tipo de comportamento é considerado verdadeiro para a maioria dos circuitos passivos. No caso dos circuitos não lineares o comportamento da potência de saída comparada com a potência de entrada torna-se mais complexo, sendo que estes tendem a apresentar perdas com o aumento da potência de entrada. Para um determinado nível de potência o ganho do dispositivo não linear apresenta-se reduzido de um factor quando comparado com a situação linear. A esse nível dá-se a designação de ponto de compressão, que tipicamente para circuitos RF é caracterizado quando o ganho difere em 1dB da situação linear.

O ponto de compressão 1dB quando referido à entrada ($P_{1dB_{in}}$), é definido como sendo a potência de entrada para a qual o ganho do dispositivo apresenta uma perda de 1dB, podendo ser igualmente definido como a potência de entrada para a qual a potência de saída apresenta uma diferença de 1dB comparativamente à situação do amplificador linear. De igual forma pode-se definir o ponto de compressão 1dB referido à saída ($P_{1dB_{out}}$), como o nível de potência de saída que difere de 1dB relativamente à situação ideal. Algebricamente o $P_{1dB_{out}}$ é definido na equação 1, onde $P_{0dB_{out}}$ representa a potência de saída do dispositivo linear (amplificador ideal).

$$P_{1dB_{out}} = P_{0dB_{out}} - 1dB \quad (2.2.2)$$

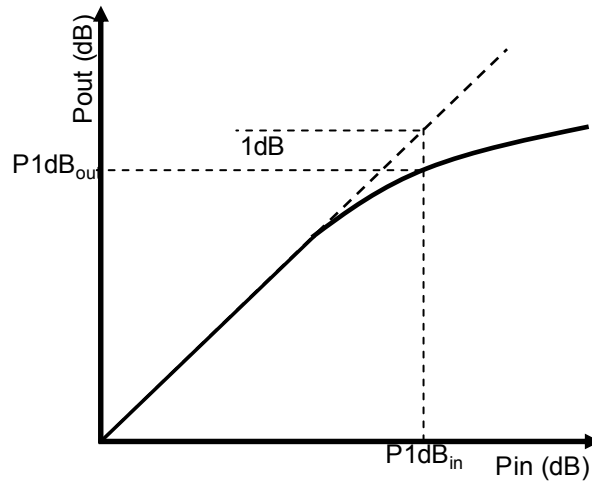


Figura 2-1: Definição do ponto de compressão 1dB.

2.2.2 - Harmônicos

Quando se aplica uma sinusóide pura a um sistema não linear este apresenta uma resposta em frequência que contem múltiplos da frequência presente no sinal de entrada. Pode-se demonstrar o fenómeno considerando um polinómio de terceira ordem. Se lhe for aplicado um estímulo definido por $E_{in} = A \cos(\omega t)$, obtêm-se

$$E_0(t) = \alpha_1 A \cos(\omega t) + \alpha_2 A^2 \cos^2(\omega t) + \alpha_3 A^3 \cos^3(\omega t)$$

$$E_0(t) = \alpha_1 A \cos(\omega t) + \frac{1}{2} \alpha_2 A^2 \cos(2\omega t) + \frac{1}{4} \alpha_3 A^3 \cos(3\omega t) + \frac{3}{4} \alpha_3 A^3 \cos(\omega t) + \frac{1}{2} \alpha_2 A^2$$

$$E_0(t) = \frac{1}{2} \alpha_2 A^2 + (\alpha_1 A + \frac{3}{4} \alpha_3 A^3) \cos(\omega t) + \frac{1}{2} \alpha_2 A^2 \cos(2\omega t) + \frac{1}{4} \alpha_3 A^3 \cos(3\omega t) \quad (2.2.3)$$

Concluindo-se então que um sistema não linear gera componentes de frequência superior à frequência do estímulo que se apresentam como harmónicos múltiplos da fundamental.

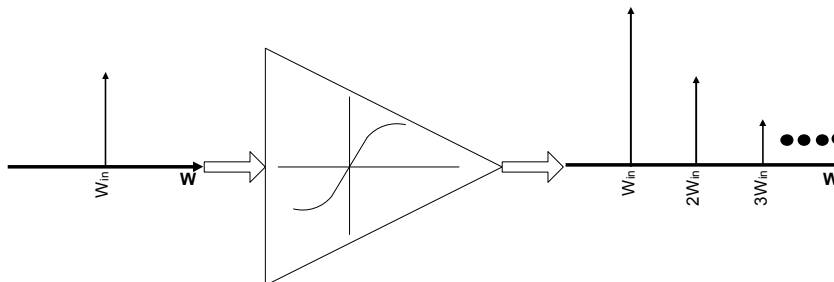


Figura 2-2: Harmónicos gerados por sistema não linear

2.2.3 - Produtos de Intermodulação

No caso de o sinal de entrada incluir mais do que um tom, as não linearidades do amplificador dão origem a produtos de intermodulação (IMD), isto é, harmónicos de frequência dada pela soma e diferença de múltiplos das componentes fundamentais de entrada (figura 2-3). Considerando-se o caso de um sinal de entrada definido por, $E_{in}(t) = \cos(\omega_1 t) + \cos(\omega_2 t)$ e considerando que ω_2 é ligeiramente superior a ω_1 , a resposta apresenta componentes de frequência $m\omega_1 \pm n\omega_2$, em que $m = 0,1,2,3,\dots$ e $n = 0,1,2,3,\dots$.

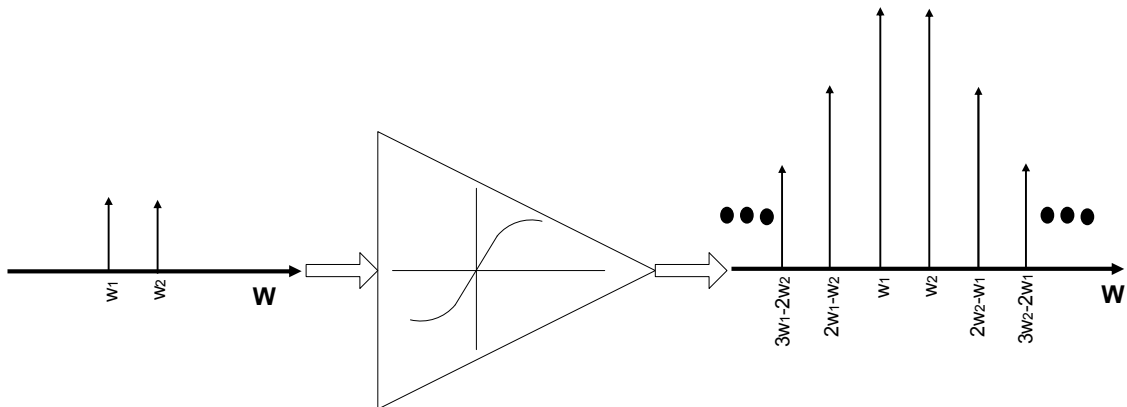


Figura 2-3: Produtos de intermodulação gerados por um sistema não linear

Note-se ainda que no polinómio (2.2.3) a parcela $\alpha_3 E_{in}^3$ gera as componentes espectrais $2\omega_1 - \omega_2$ e $2\omega_2 - \omega_1$, que se designam por produtos de intermodulação de terceira ordem (IM3).

Considerando-se agora todos os coeficientes do polinómio nulos excepto α_1 e α_3 , pode-se então representar o espectro de saída do circuito apresentado na figura 2-4, onde se observa que os IM3 crescem à ordem de 3:1(dB) contrariamente às componentes fundamentais que crescem à ordem de 1:1(dB)

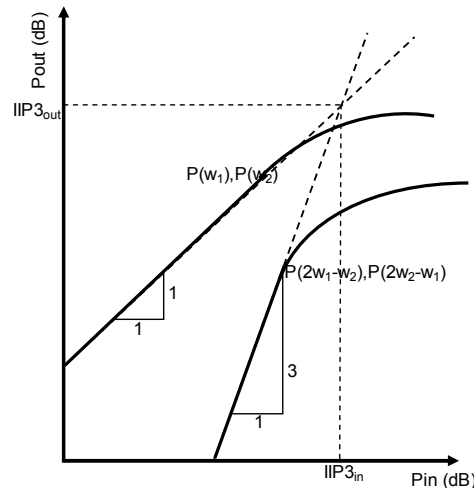


Figura 2-4: Definição de ponto de intercepção de terceira ordem

Ao ponto fictício onde se observa a intercepção das componentes fundamentais com os produtos de intermodulação de terceira ordem define-se como ponto de intercepção de terceira ordem, que pode ser referido à entrada $IIP3_{in}$ ou à saída $OIP3$. Considerando-se novamente o espectro de saída da figura 2-3, pode-se calcular estes pontos através das seguintes equações:

$$OIP3(dB) = P_{out(w1)}(dB) + \frac{P_{out(w1)}(dB) - P_{out(2w1-w2)}(dB)}{2} \quad (2.2.4)$$

$$IIP3(dB) = OIP3(dB) - G(dB) \quad (2.2.5)$$

$P_{out(w1)}(dB)$ e $P_{out(2w1-w2)}(dB)$ representam respectivamente a potência na componente fundamental e no produto de intermodulação e $G(dB)$ o ganho na componente fundamental.

2.3 - Topologias

Os amplificadores de potência são tradicionalmente classificados em dois grandes grupos os amplificadores polarizados e os amplificadores comutados. Entre os amplificadores polarizados encontram-se as classes A, AB, B e C, enquanto as classes D, E, F se encontram entre os amplificadores comutados. As classes de operação variam na sua eficiência máxima, na capacidade de fornecimento de potência assim como na sua linearidade.

2.3.1 - Amplificadores Polarizados

Os amplificadores de RF clássicos são baseados em dispositivos de transcondutância, isto é, uma fonte de corrente controlada por tensão. Como exemplo de dispositivo de transcondutância temos os transístores entre os quais os baseados em tecnologia CMOS que apresentam uma corrente de dreno (I_d) dependente da tensão entre a porta e a fonte (V_{gs}), característica que é traduzida pela expressão simplificada de I_d ,

$$I_d = \frac{K_n}{2} (V_{gs} + V_{th})^2 \quad (2.3.1)$$

A topologia básica deste tipo de amplificadores consiste em uma fonte de corrente constante e o elemento de transcondutância. Para altas-frequências a fonte de corrente é

substituída por uma indutância com impedância infinita para sinal, normalmente designada por RFC (*do inglês Radio Frequency Choke*).

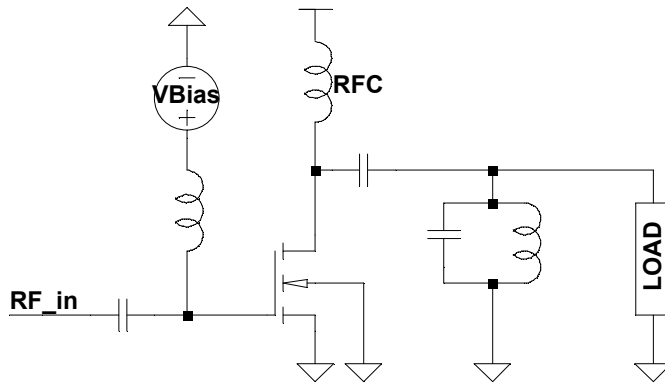


Figura 2-5: Esquema tipo de um amplificador RF polarizado

Uma vez que tensão de polarização (V_{Bias}) pode influenciar o tempo em que o transistor se encontra na região activa, é então introduzido o conceito de ângulo de condução α . Então se a totalidade do período do sinal de entrada for amplificada temos $\alpha = 360^\circ$, se somente metade ou menos de metade for amplificada temos $\alpha = 180^\circ$ e $\alpha < 180^\circ$, respectivamente. As classes de amplificadores A, AB, B e C correspondem a ângulos de condução $\alpha = 360^\circ$, $360^\circ > \alpha > 180^\circ$, $\alpha = 180^\circ$ e $\alpha < 180^\circ$ respectivamente [1,2].

2.3.1.1 - Classe A

Os amplificadores que operam em classe A podem ser considerados os únicos amplificadores lineares, pois estes preservam a forma do sinal entre a entrada e a saída do amplificador. Para operar em classe A o amplificador deve ter uma tensão de polarização V_{bias} tal que permita o funcionamento do transistor durante todo o período da onda ($\alpha = 360^\circ$), isto é, a corrente de polarização deve estar entre o corte e a saturação, ver figura 2-9.

Devido à sua característica linear só a componente fundamental é entregue na carga do amplificador, que resulta uma potência na fundamental igual a

$$P_{L1} = \frac{V_{dp}^2}{R_L} * \frac{1}{2R} \int_{-\pi}^{\pi} \cos^2(\theta) d\theta = \frac{V_{dp}^2}{2R_L} \quad (2.3.2)$$

Sendo que V_{dp} representa a tensão AC de pico no dreno. Considerando agora que a onda de tensão no dreno do transistor é uma sinusóide perfeita (figura 2-6), isto é, não se considera qualquer fenómeno de operação fora da região linear do amplificador, obtém-se então a máxima potência possível para a topologia de $P_{L1max} = \frac{V_{dc}^2}{2R_L}$. Voltando novamente à equação da eficiência de colector obtém-se um máximo de 50%, sendo que este ocorre para P_{L1max} máximo.

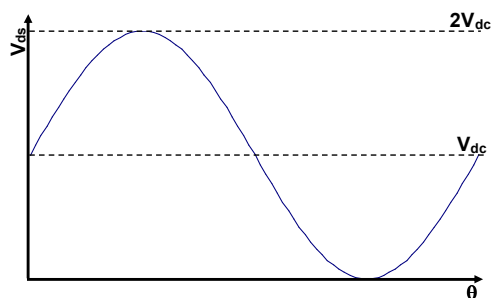


Figura 2-6: Forma de onda de tensão no dreno do transistor, amplificador classe A

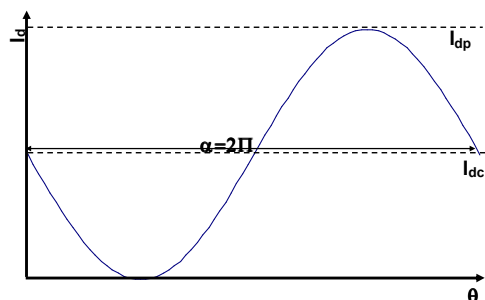


Figura 2-7: Forma de onda de corrente no dreno do transistor, amplificador classe A

2.3.1.2 - Classe B

De forma a melhorar a eficiência de colector dos amplificadores que operam em classe A, é diminuída a tensão de polarização. Quando essa tensão é diminuída até ao limiar de condução do transistor $V_{Bias} = V_{th}$, (onde V_{th} é a tensão de treshold do transistor) este encontra-se então polarizado em classe B. Sendo o ângulo de condução $\alpha=180^\circ$ o sinal de entrada só é amplificado durante metade do seu período, figura 2-8.

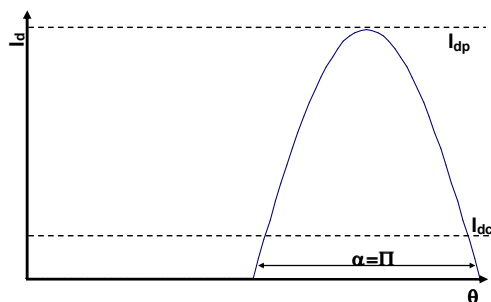


Figura 2-8: Forma de onda de corrente no dreno do transistor, amplificador classe B

Considerando-se agora que a corrente DC pode ser obtida através de $I_{dc} = \frac{2V_{dp}}{\pi R_L}$,

pode-se então definir a potência DC como $P_{dc} = \frac{2V_{dc}V_{dp}}{\pi R_L}$. Se considerarmos também que

$V_{dc}=V_{dp}$ na máxima excursão do sinal (como no amplificador em classe A), temos

$P_{L1} = \frac{2V_{dc}^2}{\pi * 2 * R_L}$. Utilizando-se agora a equação de eficiência de colector (equação 2.1)

obtem-se um rendimento máxima de $\eta_{max} = 78.5\%$.

Comparando a equação da corrente DC consumida num amplificador classe B e num amplificador classe A, verifica-se que em classe B a corrente DC diminui com a amplitude do sinal RF. Como consequência a eficiência do amplificador para pequenas amplitudes de sinal RF não se degrada tão significativamente como para a classe A.

2.3.1.3 - Classe AB

A classe de funcionamento AB apresenta um ângulo de condução situado entre 360^a e 180°. Esta classe de funcionamento é importante por o seu desempenho apresentar um compromisso entre a linearidade e a eficiência. Devido às suas características a classe AB é largamente utilizada, tendo sido esta a classe escolhida para o desenvolvimento e validação do conceito apresentado na presente tese.

2.3.1.4 - Classe C

A classe C de amplificadores surge como forma de melhoramento da eficiência de colector da classe B. Este tipo de amplificador tem o transistor polarizado abaixo do seu limiar de condução, resultando assim numa corrente de polarização muito baixa, logo um aumento da eficiência de colector. A amplificação do sinal de entrada ocorre durante um período inferior a metade do período total da onda, o que significa que $\alpha < 180^\circ$.

Genericamente a eficiência de colector é definida como [1]

$$\eta = \frac{\alpha - \sin \alpha}{2(2 \sin \frac{\alpha}{2} - \alpha \cos \frac{\alpha}{2})} \quad (2.3.3)$$

Partindo da equação anterior conclui-se que a eficiência poderá ser de 100% para um $\alpha = 0^\circ$. Contudo esta eficiência é fisicamente impossível uma vez que o transistor estaria desligado durante todo o período do sinal de entrada levando a uma potência de saída nula $P_{L1}=0$ W. Como o principal objectivo desta classe de amplificadores é o melhoramento da eficiência o

seu projecto deve então encontrar um meio-termo entre a eficiência e a potência de saída pretendida.

Esta solução raramente é utilizada principalmente em dispositivos CMOS, porque apresenta um ganho linear muito baixo e o comportamento não linear do ganho de transcondutância, origina elevadas potências em harmónicos no sinal de saída que diminuem a eficiência do amplificador [1,2].

2.3.2 - Amplificadores Comutados

Os amplificadores polarizados são de uso limitado quando a eficiência é um factor determinante, como por exemplo em dispositivos móveis onde a durabilidade da bateria é um factor determinante para o desempenho do sistema.

Assumindo que um transistor é um comutador perfeito pode-se então converter a potência DC disponível na fonte em potência RF, comutando o transistor à frequência desejada e eliminando todas as componentes espectrais não pretendidas.

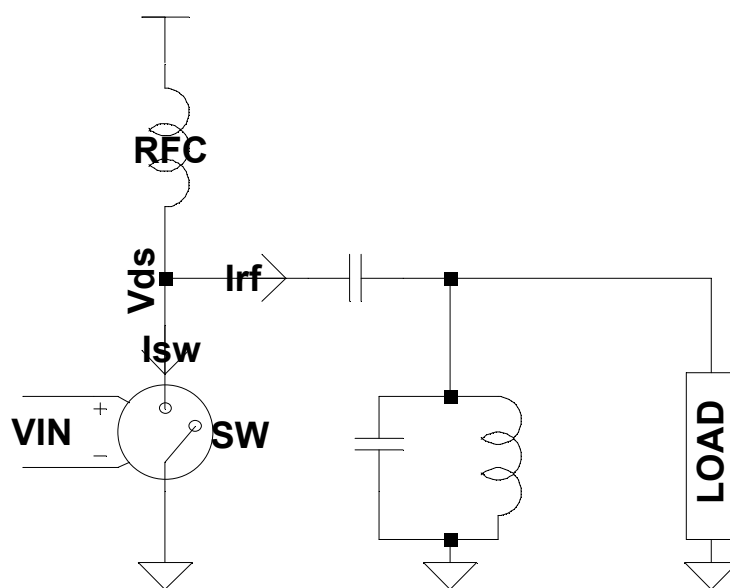


Figura 2-9: Esquema característico de amplificador comutado

O amplificador comutado ideal não apresenta perdas no dispositivo comutador, isto é, $P_{sw}=0 W$ (P_{sw} representa a potência dissipada no comutador), porque quando a tensão V_{ds} é não-nula a corrente I_{sw} é nula e quando a corrente I_{sw} é não-nula a tensão V_{ds} é nula, logo $P_{sw} = V_{ds} I_{sw} = 0 W$. Contudo a eficiência é sempre inferior a 100%, porque a corrente I_{rf} apresenta uma forma de onda quadrada, pelo que parte da potência é perdida em harmónicos que é preciso remover do sinal de saída. Note-se, ainda, que sendo o transistor um comutador não ideal - porque apresenta tempos não nulos de comutação e resistências

de condução não nula e de bloqueio não infinita - ocorrem perdas nos períodos de comutação, em condução, e em bloqueia.

2.4 - Conclusão

No presente capítulo foram apresentados os amplificadores RF de potência, com especial relevância para os amplificadores polarizados, dado que estes são apresentados as características de linearidade, necessárias para a implementar o método de estimação de não linearidades estudado na presente dissertação. Sendo que, o amplificador classe AB, é a classe de amplificadores polarizados que melhores características apresenta, para sistemas com necessidades de linearidade e eficiência

Capítulo 3

Estimação de Não Linearidades

O presente capítulo apresenta um método para estimação de não linearidades presentes na característica de amplificadores de potência, recorrendo-se para o efeito a um circuito correlador, utilizado para observação da potência entregue pelo amplificador à sua carga e um método algébrico para a obtenção do polinómio característico do amplificador.

3.1 - Introdução

Num sistema não linear não se pode aplicar o princípio da sobreposição. Num sistema onde se possa aplicar este princípio a resposta a uma entrada que seja a combinação linear de sinais, e. g. $X(t) = a_1x_1(t) + a_2x_2(t) + \dots$, é expressa pela mesma combinação linear das respostas desse sistema a cada um destes sinais $y(t) = a_1y_1(t) + a_2y_2(t) + \dots$, onde $x_1(t) \rightarrow y_1(t)$ são, respectivamente, o sinal de entrada, a operação realizada pelo sistema, e a resposta do sistema a esse sinal, e a_1, a_2, \dots são constantes.

Um sistema invariante no tempo (variável independente) é aquele cujo comportamento não depende directamente do tempo, isto é, considerando um par entrada saída x, y qualquer, então $x(t - t_0) \rightarrow y(t - t_0)$, para qualquer instante t_0 .

Um sistema sem memória é aquele em que a resposta actual depende unicamente da entrada actual, isto é, o sistema “não se lembra” de valores anteriores ou futuros da entrada para definir a resposta ao estímulo actual.

Todos os sistemas que apresentam as características anteriormente descritas, possuem uma característica saída vs entrada que pode ser aproximada por um polinómio de ordem n . Contudo, deve-se ter em atenção que a aproximação só é efectiva para

características fracamente não lineares, i. e., alguns por cento. Esta propriedade já foi referida no capítulo anterior para se apresentar os fenômenos não lineares presentes em amplificadores.

3.2 - Aproximação polinomial da característica de amplificadores de potência

A secção anterior referiu a possibilidade de aproximação das características não lineares através de polinómios. Considerando, então que os amplificadores de potência cumprem os requisitos de fraca não linearidade, sem memória e invariância no tempo necessários para a aproximação polinomial, podemos então descrever as característica saída vs entrada de tensão e potência como sendo respectivamente,

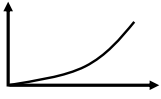


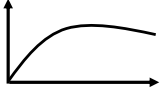
$$V_{out} = \beta_1 v_{in} + \beta_2 v_{in}^2 + \beta_3 v_{in}^3 \quad (3.2.1)$$

$$P_{out} = \alpha_1 P_{in} + \alpha_2 P_{in}^2 + \alpha_3 P_{in}^3 \quad (3.2.2)$$

V_{in} , V_{out} , P_{in} , P_{out} representam respectivamente os valores instantâneos na componente fundamental da tensão de entrada, tensão de saída, potência de entrada e potência de saída.

Considerando-se que o ganho linear (representado por α_1 e β_1) do polinómio é sempre positivo, então o polinómio pode apresentar-se com quatro curvas características diferentes, representadas na tabela 3-1.

Tabela 3-1: Curvas características de um polinómio terceira ordem

a_1, β_1	a_2, β_2	a_3, β_3	Curva característica
+	+	+	
+	+	-	
+	-	+	
+	-	-	

Comparando-se as figuras da tabela anterior e a característica de um amplificador genérico (figura 3-1) conclui-se que os coeficientes α_1 , α_2 e α_3 podem apresentar sinais positivo, negativo, positivo respectivamente. A partir deste ponto considera-se que todos os polinômios têm coeficientes com os sinais apresentados anteriormente.

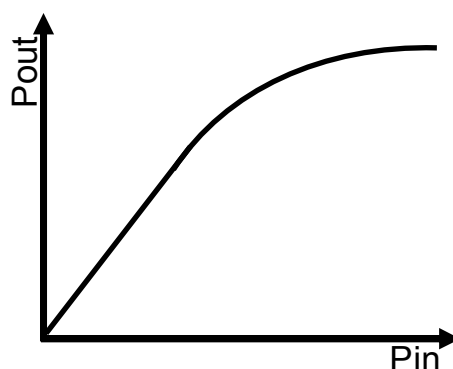


Figura 3-1: Curva característica de amplificador genérico

3.3 - Estimação do ponto de compressão 1dB

Considerando o ponto de compressão 1dB introduzido no capítulo 1 e a equação polinomial para aproximação da característica de potência (3.2.2), pode-se descrever o P1dB referido à entrada $P_{1dB_{in}}$ da seguinte forma:

$$P_{out_lin}(P_{1dB_{in}})(dB) = P_{out}(P_{1dB_{in}})(dB) + 1dB \quad (3.3.1)$$

Sendo a sua forma linear definida como:

$$P_{out_lin}(P_{1dB_{in}}) = P_{out}(P_{1dB_{in}}) \times 10^{\frac{1}{10}} \quad (3.3.2)$$

Onde P_{out_lin} e $P_{out}(P_{1dB_{in}})$ são respectivamente a potência de saída do amplificador linear (ideal) e a potência de saída do amplificador real para uma potência de entrada igual à potência no ponto de compressão 1dB.

Então P_{out} é definido pelo polinômio de terceira ordem, e P_{out_lin} definido como:

$$P_{out_lin} = Lin_Gain * Pin \quad (3.3.3)$$

Onde Lin_Gain é o ganho do amplificador na sua região linear, pode-se escrever $P_{1dB_{in}}$ como,

$$\frac{Lin_Gain * P1dB_{in}}{1^{\frac{1}{10}}} = \alpha_1 P1dB_{in} + \alpha_2 P1dB_{in}^2 + \alpha_3 P1dB_{in}^3 \quad (3.3.4)$$

Então:

$$P1dB_{in} \left(\left(\alpha_1 - \frac{Lin_Gain}{1^{\frac{1}{10}}} \right) + \alpha_2 P1dB_{in} + \alpha_3 P1dB_{in}^2 \right) = 0 \quad (3.3.5)$$

As três soluções possíveis para a equação anterior são:

$$P1dB_{in} = 0 \rightarrow (1)$$

∇

$$P1dB_{in} = \frac{-\alpha_2 + \sqrt{\alpha_2^2 - 4 \left(\alpha_1 - \frac{Lin_Gain}{1^{\frac{1}{10}}} \right) \alpha_3}}{2\alpha_3} \rightarrow (2) \quad (3.3.6)$$

∇

$$P1dB_{in} = \frac{-\alpha_2 - \sqrt{\alpha_2^2 - 4 \left(\alpha_1 - \frac{Lin_Gain}{1^{\frac{1}{10}}} \right) \alpha_3}}{2\alpha_3} \rightarrow (3)$$

O $P1dB_{in} = 0$ não representa um ponto de compressão real de um amplificador, dado que esta resposta representa uma impossibilidade física. Por exemplo, o ganho do sistema seria uma indeterminação matemática no ponto de compressão.

Na secção anterior foram definidos os sinais dos coeficientes do polinómio. Tomando então coeficientes com esses sinais, pode-se também descartar a segunda solução da equação (3.3.6), uma vez que esta não representa a solução para o ponto de compressão. Logo o ponto de compressão **1dB** é estimado através da terceira solução da equação 3.3.6.

3.4 - Estimação do Ponto de Intercepção de Terceira Ordem

Os produtos de intermodulação nomeadamente os produtos de terceira ordem foram introduzidos no capítulo 2. Na presente secção pretende-se demonstrar a possibilidade de se estimar os produtos de intermodulação gerados pelo amplificador, nomeadamente o ponto de ponto de intercepção de terceira ordem referido à entrada ($IIP3_{in}$), com base no polinómio que caracteriza a resposta do amplificador.

Considere-se novamente a característica de tensão de saída do amplificador definida pelo seguinte polinómio $V_{out} = \beta_1 V_{in} + \beta_2 V_{in}^2 + \beta_3 V_{in}^3$, e considerando-se o estímulo típico do teste dos dois tons utilizado na medição do $IIP3_{in}$:

$$V_{in} = A_1 \cos(\omega_1 t) + A_2 \cos(\omega_2 t) \quad (3.4.1)$$

Obtém-se:

$$V_{out} = \beta_1 (A_1 \cos(\omega_1 t) + A_2 \cos(\omega_2 t)) + \beta_2 (A_1 \cos(\omega_1 t) + A_2 \cos(\omega_2 t))^2 + \beta_3 (A_1 \cos(\omega_1 t) + A_2 \cos(\omega_2 t))^3 \quad (3.4.2)$$

Expandindo-se agora a equação (3.4.2), obtém-se as seguintes componentes de frequência na tensão de saída V_{out} .

Tabela 3-2: Componentes de frequência obtidas em um sistema não linear, quando é estimulado duas sinusóides

Componentes de frequência	Representação matemática
ω_1	$A_1 \beta_1 + \frac{3}{4} A_1^3 \beta_3 + \frac{2}{3} \beta_3 A_1 A_2^2$
ω_2	$A_2 \beta_1 + \frac{3}{4} A_2^3 \beta_3 + \frac{3}{2} \beta_3 A_2 A_1^2$
$2\omega_2 + \omega_1$	$\frac{3}{4} \beta_3 A_2^2 A_1$
$2\omega_1 + \omega_2$	$\frac{3}{4} \beta_3 A_1^2 A_2$
$2\omega_2 - \omega_1$	$\frac{3}{4} \beta_3 A_2^2 A_1$
$2\omega_1 - \omega_2$	$\frac{3}{4} \beta_3 A_1^2 A_2$

Se $A = A_1 = A_2$, e se igualarmos a tensão de saída do amplificador linear à tensão de saída dos produtos de Intermodulação obtém-se:

$$\beta_1 A_{IIP3} = \frac{3}{4} \beta_3 A_{IIP3}^3 \quad (3.4.3)$$

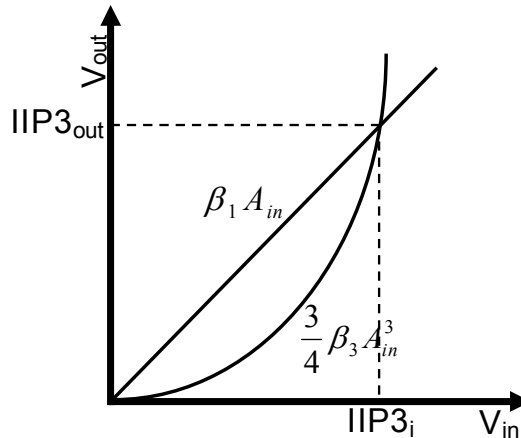


Figura 3-2: Crescimento dos produtos de intermodulação

O ponto de cruzamento entre a amplitude do sinal linear e a amplitude dos produtos de Intermodulação é designado por ponto de intercepção de terceira ordem.

Até ao momento foram apresentados os produtos de intermodulação referidos à curva característica de tensão, vamos agora extrapolar os mesmos pontos mas referidos à curva característica de potência.

Voltando novamente à equação (3.4.3), e elevando-a ao quadrado obtém-se:

$$\left(\beta_1 A_{IIP3}\right)^2 = \left(\frac{3}{4} \beta_3 A_{IIP3}^3\right)^2 \quad (3.4.4)$$

Como $P_{in} = \frac{V_{in}^2}{R_{in}}$, obtém-se a seguinte igualdade:

$$\beta_1^2 \frac{IIP3_{in}}{R_{in}} = \frac{9}{16} \beta_3^2 \frac{IIP3_{in}^3}{R_{in}^3} \quad (3.4.5)$$

Multiplicando ambos os lados da equação por R_{out} :

$$\beta_1^2 \frac{R_{out}}{R_{in}} IIP3_{in} = \frac{9}{16} \beta_3^2 \frac{R_{out}}{R_{in}^3} IIP3_{in}^3 \quad (3.4.6)$$

Onde $\beta_1^2 \frac{R_{out}}{R_{in}}$ e $\frac{9}{16} \beta_3^2 \frac{R_{out}}{R_{in}^3}$ são os coeficientes α_1, α_2 do polinómio de aproximação da característica de potência. Utilizando-se agora os coeficientes α_1 e α_3 , pode-se representar o ponto de intercepção de terceira ordem referido à potência de entrada ($IIP3_{pin}$), através de, $\alpha_1 IIP3_{pin} = \alpha_3 IIP3_{pin}^3$. Resolvendo-se a equação obtém-se então:

$$IIP3_{pin} = \sqrt{\frac{\alpha_1}{\alpha_3}} \quad (3.4.7)$$

Da equação anterior depende-se a possibilidade de se estimar o ponto de intercepção de terceira ordem referido à entrada através dos coeficientes do polinómio que representa a característica de potência do amplificador. Através do método apresentado elimina-se a necessidade da utilização de um estímulo com dois tons para se estimar o valor de $IIP3_{pin}$.

3.5 - Obtenção dos Coeficientes do Polinómio

As secções anteriores apresentaram formas de estimar o $P1dB_{in}$ e o $IIP3_{in}$ a partir do polinómio que representa a característica saída vs. entrada de potência do amplificador.

Considerando novamente o polinómio $P_{out} = \alpha_1 P_{in} + \alpha_2 P_{in}^2 + \alpha_3 P_{in}^3$, onde P_{out} e P_{in} representam as potências instantâneas da componente fundamental à entrada e à saída do amplificador, respectivamente. Podemos obter os coeficientes do polinómio através de um varrimento da potência de entrada e observação da respectiva potência de saída utilizando-se depois algoritmos sofisticados para extrair os coeficientes da tabela obtida, como por exemplo o *Polifty* (implementado em *MatLab*®).

Contudo, o objectivo do método é utilizar os recursos internos dos sistemas de telecomunicações, tais como o amplificador de ganho variável que normalmente está presente nos sistemas e que pode ser usado para gerar diferentes amplitudes de estímulo no amplificador de potência. Como estes amplificadores de ganho variável normalmente permitem gerar um número reduzido (da ordem das unidades) de amplitudes diferentes, vamos reduzir esta necessidade ao mínimo possível para se obter os três coeficientes $\alpha_1, \alpha_2, \alpha_3$ do polinómio (3.2.2).

Para se obter os coeficientes pode-se escrever o seguinte sistema de três equações:

$$\begin{cases} P_{out1} = \alpha_1 P_{in1} + \alpha_2 P_{in1}^2 + \alpha_3 P_{in1}^3 \\ P_{out2} = \alpha_1 P_{in2} + \alpha_2 P_{in2}^2 + \alpha_3 P_{in2}^3 \\ P_{out3} = \alpha_1 P_{in3} + \alpha_2 P_{in3}^2 + \alpha_3 P_{in3}^3 \end{cases} \quad (3.5.1)$$

Onde $P_{out1,2,3}$ e $P_{in1,2,3}$ representam três observações de potência à saída e os respectivos estímulos de entrada (ver figura 3-3).

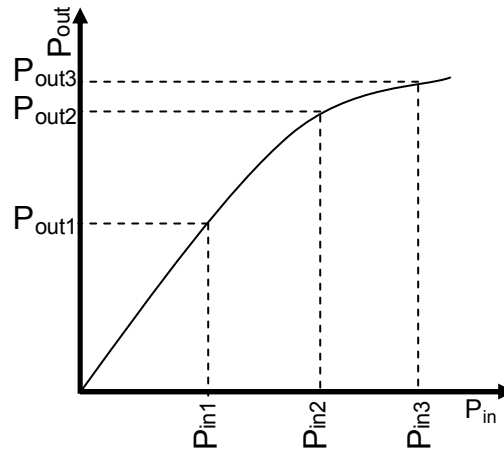


Figura 3-3: Estímulos necessários à obtenção dos coeficientes do polinómio

Resolvendo-se o sistema de equações através da regra de **Cramer**, obtém-se então as seguintes equações:

$$\alpha_1 = \frac{\begin{vmatrix} P_{out1} & P_{in1}^2 & P_{in1}^3 \\ P_{out2} & P_{in2}^2 & P_{in2}^3 \\ P_{out3} & P_{in3}^2 & P_{in3}^3 \end{vmatrix}}{\begin{vmatrix} P_{in1} & P_{in1}^2 & P_{in1}^3 \\ P_{in2} & P_{in2}^2 & P_{in2}^3 \\ P_{in3} & P_{in3}^2 & P_{in3}^3 \end{vmatrix}} \quad \alpha_2 = \frac{\begin{vmatrix} P_{in1} & P_{out1} & P_{in1}^3 \\ P_{in2} & P_{out2} & P_{in2}^3 \\ P_{in3} & P_{out3} & P_{in3}^3 \end{vmatrix}}{\begin{vmatrix} P_{in1} & P_{in1}^2 & P_{in1}^3 \\ P_{in2} & P_{in2}^2 & P_{in2}^3 \\ P_{in3} & P_{in3}^2 & P_{in3}^3 \end{vmatrix}} \quad \alpha_3 = \frac{\begin{vmatrix} P_{in1} & P_{in1}^2 & P_{out1} \\ P_{in2} & P_{in2}^2 & P_{out2} \\ P_{in3} & P_{in3}^2 & P_{out3} \end{vmatrix}}{\begin{vmatrix} P_{in1} & P_{in1}^2 & P_{in1}^3 \\ P_{in2} & P_{in2}^2 & P_{in2}^3 \\ P_{in3} & P_{in3}^2 & P_{in3}^3 \end{vmatrix}} \quad (3.4.2)$$

3.6 - Optimização das amplitudes dos estímulos

As equações (3.4.2) permitem obter os coeficientes do polinómio utilizando unicamente três estímulos. Contudo, o polinómio obtido pode não representar fielmente o amplificador testado. Tome-se, por exemplo, o caso em que todos os estímulos se encontram na zona linear do amplificador. Neste caso obtém-se um polinómio que descreve um

amplificador linear. A solução encontrada para resolver o problema da representatividade do polinómio consiste na optimização dos estímulos de forma a obter-se o polinómio que melhor se aproxima da característica real do amplificador de potência.

O problema de optimização é descrito matematicamente como $\min_x F_{obj}(x)$, sendo que $F_{obj}(x)$ é a função objectivo e x um vector com os três estímulos de entrada $P_{in1,2,3}$, considerando que a função objectivo deve ser uma medida da aproximação da curva característica do amplificador através polinómio.

Se a função objectivo for definida da seguinte forma:

$$F_{obj}(x) = \left| \frac{P1dB_{ext} - P1dB_{real}}{P1dB_{real}} 100 \right| + \left| \frac{IIP3_{ext} - IIP3_{real}}{IIP3_{real}} 100 \right| \quad (3.6.1)$$

A função objectivo representa a soma dos módulos dos erros obtidos na extrapolação de $P1dB_{in}$ e do ponto $IIP3_{in}$, onde $P1dB_{ext}$ e $P1dB_{real}$ são os pontos 1dB referidos à entrada obtidos através do polinómio e através de medidas convencionais, respectivamente, e $IIP3_{ext}$ e $IIP3_{real}$ são os pontos de intermodulação de terceira ordem referidos à entrada obtidos através do polinómio e através de medidas convencionais, respectivamente.

O método de optimização revelou que escolhendo-se P_{in1} e P_{in3} de modo a satisfazer $P_{in1} < P1dB_{real} < P_{in3}$ e escolhendo-se P_{in2} próximo de $P1dB_{real}$ o polinómio obtido aproxima de forma bastante exacta a curva característica do amplificador. O método foi testado com curvas características obtidas por simulação (recorrendo ao simulador ADS), para amplificadores de classe A e AB, ambos desenhados em tecnologia CMOS. Na figura seguinte representa-se a curva obtida por simulação e a aproximação polinomial para um amplificador classe AB.

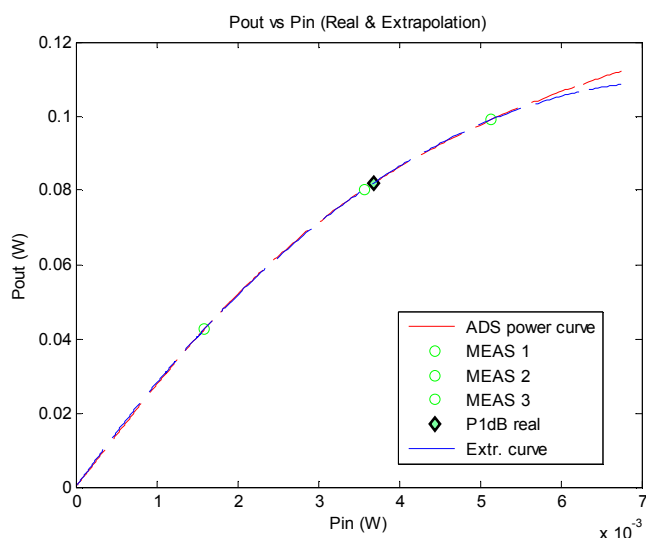


Figura 3-4: Aproximação polinomial utilizando-se unicamente três amplitudes de estímulo.

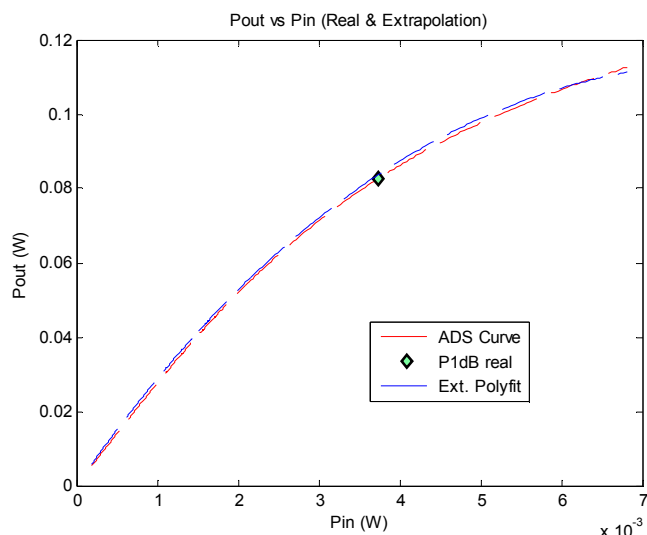


Figura 3-5: Aproximação polinomial utilizando-se o *Polyfit* e algumas dezenas de estímulos

A fim de avaliar se o aumento do número de pontos influencia a aproximação, comparou-se as figura 3-4 (polinómio obtido através do método apresentado na secção 3.5) e figura 3-5 (polinómio obtido com recurso a Matlab e algumas dezenas de pontos), concluindo-se que não existe uma melhoria significativa na aproximação da característica do amplificador com o aumento do número de estímulos, isto é, o número de pontos usados no cálculo dos coeficientes do polinómio.

3.7 - Validação experimental da estimação de $P1dB_{in}$

O problema de optimização anterior permitiu minimizar o erro obtido na estimação das não linearidades do amplificador, na presente secção pretende-se validar a estimação do $P1dB_{in}$ assim como verificar o comportamento do erro de estimação quando as amplitudes dos estímulos são sujeitas a erros. Na validação do método de estimação foi utilizado o amplificador utilizado anteriormente, apresentado na figura 3-4, sendo que as suas características de linearidade estão apresentadas na seguinte tabela.

Tabela 3-3: Características de linearidade do amplificador

Parâmetro	Valor
$P1dB_{in}$	5.6dB
IIP3in	12dB

Utilizando-se a curva característica aproximada apresentada na figura 3-4 e deslocando-se o ponto P_{in2} sobre a potência de entrada mantendo-se as distâncias relativas entre os estímulos $P_{in1}, P_{in2}, P_{in3}$, obteve-se o comportamento representado na figura 3-6:

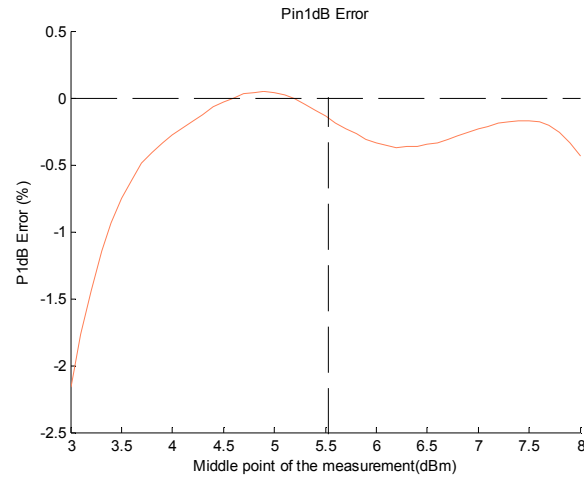


Figura 3-6: Comportamento do erro de estimaco do P1dB, para diferentes amplitudes de estmulo

Como se pode observar com o aproximar de P_{in2} do valor real $P1dB_{in} = 5.6dB$, o erro da estimaco tende para zero. Esta medida confirmou a optimizaco efectuada para a posico dos estmulos P_{in1} , P_{in2} e P_{in3} .

Efectuou-se tambm um teste para aferir o comportamento da estimaco quando  introduzido rudo nas observaces de P_{in1} , P_{in2} e P_{in3} . A simulaco foi efectuada recorrendo  mesma tcnica apresentada anteriormente mas contrariamente nesta simulaco foi adicionado rudo com uma disperso normal de $\pm 3\%$ da amplitude de cada uma das mediçes P_{in1} , P_{in2} e P_{in3} .

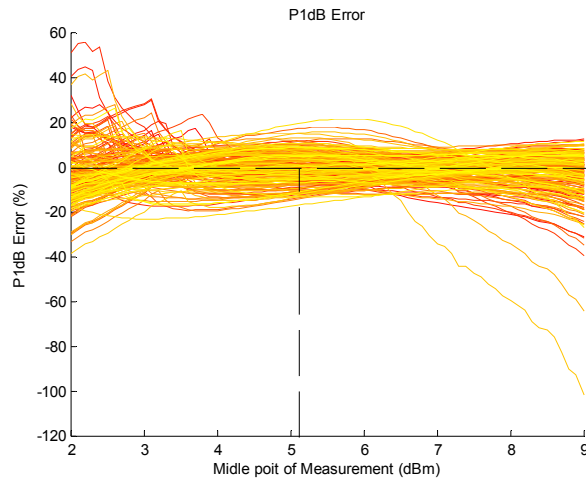


Figura 3-7: Comportamento do erro de estimaco do $P1dB_{in}$, para diferentes amplitudes de estmulo e com erro adicionado à medida

A figura anterior revela-nos que a zona prxima do $P1dB_{in} = 5.6dB$ (ponto 1dB real), tambm minimiza o erro de extrapolao do $P1dB_{in}$ quando o rudo aleatrio est presente na observao das potncias.

3.8 - Validao experimental da estimaco do $IIP3_{in}$

A presente seco pretende validar experimentalmente a estimaco do $IIP3_{in}$ à semelhana do que foi efectuado para o ponto de compresso. Para se obter o $IIP3_{in}$ simulou-se o teste dos dois tons no amplificador caracterizado na figura 3-4.

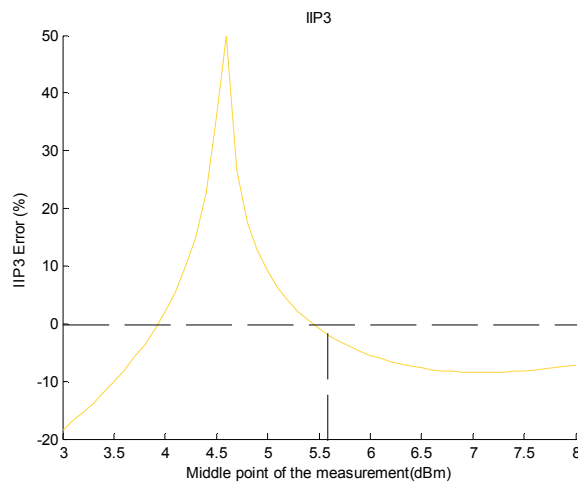


Figura 3-8: Comportamento do erro de estimaco do $IIP3_{in}$, para diferentes amplitudes de estmulo $Pin2$

A figura 3-8 mostra que à semelhança do que acontece com o erro de estimação do $P1dB_{in}$, também o erro de estimação do $IIP3_{in}$ diminui com a aproximação do ponto P_{in2} do $P1dB_{in} = 5.6dB$, contudo o erro de estimação do IIP3 apresenta uma forma menos suave comparativamente à forma do erro observada na extrapolação do $P1dB_{in}$. Conclui-se ainda que o erro tende a estabilizar com o desvio dos estímulos para zonas menos lineares do amplificador.

Também se simulou o comportamento da extrapolação com a adição de erro nas observações de P_{in1} , P_{in2} e P_{in3} . A simulação foi efectuada recorrendo à mesma técnica apresentada na secção anterior, mas nesta simulação foi adicionado ruído com uma dispersão normal e situada entre $\pm 1\%$ a cada uma das medidas P_{out1} , P_{out2} , P_{out3} .

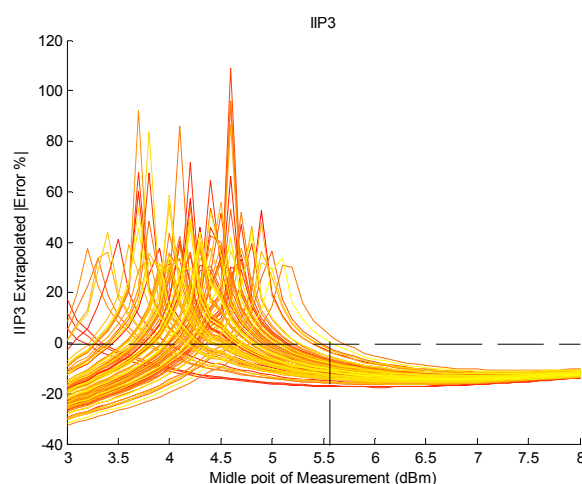


Figura 3-9: Comportamento do erro de estimação do $IIP3_{in}$, para diferentes amplitudes de estímulo P_{in2} e com erro adicionado à medida

A partir da simulação verifica-se que a zona menos linear do amplificador também minimiza o erro devido ao ruído adicionado nas observações da potência, contudo na estimação do $IIP3_{in}$ podem ocorrer erros muito elevados se os estímulos não forem correctamente posicionados.

3.9 - Correlação como medida de potência

Nas secções anteriores foi apresentado um método de estimação dos parâmetros $P1dB_{in}$ e o $IIP3_{in}$ recorrendo-se a medições da potência média entregue pelo amplificador à carga na componente fundamental. Pretende-se agora introduzir um método para obtenção dessa potência baseado na correlação cruzada entre a tensão e a corrente fornecida à carga do amplificador.

Potência, genericamente, é a medida da velocidade a que o trabalho é efectuado ou a velocidade a que a energia é transferida.

Define-se potência média de um sinal eléctrico periódico como

$$P = \frac{1}{T} \int_0^T v(t) * i(t) dt \quad (3.9.1)$$

onde $v(t)$ e $i(t)$ representam os sinais de tensão e corrente respectivamente e T o período desses sinais.

Considerando-se sinais de corrente e tensão definidos como, $v(t) = V_{\max} \sin(\omega t)$ e $i(t) = I_{\max} \sin(\omega t - \theta)$, obtém-se então a potência média de um sinal eléctrico periódico dada por:

$$P = \frac{1}{2} (V_{\max} * I_{\max}) * \cos(\theta) \quad (3.9.2)$$

A potência média pode então ser obtida através da observação do valor máximo da corrente e da tensão e do respectivo desfasamento, sendo que os máximos de corrente e tensão podem ser facilmente obtidos através de um detector de pico, contudo o seu desfasamento não é facilmente observado.

Define-se a correlação entre dois sinais genéricos $x(t)$ e $y(t)$ como:

$$R(\tau) = \int_{-\infty}^{+\infty} x(t) * y(t + \tau) dt \quad (3.9.3)$$

A integração dos sinais na correlação é efectuada nos tempos mas o resultado depende de τ que representa um desfasamento temporal entre os sinais $x(t)$ e $y(t)$. Considerando-se agora que os sinais $x(t)$ e $y(t)$ são periódicos escreve-se então a sua correlação como:

$$R(\tau) = \frac{1}{T} \int_0^T x(t) * y(t + \tau) dt \quad (3.9.4)$$

Se $x(t) = v(t)$ e $y(t) = i(t)$, obtém-se

$$R(\tau) = \frac{1}{T} V_{\max} I_{\max} \int_0^T \sin(\omega t) \sin(\omega(t - \tau) - \theta) dt \quad (3.9.5)$$

Simplificando-se a igualdade trigonométrica, $\sin(\omega t) \sin(\omega(t - \tau) - \theta)$ temos:

$$R(\tau) = \frac{1}{T} V_{\max} I_{\max} \int_0^T \frac{1}{2} \cos(w\tau - \theta) - \frac{1}{2} \cos(2wt + w\tau - \theta) dt \quad (3.9.6)$$

Se se integrar agora a equação sobre o tempo, obtém-se:

$$R(\tau) = \frac{1}{2} V_{\max} I_{\max} \cos(w\tau - \theta) \quad (3.9.7)$$

Da equação (3.9.7) deduz-se que a correlação entre sinais periódicos de corrente e de tensão é equivalente à potência média do sinal eléctrico quando o desfasamento na correlação for nulo, isto é quando $\tau = 0$.

De forma a demonstrar-se o método apresentado anteriormente gerou-se dois sinais de corrente e tensão em oposição de fase num caso e em fase no outro, tal como representados na figura 3-10 e na figura 3-11.

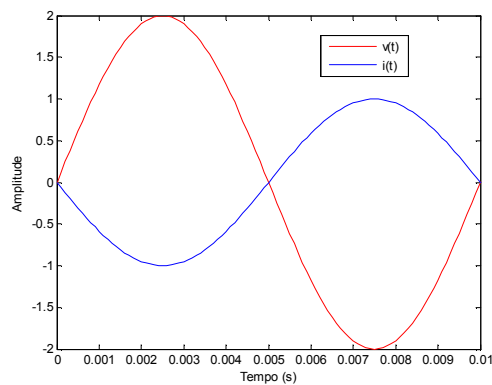


Figura 3-10: Sinal de corrente e tensão num gerador

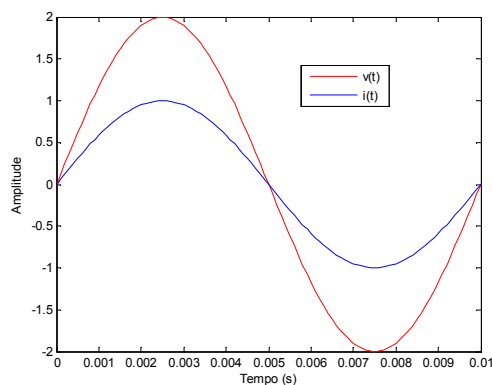


Figura 3-11: Sinal de corrente e tensão numa carga

As figuras seguintes (figura 3-12, figura 3-13) representam a correlação entre os dois sinais, onde se conclui que tal como demonstrado matematicamente a correlação entre a corrente e a tensão representa a potência média.

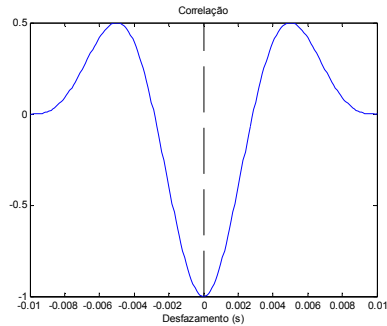


Figura 3-12: Correlação dos sinais de tensão e corrente nos terminais de uma fonte

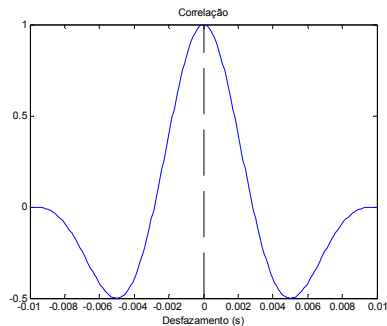


Figura 3-13: Correlação dos sinais de tensão e corrente nos terminais de uma carga

Com a correlação pode-se então obter a potência média de um sinal eléctrico, integrando-se a multiplicação entre corrente e a tensão com um desfasamento temporal nulo. O esquema da figura 3-14 ilustra conceptualmente a constituição de um circuito correlador, onde após a multiplicação, o circuito passa baixo integra o resultado no tempo.

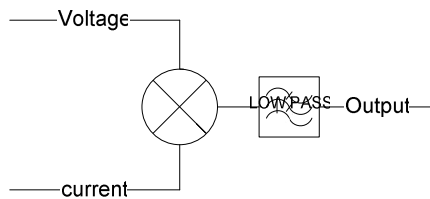


Figura 3-14: Circuito correlador

Partindo do circuito correlador apresentado e injectando-se um sinal de tensão igual a $v(t) = \sin(2\pi \cdot 1 \cdot 10^9)$ e uma corrente $i(t) = 2 \cdot \sin(2\pi \cdot 1 \cdot 10^9)$ obteve-se (por simulação em Matlab) uma resposta estacionária igual a 1W, figura 3-15.

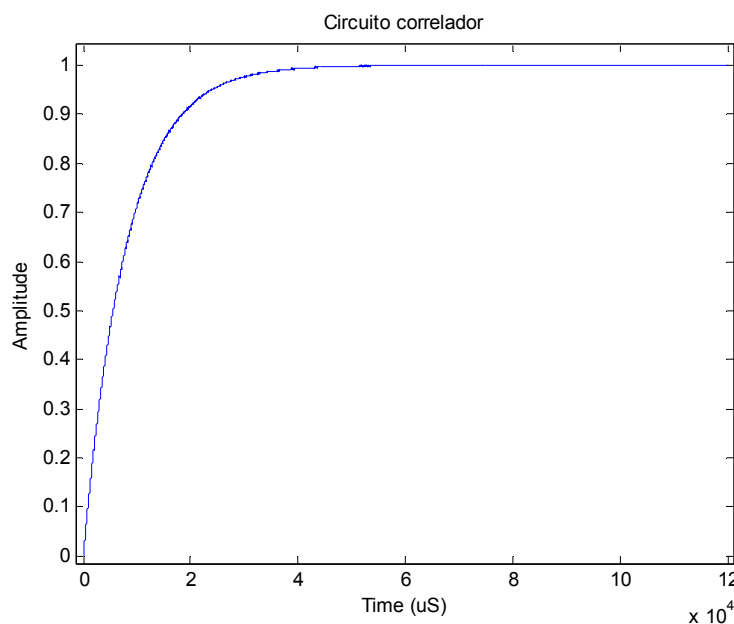


Figura 3-15: Resposta temporal do circuito correlador

3.10 - Conclusão

O presente capítulo apresentou um método de estimação dos parâmetros que caracterizam a linearidade de amplificadores de potência (ponto de compressão 1dB e o ponto de intercepção de terceira ordem). Este método de estimação consiste na medição de três pontos da característica de transferência do amplificador possibilitando assim a obtenção de um polinômio que a caracteriza. Sendo que este polinômio é posteriormente utilizado na estimação dos parâmetros de linearidade do amplificador.

As secções 3.7 e 3.8 demonstram experimentalmente, e com recurso a amplificadores baseados em tecnologia CMOS, que a estimação desse parâmetros é possível e que os erros apresentados podem ser pequenos se as amplitudes dos estímulos forem convenientemente calculadas.

Para implementar a medição dos valores de potência da característica de transferência pretende-se tirar partido da existência de pré-amplificadores de ganho variável para gerar as diferentes amplitudes do estímulo e a inclusão no circuito de correladores que permitem obter a medição da potência como um sinal DC. Para o efeito é mostrado que a função de correlação permite fazer medição precisa da potência.

Capítulo 4

Circuito Protótipo

O presente capítulo apresenta o desenvolvimento e o desenho físico de um circuito protótipo para teste e demonstração laboratorial do método de estimação de não linearidades presentes na característica de amplificadores de potência.

4.1 - Constituição do circuito protótipo

O protótipo para avaliação laboratorial do método apresentado no presente trabalho foi concebido de forma a apresentar características de desempenho semelhantes às requeridas para uma aplicação Bluetooth, classe de potência I. Assim, as especificações são uma potência máxima de 100 mW, e uma frequência de operação coincidente com a banda livre SDR “do inglês *short-range devices*” situada entre os 863MHz e os 870MHz.

A arquitectura implementada para o teste é composta por um amplificador de ganho variável (VGA), com 5 entradas digitais que possibilitam o controlo do ganho e geração dos estímulos necessários ao teste e caracterização das não linearidades (pontos P1dB e IIP3) do PA, um amplificador de potência (PA) que constitui o dispositivo sob teste (DUT), o circuito correlador para efectuar a correlação cruzada entre a tensão e corrente de saída do PA possibilitando-se assim a observação da potência de saída do DUT, detectores da tensão de pico à entrada e na saída do DUT tornando-se possível a comparação do método apresentado no presente trabalho e os métodos que observam unicamente a tensão para extrapolar as não linearidades, e malhas de adaptação do circuito à carga e fonte de 50 Ω . Optou-se pela implementação exterior ao *chip* da malha de adaptação de entrada (IN MESH), de forma a facilitar o ajuste da mesma caso o circuito pós fabrico apresente um desvio da frequência central de funcionamento.

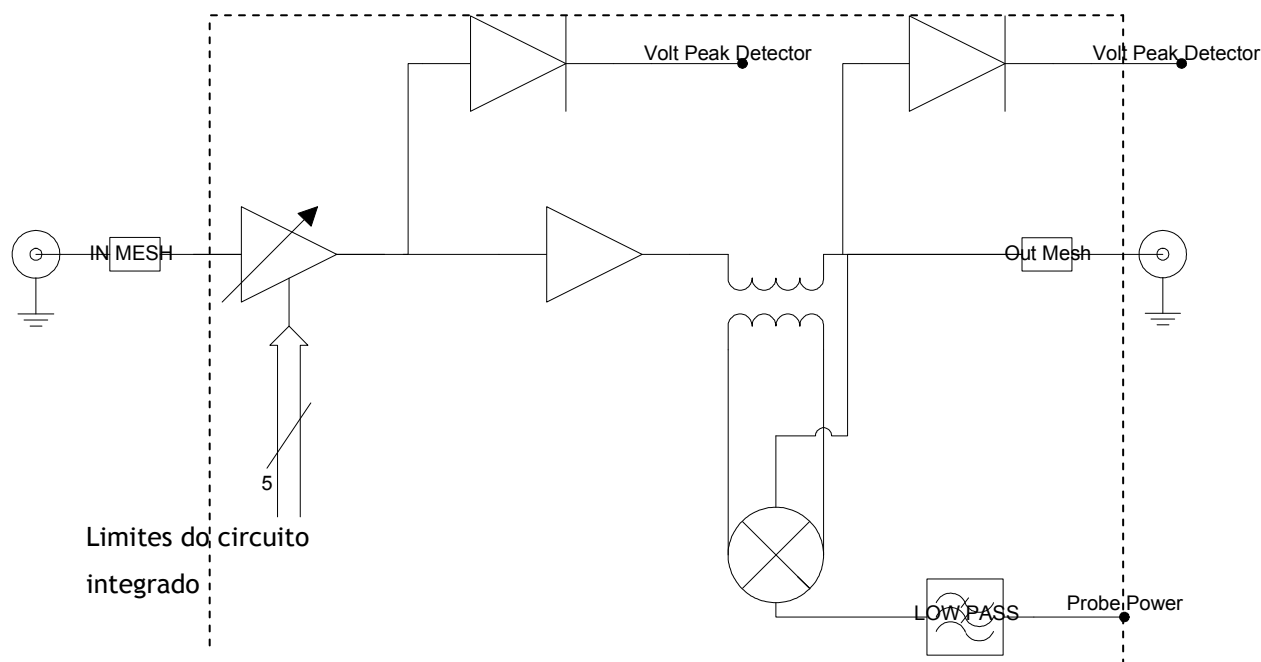


Figura 4-1: Diagrama blocos do protótipo

4.2 - Fluxo de Desenvolvimento

O dimensionamento do circuito começou pelo desenho, simulação e validação do circuito correlador, sendo depois desenhados todos os outros circuitos necessários à construção do nosso protótipo.

As várias etapas presentes na fase de dimensionamento dos circuitos consistiram, na especificação das características necessárias, desenho da arquitectura geral do circuito, estudo das polarizações e optimização das dimensões dos dispositivos, sendo por fim caracterizado o circuito com recurso a várias simulações.

Concluída a fase de dimensionamento do circuito, passou-se à fase de layout e simulação pós layout das diferentes células constituintes do circuito, por fim interligou-se todas as células num layout global onde se incluíram os PAD's para ligação do circuito ao *Package*. Efectuou-se ainda a simulação pós layout do circuito completo.

4.3 - Tecnologia

Desenvolveu-se o circuito com recurso à tecnologia C35B4C3 da AustriaMicrosystems. É uma tecnologia de uso genérico, com tensão de alimentação de 3.3V e substrato do tipo P,

utilizada para circuitos analógicos, digitais e de sinal misto. Algumas das características da tecnologia:

- Comprimento mínimo da porta - 0.35 μ m.
- Número de metais - 4.
- Poly1 e Poly2, para construção de capacidades.

4.4 - Ferramentas de Desenvolvimento

O circuito foi desenvolvido em Cadence e simulou-se em SpectreRF. Foram também efectuadas simulações em ADS (Advanced Design System , Agilente), dada a disponibilidade e facilidade de acesso deste último. O Spectre RF permitiu simulações DC, AC e temporal (simulação de transitórios). Utilizou-se também a simulação PSS (Periodic Steady State), que proporciona interessantes e rápidas simulações para circuitos RF, por exemplo, para encontrar o ponto compressão 1dB, visualização de harmónicos e possibilidade de desenhar as formas de onda temporais.

Verificou-se as regras de *layout* através da ferramenta *DRC* presente no *Assura* e a comparação entre o *layout* e o esquemático foi efectuada com recurso à ferramenta *LVS* também presente no *Assura*. Os componentes parasitas incluídos no *layout*, foram extraídos para simulação *post-layout*, com recurso ao RCX.

Os indutores incluídos no chip, foram dimensionados e simulados com recurso à ferramenta ASITIC [20].

4.5 - Amplificador ganho variável

4.5.1 - Introdução

O factor determinante no dimensionamento do amplificador de ganho variável (VGA), é a necessidade da geração dos estímulos $P_{in 1, 2, 3}$ (ver capítulo 3) quando a potência disponível pela fonte (à entrada do VGA) é fixa. Outro factor importante no dimensionamento é a linearidade do VGA, porque pretende-se uma característica linear no VGA até o PA apresentar a potência de saturação evitando-se assim a introdução de erros no método apresentado na secção 3.2 e 3.3, devido às não linearidades do VGA. O ganho do VGA não influencia o seu dimensionamento porque não existem limitações ou outros objectivos na especificação deste ganho. Contudo a linearidade foi conseguida aumentando-se o ganho do sinal de entrada do VGA e conseqüentemente a diminuição da amplitude do sinal de entrada para a mesma amplitude de sinal de saída.

O VGA inclui também uma capacidade comutável possibilitando-se o ajuste da frequência central do VGA, caso essa necessidade surja no circuito pós fabrico.

4.5.2 - Topologia

A escolha da topologia óptima é o primeiro passo no desenho de amplificadores, sendo que o desenho do VGA não constitui nenhuma excepção. Optou-se então pela implementação de um circuito *cascode*, que consiste num transístor configurado em fonte comum seguido de uma configuração porta comum. Adoptou-se esta topologia porque apresenta uma impedância de entrada elevada e maioritariamente capacitiva

$$Z_{in} \approx \frac{1}{j\omega C_{gs}} \parallel \frac{1}{2j\omega C_{gd}} \quad (C_{gs}, C_{gd} \text{ são a capacidade entre a porta e a fonte e a capacidade}$$

entre a porta e o dreno respectivamente), facilitando-se assim a adaptação a uma fonte de sinal com impedância característica de 50Ω . Outro aspecto importante é a capacidade de fornecimento de corrente à saída conjugada com um elevada impedância de saída $Z_{out} \approx gm r_o^2$. Outro motivo da implementação *cascode* em detrimento da fonte comum simples reside na diminuição drástica do efeito de *Miller* na capacidade C_{gs} e a possibilidade de controlar digitalmente o ganho do VGA.

O dreno do transístor configurado em porta comum está ligado a um circuito sintonizado RLC (resistência, indutância, capacidade) paralelo. Desta forma é possível obter ganhos elevados em tensão para *drive* do PA e o ajuste da frequência central de funcionamento do circuito. Os vários níveis de ganho foram implementados subdividindo-se o par *cascode* em vários elementos independentes, ver figura 4-2.

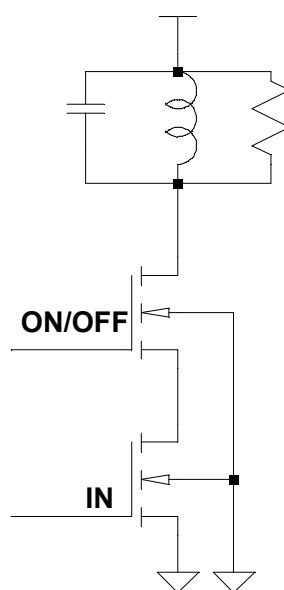


Figura 4-2: Amplificador cascode elementar

4.5.3 - Circuito de Polarização

Como referido na arquitectura do VGA a polarização foi escolhida de modo a obter-se a máxima linearidade do VGA. O objectivo foi atingido afastando-se a polarização da zona não linear das curvas IV (curvas corrente de dreno vs tensão entre o dreno e a fonte) dos transístores ligados em fonte comum, atingindo-se assim um sinal de saída simétrico para a máxima amplitude de sinal à entrada. Esta polarização também proporciona um bom desempenho em termos de ganho e de ruído do amplificador.

A polarização do dreno dos transístores do VGA é feita através do indutor presente no circuito sintonizado, proporcionando-se assim baixas perdas DC porque a resistência é diminuta e aumento da tensão máxima disponível para o sinal.

A porta foi polarizada com recurso a uma resistência porque não existe corrente DC a fluir para a gate do transístor, logo não existe perda de potência na malha.

4.5.4 - Dimensionamento

O dimensionamento do VGA começou pelo dimensionamento de um amplificador fonte comum com as características de linearidade necessárias. Subdividiu-se posteriormente esse transístor em cinco transístores independentes e com diferentes dimensões (M6, M7, M8, M9, M10) de forma a obter-se os diferentes valores de ganho do VGA. Os transístores ligados em porta comum (M1, M2, M3, M4, M5) responsáveis pelo controlo do ganho, foram dimensionados para se obter a menor dimensão possível sem influenciar a linearidade do amplificador.

No que respeita ao circuito sintonizado RLC, as capacidades equivalentes da porta do transístor do PA (C_{eq_PA} na figura 4-4) e dos drenos do VGA (C_{eq_VGA} na figura 4-4) impuseram o valor da indutância L1, uma vez que essas capacidades são elementos constituintes e fixos do circuito sintonizado. Também se suprimiu a necessidade de resistência dado o baixo factor de qualidade do nosso indutor e a presença de uma resistência de polarização do PA.

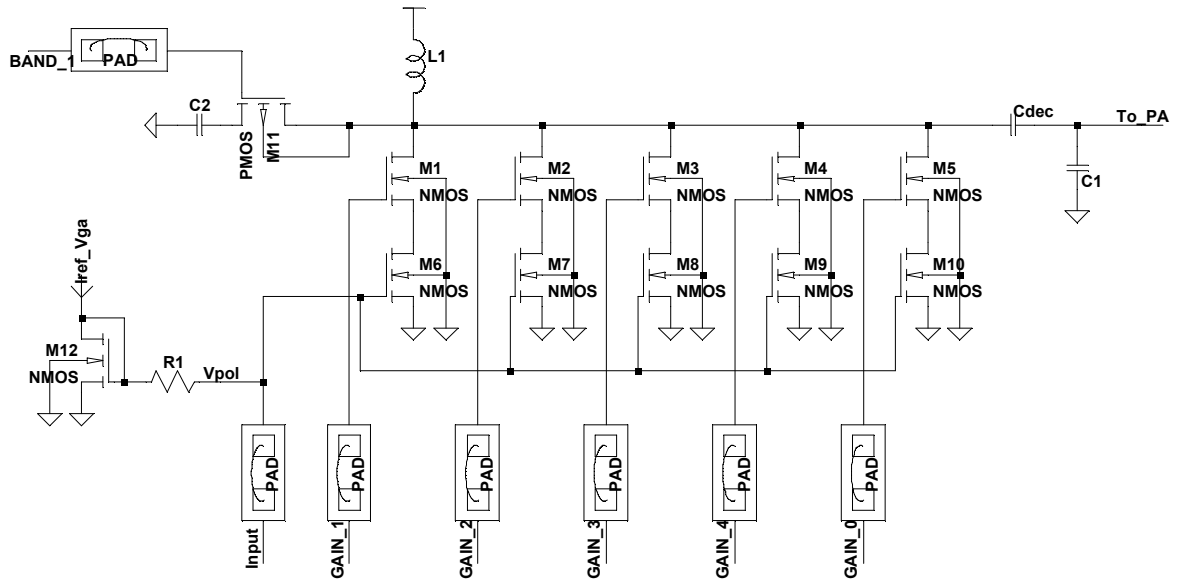


Figura 4-3: Esquemático completo do VGA

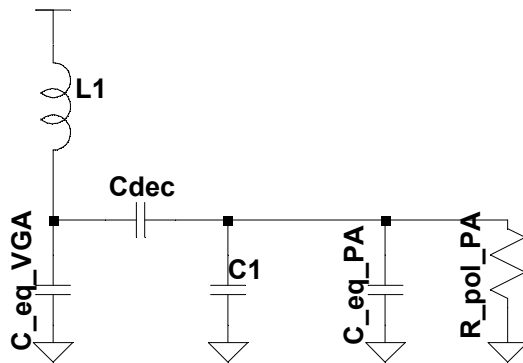


Figura 4-4: Circuito equivalente RLC, para sintonia do VGA

Tabela 4-1: Características dos elementos do VGA

Componente	Dimensões	Observações
M1,M2,M3,M4,M5	W=150 μ m L=0.35 μ m	Transístores configurados em porta comum, responsáveis pela diminuição do efeito de Miller e pelo controlo digital (liga/desliga) do ganho do VGA.
M6	W=80 μ m L=0.35 μ m	Transístores configurados em fonte comum, responsáveis pelo ganho do amplificador.
M7	W=160 μ m L=0.35 μ m	
M8	W=320 μ m L=0.35 μ m	
M9	W=640 μ m L=0.35 μ m	
M10	W=90 μ m L=0.35 μ m	
M12	W=5 μ m L=0.35 μ m	Espelho de corrente responsável pela polarização do amplificador.
M11	W=120 μ m L=0.35 μ m	M11 e C2 fazem parte do circuito para ajuste de banda, caso surja a necessidade de ajuste no circuito pós fabrico.
C2	100fF	
Iref_Vga	270 μ A	Corrente de referência.
R1	10k	Isola o sinal do circuito de polarização.
L1	3.5nH	Indutor do circuito sintonizado, (as características pormenorizadas são apresentadas na secção 4.8)
C1	5pF	Capacidade de ajuste do circuito sintonizado.
C _{dec}	20pF	Condensador de isolamento DC entre o VGA e o PA.

Finalizou-se o dimensionamento do VGA com o desenvolvimento de uma malha de adaptação externa ao circuito integrado para se obter uma impedância característica de 50 Ω , figura 4-5. A malha apresenta uma resistência para tornar a adaptação menos sensível às variações da impedância do VGA.

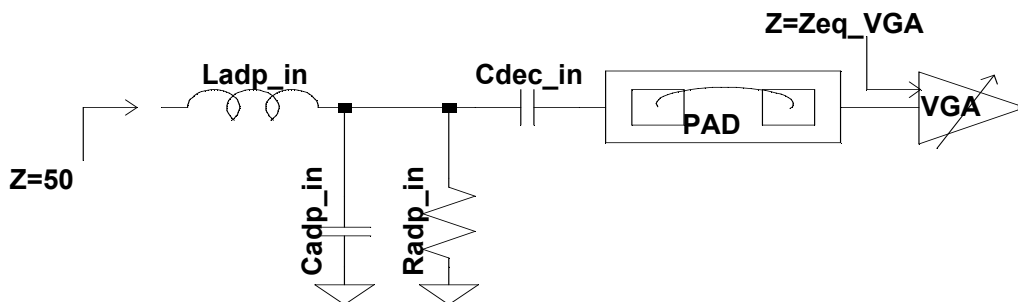


Figura 4-5: Malha adaptação VGA

Tabela 4-2: Parâmetros da malha de adaptação de entrada do VGA

Parâmetro	Valor
$L_{\text{adp_in}}$	26.15nH
$C_{\text{adp_in}}$	534fF
$R_{\text{adp_in}}$	503 Ω
$C_{\text{dec_in}}$	40nF

4.5.5 - Layout

O layout do VGA teve em consideração vários factores, sendo o principal a proximidade entre os transístores ligados em fonte comum e os transístores ligados em porta comum, mantendo-se assim a resistência e a capacidade dessas ligações no mínimo possível, com o objectivo de manter o ganho em tensão entre a porta e o dreno do andar fonte comum no mínimo, garantindo-se assim o máximo ganho da arquitectura e o menor valor no efeito de *Miller*.

Devido a limitações da tecnologia o condensador de desacoplamento C_{dec} introduziu uma capacidade parasita ligada ao substrato (GND) que é aproximadamente um sétimo da capacidade C_{dec} . $C_{\text{par}} = \frac{1}{7} C_{\text{dec}}$. Surgiu assim a necessidade de ajuste *post-layout* da indutância L1 e a eliminação por completo da capacidade C1.

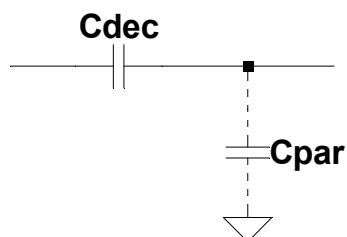


Figura 4-6: Capacidade parasita gerada no layout de Cdec

A ligação entre os transístores do M1, M2, M3, M4, M5 e o indutor L1 obrigou à utilização de metal2 para se diminuir a capacidade parasita entre o nó e GND, dado que nessa ligação existe a necessidade de utilização de uma largura de metal elevada para manter dentro dos limites de fiabilidade da tecnologia a densidade de corrente

As conexões das portas dos transístores M6, M7, M8, M9, M10, foram efectuadas de maneira a garantir a menor capacidade ao GND assim como a outros nós, de modo a garantir o menor acoplamento capacitivo possível.

A área total ocupada pelo VGA é de aproximadamente 0.096 mm². A seguinte tabela especifica as dimensões do VGA sem o indutor L1.

Tabela 4-3: Dimensões do VGA

Parâmetro	Dimensões
Comprimento	423µm
Largura	228µm

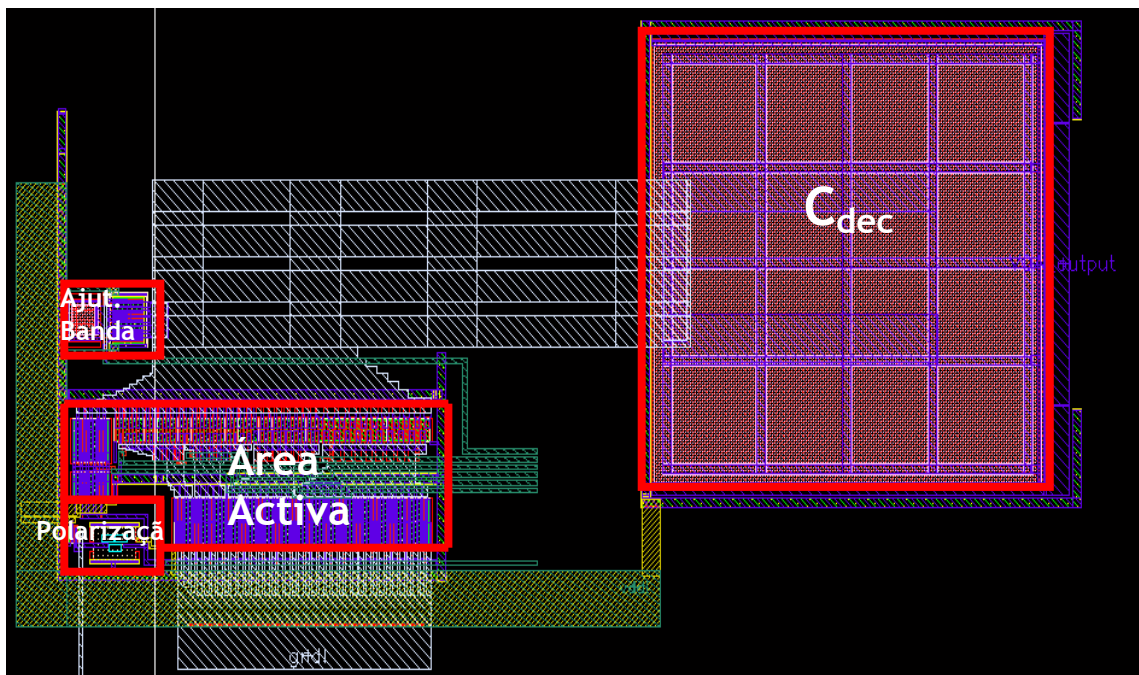


Figura 4-7: Layout do VGA

4.5.6 - Simulação

Durante o processo de dimensionamento foram efectuadas inúmeras simulações para se otimizar e complementar os cálculos teóricos. Nesta secção são apresentadas as simulações efectuadas ao circuito do VGA completo.

A potência estática consumida pelo VGA é de 232 mW, sendo que as correntes e tensões de polarização são apresentadas na tabela 4-4.

Tabela 4-4: Características de corrente DC do VGA

Parâmetro	Pré-Layout	Pós-Layout
Idc Total	71.95mA	70.48mA
V _{pol}	1.17V	1.18V

Constata-se uma ligeira diferença nas correntes e tensões de polarização, quando se compara a simulação pré e pós *layout*, que se devem maioritariamente às resistências parasitas introduzidas no *layout* para se efectuar as interligações.

O amplificador foi sintonizado para uma frequência central de 866.5 MHz, com uma largura de banda de aproximadamente 80 MHz. A caracterização da banda de funcionamento do circuito foi obtida através de simulações AC. A figura 4-8 ilustra a banda de funcionamento do VGA.

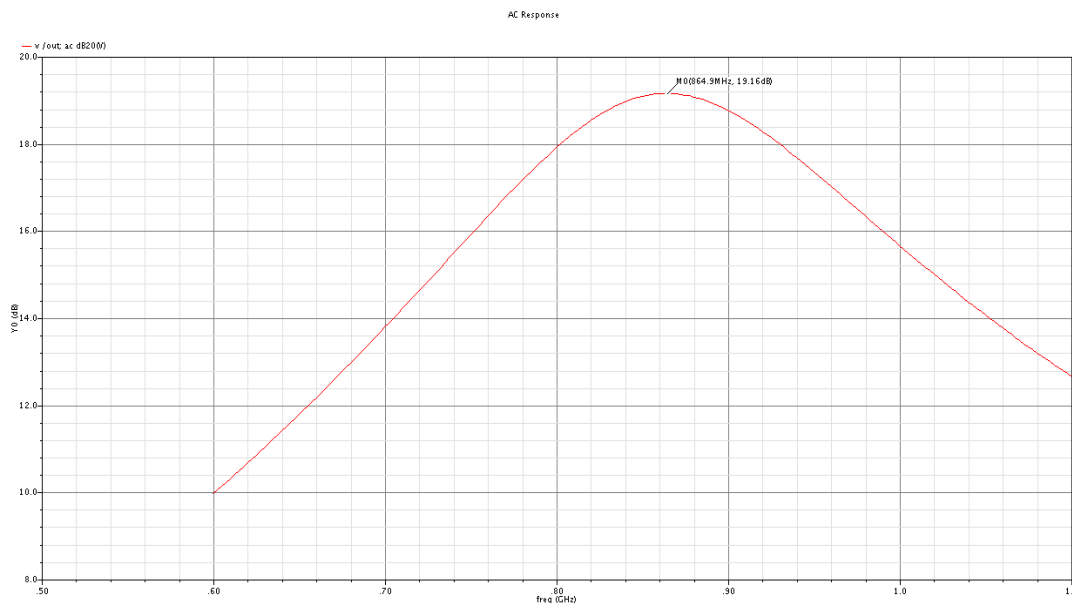


Figura 4-8: Simulação AC pós layout do VGA

A linearidade do amplificador foi caracterizada com recurso a simulações PSS. Das simulações efectuadas obteve-se a curva de tensão característica do amplificador, figura 4-9, assim como foram caracterizados os crescimentos dos harmónicos de segunda e terceira ordem, figura 4-10.

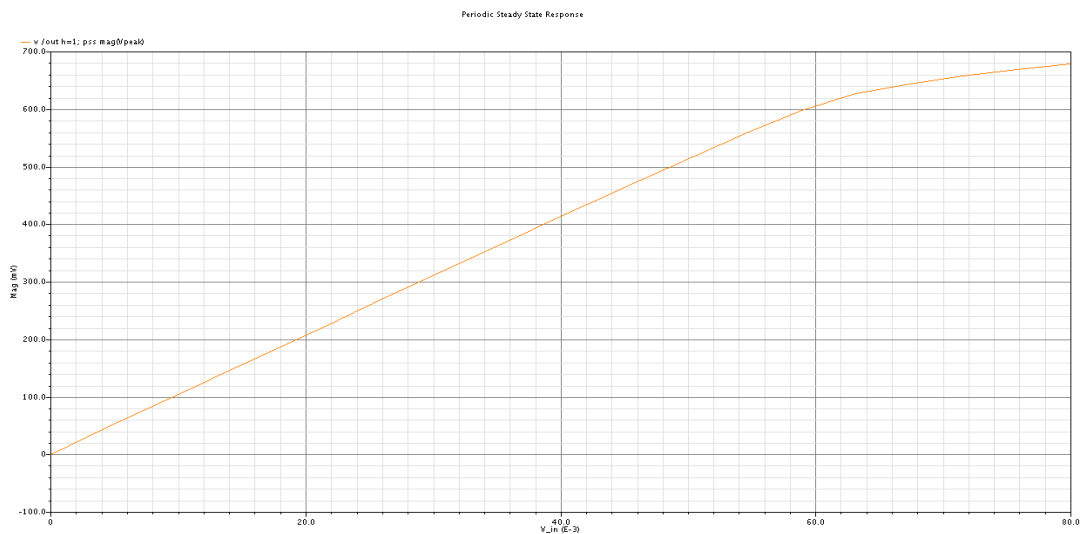


Figura 4-9: Curva característica de tensão do VGA.

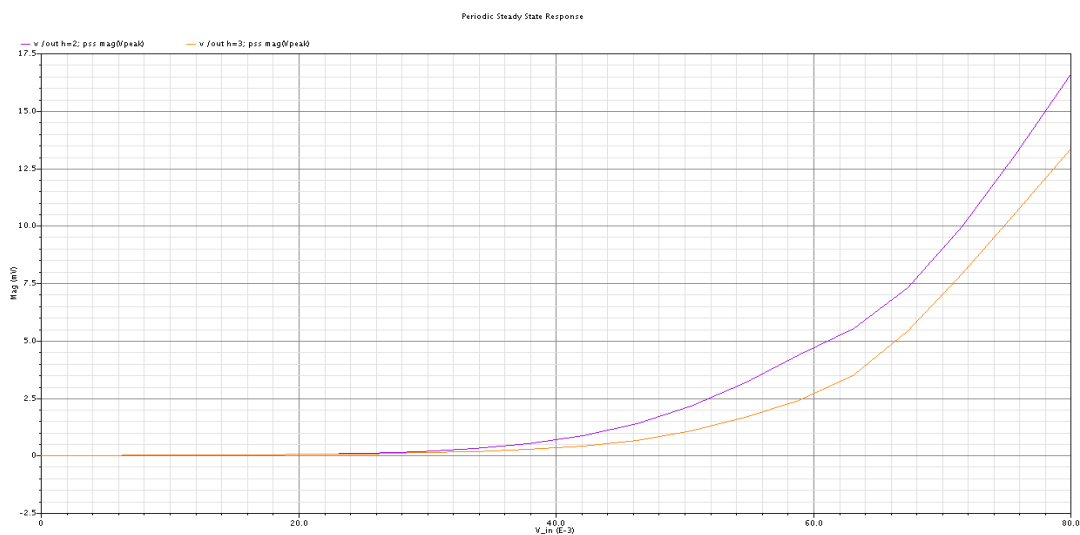


Figura 4-10: Comportamento dos harmônicos 2º (roxo) e 3º (laranja), com o aumento da amplitude da tensão de entrada

Da observação da figuras conclui-se que o VGA tem uma característica de tensão linear enquanto a amplitude do sinal à entrada se mantêm inferior a 50 mV. A partir dessa amplitude a característica começa a apresentar compressão de ganho, assim como os harmônicos presentes no sinal de saída começam a apresentar amplitudes não desprezáveis. Na figura 4-11 estão representadas as componentes espectrais geradas pelo amplificador, quando a amplitude do sinal de entrada é fixada em 50mV.

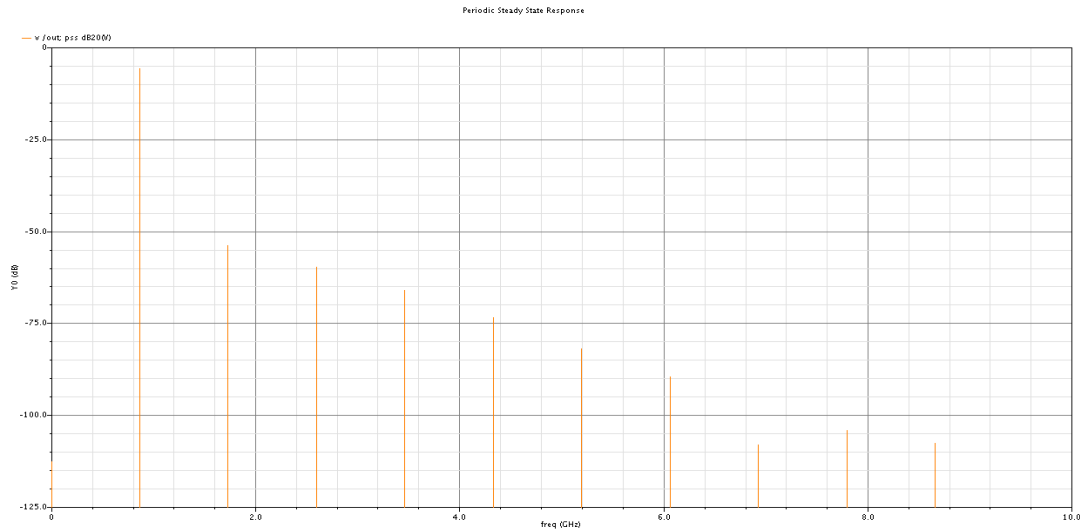


Figura 4-11: Espectro da tensão saída do VGA, com $V_{in}=50mV$

O tempo de estabilização foi obtido através de uma simulação temporal aplicando-se uma sinusóide com 10mV de amplitude. A figura 4-12 apresenta a resposta temporal do circuito, sendo que o tempo de estabilização do mesmo é de 8 nS. A simulação temporal não mostrou diferenças entre a simulação de esquemático e a simulação pós *layout*.

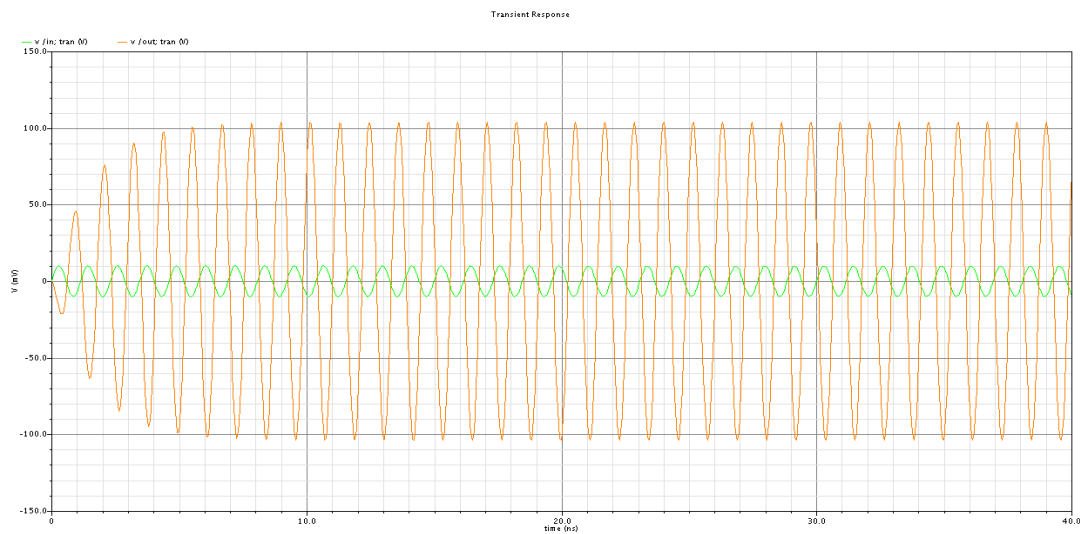


Figura 4-12: Resposta temporal do amplificador

O tempo de estabilização foi obtido através de uma simulação temporal aplicando-se uma sinusóide com 10mV de amplitude. A figura 4-12 apresenta a resposta temporal do circuito, sendo que o tempo de estabilização do mesmo é de 8 nS. A simulação temporal não mostrou diferenças entre a simulação de esquemático e a simulação pós *layout*.

Tabela 4-5: Característica de ganho linear e impedância característica do VGA

Parâmetro	Medida
Ganho máximo	Pré Layout - 10.2V/V Pós Layout - 9.9V/V
G(1,1,0,0,0)	Pré Layout - 1.48V/V
G(1,0,1,0,0)	Pré Layout - 2.16V/V
G(1,0,0,1,0)	Pré Layout - 3.47V/V
G(1,0,0,0,1)	Pré Layout - 5.78V/V

4.5.7 - Conclusões

Os requisitos de linearidade do VGA foram alcançados. As características globais do VGA não sofreram grandes alterações entre o *pré* e o *pós*-layout, contudo foi necessário proceder-se ao ajuste do circuito sintonizado após o layout pelas razões apresentadas anteriormente.

4.6 - Amplificado de potência

4.6.1 - Introdução

O amplificador de potência será utilizado para demonstra laboratorialmente o método de estimação de não linearidades apresentadas no capítulo 3, pelo que como tal deve cumprir todas as premissas impostas pelo método.

Escolheu-se a classe AB, de modo a satisfazer os requisitos de não linearidade imposta pelo método, isto é, pretende-se que o amplificador tenha um característica de transferência fracamente não linear, que seja um sistema sem memória e invariante no tempo. Esta topologia permite também obter a potência máxima pretendida para dispositivos *bluetooth* classe I, com suficiente eficiência de collector, para que cumprindo todas as regras de fiabilidade da tecnologia o *layout* não seja muito complexo.

4.6.2 - Topologia

A topologia básica de amplificadores de potência polarizados foi introduzia no capítulo 2, contudo o seu dimensionamento é semelhante ao dimensionamento de amplificadores para pequenos sinais, à excepção da necessidade para fornecer elevadas potências à carga e também pelo facto de apresentarem diferentes comportamentos durante um único período do sinal devido à sua amplitude. A necessidade de ganho em potência do

amplificador, a fraca capacidade do VGA para fornecer potência e as elevadas correntes DC necessárias para polarizar o amplificador levou a que se escolhesse uma topologia fonte comum. Contrariamente ao VGA, para o PA não se utilizou um circuito *cascode*, devido à área necessária para o seu *layout*.

A topologia utilizada apresenta uma impedância de entrada maioritariamente capacitiva, mas contrariamente ao VGA esta capacidade é influenciada pelo efeito de *Miller*, isto é, existe ganho em tensão entre a porta e o dreno do transístor, obtendo-se então

$$Z_{in} \approx \frac{1}{j\omega C_{in}} + R_{gs} \quad \text{onde} \quad C_{in} = C_{gs} + C_{gd}(1 + a_v) \quad \text{e} \quad C_{gs}, C_{gd}, a_v, \quad \text{representam}$$

respectivamente a capacidade entre a porta e a fonte, a capacidade entre a porta e o dreno e o ganho em tensão do amplificador.

Como elementos constituintes do PA temos o transístor, a indutância de *choke* (RFC), a malha de adaptação do amplificador à carga de 50Ω e a resistência de polarização.

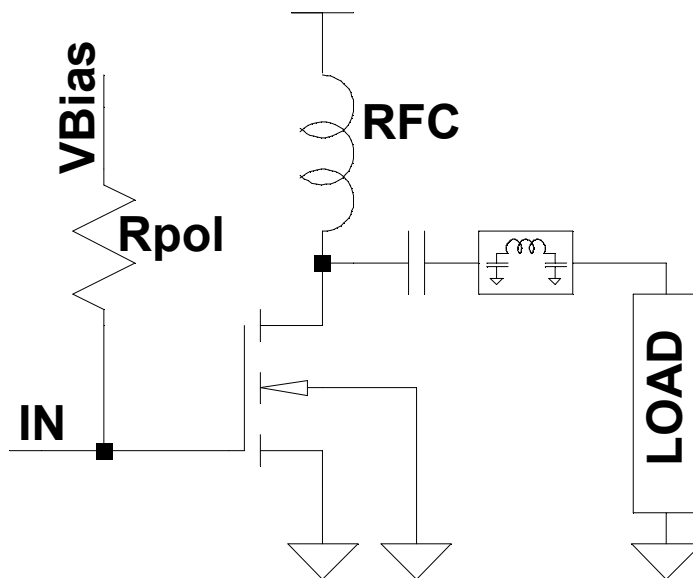


Figura 4-13: Esquema genérico de PA, com topologia fonte comum

4.6.3 - Polarização

Como referido na introdução desta secção, escolheu-se uma tensão V_{bias} de modo a polarizar o amplificador em classe AB. Para se alcançar este objectivo obtiveram-se as curva IV do transístor e a respectiva recta de carga, sendo que, a tensão de polarização escolhida foi aquela que melhor desempenho mostrou entre a potência máxima pretendida e a eficiência de colector.

O esquema de polarização do amplificador de potência é semelhante ao circuito polarizador do VGA, à excepção de a tenção de polarização V_{Bias} ser gerada no exterior dada a necessidade do seu controlo.

4.6.4 - Dimensionamento

O dimensionamento do PA efectuou-se tendo em conta os requisitos de potência e a classe de funcionamento. Com um objectivo para a potência máxima de 100 mW, e assumindo-se que a tensão no dreno do transistor pode variar entre 0 Volt e $2 \cdot V_{cc}$ Volt estimou-se assim a resistência inicial para carga do dreno do transistor.

$$P_{out} = V_{out} I_{out}$$

Como $I_{out} = \frac{V_{out}}{R}$ então:

$$P_{out} = \frac{V_{out}^2}{2R} \Leftrightarrow R = \frac{3.3^2}{2 \cdot 100m} \Leftrightarrow R = 54\Omega$$

Para a corrente fornecida pelo transistor obtém-se $I_{out} = 61mA$. A partir dos valores iniciais de corrente e das curvas IV foi possível escolher a largura mínima do transistor. Contudo simulações preliminares mostraram disparidades entre a simulação e os resultados obtidos algebricamente. Estas deveram-se maioritariamente à excursão do sinal que ficou um pouco abaixo dos 3.3 V_{pico} e devido às não linearidades do transistor. Simulações adicionais conduziram a um transistor de largura igual a $W=1500 \mu m$, comprimento igual ao mínimo possível pela tecnologia $L=0.35 \mu m$ e uma carga de dreno igual a 26Ω .

A adaptação do amplificador aos 50Ω do exterior foi implementada através de uma malha em PI. Esta malha é também utilizada pelo circuito correlador para observação da corrente entregue a carga, através do um indutor acoplado ao indutor de adaptação (figura 4.14). As dimensões do indutor auxiliar para a observação da corrente e o respectivo factor de acoplamento apresentam-se na secção 4.10.

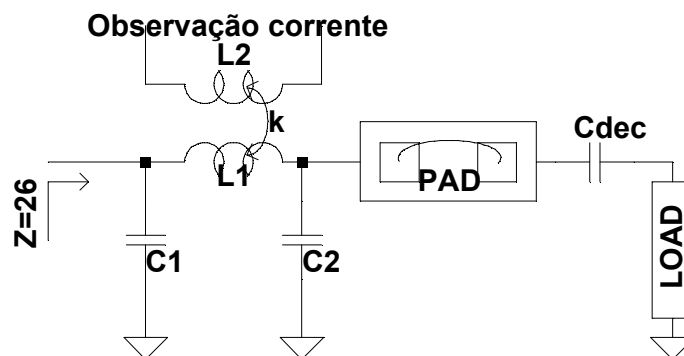


Figura 4-14: Malha adaptação do amplificador de potência

Tabela 4-6: Características da malha adaptação do PA

Elementos	Dimensões	Características
C1	200fF	Condensadores da malha de adaptação.
C2	3.8pF	
L1	4.751nH	Indutor do circuito de adaptação, (as características pormenorizadas são apresentadas na secção 4.10)
C _{dec}	100pF	Condensador de desacoplamento.

As dimensões do indutor auxiliar para a observação da corrente e o respectivo factor de acoplamento encontram-se na secção 4.10.

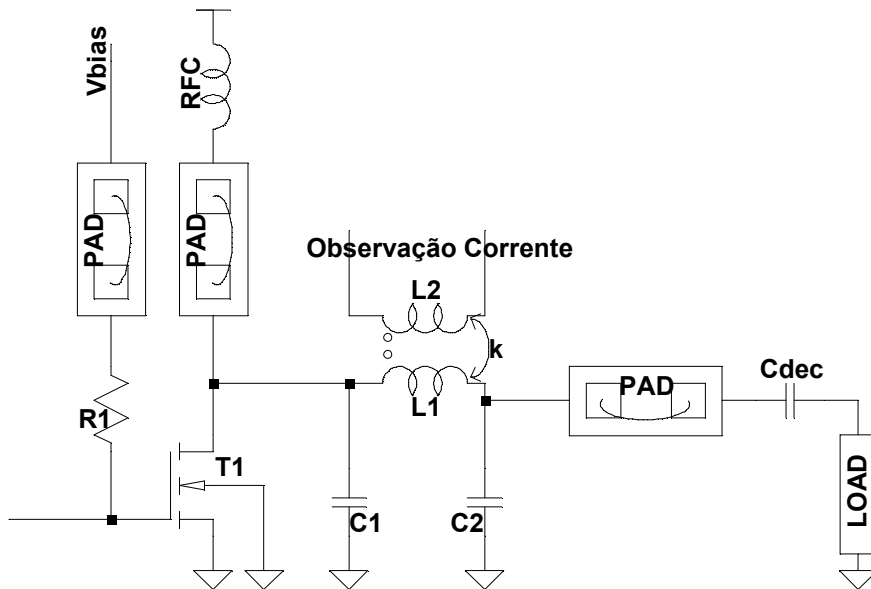


Figura 4-15: Esquemático do PA

Tabela 4-7: Características dos elementos do PA

Elementos	Dimensões	Características
T1	W=1500µm L=0.35µm	Apresenta as dimensões necessárias para o nível de potência pretendido.
RFC	15µH	Indutor de choke
V _{bias}	1.3V	Tensão de polarização para operar em classe AB

O indutor de *RFC* é um elemento externo ao *chip* dado que a sua integração é impossível devido ás características pretendidas:

1. Baixa resistência, para se diminuírem as perdas DC
2. Elevada indutância (ordem dos micro Henry) de modo a que para sinal se apresente como uma impedância infinita.

Optou-se também pela passagem do condensador de desacoplamento C_{dec} para o exterior do *chip* porque a capacidade pretendia tornaria impossível a sua integração.

4.6.5 - Layout

A principal preocupação no *layout* do PA foi a capacidade das interligações para suportarem as correntes que as percorrem. No seu dimensionamento utilizou-se a seguinte

razão $W_{min} = 1.2 \frac{I_{dc} + \frac{I_{max_AC}}{\sqrt{2}}}{j_{max}}$ onde j_{max} é a máxima densidade de corrente suportada pela

material em questão e W_{min} é a largura mínima da interligação. Pela mesma razão dividiu-se o transistor em 150 portas de 10 μm cada, diminuindo-se assim a corrente sob cada porta para $I_{dc} = 0.85mA + I_{max_AC} = 0.60mA$.

As interligações, transistor - indutor RFC e transistor - malha de adaptação, foram efectuadas com o paralelo de metais com capacidade para suportarem elevadas densidades de corrente (*Metal3 // Metal4*) e assim se manter os limites de fiabilidade da tecnologia, sem a adição de elevadas capacidades parasitas.

O *layout* da malha de adaptação consiste basicamente no do transformador de adaptação, que é aprofundado na secção 4.10. As simulações pós *layout* mostraram a necessidade de se suprimir o condensador C1 (figura 4-15) uma vez que as capacidades parasitas das interligações existentes no nó foram suficientes para produzir o seu efeito.

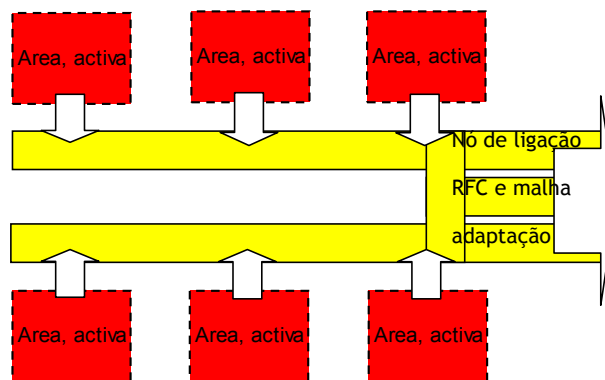


Figura 4-16: Diagrama blocos do Layout do PA

A potência DC dissipada no transistor, obrigou-nos a entrar em consideração com a questão da dissipação térmica, solucionando-se o problema com a subdivisão dos 150 transistores em blocos de 25 transistores criteriosamente afastados entre si.

O transistor do PA (Figura 4-17) ocupa uma área total de 0.0658mm^2 .

Tabela 4-8: Dimensões do PA

Parâmetro	Dimensões
Comprimento	$242\mu\text{m}$
Largura	$272\mu\text{m}$

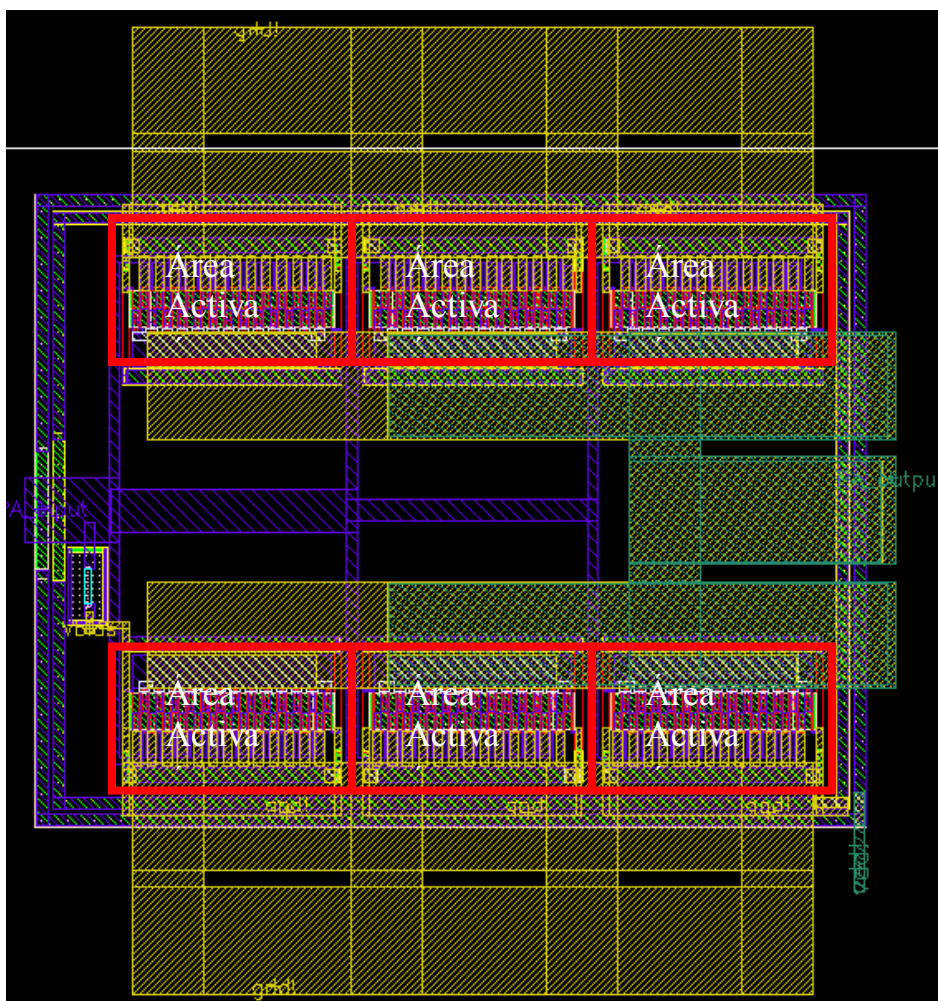


Figura 4-17: Layout do PA

4.6.6 - Simulação

À semelhança do amplificador de ganho variável também nesta secção se apresentam os resultados obtidos após o completo dimensionamento do PA. É ainda de referir que estas simulações foram efectuadas com o PA alimentado através de uma fonte de sinal ideal e não através do VGA.

A potência estática consumida pelo PA, obtida através de uma simulação DC, é de 0.4mW. Na tabela seguinte representa-se as diferenças obtidas entre a simulação pré e pós *layout*.

Tabela 4-9: Características de corrente DC do PA

Parâmetro	Pré-Layout	Pós-Layout
Idc Total	127.6mA	123.1mA
V _{pol}	1.3V	1.3V

As características de rendimento linearidade e ganho foram obtidas através de simulações PSS. O rendimento de colector do PA, figura 4-18, mostrou que o amplificador dimensionado apresenta uma curva de rendimento característica de amplificadores classe AB, em que o máximo de 50.5% é obtido para uma potência de saída próxima da potência de saturação.

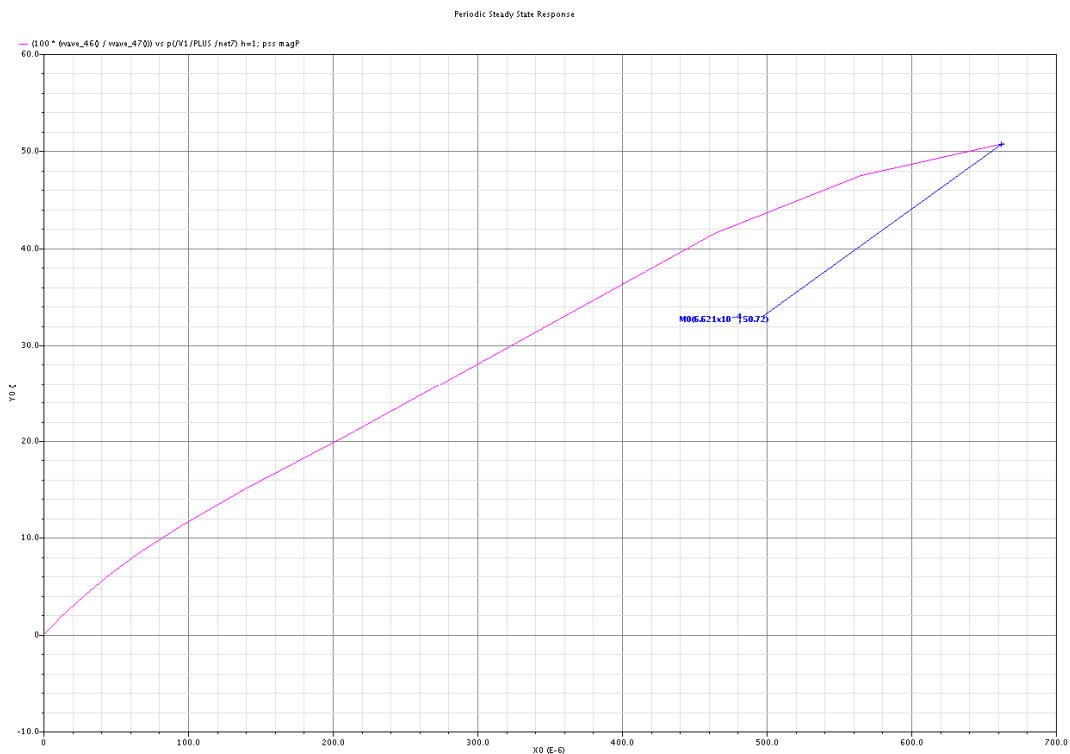


Figura 4-18: Rendimento de colector do PA

A figura 4-19 apresenta a curva característica de potência do PA em dBm (curva a vermelho) e o respectivo ganho em dB (curva a azul). A tabela 4-10, apresenta o ponto de compressão referido à entrada e à saída assim como o ganho linear do amplificador. As medições apresentadas foram obtidas através da simulação do método tradicional para obtenção do ponto de compressão 1dB.

Tabela 4-10: Características de ganho e ponto de compressão do PA

Características	Medida
Ganho Linear	28.5dB
P1dB _{out}	19.4dBm
P1dB _{in}	-8.0dBm

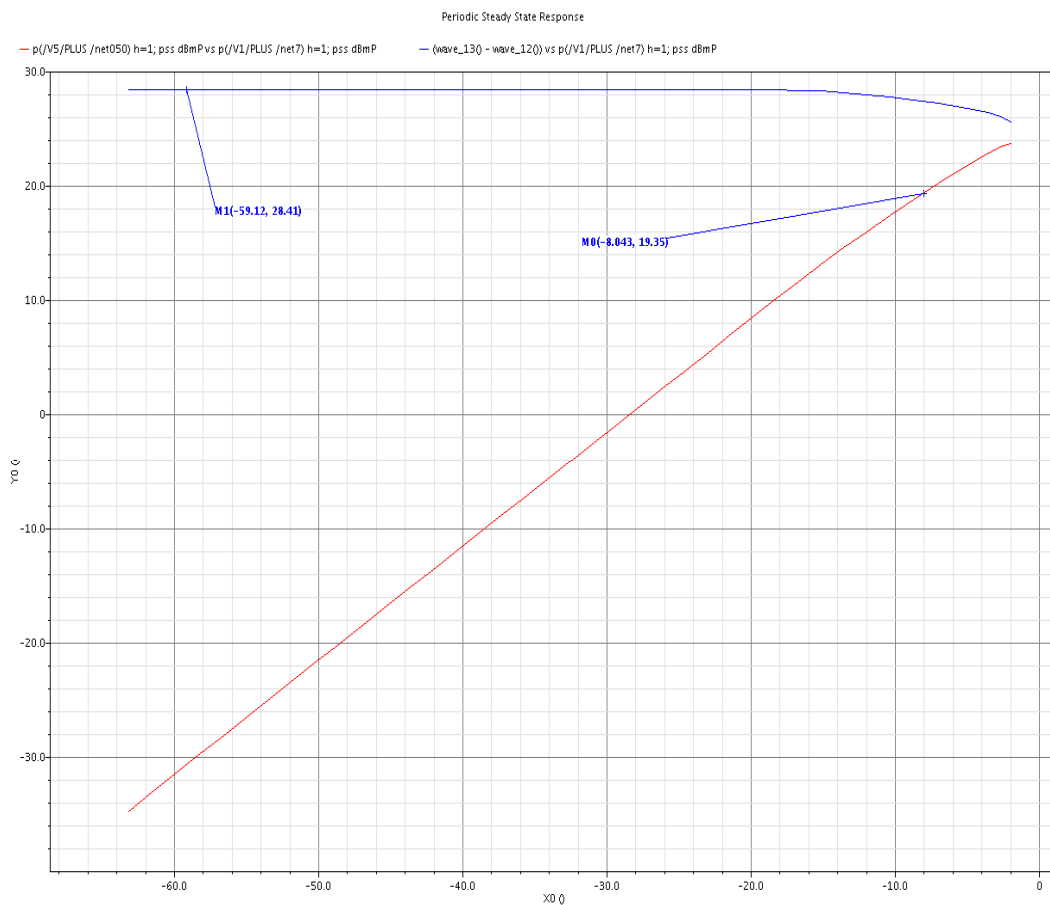


Figura 4-19: Ponto compressão 1dB, do amplificador de potência (vermelho, potência de saída; azul, ganho em potência)

Os harmónicos de alta-freqüência gerados pela característica não linear do amplificador foram avaliados estimulando-se a entrada do amplificador com uma sinusóide pura igual à potência em P1dB_{in}. A tabela 4-11 apresenta o resumo das medições.

Tabela 4-11: Resumo dos harmônicos gerados pelo PA

Frequência	Potência (dBm)
866.5MHz	19.28
2*866.5MHz	-2.24
3*866.5MHz	-29.8

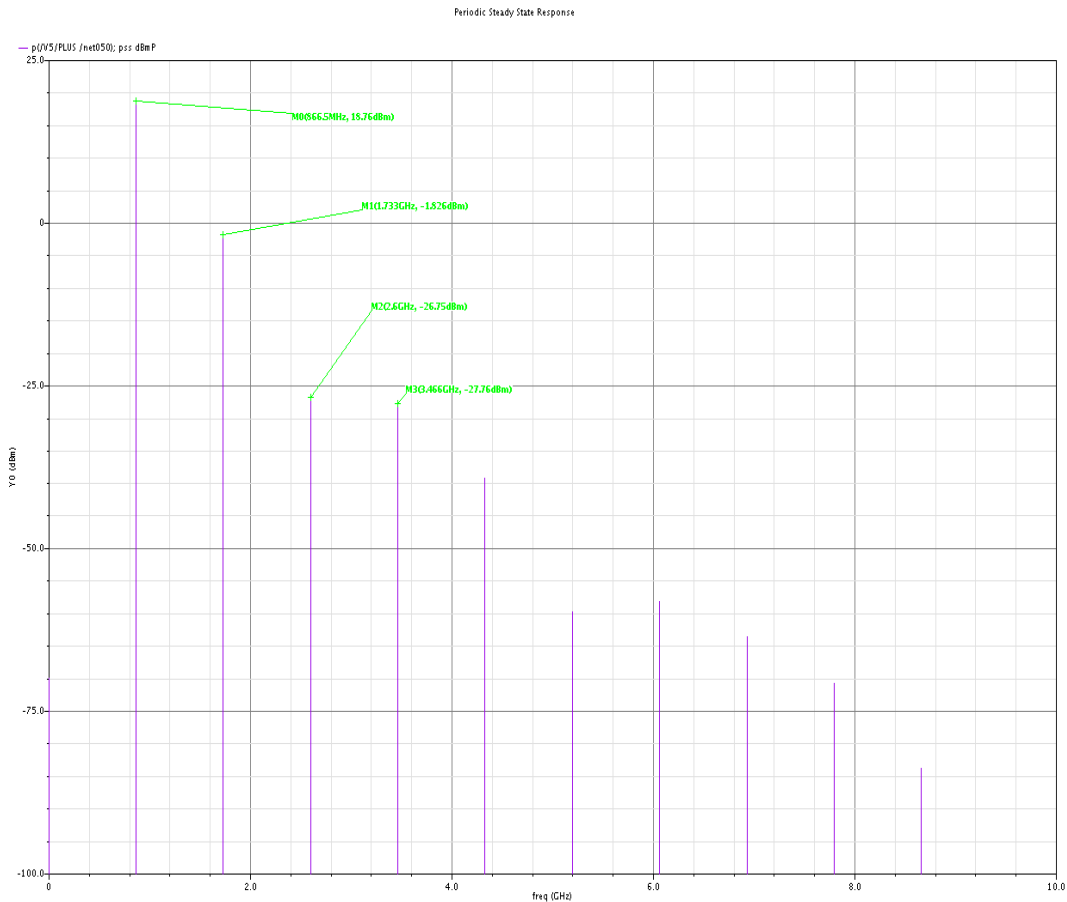


Figura 4-20: Harmônicos gerados pelo PA

Para as simulações dos produtos de intermodulação utilizou-se o método dos dois tons, com as seguintes características:

- $W_1=850\text{MHz}$
- $W_2=870\text{MHz}$
- $P_{in}W_1= P_{in}W_2=-8.4\text{dBm}$

Dos valores apresentados na tabela 4-12 obtém-se os seguintes valores para o ponto de intercepção de terceira ordem:

- $IIP3_{in} = -8.4 + \frac{17.9 + 6.4}{2} = 4.3\text{dBm}$
- $IIP3_{out} = 17.9 + \frac{17.9 + 6.4}{2} = 30.6\text{dBm}$

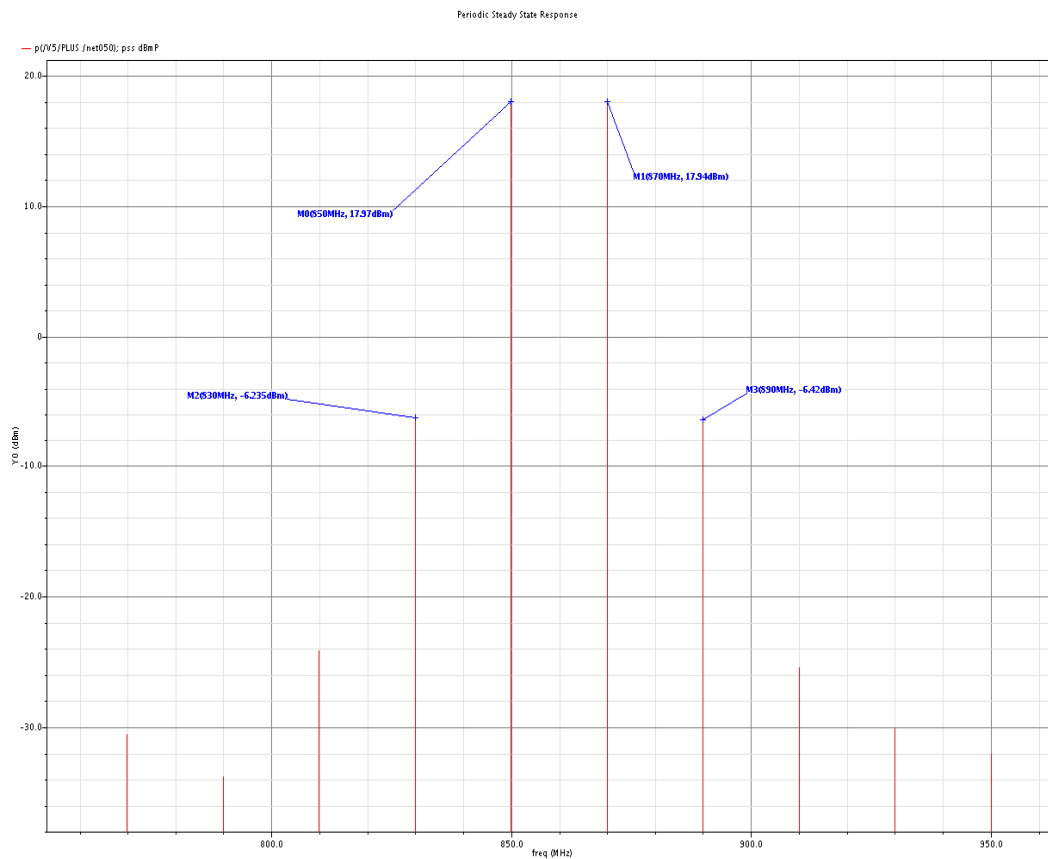


Figura 4-21: Teste dos dois tons, aplicado ao PA

Tabela 4-12: Resultados experimentais do teste dos dois tons no amplificador de potência

Frequência	Medida
W1, W2	17.9dBm
$2W_1 - W_2$; $2W_2 - W_1$	-6.4dBm

Por ultimo é apresentada a simulação temporal com uma sinusóide pura, onde é efectuada a comparação entre a simulação de esquemático e a simulação pós layout. Na figura 4-22 são apresentadas as formas de onda observadas à entrada do PA (vermelho), no dreno do transistor (azul) e após a malha de adaptação (roxo). Da sua análise conclui-se que

o ganho em tensão é $A_{\%} = \frac{3.87}{0.78} = 4.96V/V$. A figura 4-23 apresenta a mesma simulação

para o circuito extraído pós-layout. Neste caso o ganho em tensão é igual a

$$A_{\%} = \frac{3.68}{0.78} = 4.72V/V.$$

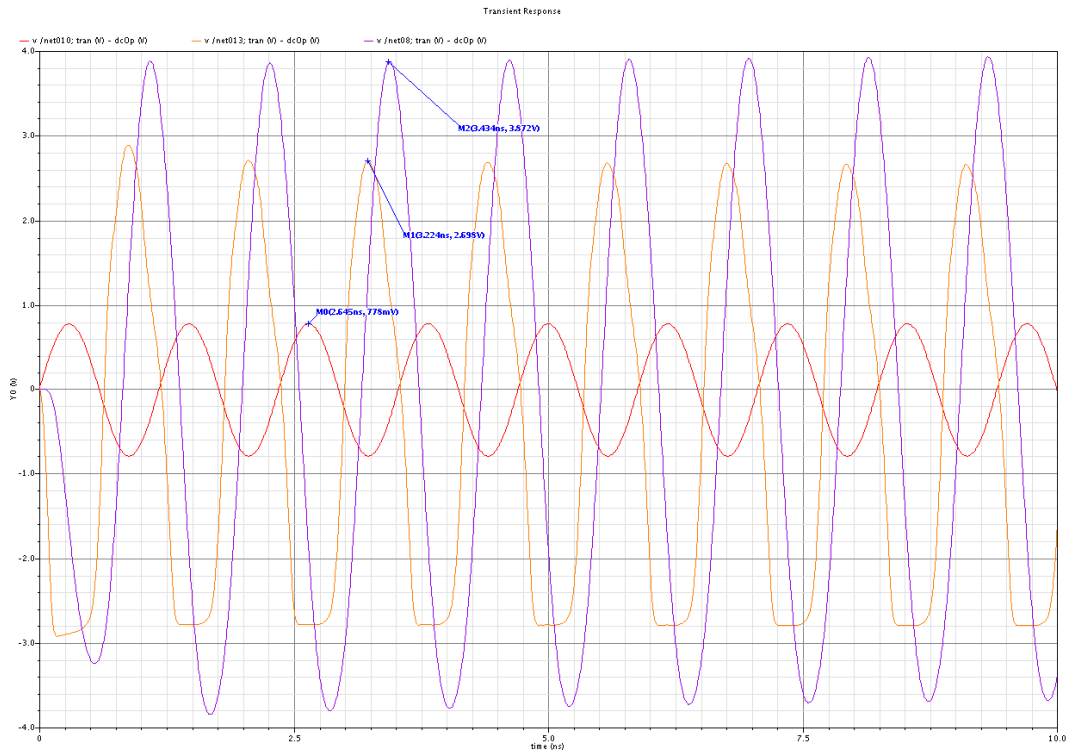


Figura 4-22: Simulação temporal do PA, pré-layout

A análise das simulações temporais, permite concluir que o comportamento pós layout é praticamente idêntico ao comportamento de esquemático do PA. As diferenças se devem maioritariamente a resistências associadas às interligações.

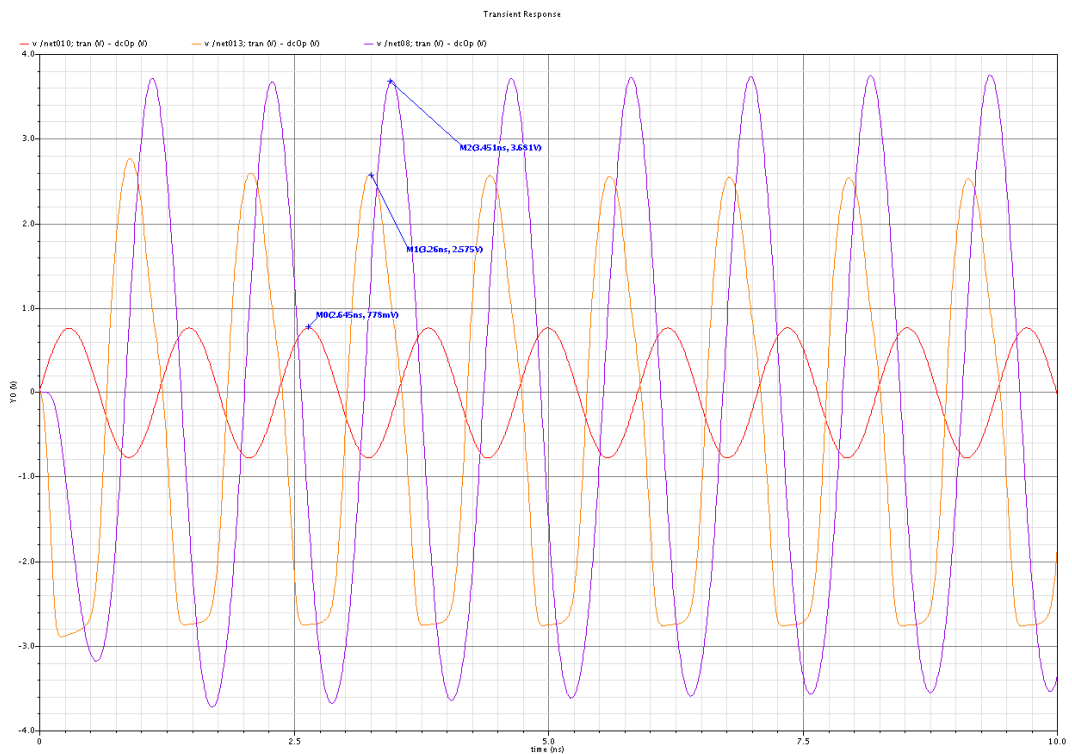


Figura 4-23: Simulação temporal do PA, pós-layout

4.6.7 - Conclusão

A presente secção apresentou a arquitectura, dimensionamento e simulação do amplificador de potência, onde se pode concluir que os requisitos mínimos apresentados na introdução foram alcançados quer em termos de linearidade quer em potência pretendida. As restantes características embora não fossem objecto de requisitos específicos apresentam valores considerados típicos.

4.7 - Circuito Correlador

4.7.1 - Introdução

Demonstrou-se na secção 3.9 a possibilidade de obter a potência correlacionado os sinais de corrente e de tensão, sendo também demonstrado e simulado um circuito adequado à implementação da correlação.

Sendo este circuito um circuito auxiliar utilizado para teste e caracterização do amplificador de potência, deve cumprir os requisitos mínimos para um circuito BIST (do inglês Built-in self-test):

1. Baixo consumo, comparativamente ao circuito que se pretende caracterizar.
2. Baixa ocupação de área.
3. Simples e não deve está predisposto à ocorrência de defeitos.

4.7.2 - Arquitectura

A arquitectura geral do circuito correlador e sua validação foi apresentada na secção 3.9. A presente secção pretende aprofundar a arquitectura dos circuitos que o integram.

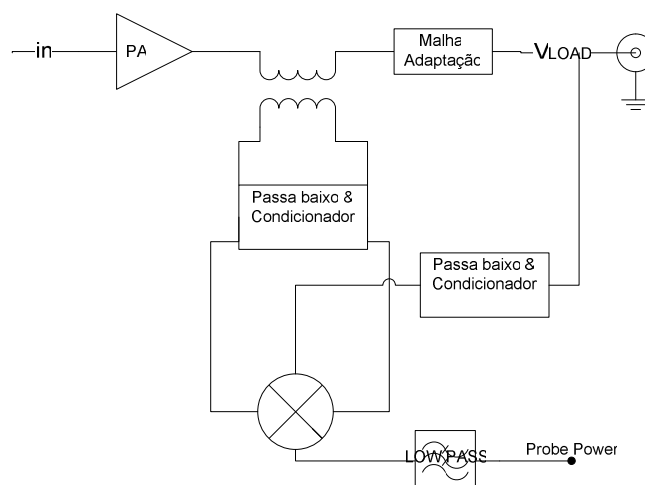


Figura 4-24: Arquitectura do circuito correlador

Os circuitos misturadores são classificados através de vários factores tais como:

- Ganho de conversão
- Figura de ruído.
- Isolamento entre V_{rf} e V_{lo} .
- Linearidade.

Como para o circuito correlador a linearidade do circuito multiplicador é o factor mais importante, optou-se pela utilização de um circuito baseado na célula de Gilbert, mas com a diferença de apresentar uma única entrada diferencial dada a natureza dos sinais que se pretende misturar (o sinal proporcional à corrente do PA é diferencial e o sinal proporcional à tensão na carga é simples).

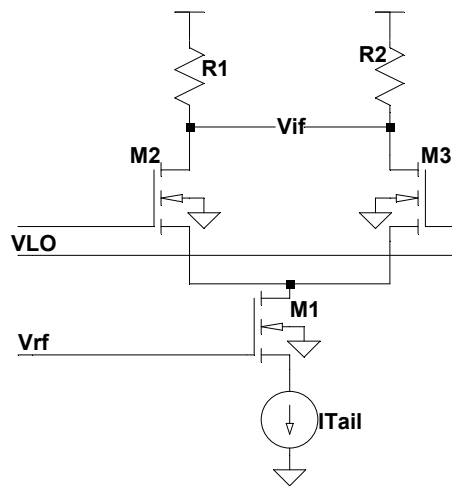


Figura 4-25: Circuito misturador genérico

O circuito misturador geral apresentado na figura 4-25, actua efectuando directamente a operação de multiplicação entre as tensões V_{rf} e V_{lo} , isto é, ao ganho em corrente do transístor M1 é multiplicado o ganho em corrente do par diferencial M2/M3, sendo a resultante convertida em tensão através das cargas R1/R2. Para se facilitar a integração do circuito, optou-se pela substituição das cargas R1/R2 por uma carga activa, aumentando-se assim o ganho da célula e robustez a desvios introduzidos durante o processo de fabrico. Outra modificação introduzida na célula apresentada, é a introdução de um andar de ganho com elevada impedância de entrada, eliminando-se assim o factor de carga que o circuito passa-baixo representaria para o multiplicador e introduziu-se ganho que facilita a medição do sinal com instrumentação no exterior do *chip*.

O objectivo do circuito passa-baixo é o de seleccionar a componente DC presente em V_{if} , eliminando as outras componentes de frequência.

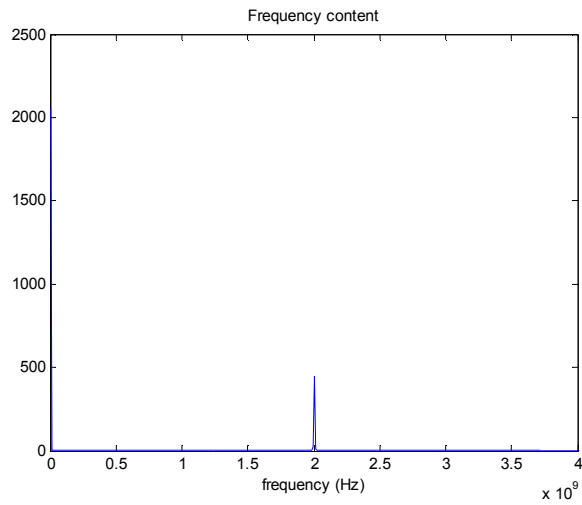


Figura 4-26: Espectro de frequência de um circuito multiplicador ideal

Na figura 4-26, está representado o espectro de frequência de V_{if} num circuito multiplicador ideal, quando V_{rf} e V_{lo} são respectivamente $V_{rf} = \sin(2\pi \cdot 1 \times 10^9)$ e $V_{lo} = 2 \sin(2\pi \cdot 1 \times 10^9)$.

As tensões V_{if} e V_{rf} representam respectivamente a tensão proporcional à corrente fornecida pelo PA e a tensão aos terminais da carga do PA, como se pretende medir somente a componente fundamental destes sinais foi necessário introduzir também filtros passa baixo para eliminar as componentes de alta-freqüência presentes nestes sinais

4.7.3 - Dimensionamento

Dimensionou-se o misturador começando-se por dimensionar um amplificador para pequenos sinais com carga activa e baixo ganho, transístores M1,M4,M5 e M8, sendo depois incluídos os transístores M2 e M3 com dimensões iguais a M1. A tensão V_{pol} , foi dimensionada para possibilitar a máxima excursão linear do sinal V_{if} .

O andar de ganho e a resistência do filtro (transístor M6 e R_{filtro}) foram dimensionados para se obter uma excursão do sinal de saída V_{out} de aproximadamente 1V. O filtro passa baixo (componentes R_{filtro} e C_{filtro}) é um meio-termo entre tempo de estabilização e *ripple* no sinal V_{out} .

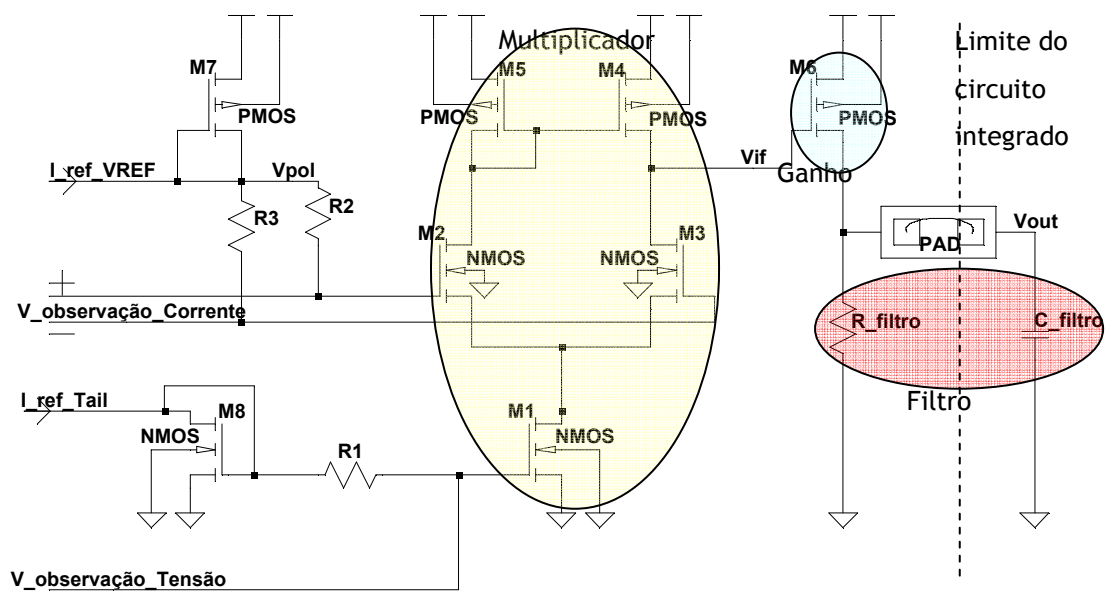


Figura 4-27: Circuito correlador implementado

Tabela 4-13: Características do circuito correlador

Componente	Dimensões	Observações
M1	W=10 μm L=0.35 μm	Transistor responsável pela injeção do sinal de tensão, dimensionado em conjunto com a carga activa para se obter a máxima linearidade.
M2	W=10 μm L=0.35 μm	Par diferencial onde é injectado o sinal de corrente entregue pelo PA.
M3	W=10 μm L=0.35 μm	
M4	W=40 μm L=0.35 μm	Carga activa do circuito multiplicador, dimensionada para se obter máxima linearidade com aceitável valor de ganho
M5	W=40 μm L=0.35 μm	
M7	W=2 μm L=0.35 μm	Polarização do circuito multiplicador
M8	W=2 μm L=0.35 μm	
M6	W=80 μm L=0.35 μm	Andar de ganho.
R_filtro	R=10K Ω	Circuito passa baixo, a resistência deve ter elevada precisão para não influenciar a medida.
C_filtro	C=20fF	
R1,R2,R3	R=10K Ω	Resistências de polarização, não necessitam de elevada precisão.
I_ref_Tail	40.4 μA	Corrente de referência para polarização do multiplicador.
I_ref_Vref	13.8 μA	Corrente de polarização para a geração da tensão de referência $V_{pol} = 2.25V$

Optou-se pela utilização de um condensador C_filtro no exterior do circuito integrado, uma vez que existia a necessidade de acesso ao sinal V_{out} .

Após simulação inicial e verificação da gama dinâmica do circuito multiplicador, dimensionou-se os circuitos para condicionar os sinais $V_{observação_corrente}$ e $V_{observação_tensão}$ à gama dinâmica do correlador.

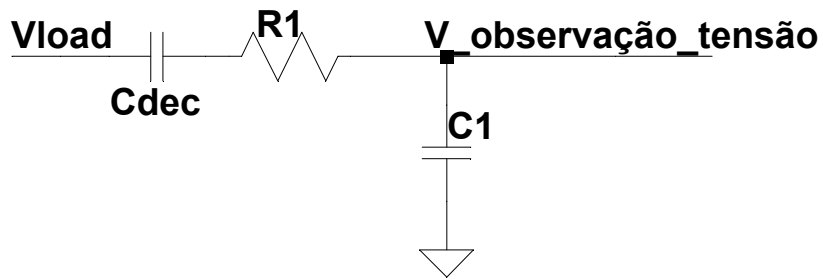


Figura 4-28: Circuito condicionador da tensão aplicada à carga do PA

Tabela 4-14: Características do circuito condicionador da tensão aplicada à carga do PA

Componente	Dimensões
C_{dec}	5pF
R1	9K Ω
C1	660fF

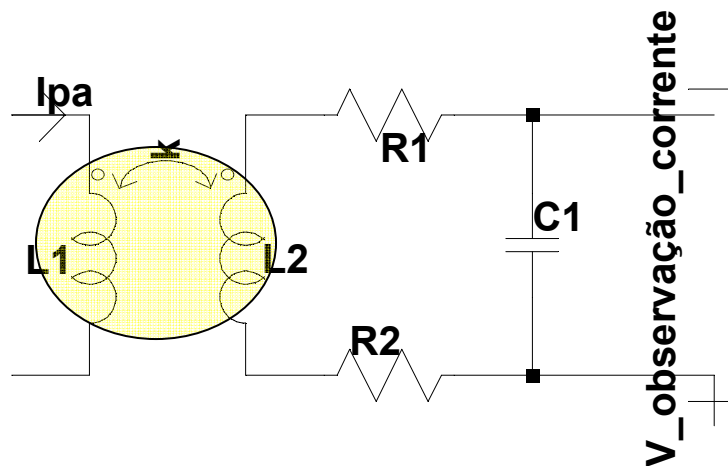


Figura 4-29: Circuito condicionador da tensão proporcional à corrente fornecida pelo PA à carga

Tabela 4-15: Características do circuito condicionador da tensão proporcional à corrente fornecida pelo PA à carga

Componente	Dimensões
C1	1.1pF
R1	650 Ω
R2	659 Ω

Os circuitos condicionadores apresentados também funcionam como filtros passa baixo de primeira ordem, uma vez que só se pretende medir a componente fundamental da potência fornecida pelo PA à carga. Logo é necessário remover todas as componentes de alta-frequência presentes nos sinais de tensão e corrente observados.

4.7.4 - Layout

O layout do circuito correlador teve como principais considerações a redução da área de circuito e a simetria dos pares diferenciais, transístores M2, M3 e M4, M5.

Como o circuito apresenta uma entrada diferencial teve-se o cuidado para se manter distâncias e simetria iguais entre os dois ramos do circuito. Como o circuito multiplicador funciona com elevadas frequências, manteve-se as interligações com a menor capacidade possível e evitou-se a sobreposição completa de interligações.

As resistências usadas na polarização de circuitos foram construídas em HRES (Poly silício de elevada resistência) de baixa precisão ao passo que todas as outras foram construídas em HRES de precisão.

A área total ocupada pelo correlador é de 0.006 mm² (Tabela 4-16), representando 10% da área activa do PA.

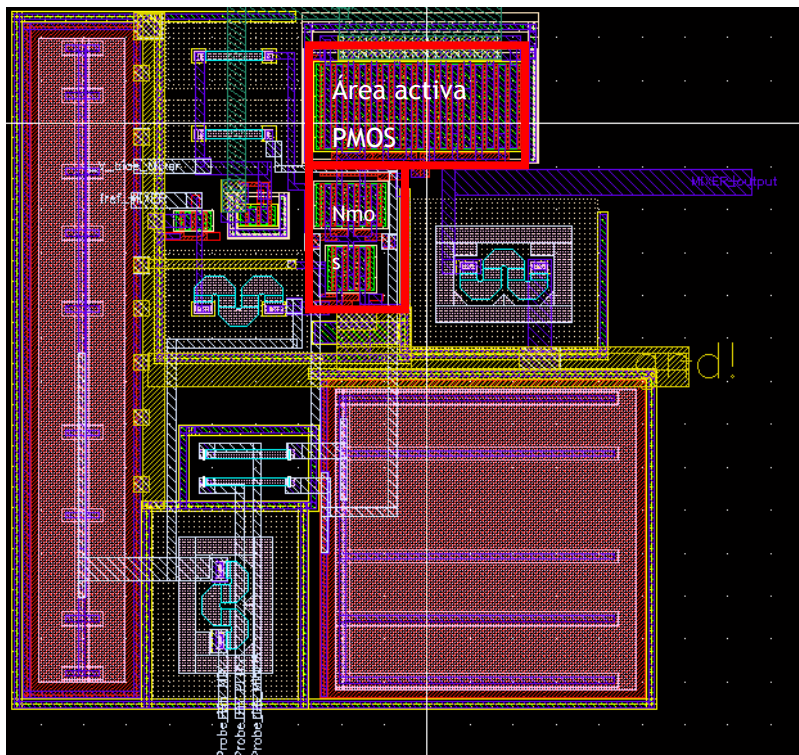


Figura 4-30: Layout do circuito correlador

Tabela 4-16: Dimensões do circuito correlador

Parâmetro	Dimensões
Comprimento	75 μ m
Largura	80 μ m

4.7.5 - Simulação

A presente secção apresenta as simulações efectuadas para validar o circuito correlador, assim como algumas das simulações efectuadas durante o processo de desenvolvimento do circuito.

A potência estática consumida pelo circuito correlador foi obtida através de simulações DC (tabela 4-17):

Tabela 4-17: Potência DC consumida pelo circuito correlador

Potência DC	Resultado
Pré-layout	1.4mW
Pró-layout	1.4mW

Esta potência representa 1% da potência estática consumida pelo PA, podendo-se considerar esta relação não totalmente desprezável. Contudo deve-se salientar que o correlador foi dimensionado para atacar uma ponta de prova no exterior do circuito, sendo para isso dimensionado um andar de ganho com potência suficiente para o efeito.

A gama linear do circuito multiplicador representada nas figuras seguintes (figura 4-31, figura 4-32) foi obtida através do varrimento da tensão $V_{\text{observação_tensão}}$ (figura 4-28) com a tensão $V_{\text{observação_corrente}}$ (figura 4-29) fixa no seu máximo, sendo posteriormente efectuada a operação inversa.

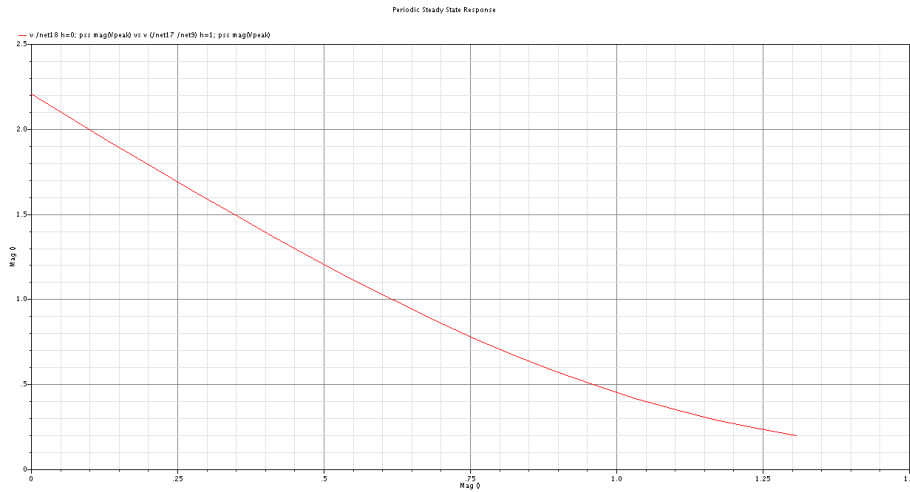


Figura 4-31: Gama dinâmica do multiplicador na entrada diferencial

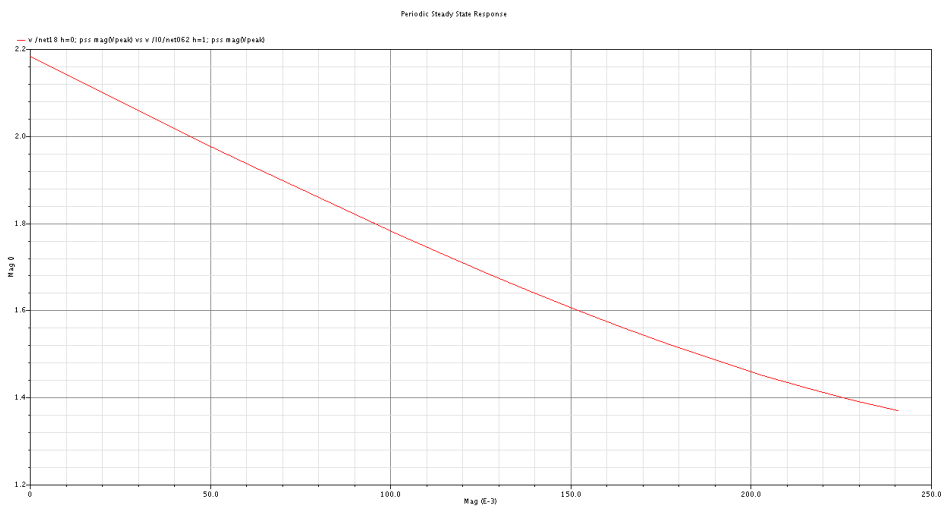


Figura 4-32: Gama dinâmica do multiplicador na entrada simples

De modo a apurar se a potência máxima é correctamente observada através do circuito correlador, utilizou-se o PA anteriormente dimensionado para se gerar os estímulos do nosso correlador. A figura 4-33 apresenta o resultado da experiência, sendo que se pode concluir que o correlador apresenta uma característica linear para toda a gama de potências geradas pelo PA.

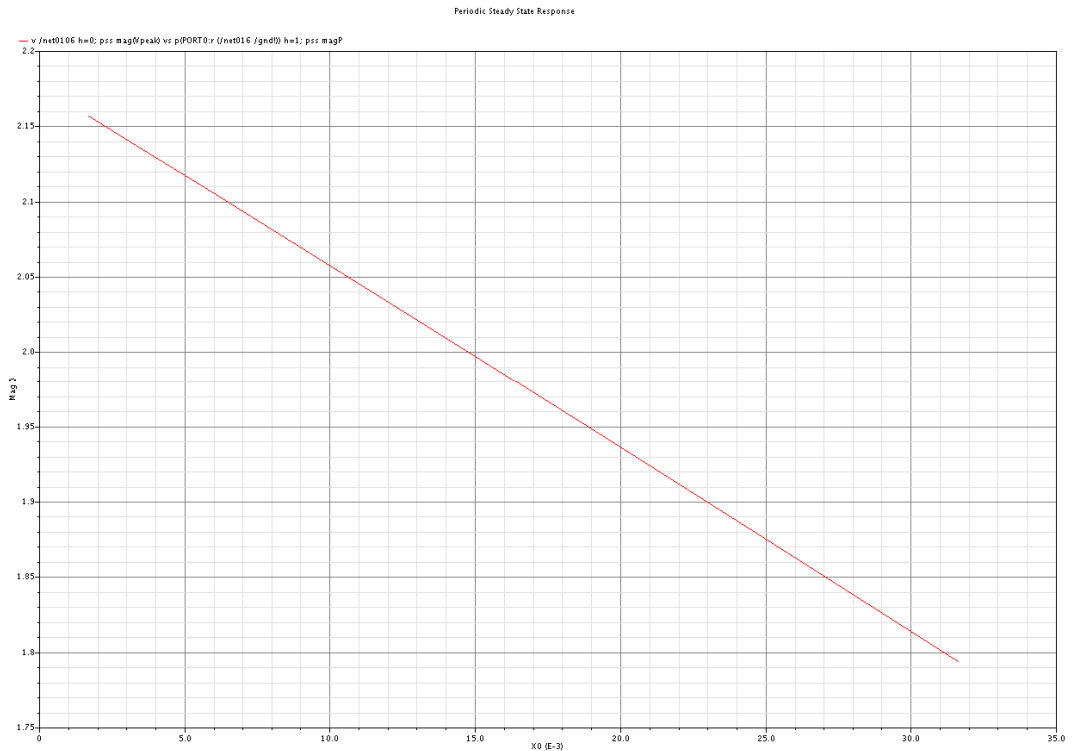


Figura 4-33: Observação da potência através do circuito correlador

O tempo necessário para se obter o sinal proporcional à potência foi obtido através de uma simulação temporal, sendo também esta a simulação utilizada para se comparar os resultados do esquemático com a simulação pós layout.

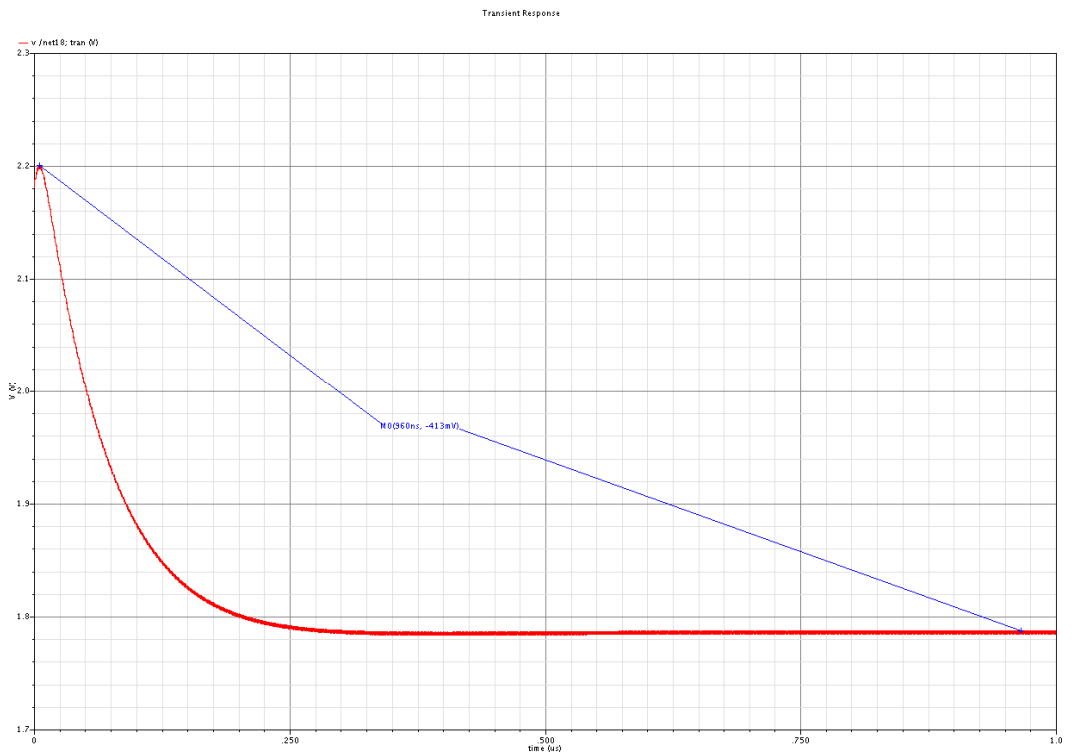


Figura 4-34: Resultado temporal do circuito correlador, pré-layout

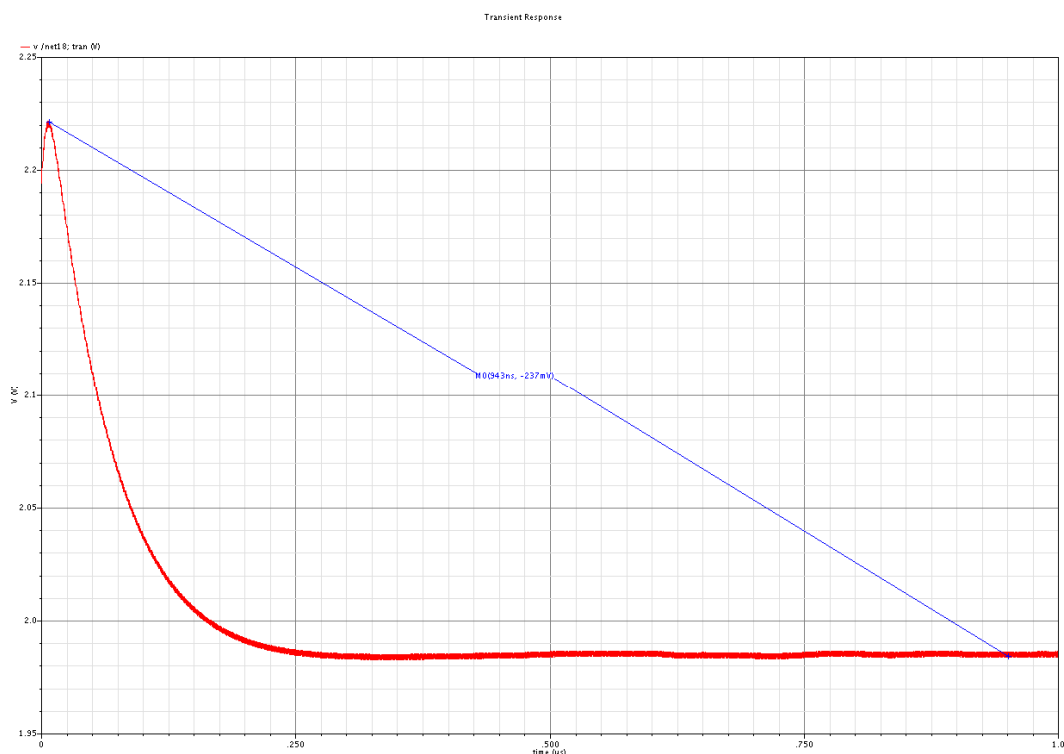


Figura 4-35: Resultado temporal do circuito correlador, pós-layout

Das figuras (figura 4-34 e figura 4-35) verifica-se a existência de uma diferença no factor de conversão do correlador entre a simulação de esquemático e a simulação pós-layout. O tempo de estabilização da resposta do circuito é de aproximadamente 250 ns, e não sofreu alterações significativas entre a simulação de esquemático e a simulação pós Layout.

Tabela 4-18: Factor de conversão do correlador

Potência do PA (W)	$V_{inicial} - V_{final}$ (V), aos terminais do correlador
0.1089	1.2232
0.03929	0.4766
0.01561	0.1865
0.005945	0.0705

O factor de conversão (F_c) do correlador (tabela 4-18) é de aproximadamente $F_c = 12V/W$, mas este valor tende a diminuir com o aumento da potência de saída do PA. Este fenómeno deve-se em grande parte à capacidade dos filtros presentes na entrada do correlador que atenuam as componentes de alta-frequência presentes no espectro de saída.

4.7.6 - Conclusão

Das simulações efectuada verifica-se a capacidade do circuito correlador para medir a potência gerada pelo PA. As simulações pré e pós layout mostram que este foi realizado seguindo os cuidados necessários uma vez que não existe diferença significativa entre as mesmas.

4.8 - Indutores Integrados

4.8.1 - Introdução

Para o desenvolvimento e caracterização dos indutores integrados recorreu-se a duas ferramentas, *Matlab* para a optimização da geometria do indutor e o *ASITIC* para a obtenção do modelo em *PI* do indutor após simulações electromagnéticas.

Integraram-se os indutores do circuito sintonizado presente no VGA e transformador do circuito de adaptação do PA, pelos seguintes motivos:

1. Evitar a inserção de impedâncias parasitas com elevadas flutuações do seu valor nominal ex. (Bound Wire e PCB), em nós fundamentais.
2. Possibilidade de sintonia do circuito após layout recorrendo-se às ferramentas de extracção de parasitas (RCX)

4.8.2 - Dimensionamento

O primeiro passo no dimensionamento dos indutores integrados é o da escolha da sua geometria, concluindo-se que aquela que melhor satisfaz os pré-requisitos de:

1. Corrente máxima.
2. Parasitas associados resistências e capacidades
3. Valor da indutância
4. Facilidade de construção e dimensionamento.

é a geometria quadrada.

Após escolha da geometria optimizou-se as dimensões dos indutores com recurso ao *Matlab*. Neste dimensionamento e optimização recorreu-se a uma equação que nos devolve o valor aproximado da indutância a partir das suas características geométricas

$$L = \frac{9.375\mu_2 n^2 AD^2}{11OD - 7AD},$$
 em que μ é a permeabilidade no vazio, n é o numero de voltas da

espiral, e as dimensões AD e OD são apresentadas na figura 4-36. Os parâmetros parasitas resistência e capacidade ao GND, obtiveram-se respectivamente a partir do comprimento total do condutor e da sua área.

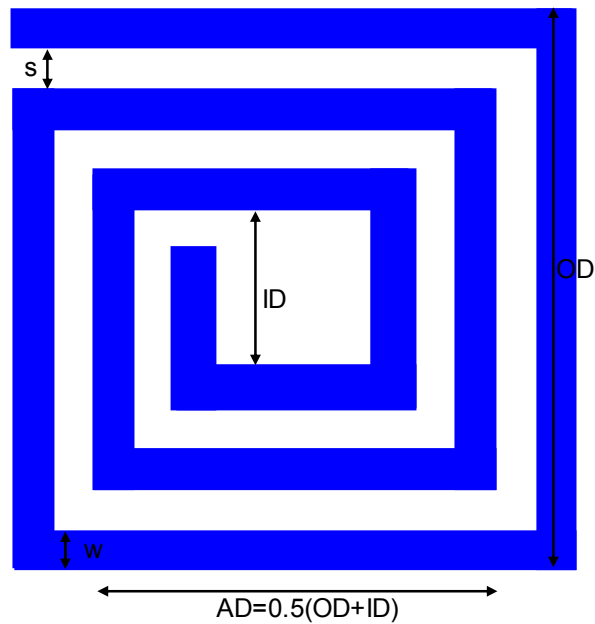


Figura 4-36: Indutor genérico de geometria quadrada

Após a obtenção das dimensões do indutor recorreu-se ao ASITIC para a simulação electromagnética e obtenção do respectivo modelo em PI (modelo banda estreita do indutor). Este foi o modelo utilizado em todas as simulações *Spectre* pré e pós layout. É composto pela indutância, resistência parasita associada ao condutor, capacidades do condutor ao substrato e as resistências de substrato.

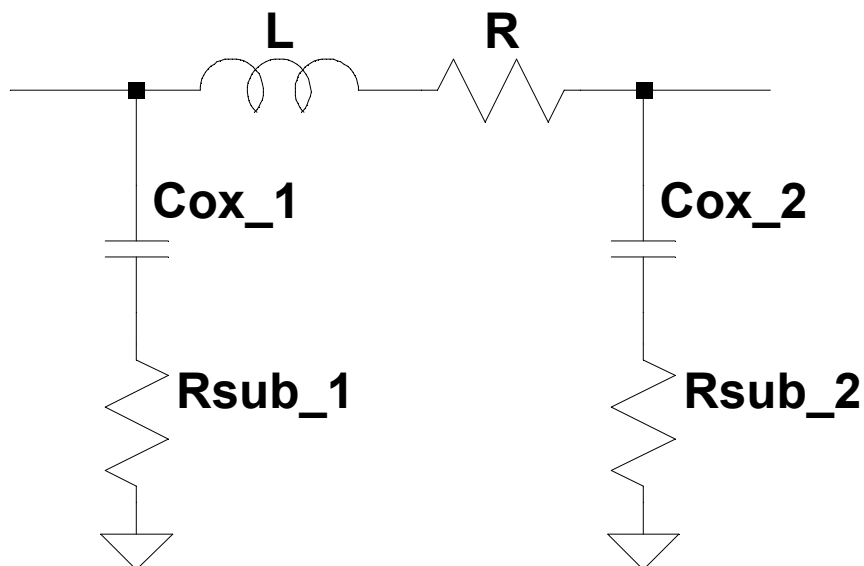


Figura 4-37: Modelo PI de indutor genérico

Para se minimizar as perdas por efeito de Foucault, incluiu-se no layout dos indutores um padrão em *poly1*, com o objectivo de reduzir o mais possível o número de caminhos

fechados pelos quais as correntes induzidas podem fluir. Escolheu-se a camada *poly1*, para reduzir ao máximo a capacidade entre o indutor e o padrão.

4.8.3 - Indutor do VGA

O indutor presente no circuito de sintonia do VGA foi dimensionado para apresentar uma indutância característica $L = 3.5nH$. Após o fluxo de trabalho apresentado anteriormente obteve-se um indutor construído em *metal4* sobre *metal3* com as seguintes características geométricas:

Tabela 4-19: Características geométricas do indutor VGA

Parâmetro	Dimensões
OD	308 μ m
ID	84 μ m
W	25 μ m
S	4 μ m
n	4

A utilização de dois metais sobrepostos foi necessária para se conseguir uma densidade de corrente que não ultrapasse o máximo permitido pela tecnologia. Ao mesmo tempo melhorou-se o factor de qualidade uma vez que a resistência parasita vem diminuída por um factor de dois. A capacidade parasita criada entre metal e GND também é diminuída dado que o indutor é construído nos metais mais afastados do substrato.

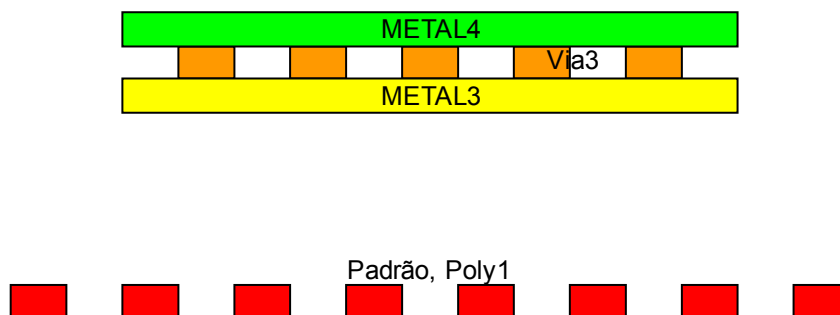


Figura 4-38: Corte transversão indutor VGA

Na tabela seguinte apresentam-se as características obtidas para o indutor após análise electromagnética:

Tabela 4-20: Características do indutor VGA, após simulação electromagnética

Parâmetro	Valor
L (indutância)	3.5nH
Freq (Frequência natural)	4.359GHz
Q (factor qualidade)	5.35

Na figura seguinte tem-se o modelo em PI, obtido após simulação electromagnética.

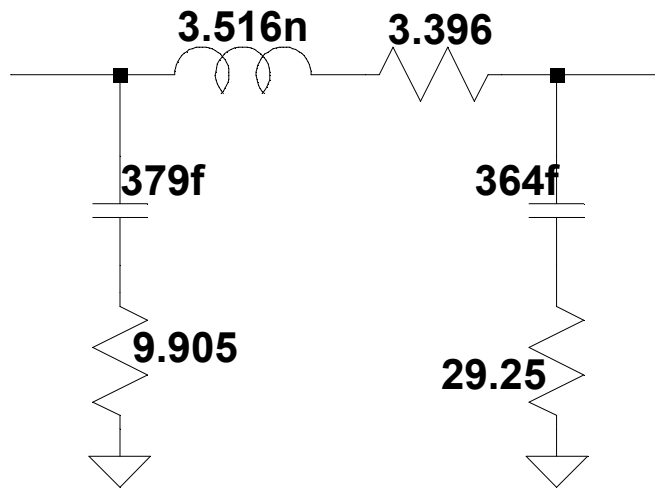


Figura 4-39: Modelo PI, indutor VGA

O layout final do indutor é apresentado na figura 4-40, onde se pode também observar o padrão para redução das correntes de Foucault (cor vermelha).

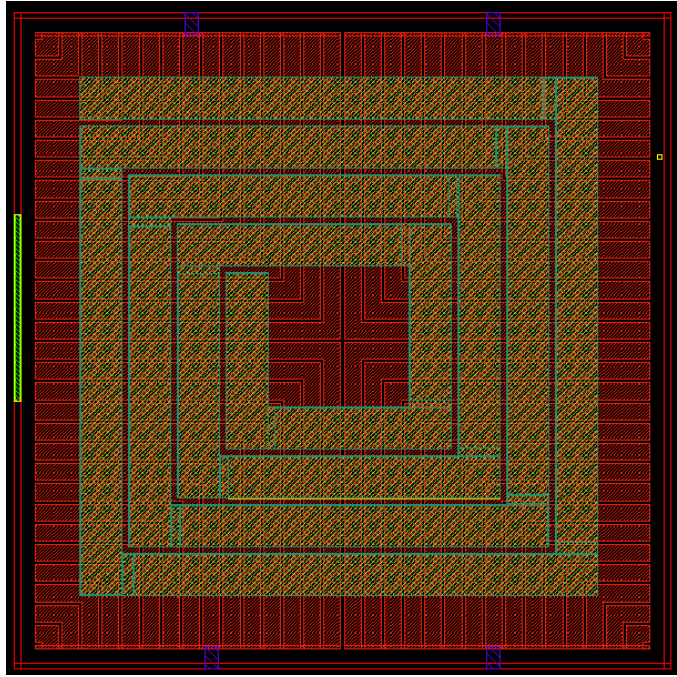


Figura 4-40: Layout do indutor do VGA

4.8.4 - Indutor do PA

Como foi referido na secção 4.6, o indutor têm dois objectivos associados, a adaptação do PA à carga de 50Ω e a geração de um sinal de tensão proporcional à corrente que o percorre. O propósito é alcançar usando-se um indutor principal responsável pela adaptação e um indutor acoplado ao principal responsável pela geração do sinal de tensão.

Nos indutores acoplados (transformadores), a tensão gerada aos terminais do indutor acoplado (secundário) é descrita pela seguinte relação $v_2 = M \frac{\partial i_1}{\partial t}$, onde M é a razão de transformação e K é o factor de acoplamento mútuo, descrito por $k = \frac{M}{\sqrt{L_1 L_2}}$.

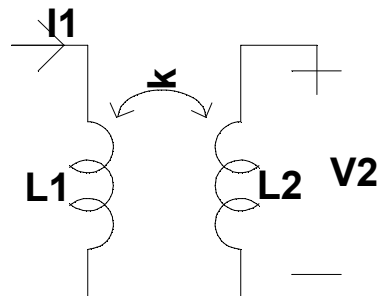


Figura 4-41: Indutores acoplados

Das várias técnicas de desenho de transformadores escolheu-se o transformador sobreposto, isto é, em que o indutor L1 e o indutor L2 são desenhados em camadas de metal

diferentes. Optou-se por este tipo de transformador dada a sua eficiência na ocupação de área, o elevado factor de acoplamento e a possibilidade de desenhar indutores com indutâncias mútuas muito díspares.

O transformador foi dimensionado de forma a cumprir os seguintes requisitos:

1. Indutor primário deve adaptar correctamente o PA.
2. Indutor secundário e o factor de acoplamento k devem ser adequados para gerar uma tensão máxima de $v_2 = 130mV$ quando a corrente I_1 é a máxima fornecida pelo PA.

Com este requisitos dimensionou-se o indutor primário de forma a este apresentar uma indutância característica $L = 4.8nH$ e suportar uma corrente AC máxima de $I_{ACpico} = 100 mA$. Após optimização em *Matlab* obteve-se um indutor construído em *metal4* sobre *metal3* (a necessidade do uso de dois metais foi explicada na secção 4.5) com as seguintes características geométricas:

Tabela 4-21: Características geométricas do indutor primário do PA

Parâmetros	Dimensões
OD	410 μm
ID	130 μm
W	32 μm
S	4 μm
N	4

Dadas as características geométricas do primário, dimensionou-se o indutor secundário para que este apresente a menor capacidade de acoplamento ao indutor primário (a tensão aos terminais do secundário deve depender unicamente da corrente que percorre o primário e não haja qualquer dependência da tensão através do acoplamento capacitivo), optando-se por um indutor secundário composto por uma única espira construída em *Metal2* que se situa debaixo do espaçamento livre que existe entre as espiras do primário.

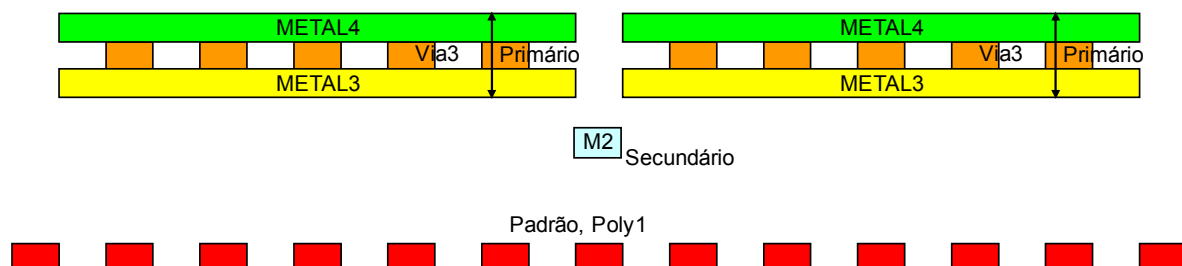


Figura 4-42: Corte transversão do transformador do PA

Esta geometria permitiu alcançar os pressupostos iniciais, devendo-se salientar o facto de ser necessário um circuito condicionador do sinal de tensão aos terminais do secundário, porque a sua máxima amplitude está para além do limite máximo de 130 mV.

As tabelas seguintes apresentam as características obtidas para o indutor primário, secundário e factor de acoplamento mútuo após análise electromagnética:

Tabela 4-22: Características do indutor primário do PA, após simulação electromagnética

Parâmetro	Valor
L (indutância)	4.75nH
Freq (Frequência natural)	2.92GHz
Q (factor qualidade)	5.8

Tabela 4-23: Características do indutor secundário do PA, após simulação electromagnética

Parâmetro	Valor
L (indutância)	1.58nH
Freq (Frequência natural)	19.7GHz
Q (factor qualidade)	0.16

Tabela 4-24: Factor acoplamento mútuo, transformador PA

Parâmetro	Valor
K (factor acoplamento mútuo)	0.59

À semelhança do indutor do VGA também aqui se obteve um modelo em PI do transformador após simulação electromagnética para ser utilizado nas simulações *Spectre*. O modelo PI do transformador é o mesmo apresentado para um indutor simples, com a diferença de existir um factor de acoplamento entre os indutores.

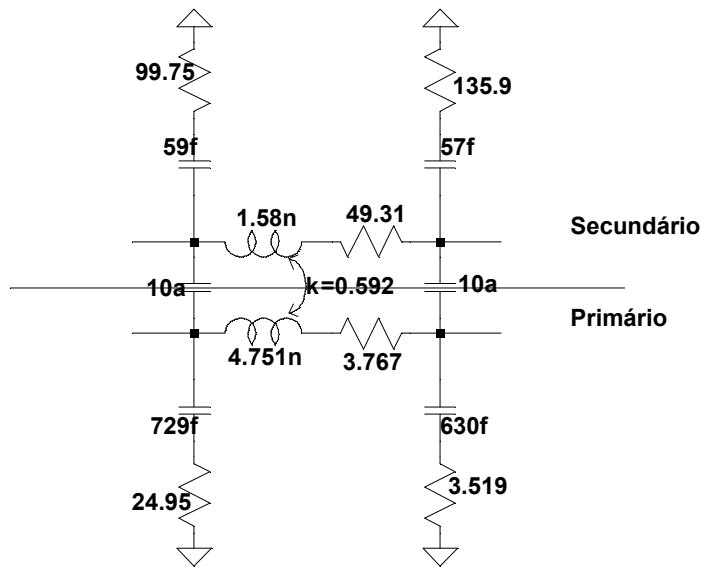


Figura 4-43: Modelo PI, transformador PA

Na figura seguinte é apresentado o layout do indutor onde se pode observar o primário (cor verde) e o secundário (cor branca) assim como o padrão para redução das perdas por efeito de Foucault.

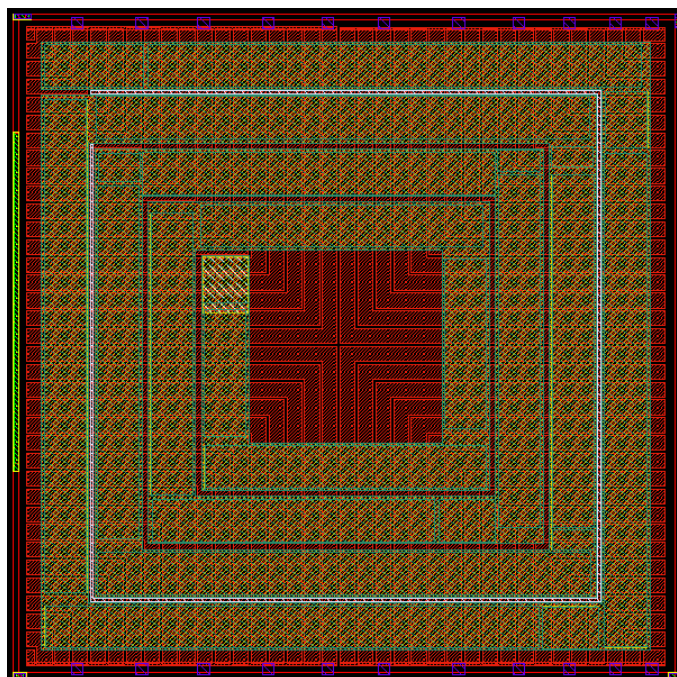


Figura 4-44: Transformador da malha de adaptação do PA

4.9 - Referência de corrente

As secções anteriores mostraram a necessidade de se polarizar alguns circuitos com correntes de referência. Esta secção faz uma breve descrição do circuito utilizado para gerar essas correntes.

Utilizou-se um circuito tipo, correspondência de GM (*do inglês GM matching*), para se obter uma corrente de referência I_{ref} , que depois é espelhada com a razão necessária para se obter as diferentes correntes de polarização.

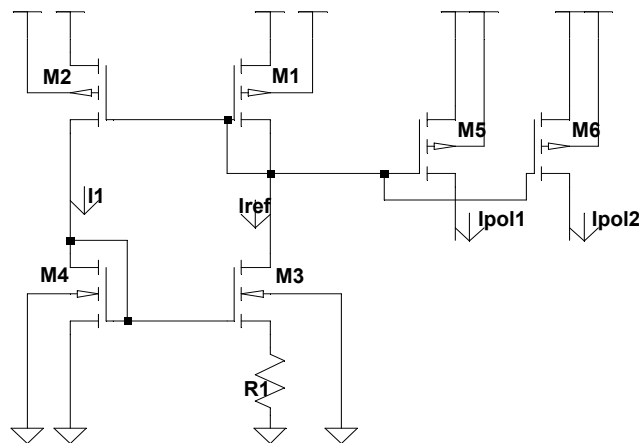


Figura 4-45: Referência de corrente

A figura 4-45 representa o esquemático de uma referência de corrente do tipo correspondência de GM. A corrente de referência I_{ref} pode ser obtida se considera-nos a seguinte igualdade $V_{gs_{M4}} = V_{gs_{M5}} + R_{ref}R1$, resolvendo a igualdade obtemos

$$I_{ref} = \frac{2}{R^2 K_{n4}} \left(1 - \sqrt{\frac{1}{\alpha}} \right)^2, \text{ onde } \alpha = \frac{K_{n3}}{K_{n4}}. \quad (4.9.1)$$

4.10 - Layout completo do circuito integrado

4.10.1 - Planeamento

Na figura 4-46 encontra-se o plano geral do layout global, onde se verifica a que o PA e o VGA definem a forma global do circuito.

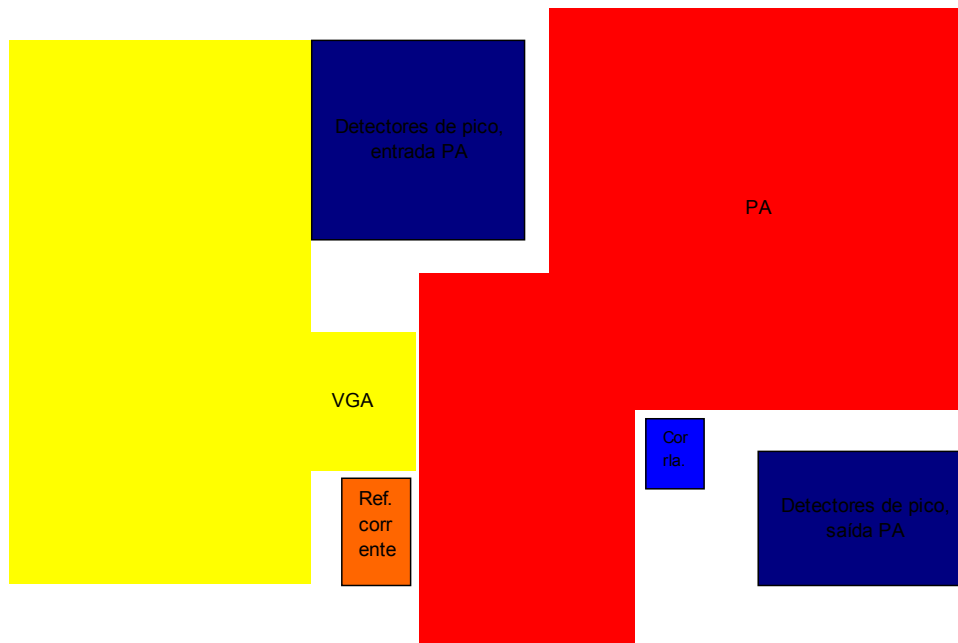


Figura 4-46: Plano geral do layout do protótipo

Planeou-se o circuito global de forma a colocar o amplificador de potência no centro do *chip* de forma a facilitar a dissipação de calor. Outro aspecto relacionado com o PA é o da inclusão de um sinal de GND independente do GND presente nos outros circuitos através de dois PADs independentes. Esta opção permite isolar a influência do PA no sinal de GND dos outros circuitos. Outro aspecto importante é a criação de um anel de alimentação (sinais VCC e GND) em redor do *chip*, facilitando-se o acesso aos sinais de alimentação. Esta capacidade adicional entre o VCC e o GND ajuda a eliminar altas-frequências presentes na alimentação.

Os circuitos mais pequenos tais como o misturador, detectores de pico e referência de corrente foram colocados entre o VGA e o PA para se diminuir ao máximo a área de *chip*.

Garantiu-se também um bom contacto do substrato ao GND através de múltiplos contactos tipo *P* presentes em áreas livres do layout. Este contacto é necessário para se diminuir a figura de ruído dos circuitos e para se garantir que capacidades formadas como o substrato representam boas capacidades ao GND.

Os PADs foram colocados o mais próximo possível dos respectivos circuitos assim como os PADs de VDD e VCC estão o mais próximo possível dos circuitos que mais correntes necessitam.

4.10.2 - PADs

Utilizaram-se PADs com protecção electrostática e resistência de protecção de $1.5k\Omega$ para todos os sinais de baixa frequência. O PAD da entrada RF do VGA tem protecção electrostática reduzida e resistência de protecção de $50\ \Omega$. Assim evita-se a interferência do PAD no sinal.

Os PADs presentes na entrada do indutor de *choke* e na saída do PA não têm qualquer protecção electrostática, devido às elevadas correntes e amplitudes dos sinais aí presentes

4.10.3 - Layout

A figura 4-47 representa o layout do circuito completo, sendo a área total ocupada de aproximadamente $3.8\ \text{mm}^2$, podendo-se ainda verificar que grandes áreas de *layout* são ocupadas pelos indutores do VGA e do PA.

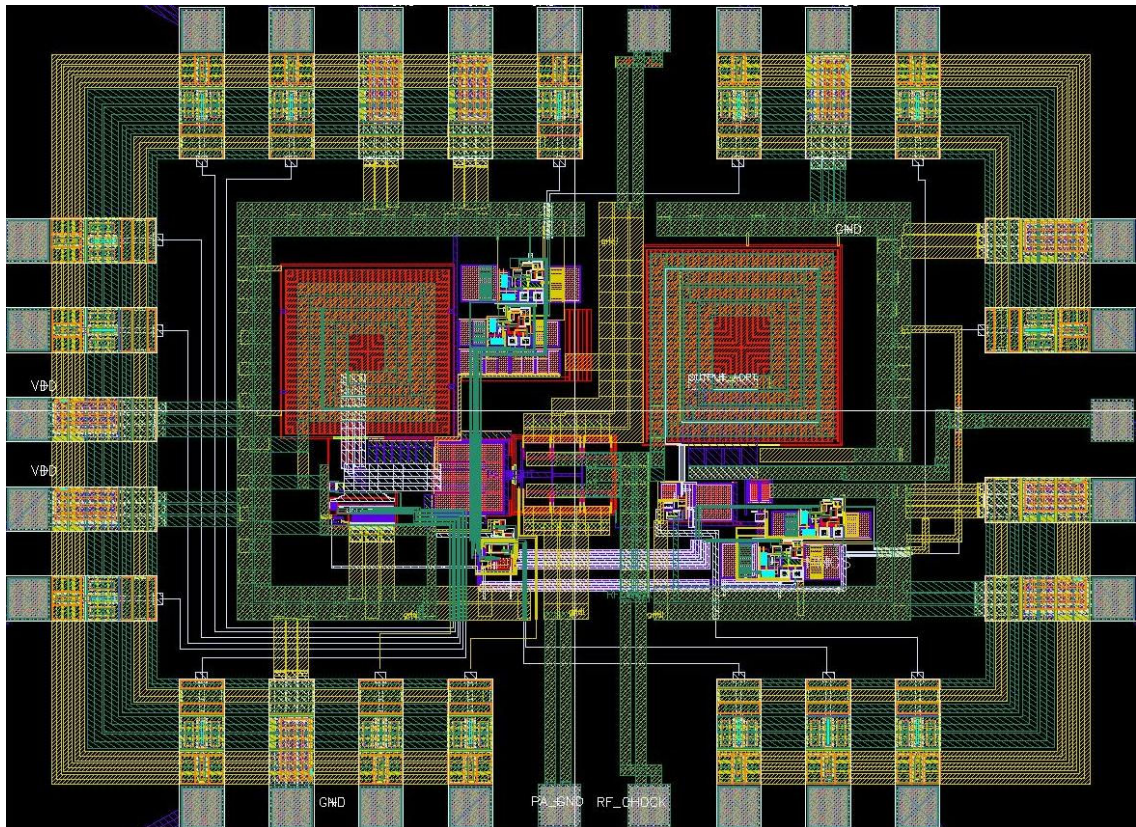


Figura 4-47: Layout completo do protótipo

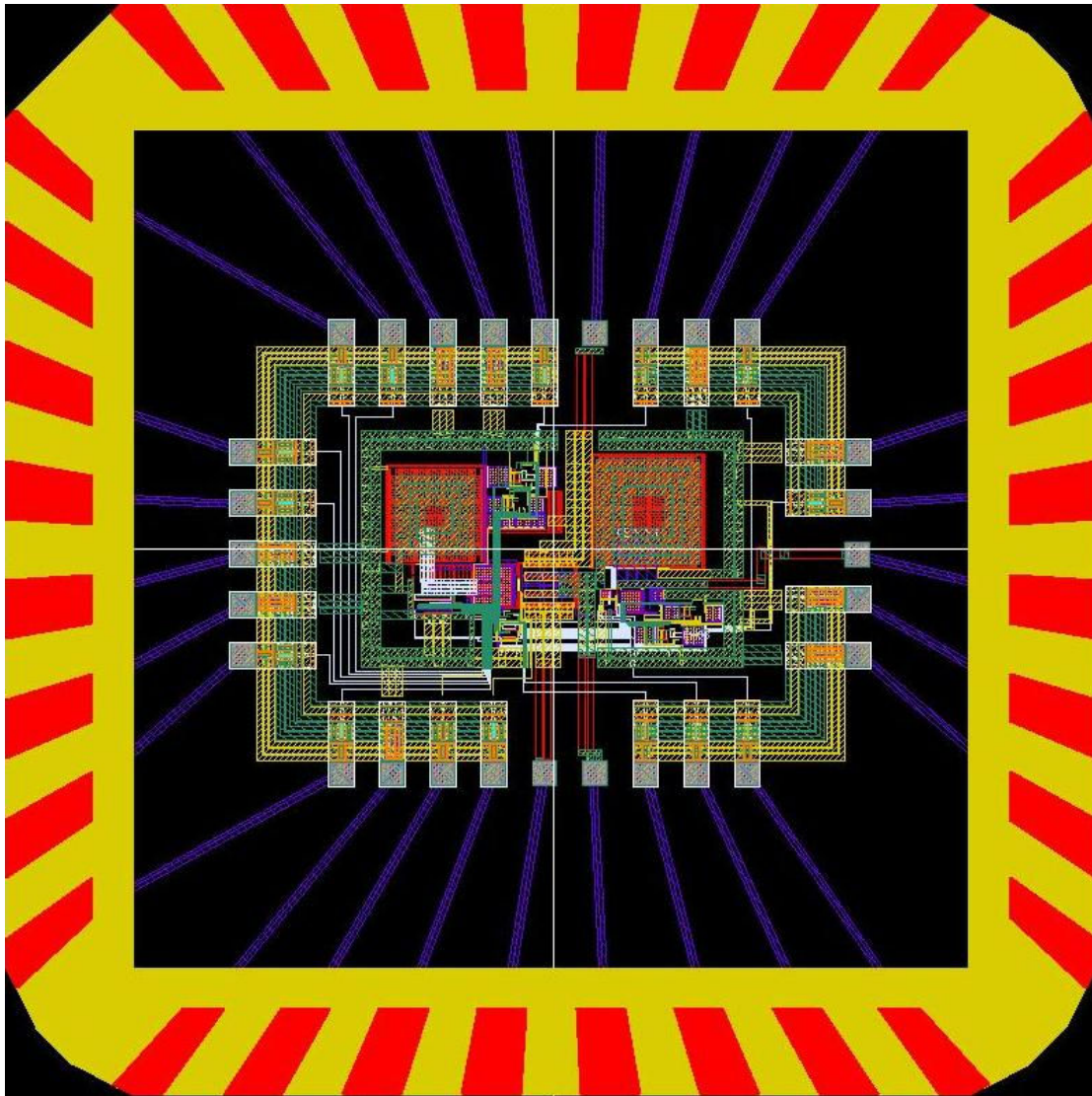


Figura 4-48: Layout do protótipo, com encapsulamento

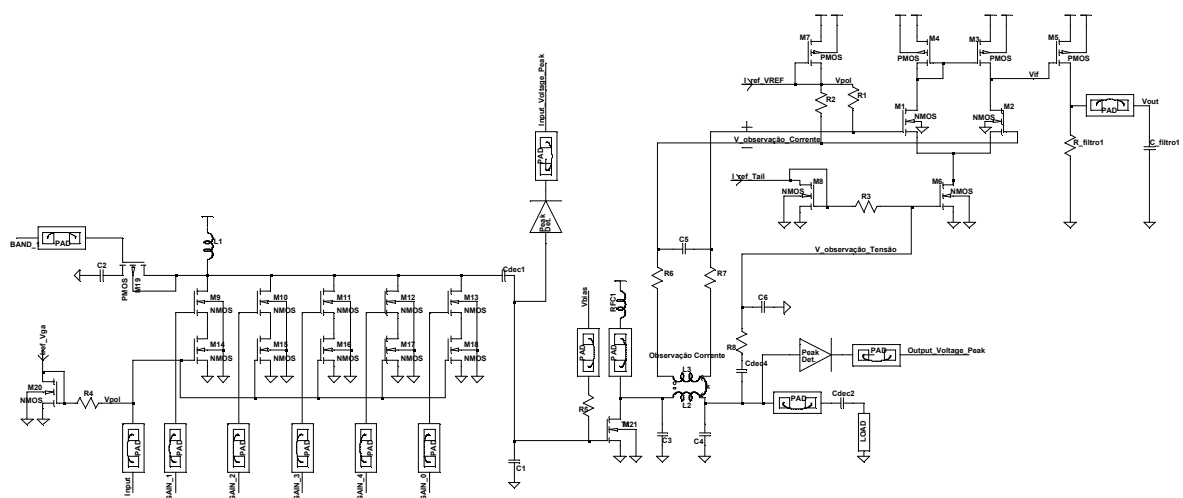


Figura 4-49: Esquemático completo do circuito protótipo

4.11 - Conclusão

A presente secção apresentou o desenvolvimento e dimensionamento de um circuito protótipo para demonstração laboratorial do método apresentado no capítulo 3. As simulações do circuito mostram a eficácia do circuito correlador para observação da potência entregue pelo PA à carga, assim como o seu consumo e área são mínimas comparativamente ao PA. Foram ainda dimensionados detectores de pico para detecção da amplitude do sinal de tensão à entrada e à saída do amplificador de potência.

Capítulo 5

Conclusão

Neste trabalho de dissertação foi estudada a possibilidade de se estimar os parâmetros não lineares presentes em amplificadores de potência, nomeadamente o ponto de compressão 1dB e o ponto de intercepção de terceira ordem através do polinómio que caracteriza o comportamento entrada - saída do amplificador de potência.

Este estudo incluiu os fundamentos da aproximação polinomial de sistemas não lineares, a dedução matemática para a estimação das não linearidades e a sua validação experimental. Para a validação experimental recorreu-se às simulações dos métodos tradicionais e comparou-se esses resultados com as estimativas obtidas através dos polinómios característicos. Na secção 3.5 e 3.6 foi apresentado um método algébrico para a obtenção dos coeficientes do polinómio, sendo para o efeito necessário a observação de unicamente três pontos na curva característica do amplificador.

O capítulo quatro apresenta o dimensionamento, simulação e layout de um protótipo para demonstração laboratorial do conceito apresentado. Muito embora a caracterização laboratorial do protótipo não tenha sido possível, espera-se que seu comportamento, não apresente diferenças significativas comparativamente às simulações efectuadas.

Foi ainda efectuado um estudo preliminar com a perspectiva de trabalho futuro na área da detecção de faltas que possam surgir no PA, através do circuito correlador. A abordagem adoptada foi a introdução de uma série de defeitos no circuito do PA, e a comparação das medições do ponto de compressão 1dB através do método tradicional e através do método de estimação apresentado. A tabela 5-1, apresenta alguns dos testes efectuados na detecção de faltas paramétricas, onde se pode concluir que o circuito correlador e a estimação do ponto de compressão 1dB são sensíveis aos defeitos.

Tabela 5-1: Estudo comparativo para detecção de faltas paramétricas através do P1dB

Parâmetro	Varição (%)	P1dB _{in} dBm (através do método tradicional)	P1dB _{in} dBm (através do método de interpolação polinomial)
RLoad	50	2.0	Erro
	33	3.2	Erro
	17	5.5	7.2
	0	5.5	5.6
	-17	5.2	1.8
	-33	5.4	-2.0
	-50	5.2	Erro
Largura transistor do PA	50	5.3	3.5
	33	5.3	5.4
	17	5.4	6.5
	0	5.5	5.6
	-17	5.4	-8.8
	-33	5.7	Erro
	-50	6.0	Erro
Corrente de polarização do PA	50	7.1	4.5
	33	6.1	5.7
	17	5.6	6.4
	0	5.5	5.6
	-17	5.5	3.9
	-33	5.4	3.9
	-50	5.5	3.8
Tensão de <i>threshol</i> d do transistor do PA	50	4.6	4.2
	33	5.2	4.1
	17	5.3	4.0
	0	5.5	5.6
	-17	5.7	5.9
	-33	7.1	4.2
	-50	9.9	-6.0

Contudo este é um estudo muito superficial que mostra apenas a eventual possibilidade de detecção de faltas através do método apresentado.

Referências

- [1] Frank Ellinger. Radio Frequency Integrated Circuits and Technologies. Springer, Second Edition, 2008. ISBN 978-3-540-69324-6
- [2] Behzad Razavi. RF Microelectronics. Prentice Hall PTR, 2006. ISBN 0-13-8875715
- [3] Mona M. Hella, Mohammed Ismail. RF CMOS Power Amplifiers Theory, Design and Implementation. Springer; first edition, 2001. 0-7923-7628-5
- [4] Joseph F. White. High Frequency Techniques: An Introduction to RF and Microwave Engineering. Wiley-IEEE Press; first edition, 2004. ISBN 0-471-45591-1
- [5] Mike Golio (Editor). The RF and Microwave Handbook. CRC, first edition, 2001, ISBN 0-8493-8592
- [6] Chunming Liu, Heng Xiao, Qiang Wu and Fu Li. Spectrum Design of RF power Amplifier for Wireless Communication Systems in IEEE Transactions on Consumer Electronics, Vol. 48, No. 1, February 2002
- [7] Choongeol Cho, William R. Eisenstadt, Bob Stengel, and Enrique Ferrer, "IIP3 Estimation From the Gain Compression Curve", IEEE Trans. On Microwave Theory and Techniques, Vol. 53, No. 4, April 2005.
- [8] Robert I. Bogy and Mario E. Magana. Linear Radio Frequency Power Amplifiers Design Using Nonlinear Feedback Linearization Techniques. 2004, IEEE Standard 0-7803-8521-7
- [9] John Ferrario, Randy Wolf, Steve Moss, and Mustapha Slamani, "A Low-Cost Test Solution for Wireless Phone RFICs", IEEE Communications Magazine, September 2003.
- [10] Jee-Youl Ryu, Bruce C. Kim, *Senior Member, IEEE*, and Iboun Sylla, "A New Low-Cost RF Built-In Self-Test Measurement for System-on-Chip Transceivers", IEEE Transactions on Instrumentation and Measurement, Vol. 55, No. 2, Page(s):381 - 388 April 2006.

- [11] Valdes-Garcia, A.; Silva-Martinez, J.; Sanchez-Sinêncio, E.; “On-Chip Testing Techniques for RF Wireless Transceivers”, IEEE Design & Test of Computers, Vol. 23, No. 4, pp. 268 - 277, April 2006.
- [12] Voorakaranam, R.; Akbay, S. S.; Bhattacharya, S.; Cherubal, S.; Chatterjee, A., “Signature Testing of Analog and RF Circuits: Algorithms and Methodology”, IEEE Transactions on Circuits and Systems I, Vol. 54, No. 5, pp. 1018 - 1031, May 2007
- [13] R. Hassun, N. Kuhm, R. Posner, R. Sweeney, B. Vassilakis, “Ultra-linear Power Amplifier Characterization Using Dynamic Range Extension Techniques”, IEEE Symposium MTT, 2001.
- [14] Guillot, Farah; Garcia, Patrice; Mouis, Mireille; Belot, Didier; “Analysis of the intermodulation distortion and nonlinearity of common-base SiGeC HBTs. 13th IEEE International Conference Electronics, Circuits and Systems, ICECS '06. pp. 664 - 667, 10-13 Dec. 2006.
- [15] Strid, Eric W.; “High-Throughput RFIC Wafer Testing” ARFTG Conference Digest-Spring, 57th Vol. 39, pp. 1 - 5, May 2001.
- [16] Pedro Mota, José Machado da Silva, and John Long, “Estimation and Adaptive Correction of PA's Nonlinearities”, 13th International Mixed Signals Testing Workshop and 3rd GHz/Gbps Test Workshop, June 2007
- [17] Ricardo Veiga, Pedro Mota, José Machado da Silva, “Estimation of RF PA Nonlinearities after Cross-Correlatin Power Supply current and Output Voltage”, 15th International Mixed Signals, Sensors, and Systems Test Workshop, May 2009
- [18] Architecture - Rádio.
http://www.bluetooth.com/Bluetooth/Technology/Works/Architecture__Radio.htm
- [19] RF, RFIC&Microwave Theory, Design. <http://www.zen118213.zen.co.uk/>
- [20] ASITIC, Simulation of spiral inductors and transformers.
<http://rfic.eecs.berkeley.edu/~niknejad/asitic.html>
- [21] High Speed Communication Circuits. <http://ocw.mit.edu/OcwWeb/Electrical-Engineering-and-Computer-Science/6-776Spring-2005/CourseHome/index.htm>