



**DISEÑO E IMPLEMENTACIÓN DE UN RECEPTOR MULTI-
FRECUENCIA BASADO EN MUESTREO PASO BANDA APLICADO
AL SISTEMA GALILEO**

**Memoria del Trabajo Final de Carrera de
Ingeniería Superior de Telecomunicaciones**

Realizado por

Miguel Durán-Sindreu Viader

Y dirigido por

Pedro de Paco Sánchez

Bellaterra, 16 de Junio de 2008



El abajo firmante, **Pedro de Paco**,

Profesor de la Escuela Técnica Superior de Ingeniería de la UAB,

CERTIFICA:

Que el trabajo al que corresponde esta memoria ha sido realizado bajo su dirección por **Miguel Durán-Sindreu Viader**.

Y para que conste firma la presente.

Firmado:

Bellaterra, 16 de junio de 2008.

ÍNDICE DE CONTENIDOS

1 INTRODUCCIÓN.....	9
2 CARACTERÍSTICAS BÁSICAS DEL RECEPTOR DE MUESTREO PASO BANDA.....	13
2.1 Receptor basado en un esquema analógico.....	13
2.2 Presentación del receptor de muestreo directo.....	14
2.3 Teoría de muestreo paso banda.....	15
2.3.1 Condiciones de muestreo para una señal paso banda.....	16
2.3.2 Traslación frecuencial de una señal partiendo del muestreo paso banda.....	17
2.3.3 Traslación frecuencial de múltiples señales paso banda.....	19
2.3.4 Obtención práctica de las frecuencias de muestreo.....	20
3 ETAPA DE FILTRADO.....	23
3.1 Estudio de los duplexores.....	24
3.1.1 Planteamiento del duplexor.....	24
3.1.2 Unión de dos duplexores.....	27
3.1.3 Estudio de las pérdidas y limitaciones del duplexor.....	28
3.1.4 Validación de la estructura planteada.....	29
3.2 Diseño de los filtros.....	30
3.2.1 Elección de la tecnología del filtro.....	30
3.2.2 Elección de la topología del filtro.....	32
3.2.3 Elección del sustrato del filtro.....	32
3.2.4 Diseño de filtros mediante líneas acopladas.....	33
3.3 Realización del filtro dual mediante duplexores.....	35
3.3.1 Adición de las líneas adicionales y unión de los filtros.....	35
3.3.2 Fabricación del duplexor.....	38
4 ETAPA DE MUESTREO Y CONVERSIÓN DIGITAL.....	41
4.1 Características básicas del conversor ADC08D500.....	42
4.1.1 Fondo de escala y características digitales.....	43
4.2 Diseño del layout del conversor.....	44
4.2.1 Dimensionado de las pistas.....	45
4.2.2 Impedancia característica diferencial.....	46
4.2.3 Presentación del layout realizado.....	47
4.2.3.1 Pistas de alimentación.....	49
4.2.3.2 Señales de entrada.....	50
4.2.3.3 Bits de salida.....	51
4.3 Fabricación de la placa conversora.....	52
4.4 Transferencia de datos a un equipo de medida u otros dispositivos.....	53
4.5 Medición de la placa conversora.....	53
4.5.1 Imprecisiones dadas por el osciloscopio.....	54
4.5.2 Imprecisiones dadas por las sondas.....	55
4.6 Procesado de los datos.....	57
4.7 Medición experimental de la performance del dispositivo.....	59
5 CONCLUSIONES.....	61
6 ANEXO 1.....	63
6.1 Estudio de las pérdidas y limitaciones de la estructura duplexora.....	63
6.1.1.1 Pérdidas producidas por $ \Gamma_L < 1$	63
6.1.1.2 Pérdidas producidas por imprecisiones de longitud.....	65

6.1.1.3	Pérdidas producidas conjuntamente por $\Gamma < 1$ e imprecisiones de longitud.....	66
7	ANEXO 2.....	69
7.1	<i>Estudio de la fabricación de la etapa de conversión diferencial.....</i>	69
7.2	<i>Diseño de un Branch-line balun.....</i>	70
7.2.1	Conversión de la señal proveniente de la etapa de filtrado.....	71
7.2.2	Conversión de la señal de reloj no balanceada.....	74
8	ANEXO 3.....	77
8.1	<i>Script perdidas_duplexor.m.....</i>	77
8.2	<i>Script calculoFS.m.....</i>	79
8.3	<i>Script procesado.m.....</i>	81
9	ANEXO 4.....	85
10	REFERENCIAS.....	88

ÍNDICE DE FIGURAS Y TABLAS

Figura 2.1: Receptor clásico aplicado a nuestra aplicación.....	14
Figura 2.2: Receptor basado en la técnica paso-banda aplicado a nuestra aplicación.....	14
Figura 2.3: Espectro previo a realizar el muestreo considerando los triángulos de aliasing.....	17
Figura 2.4: Espectro posterior a realizar el muestreo considerando los triángulos de aliasing	18
Figura 2.5: Espectro de dos señales previo al muestreo considerando los triángulos de aliasing	19
Figura 2.6: Espectro de las señales paso banda tras muestrear	19
Figura 2.7: Espectro de dos señales posterior al muestreo considerando triángulos de aliasing .	20
Figura 2.8: Obtención de la frecuencia de muestreo óptima.....	21
Figura 3.1: Duplexor genérico	24
Figura 3.2: Carta de Smith	26
Figura 3.3: Obtención del coeficiente de reflexión.....	26
Figura 3.4: Esquemático de los dos duplexores	27
Figura 3.5: Obtención de la longitud de las líneas óptimas	27
Figura 3.6: Efectos de las pérdidas del duplexor	28
Figura 3.7: Efectos de las pérdidas conjuntamente	28
Figura 3.8: Esquemático de la estructura completa	29
Figura 3.9: Respuesta de la estructura completa	29
Figura 3.10: Respuesta del filtro centrado a 1.57542 GHz.....	34
Figura 3.11: Respuesta del filtro centrado a 1.191795 GHz.....	34
Figura 3.12: Layout de los filtros microstrip implementados con líneas acopladas	35
Figura 3.13: Layout de los dos duplexores	36
Figura 3.14: Respuesta de los dos duplexores.....	36
Figura 3.15: Fotografía de la estructura implementada	38
Figura 3.16: Respuesta de la estructura fabricada	39
Figura 3.17: Respuesta de la estructura fabricada versus la simulada.....	39
Figura 4.1: Esquema de dos pistas diferenciales adyacentes	45
Figura 4.2: Layout de la placa ADC realizado con Momentum	48
Figura 4.3: Ampliación del conexionado del regulador	49
Figura 4.4: Ampliación del conexionado del balun.....	50
Figura 4.5: Adaptación de las tres señales RF	50
Figura 4.6: Pérdidas de inserción de las señales RF	50
Figura 4.7: Ampliación de las salidas de los bits diferenciales	51
Figura 4.8: Placa conversora sin componentes.....	52
Figura 4.9: Ampliación de los bits diferenciales previo a la inserción de componentes.....	52
Figura 4.10: Placa conversora con componentes.....	52
Figura 4.11: Conectividad recomendada de las señales LVDS, extraído de [11].....	53
Figura 4.12: Ejemplo de retardos de bits digitales.....	54
Figura 4.13: Diferentes medidas del reloj digital de salida	55
Figura 4.14: Realización de la medida correcta	55
Figura 4.15: Medida diferencial de un tono a 100 MHz mediante sonda analógica	56
Figura 4.16: Medida diferencial de un tono a 200 MHz mediante sonda analógica	56
Figura 4.17: Salida del ADC insertando un tono a 10 MHz y un reloj a 202 MHz	58
Figura 4.18: Salida del ADC procesada insertando un tono a 10 MHz y un reloj a 202 MHz	58
Figura 4.19: Salida del ADC con dos tonos separados 20 MHz y centrados a 1.54 GHz.....	59
Figura 4.20: Potencia de entrada versus potencia de salida.....	60
Figura 4.21: Full Power Bandwidth obtenido experimentalmente.....	60
Figura 4.22: Full Power Bandwidth extraído del datasheet del conversor.....	60
Figura 6.1: IL a la entrada en función de la desadaptación del filtro rechazado	64

<i>Figura 6.2: Desadaptación a la entrada en función de la desadaptación del filtro rechazo</i>	64
<i>Figura 6.3: Pérdidas versus Longitud eléctrica</i>	66
<i>Figura 6.4: Pérdidas versus Longitud física</i>	66
<i>Figura 7.1: Esquemático del balun branch-line</i>	70
<i>Figura 7.2: Miniaturización branch-line [22]</i>	70
<i>Figura 7.3: Layout del balun branch-line</i>	72
<i>Figura 7.4: Layout del balun branch-line miniaturizado</i>	72
<i>Figura 7.5: Respuesta del balun referenciando los puertos 2 y 3 como puerto diferencial</i>	73
<i>Figura 7.6: Respuesta del balun referenciando los puertos 2 y 3 a masa</i>	74
<i>Figura 7.7: Proceso de miniaturización del branch-line balun</i>	75
<i>Tabla 3.1: Especificaciones frecuenciales de las bandas Galileo de interés</i>	30
<i>Tabla 3.2: Longitudes eléctricas y físicas de los filtros y de la línea adicional</i>	31
<i>Tabla 3.3: Características de los sustratos disponibles</i>	32
<i>Tabla 3.4: Características generales de los filtros</i>	34
<i>Tabla 3.5: Características físicas de los filtros expresadas en milímetros</i>	35
<i>Tabla 3.6: Longitudes eléctricas y físicas de los filtros y de la línea adicional</i>	36
<i>Tabla 3.7: Características básicas de la estructura</i>	37
<i>Tabla 3.8: Pérdidas de inserción desglosadas por diferentes factores</i>	37
<i>Tabla 3.9: Características básicas de la estructura en la banda superior</i>	39
<i>Tabla 3.10: Características básicas de la estructura en la banda inferior</i>	40
<i>Tabla 4.1: Cálculo de la impedancia característica para los diferentes sustratos disponibles</i>	46
<i>Tabla 4.2: Lista de componentes necesarios para la implementación de la placa ADC</i>	47
<i>Tabla 7.1: Dimensiones del balun para los diferentes sustratos</i>	72
<i>Tabla 7.2: Características del balun para los diferentes sustratos</i>	72
<i>Tabla 7.3: Dimensiones del balun para las diferentes etapas de miniaturización</i>	75
<i>Tabla 7.4: Dimensiones del balun para los diferentes sustratos</i>	76

1 INTRODUCCIÓN

Un Sistema Global de Navegación por Satélite o GNSS hace referencia a todo sistema que hace uso del posicionamiento por satélite con una cobertura global. Estos sistemas permiten determinar la localización de dispositivos electrónicos utilizando señales transmitidas a través de satélites en órbita.

Actualmente existen dos sistemas GNSS en funcionamiento, el sistema americano GPS y el ruso GLONASS. Ambos sistemas consisten en una constelación de 24 satélites, transmitiendo señales en las bandas frecuenciales L1 y L2.

De forma paralela, Europa está desarrollando una iniciativa bajo el nombre de Galileo llevada a cabo por la Unión Europea y la Agencia Espacial Europea (ESA), que tiene como objetivo poner en órbita un total de 30 satélites, que permitirá hacer uso de las bandas L1, E5a, E5b, E6 y E2-L1-E1 que serán compatibles con las bandas de GPS y GLONASS.

El principio de operación de los sistemas de posicionamiento se basa en el envío de una señal desde un satélite, en la cual se indica el instante de tiempo en que la señal fue enviada. Para ello, los satélites de la constelación tienen un reloj atómico que permite medir el tiempo de forma precisa.

El receptor, partiendo de la información de las órbitas de todos los satélites en la constelación, puede reconocer mediante la recepción de la señal el satélite en cuestión, determinar el tiempo que ha transcurrido desde el envío y calcular la distancia a partir del satélite.

De esta forma, recibiendo simultáneamente un mínimo de cuatro señales de satélites distintos, el receptor puede calcular su posición, aumentando la precisión a medida que se utilizan más satélites.

Determinar la posición exacta depende de la precisión de la medición de las distancias entre el receptor y el satélite. Además, ésta medición depende asimismo de las mediciones del tiempo de transmisión de la señal enviada desde el satélite.

No obstante, existen varias fuentes de error que pueden degradar la precisión de la medida de posicionamiento. Algunos de estos errores son debidos a efectos como errores en los relojes de los satélites o por el hecho de no recibir la señal mediante visibilidad directa. Este último hecho aparece debido a las reflexiones en diferentes objetos como edificios, lo que conlleva a aumentar la ruta hasta alcanzar el receptor, lo que de nuevo hará más imprecisa la medida.

Sin embargo, una de las mayores fuentes de error la encontramos en la ionosfera, la capa de la atmósfera ionizada, que al estar cargada eléctricamente ralentiza la señal. Las condiciones dentro de la ionosfera dependen del nivel de actividad de la capa del sol, que afectan a la densidad de electrones de la capa ionosférica. Estas irregularidades de densidad variantes en el tiempo crean fluctuaciones en la fase y la amplitud de la señal, lo que conlleva a una degradación de la precisión de la medida del tiempo de transmisión de la señal ^[1].

Existen varias alternativas para solucionar estas fuentes de error. La más utilizada es la que hace uso de los denominados sistemas de navegación diferenciales, que parten de un receptor fijo en una posición conocida para utilizarlo como referencia. Como la posición del satélite y el receptor son conocidas, si se realiza una medida del tiempo transcurrido hasta recibir la señal en el receptor, cualquier diferencia respecto la medida esperada será tomada como un error en la medida del tiempo. Estos errores podrán ser posteriormente corregidos para los demás receptores fijos o móviles ubicados a una distancia cercana a éste receptor de referencia.

Otra técnica para solventar el problema introducido por la ionosfera es hacer uso de la diversidad frecuencial. De esta forma, si recibimos más de una señal de posicionamiento a diferentes frecuencias, cada una de las señales se ralentizará de forma distinta al viajar a través de la atmósfera. Así, si se envían las mismas señales simultáneamente y se mide la diferencia temporal entre ambas llegadas, será posible corregir el error introducido por esta capa atmosférica.

Este trabajo tiene como objetivo principal el diseño e implementación de un receptor multi-frecuencia que servirá de prototipo demostrador para poder eliminar interferencias, así como corregir los errores producidos por la ionosfera en aplicaciones orientadas al sistema de posicionamiento Galileo.

Para este proyecto, se parte de un receptor basado en una agrupación de antenas formada por un array de $N \times N$. Este array, mediante la técnica de beamforming, permitirá formar un haz conjuntamente con las $N \times N$ antenas para captar la señal deseada. De esta forma, será necesario un total de $N \times N$ front-ends.

La función de cada uno de los front-ends consistirá en adquirir dos bandas del espectro Galileo, siendo éstas la banda E5 (1191.795 MHz) con un ancho de banda de 52 MHz y la banda L1 (1575.42 MHz) con un ancho de banda de 32 MHz.

Adquiridas las señales, deberá trasladarse el espectro a baja frecuencia y convertir la señal en digital. Una vez digitalizadas, éstas señales serán transmitidas a una FPGA que permitirá el posterior procesado de la señal.

Dado que el propósito del receptor será determinar el tiempo de transmisión de las ondas electromagnéticas, se ha de cumplir que el retardo entre bandas frecuenciales sea el mismo. De no ser así, deberíamos ser capaces de calibrar cualquier diferencia para no desviar la estimación en tiempo.

Por esta razón, se descarta la posibilidad de utilizar receptores convencionales, ya que tener en cuenta las pequeñas desviaciones existentes entre las diferentes bandas no es una tarea trivial cuando se trabaja a más de una frecuencia. ^[2]

Por ello, se presenta como posible solución la implementación de un receptor basado en la técnica de muestreo paso-banda. Esta técnica permite trasladar el espectro de las señales de interés a baja frecuencia mediante un aliasing intencionado del espectro al realizar la conversión digital. Para ello, se hace uso de unas frecuencias de muestreo del orden del doble del ancho de banda del conjunto de nuestras señales de interés.

Esta característica permite albergar dentro de una misma señal diferentes bandas de interés, lo que elimina la posibilidad de desfases de los retardos de propagación entre bandas. De esta forma, seremos capaces de adquirir N señales a diferentes frecuencias en un único canal sin retardos de propagación entre ellos. Este hecho también conlleva a una simplificación considerable del receptor, ya que sólo necesitaremos un único receptor para adquirir N señales.

Igualmente, mediante la técnica de muestreo paso banda no sólo simplificamos el número de receptores sino también el número de bloques que lo componen, lo que cumple con la tendencia general de intentar aproximar la conversión digital a la antena.

En este trabajo presentaremos el diseño e implementación de sólo aquellas etapas que difieren de los receptores clásicos, siendo éstas la etapa de filtrado y de conversión digital.

Dado que todas las señales se albergan en un único canal, la etapa de filtrado requerirá también filtrar las señales conjuntamente. En nuestro caso únicamente trabajamos con dos señales, de modo que la etapa de filtrado deberá ser dual. Además, ahora todo el ruido fuera de banda será susceptible a solaparse con nuestra banda de interés al realizar el aliasing intencionado, por lo que se requerirá filtros muy selectivos que permitan eliminar todo el ruido fuera de banda.

Del mismo modo, la etapa de conversión digital también difiere respecto los receptores convencionales, siendo ahora ésta la etapa más crítica. Esto es debido a que pese a que se utilizan frecuencias de muestreo relativamente bajas, será necesario utilizar dispositivos que acepten frecuencias de entrada del orden de GHz, lo que encarecerá y hará más compleja la etapa de conversión.

La estructura general del proyecto se ha estructurado en tres capítulos, donde en el primer capítulo se muestra una visión global del problema mientras que en los otros dos capítulos se trata cada dispositivo del receptor de forma aislada.

En el capítulo 2 se presenta toda la teoría y conceptos necesarios para la realización del diseño del receptor paso banda. Para ello, se presentan las ideas y restricciones que deben cumplir estos tipos de receptores.

En el capítulo 3 se estudia, diseña y fabrica la etapa de filtrado. Para ello, previamente se realiza un estudio de los duplexores, que, conjuntamente con dos filtros de líneas acopladas nos permitirá realizar un filtro dual.

En el capítulo 4 se presenta el diseño, implementación y medidas de la etapa de muestreo y conversión. Esta se lleva a cabo mediante un conversor ADC comercial de alta velocidad. Además también se presentan las diferentes posibilidades barajadas para la realización de la conversión de la señal no balanceada a balanceada.

Por último, en el capítulo 5 se presentan las conclusiones extraídas de este trabajo.

2 CARACTERÍSTICAS BÁSICAS DEL RECEPTOR DE MUESTREO PASO BANDA

En este capítulo vamos a presentar cómo debe ser un receptor que hace uso de la técnica de muestreo paso banda. Para ello, partiremos de un receptor clásico basado en un esquema analógico y mostraremos cuáles son las diferencias básicas. Una vez planteado el receptor y su funcionamiento, mostraremos las restricciones teóricas que deben cumplir las frecuencias de muestreo.

2.1 Receptor basado en un esquema analógico

En la *Figura 2.1* se muestra el diagrama de bloques de un receptor superheterodino convencional aplicado a nuestra aplicación concreta, la cual requiere adquirir dos bandas del sistema Galileo para realizar mediante la diversidad frecuencial estimaciones de errores y del comportamiento de la ionosfera.

Para ello, se parte de un receptor basado en una agrupación de antenas formado por un array de $N \times N$. Esta agrupación de antenas permitirá mediante beamforming conformar un haz que permita captar las señales de interés, siendo éstas bandas la E5 y L1, con un ancho de banda de 52 MHz y 32 MHz respectivamente. De esta forma, tendremos un front-end para cada uno de los elementos de la antena.

Por esta razón, se necesitará un duplexor para cada una de las salidas de la antena, que será el que permita dividir en diferentes ramas las dos bandas de interés. Así, tendremos $N \times N$ front-ends para la banda E5 y $N \times N$ front-ends para la banda L1, haciendo un total de $N \times N$ duplexores y $N \times N \times 2$ front-ends. Además, cada una de las $N \times N \times 2$ señales deberá pasar por una etapa de amplificación, filtrado, demodulación y posterior amplificación a frecuencias intermedias.

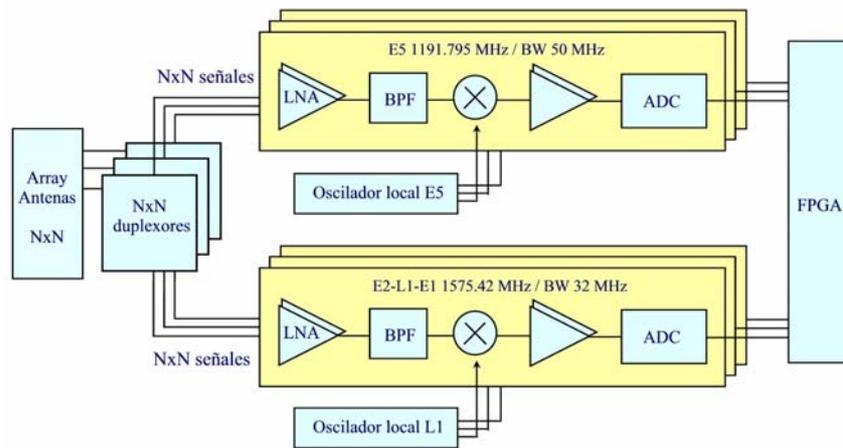


Figura 2.1: Receptor clásico aplicado a nuestra aplicación

La etapa de conversión digital requerirá frecuencias de muestreo mínimas para las bandas L1 y E5 entorno los 60 MHz y 100 MHz respectivamente si aplicamos las restricciones de Nyquist para señales en banda base. No obstante, la mayoría de convertidores ADC incorporados por las FPGAs, incluyendo la Xilinx Spartan que disponemos, aceptan frecuencias de muestreo del orden de KHz, por lo que cada front-end deberá incluir un convertor ADC. De esta forma, la FPGA recibirá un total de $N \times N \times 2$ señales previamente digitalizadas.

No obstante, este receptor presenta una serie de problemas que lo desmarcan como candidato para aplicaciones de posicionamiento por satélite, además de los problemas relacionados con las bandas imagen o espurios generados por el mezclador o por las variaciones del oscilador debido a cambios de temperatura y/o paso del tiempo.

El mayor problema radica en la naturaleza de nuestra aplicación, que requiere tener un mismo retardo de propagación para las dos bandas de interés para hacer uso de la diversidad frecuencial y poder realizar así correcciones de la capa ionosférica. Este hecho, crítico para las aplicaciones de posicionamiento por satélite, no se cumple para el receptor clásico. Además, la implementación de un receptor que permita cumplir esta condición partiendo de un receptor clásico como el presentado en la Figura 2.1 no es una tarea trivial ^[2].

2.2 Presentación del receptor de muestreo directo

Tal y como se ha mostrado en el apartado anterior, el receptor clásico presenta una serie de problemas que nos llevan a buscar otras alternativas de implementación. Por ello, se presenta un receptor como el mostrado en la Figura 2.2, que hace uso del muestreo directo o direct downconversion de la señal RF.

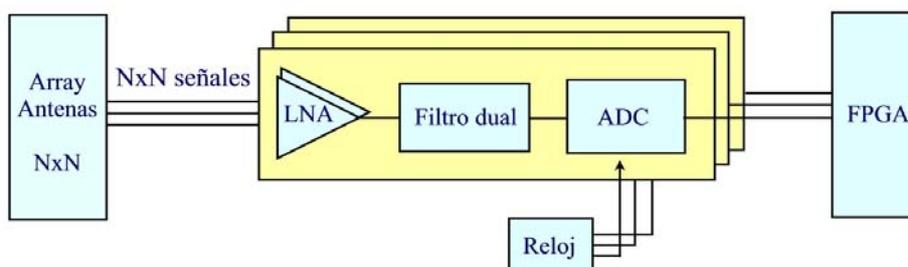


Figura 2.2: Receptor basado en la técnica paso-banda aplicado a nuestra aplicación

Tal y como se observa en la *Figura 2.2*, ahora tratamos las dos bandas frecuenciales dentro de un mismo canal. Esto elimina la posibilidad de desfases en el retardo de propagación, siendo éste el problema principal del receptor clásico. Además, este receptor no hace uso de mezcladores, lo que permitirá reducir el número de señales espurias. Al mismo tiempo, tampoco necesitamos un filtrado analógico a frecuencias intermedias ya que tenemos los datos digitalizados.

De esta manera, hemos conseguido acercar el conversor ADC a la antena, cumpliendo la tendencia que siempre se busca en la realización de receptores. Los únicos bloques necesarios en este caso será una etapa de amplificación, la cual permitirá obtener un nivel de señal tal como para que la sensibilidad del conversor permita detectarlo, y una etapa de filtrado que permita eliminar las componentes de ruido.

Una primera aproximación del receptor definitivo sería hacer uso del receptor planteado y muestrear a la frecuencia de Nyquist partiendo de la teoría de muestreo de señales en banda base. No obstante, esta opción requeriría no solo un conversor capaz de muestrear a frecuencias del orden de los 3 GHz sino una FPGA que permitiera una capacidad de procesado a este grado de velocidad.

Por ello, se plantea como solución otro tipo de receptor de muestreo directo, el cual hace uso de la técnica de muestreo paso banda. Este receptor permite utilizar frecuencias de muestreo relativamente bajas trasladando el espectro a una frecuencia intermedia mediante un aliasing intencionado de las señales de interés. Mediante ésta técnica, las frecuencias de muestreo serán del orden de dos veces el ancho de banda útil del conjunto de las señales. Cabe destacar que en la mayoría de los casos no podrá ser exactamente esta frecuencia, sino una ligeramente mayor, por razones que detallaremos más adelante en el apartado 2.3.

En este trabajo nos centraremos en el front-end del receptor. En concreto, debido a limitaciones de tiempo, partiremos de una antena y amplificadores ya implementados, centrándonos únicamente en aquellos dispositivos que difieren respecto el tipo de receptor clásico. Estas etapas son la etapa de filtrado y de conversión, siendo estas ahora las etapas críticas del receptor.

La etapa de filtrado requiere dispositivos que permitan filtrar en un mismo canal las N bandas de interés, dado que ahora albergamos todas las bandas en un mismo canal. Además, deberá filtrarse todas las bandas no útiles para permitir un posterior aliasing intencionado sin degradar la SNR del sistema. Por ello, estos receptores requieren filtros de alto factor de calidad Q , dado que todas aquellas señales presentes en el espectro no útil se solaparán con las señales útiles al muestrear.

Conjuntamente, a diferencia del receptor clásico, en un receptor paso banda la etapa de conversión digital es la etapa más crítica, ya que pese a utilizar frecuencias de muestreo relativamente bajas, necesitaremos un dispositivo que permita aceptar frecuencias de entrada entorno los GHz, parámetro que se define como Full Power Bandwidth o FPBW. Tal y como se verá en el capítulo 4, esto conllevará a un encarecimiento considerable de este dispositivo.

2.3 Teoría de muestreo paso banda

En este apartado vamos a abordar todos los conceptos necesarios para entender cómo muestrear nuestra señal mediante la técnica de muestreo paso banda y qué requisitos deberá necesitar nuestro dispositivo ADC.

Por ello, primero mostraremos las ecuaciones genéricas que rigen el muestreo de cualquier tipo de señal. Estas ecuaciones nos servirán para poder entender mejor el fenómeno de muestreo de señales paso banda.

Una vez presentadas las expresiones genéricas, mostraremos la metodología y las ecuaciones para trasladar el espectro a frecuencia intermedia mediante el muestreo paso banda.

2.3.1 Condiciones de muestreo para una señal paso banda

En este capítulo vamos a presentar las ecuaciones que rigen las frecuencias de muestreo para señales paso banda que permitirán reconstruir a partir de muestras discretas la señal original continua en tiempo.

Tal y como se verá, estas expresiones difieren respecto las ecuaciones convencionales que requieren una frecuencia de muestreo mínima igual al doble del ancho de banda de la señal. Esto es debido a que las expresiones clásicas son una particularización de las ecuaciones que se presentarán en este trabajo.

Partiendo de una señal finita con ancho de banda B , delimitada por una frecuencia mínima f_L y una máxima f_u , las restricciones de la frecuencia de muestreo f_s que permitirá reconstruir la señal sin distorsión se muestran en la ecuación (2.1), extraída de [3].

$$\frac{2f_u}{n} \leq f_s \leq \frac{2f_L}{n-1},$$

Siendo n :

$$1 \leq n \leq \left\lfloor \frac{f_u}{B} \right\rfloor \quad (2.1)$$

Donde $\lfloor \cdot \rfloor$ indica el redondeo de la expresión hacia el entero inferior más próximo. Destacar que el teorema requiere además teóricamente que la señal original se muestree con un número infinito de muestras y que todas las muestras sean equidistantes ^[4].

Podemos observar como la expresión (2.1) cumple la restricción mínima $f_s = 2B$ siempre que tengamos una señal con $f_u = kB$, siendo k un entero mayor o igual que 1 y definamos $n = k$. No obstante, dado que $f_L = (k-1)B$, para estos casos la frecuencia de muestreo máxima coincide con la mínima. Por lo tanto, desde un punto de visto práctico no es conveniente hacer uso de estos valores, ya que cualquier imperfección conllevará a una distorsión en la señal.

Extrapolando para el caso genérico de una señal paso banda, ahora habrá que tener en cuenta que la frecuencia de muestreo no sólo tendrá una frecuencia de muestreo mínima, sino que también estará acotada por un valor de muestreo máximo.

Además, tenemos un grado de libertad n , donde para cada valor entero de n posible tendremos un ancho de banda de frecuencia de muestreo distinto. Además, a medida que aumentamos n el rango de frecuencias máximas es menor pero la frecuencia mínima es menor.

Definido el rango de valores a los que podemos muestrear, si muestreamos a frecuencias superiores a las mínimas estaremos generando bandas de guarda.

Dado que deberíamos albergar todo el espectro de nuestra señal B en $f_s/2$, podemos definir matemáticamente la banda de guarda total tal y como muestra la ecuación (2.2).

$$B_{GT} = \frac{f_s}{2} - B \quad (2.2)$$

También es útil conocer cuál es el rango frecuencial en el cual se cumple que no tendremos aliasing. Esto nos permitirá conocer cuál es la precisión frecuencial o sensibilidad que necesitamos y además también nos podrá ayudar para asegurarnos que pese a existir ciertas imperfecciones, nuestra señal seguirá sin sufrir aliasing. El rango posible de frecuencias de muestreo viene dado por la ecuación (2.3), extraído de [5].

$$\Delta f_s = \frac{2(f_u - nB)}{n \cdot (n - 1)} \quad (2.3)$$

Donde podemos observar como el rango de posibilidades de muestreo se reduce al incrementar n .

2.3.2 Traslación frecuencial de una señal partiendo del muestreo paso banda

Mediante la teoría de muestreo presentada en el apartado 2.3.1, es posible trasladar una señal paso banda a una frecuencia intermedia. Para ello, nos apoyaremos en un ejemplo gráfico mostrado en la *Figura 2.3*, donde se muestra el espectro de una señal de frecuencia f_c y ancho de banda B previo a la conversión digital.

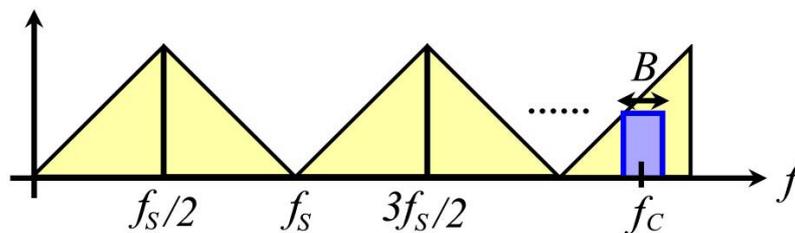


Figura 2.3: Espectro previo a realizar el muestreo considerando los triángulos de aliasing

Dentro de esta representación se han incluido los triángulos de aliasing existentes para una frecuencia de muestreo f_s mucho menor a la frecuencia de la señal de interés. Éstos triángulos, dada la naturaleza del muestreo, contienen una réplica invertida del espectro en el rango $[f_s/2, f_s]$ y además son periódicos cada f_s .

Tal y como se observa en la *Figura 2.1*, nuestra señal de interés está centrada a una frecuencia f_c mucho mayor a la frecuencia de muestreo. No obstante, si el ancho de banda de muestreo $[0, f_s/2]$ permite albergar el espectro completo de nuestra señal, seremos capaces de muestrear correctamente la señal.

Además, debido a la naturaleza del muestreo, se creará una réplica de nuestra señal en todos los triángulos de aliasing, por lo que obtendremos nuestra señal replicada a frecuencia intermedia. Por ello, previo a la conversión es de primordial importancia realizar un filtrado de todas las bandas que no son de interés, dado que de existir componentes frecuenciales en cualquiera de los otros triángulos, también se trasladarán a frecuencia intermedia del mismo modo que la señal de interés, degradando así la SNR del sistema.

Mediante las ecuaciones mostradas a lo largo de este capítulo, se puede deducir la frecuencia intermedia a la cual se trasladará el espectro partiendo de la frecuencia central original f_c y la frecuencia de muestreo f_s . Este conjunto de ecuaciones se muestran en la ecuación (2.4), extraídas de [6].

$$\text{Si } \text{fix}\left(\frac{f_c}{f_s/2}\right) \text{ es } \begin{cases} \text{par}, f_{IF} = \text{rem}(f_c, f_s) \\ \text{impar}, f_{IF} = f_s - \text{rem}(f_c, f_s) \end{cases} \quad (2.4)$$

Donde $\text{fix}(a)$ redondea a al entero más cercano hacia cero y $\text{rem}(a,b)$ es el resto de la división de a y b . Estas ecuaciones también las podemos encontrar rescritas tal y como muestra la ecuación (2.5), extraída de [5].

$$f_{IF} = \begin{cases} \text{rem}(f_c, f_s) & \text{si } \text{rem}(f_c, f_s) \leq f_s/2 \\ f_s - \text{rem}(f_c, f_s) & \text{si } \text{rem}(f_c, f_s) > f_s/2 \end{cases} \quad (2.5)$$

Basándonos en la ecuación (2.5), la metodología consiste en buscar en qué intervalo del ancho de banda de muestreo hemos trasladado la señal de interés. Si el resto de la división f_c/f_s es menor o igual a $f_s/2$, querrá decir que hemos trasladado la frecuencia central de nuestra señal en el intervalo $[0, f_s/2]$. De esta forma, el resto entre ambas indicará directamente nuestra frecuencia intermedia, obteniendo además su réplica invertida en el intervalo $[f_s/2, f_s]$.

Por contra, si el resto de la división es mayor que $f_s/2$, significará que hemos trasladado la señal en el intervalo $[f_s/2, f_s]$. Por lo tanto, para encontrar la frecuencia intermedia deberemos buscar la frecuencia invertida en el intervalo $[0, f_s/2]$, siendo ésta la indicada en la ecuación (2.5).

Una vez conocemos dónde tenemos albergada la réplica a frecuencia intermedia, deberemos comprobar si la frecuencia de muestreo escogida es válida, comprobando si ésta frecuencia permite trasladar todo el ancho de banda de información B dentro del ancho de banda de muestreo. Por lo tanto, deberá cumplirse la ecuación (2.6).

$$\frac{B}{2} < f_{IF} < \frac{f_s}{2} - \frac{B}{2} \quad (2.6)$$

Si esta condición se cumple, obtendremos una situación como la mostrada en la *Figura 2.4*, donde obtenemos una réplica de nuestra señal a una frecuencia intermedia, a la cual deberá aplicarse un filtrado digital para filtrar todas las demás réplicas indeseadas.

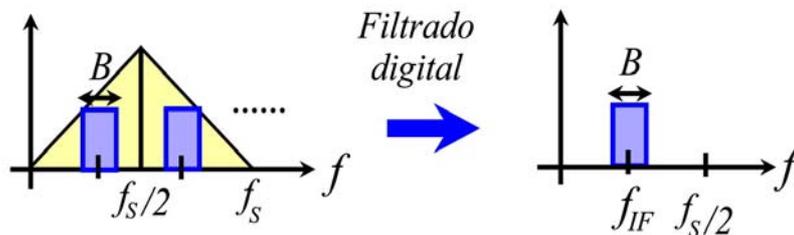


Figura 2.4: Espectro posterior a realizar el muestreo considerando los triángulos de aliasing

Por contra, si la condición (2.6) no se cumple, una porción de la información puede solaparse a sí misma, creando una interferencia destructiva.

Debido a que la ecuación (2.5) parte de las ecuaciones básicas de la teoría de muestreo paso banda, toda frecuencia de muestreo que cumpla el conjunto de ecuaciones (2.5) - (2.6) será una frecuencia apta para realizar el muestreo.

2.3.3 Traslación frecuencial de múltiples señales paso banda

La teoría presentada en el apartado 2.3.2 puede extrapolarse de manera sencilla para muestrear un conjunto de señales paso banda no adyacentes. Una primera aproximación consistiría en aumentar la frecuencia de muestreo, de modo que en ese ancho de banda cupiera todo el espectro de las distintas señales como un solo bloque. No obstante, esto requiere un aumento considerable de la frecuencia de muestreo si las señales no adyacentes están muy distantes.

La solución que se presenta consiste en buscar una frecuencia de muestreo tal que todas las señales se trasladen dentro del ancho de banda de muestreo mediante un aliasing intencionado sin solaparse entre ellas mismas. De esta forma, podremos muestrear múltiples señales paso banda distanciadas de forma considerable mediante una frecuencia de muestreo relativamente baja ^[6].

En la *Figura 2.5* se muestra gráficamente el espectro de dos señales f_1 y f_2 previas a la etapa de muestreo, donde se han incluido los triángulos de aliasing. Tal y como se puede observar, las dos señales útiles no están situadas de forma adyacente, sino en triángulos aliasing distintos.

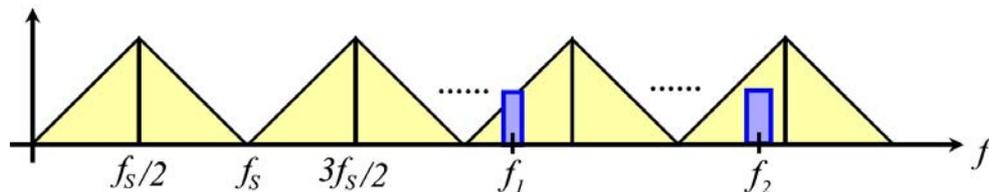


Figura 2.5: Espectro de dos señales previo al muestreo considerando los triángulos de aliasing

Sin embargo, si cumplimos las condiciones de muestreo paso banda para múltiples señales mediante la elección de la frecuencia f_s adecuada, seremos capaces de trasladar el espectro de las dos señales a frecuencia intermedia sin solapamiento entre ellas.

La frecuencia intermedia a la cual trasladamos las señales de interés se puede obtener aplicando las ecuaciones (2.5) y (2.6) presentadas en el apartado 2.3.1 para cada una de las señales de forma independiente.

Además, ahora se deberá considerar si éstas se han solapado entre ellas al realizar el muestreo. Gráficamente, si particularizamos el caso de tratar únicamente dos señales de interés, deberíamos tener una situación como la mostrada en la *Figura 2.6*.

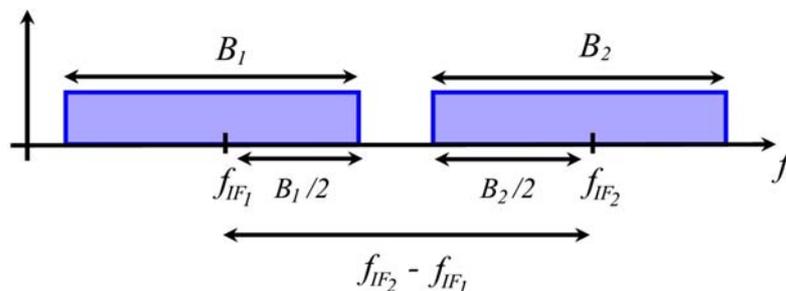


Figura 2.6: Espectro de las señales paso banda tras muestrear

Esta situación se puede expresar matemáticamente mediante la ecuación (2.7), extraída de [6].

$$\begin{aligned} \text{Para dos señales:} \quad & |f_{IF1} - f_{IF2}| \geq \frac{B_1 + B_2}{2} \\ \text{Para } N \text{ señales:} \quad & |f_{IF_b} - f_{IF_a}| \geq \frac{B_b + B_a}{2} \end{aligned} \quad (2.7)$$

$$\text{Siendo} \quad a = 2, \dots, N \quad b = 1, \dots, a.$$

Si se cumplen las ecuaciones mostradas en (2.7), no existirá solapamiento entre las diferentes señales paso banda. Esta situación se muestra en la *Figura 2.7*, donde se observa como tras realizar el muestreo las señales no se han solapado y el conjunto de señales útiles se encuentran dentro del rango $[0, f_s/2]$.

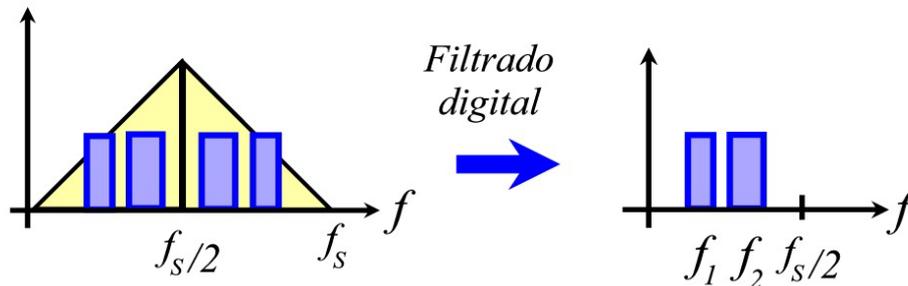


Figura 2.7: Espectro de dos señales posterior al muestreo considerando triángulos de aliasing

De igual manera que en el caso de tratar una única señal, tras muestrear el espectro tendremos réplicas de nuestro ancho de banda muestreo, por lo que será necesario realizar un filtrado digital para obtener únicamente aquellas componentes frecuenciales que nos son de interés.

De este modo, toda frecuencia de muestreo que cumpla las restricciones (2.5), (2.6) y (2.7) permitirá muestrear y trasladar todas las señales paso banda a frecuencia intermedia sin producirse un solapamiento entre señales.

2.3.4 Obtención práctica de las frecuencias de muestreo

Presentadas las restricciones, debemos buscar un método para poder encontrar las frecuencias de muestreo válidas que cumplan todas las condiciones.

En [5] se presenta un algoritmo eficiente para buscar de forma iterativa cuáles son las frecuencias de muestreo que permiten confinar todas las señales paso banda en el ancho de banda muestreado sin causar aliasing.

No obstante, debido al bajo grado de cómputo que necesitan estas ecuaciones, en este trabajo realizaremos un barrido iterativo de las ecuaciones (2.5), (2.6), (2.7) para obtener todas las posibles frecuencias de muestreo. El código implementado con Matlab se muestra en el Anexo 3.

Mediante éste, se han buscado las frecuencias de muestreo que cumplen las restricciones para nuestra aplicación consistente en dos señales Galileo a 1191.795 GHz y 1575.42 GHz, con unos anchos de banda de 52 MHz y 32 MHz respectivamente.

En la *Figura 2.8* se muestra de forma gráfica las frecuencias intermedias resultantes de aplicar la ecuación (2.5) para las dos bandas Galileo en función de la frecuencia de muestreo, donde no se ha tenido en cuenta el posible solapamiento entre ellas.

El contorno azul representa la señal a 1191.795 GHz trasladada al espectro de frecuencia intermedia, donde el grosor de la línea representa el ancho de banda, siendo en este caso de 52 MHz. Del mismo modo, el contorno rojo representa la señal a 1575.42 GHz trasladada a frecuencia intermedia, donde el grosor de éste es igual a 32 MHz.

Así, deberemos encontrar la frecuencia de muestreo a la cual conseguimos obtener las dos señales a frecuencia intermedia sin ningún solapamiento. Gráficamente, esto equivale a buscar la frecuencia de muestreo para la cual el contorno azul no se solape con el contorno rojo.

De esta forma, se puede observar como la mínima frecuencia de muestreo que cumple las restricciones mencionadas es de 222 MHz, que es ligeramente mayor a los 168 MHz correspondientes al teorema clásico de Nyquist para señales paso banda (al doble del ancho de banda). Del mismo modo, el rango de frecuencias que ofrece un mayor ancho de banda de valores posibles de muestreo está situado entre 320 - 330 MHz y 425 - 445 MHz.

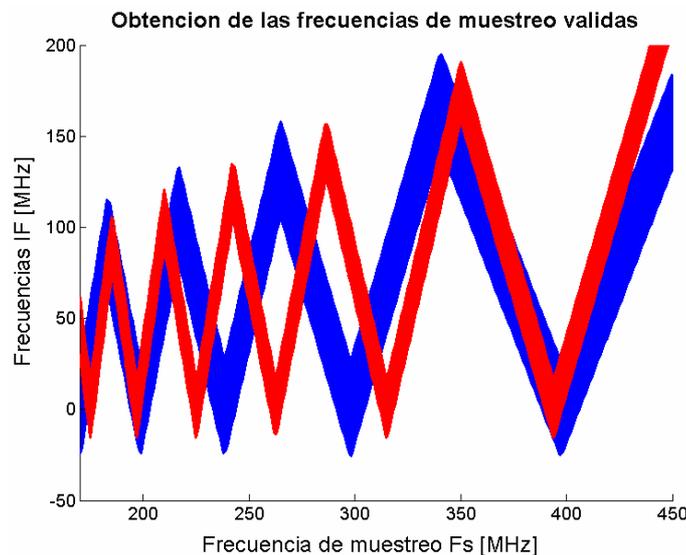


Figura 2.8: Obtención de la frecuencia de muestreo óptima

Tal y como se puede observar en la *Figura 2.8*, las frecuencias de muestreo válidas son relativamente altas. No obstante, esta alta frecuencia de muestreo no viene dada por la naturaleza del muestreo paso banda, sino porque tratamos con anchos de banda muy elevados (32 MHz y 52 MHz), lo que obliga por las ecuaciones de Nyquist a muestrear la señal a frecuencias de ese orden.

Es decir, el problema de la alta frecuencia de muestreo no es inherente de nuestra estructura receptora sino que también estará presente en los receptores superheterodinos clásicos. De hecho, este problema no existe en el caso de tratar otras bandas con menor ancho de banda, siendo un ejemplo la banda L1 para el sistema GPS, con un ancho de banda entre nulos de 2 MHz.

Aún así, las bandas estrechas como la ya mencionada del sistema GPS presentarán un problema aún mayor, y es que tal y como veremos en el capítulo 3, una señal con un ancho de banda estrecho requiere filtros de factores de calidad muy elevados, lo que su diseño e implementación comporta problemas mucho mayores que el que conlleva utilizar frecuencias de muestreo del orden de 200 MHz.

3 ETAPA DE FILTRADO

En este apartado se muestra todo el proceso de diseño e implementación requerido para la etapa de filtrado. Tal y como se mencionó en el capítulo 2, el receptor de muestreo paso banda alberga todas las señales de interés en un mismo canal, de modo que el filtrado deberá cumplir con las mismas características. Centrándonos en nuestra aplicación, donde únicamente tratamos con dos señales, esta etapa puede realizarse de distintas maneras.

La primera opción que se plantea es hacer uso de filtros comerciales. No obstante, el precio de este tipo de filtros es muy elevado. La segunda opción planteada consiste en la implementación de un filtro dual. Sin embargo, esta opción conllevaría a un estudio profundo de la teoría de filtros duales, lo que se escapa de los objetivos de este trabajo.

Por ello, se plantea la implementación de la etapa de filtrado dual mediante duplexores. De esta forma, concatenando dos duplexores con filtros paso banda centrados a las respectivas bandas de interés seremos capaces de filtrar dualmente dos bandas frecuenciales.

Además, en el caso de la implementación del filtrado dual con duplexores, planteadas las ecuaciones de diseño para dos bandas frecuenciales, es relativamente fácil extrapolar éstas para N señales. De esta forma, las únicas consecuencias que tendrá en el diseño del receptor añadir N señales será la adición de N filtros en la cadena duplexora. A pesar de ello, esto tiene dos problemas asociados.

El primero, que a medida que aumentamos el número de señales, aumenta el ancho de banda útil, lo que conlleva a hacer uso de frecuencias de muestreo mayores y consecuentemente procesar los datos a más velocidad. La segunda problemática consiste en que añadir más filtros a la estructura duplexora hará que cada vez sea más difícil conseguir que todos funcionen a sus respectivas frecuencias manteniendo una buena adaptación y pérdidas de inserción.

En este capítulo se va a desarrollar la teoría referente a las estructuras duplexoras. Una vez conocidos los requisitos para su correcto funcionamiento, diseñaremos los filtros y fabricaremos todo el conjunto.

3.1 Estudio de los duplexores

Tal y como ya hemos mencionado, los filtros aquí implementados estarán situados en ramas independientes divididas mediante un divisor. Este divisor, al tener que separar señales a distintas frecuencias, deberá cumplir ciertas restricciones adicionales, dado que al filtrar cada rama a una frecuencia distinta no podremos tener la entrada de los dos filtros adaptados al mismo tiempo.

En este apartado, vamos a buscar cuál será la topología óptima que permita realizar la función deseada. Para ello, hay que tener presente que toda red de tres puertos nunca podrá ser sin pérdidas, recíproca y adaptada en todos los puertos.

Pese a tener realmente otro divisor que volverá a juntar las dos ramas, por simplicidad empezaremos estudiando una red de tres puertos y luego extrapolaremos la teoría con el bloque completo.

3.1.1 Planteamiento del duplexor

Dado que las líneas de transmisión son inherentemente recíprocas, estaremos obligados a relajar la condición de adaptación en todos los puertos para que la red de tres puertos sea implementable.

Para ello, partimos de un divisor genérico que separa dos ramas con diferentes impedancias y longitudes, tal y como muestra la *Figura 3.1*.

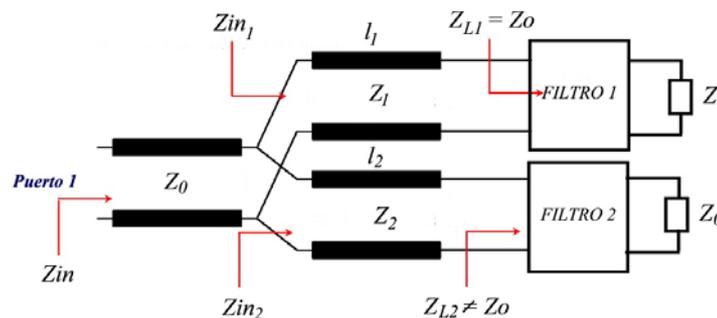


Figura 3.1: Duplexor genérico

En el caso de la *Figura 3.1*, se ha considerado que estamos a las frecuencias de la banda de paso del filtro 1, de forma que $Z_{L1} = Z_0$ y $Z_{L2} \gg Z_0$. Si estuviéramos en la banda de paso del filtro 2, se cumpliría que $Z_{L1} \gg Z_0$ y $Z_{L2} = Z_0$.

Para que la entrada esté adaptada, se ha de cumplir que la impedancia de entrada sea Z_0 , cumpliéndose así la ecuación (3.1).

$$Z_{in} = Z_0 = Z_{in1} // Z_{in2} = \frac{Z_{in1} \cdot Z_{in2}}{Z_{in1} + Z_{in2}} \quad (3.1)$$

Siendo Z_{in1} y Z_{in2} las impedancias de entradas que vemos en la rama superior e inferior respectivamente. Esta ecuación se habrá de cumplir en las bandas de paso de ambas ramas. Además, también se ha de cumplir la ecuación (3.2).

$$Z_{in_{1,2}} = Z_{1,2} \cdot \frac{Z_{L_{1,2}} + j \cdot Z_{1,2} \cdot \tan(\beta l_{1,2})}{Z_{1,2} + j \cdot Z_{L_{1,2}} \cdot \tan(\beta l_{1,2})} \quad (3.2)$$

De esta forma, tenemos un sistema de 3 ecuaciones y 6 incógnitas, siendo éstas Z_1 , Z_2 , l_1 , l_2 , Z_{in_1} y Z_{in_2} . Destacar que Z_{L_1} y Z_{L_2} en las bandas de rechazo no son incógnitas, ya que son las impedancias de entrada de los filtros diseñados.

Como no tenemos más restricciones, deberemos fijar valores. Sin embargo, no podemos fijar cualquier valor arbitrario y solucionar el sistema de ecuaciones. Esto es debido a que estas ecuaciones se han de cumplir para las dos frecuencias de trabajo del filtro, por lo que si por ejemplo fijamos un valor de Z_1 y Z_2 arbitrario, obtendremos las longitudes de las líneas l_1 y l_2 que harán que el filtro esté adaptado a una banda, pero no cumplirá adaptación en la otra banda frecuencial.

En concreto, uno de los posibles valores de impedancia característica que permite solucionar el problema anterior es $Z_1 = Z_2 = Z_0$. Partiendo de este caso y haciendo uso de la ecuación (3.2), se deduce que si estamos a la frecuencia de la rama superior, $Z_{in_1} = Z_0$ independientemente de la longitud l_1 , obteniendo el mismo razonamiento si trabajamos a la frecuencia de la rama inferior.

De esta forma, podremos fijar las longitudes que permiten obtener la impedancia deseada en la banda de rechazo sin que esto determine el valor de impedancia de entrada en la banda de paso.

Aún así, forzar las impedancias características a Z_0 acota los valores de impedancia posibles ya que sólo podremos modificar la fase del coeficiente de reflexión. Sin embargo, más adelante corroboraremos que mediante sólo un desfase seremos capaces de obtener la impedancia deseada.

Si consideramos que $Z_{in_1} = Z_0$, la ecuación (3.1) sólo tiene solución si Z_{in_2} tiende a infinito. Es decir, la rama en la banda de rechazo deberá actuar como un circuito abierto, lo que conlleva a un circuito equivalente bipuerto. De esta forma, toda la potencia del puerto 1 irá hacia el puerto que esté en la banda de paso.

Si se cumple esta condición, el coeficiente de reflexión de la rama en la banda de rechazo deberá ser el mostrado en la ecuación (3.3).

$$\Gamma_{in_2} = \frac{Z_{in_2} - Z_0}{Z_{in_2} + Z_0} \Big|_{Z_{in_2} \rightarrow \infty} = 1 = |1| \cdot e^{j \cdot 0} \quad (3.3)$$

Siendo el característico de un circuito abierto. Por lo tanto, el problema reside en buscar una forma de obtener una Z_{in_2} infinita partiendo de una Z_{L_2} dada por la topología del filtro. En el caso general, este paso no será siempre realizable si Z_{L_2} tiene parte imaginaria y real. Esto se demuestra intuitivamente mediante la carta de Smith mostrada en la *Figura 3.2*.

Tal y como hemos planteado el problema, todas las impedancias características son de Z_0 . De esta forma, si tenemos una impedancia con parte real e imaginaria, obtendremos un coeficiente $|\Gamma_L|$ distinto de 0 y 1, por lo que desplazarnos por una línea de impedancia Z_0 sólo nos permitirá alterar la fase del coeficiente, es decir, movernos por un radio de $|\Gamma_L|$ constante.

Por lo tanto, dado que el coeficiente de reflexión tiene una magnitud no unitaria, no seremos incapaces de obtener una impedancia infinita desplazándonos por una línea de transmisión de impedancia característica Z_0 .

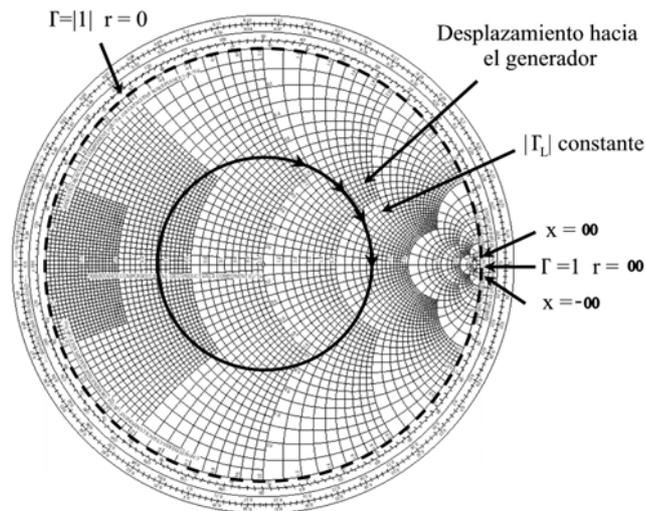


Figura 3.2: Carta de Smith

Sin embargo, si tenemos un coeficiente de reflexión $|\Gamma_L| = |1|$, nos encontraremos en el círculo definido por el extremo de la carta, en cuyo círculo encontramos el circuito abierto para una fase nula. De esta forma, si tenemos una impedancia tal que nos encontramos en este círculo, sí seremos capaces de obtener un circuito abierto con una línea de transmisión. En concreto, las impedancias que cumplen con $\Gamma = |1|$ son Z_L infinita (si la fase del coeficiente es nula) y Z_L puramente imaginaria (para toda fase distinta de cero).

En nuestro caso particular, al tener las bandas frecuenciales tan separadas, el coeficiente de reflexión a la entrada del filtro actuando en la banda rechazada será prácticamente $|1|$. Así, tal y como vemos en la carta de Smith, nuestra impedancia de entrada del filtro sólo podrá tener valores comprendidos en el círculo de radio constante 1.

Por lo tanto, como el módulo del coeficiente de reflexión a la entrada del filtro desadaptado es análogo al de un circuito abierto, las longitudes l_1 y l_2 únicamente deberán desplazar la fase del coeficiente de reflexión al equivalente de circuito abierto.

En consecuencia, mediante la ecuación (3.2) podemos obtener la longitud l_1 y l_2 a partir de las impedancias Z_L y sabiendo que $Z_{in,2}$ en la banda de rechazo debe ser real. No obstante, resulta más sencillo resolver el problema desde un punto de vista de coeficientes de reflexión, ya que la línea de transmisión únicamente nos añadirá un desfase. El esquema equivalente de cualquiera de las dos ramas cuando trabajan fuera de banda se muestra en la Figura 3.3.

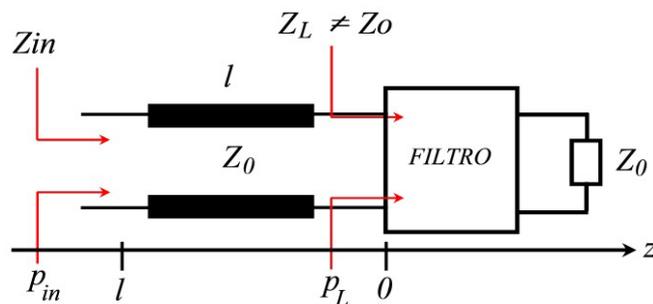


Figura 3.3: Obtención del coeficiente de reflexión

Donde se cumple la igualdad mostrada en la ecuación (3.4).

$$\Gamma_{in} = \Gamma_L(z = -l) = \Gamma_L \cdot e^{-j2\beta l} = |\Gamma_L| \cdot e^{j(\theta - 2\beta l)} \quad (3.4)$$

Siendo $|\Gamma_L| = 1$ debido a la gran desadaptación y θ la fase del coeficiente de reflexión a la entrada del filtro. De esta forma, si forzamos que la fase del coeficiente de reflexión Γ_{in} sea nula, obtenemos la relación mostrada en la ecuación (3.5).

$$\Gamma_{in} = |\Gamma_L| \cdot e^{j(\theta - 2\beta l)} \rightarrow \text{Si } Z_{in} \in \mathfrak{R} \rightarrow \theta - 2\beta l = 0 \rightarrow \beta l = \frac{\theta}{2} \quad (3.5)$$

Destacar que si hubiéramos igualado la ecuación a π en vez de 0, hubiéramos obtenido un cortocircuito. Por lo tanto, para el caso de igualar a 0, las longitudes eléctricas de las líneas del duplexor deberán ser cada una la mitad de la fase del coeficiente de reflexión a la entrada de su respectivo filtro cuando éste está a la frecuencia de trabajo del filtro opuesto.

También cabe mencionar que los cálculos anteriores podrían haberse planteado análogamente con el S_{11} , ya que como hemos analizado el caso en el que el puerto 2 está adaptado, se cumple que $\Gamma_{in} = S_{11}$.

3.1.2 Unión de dos duplexores

Llegados a este punto, podemos extrapolar el concepto al caso de tener un duplexor en cada extremo, siendo su esquemático el mostrado en la *Figura 3.4*.

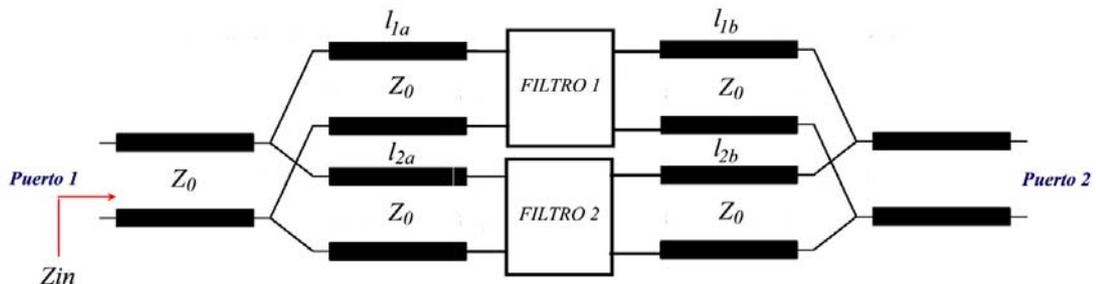


Figura 3.4: Esquemático de los dos duplexores

En ese caso el filtro no estará cargado con Z_0 , sino con otra impedancia, por lo que no se cumplirá que $\Gamma_{in} = S_{11}$. El esquema resultante de la rama que trabaja a la frecuencia de rechazo se muestra en la *Figura 3.5*.



Figura 3.5: Obtención de la longitud de las líneas óptimas

Tal y como vemos, si se cumplen nuestras condiciones, en los extremos de la rama trabajando a la frecuencia de rechazo deberían verse circuitos abiertos. De esta forma, partiendo de la matriz de parámetros $[S]$ del filtro, podemos descubrir las longitudes l_{1a} y l_{1b} que harán cumplir ésta condición.

Siguiendo un razonamiento análogo al caso de un único duplexor, se deduce mediante el cambio de plano de referencia que las longitudes eléctricas han de ser las mostradas en la ecuación (3.6).

$$\beta l_{1a} = \frac{\theta_1}{2} \quad \beta l_{1b} = \frac{\theta_2}{2} \quad (3.6)$$

Siendo θ_1 y θ_2 las fases del S_{11} y S_{22} respectivamente. Además, se observa que si el filtro es simétrico, las longitudes l_{1a} y l_{1b} serán las mismas.

3.1.3 Estudio de las pérdidas y limitaciones del duplexor

Tal y como hemos planteado el duplexor, para que éste actúe correctamente deberán cumplirse ciertas condiciones que no siempre podrán darse, lo que se traducirá en la mayoría de casos en la aparición de pérdidas en la banda de paso y desadaptación en el puerto de entrada. En este apartado vamos a modelar todas las posibles pérdidas que el duplexor planteado puede presentar.

En la *Figura 3.6* se muestran graficados sobre la carta de Smith los dos casos indeseados que provocarán la aparición de pérdidas en el duplexor. En todos los casos se ha representado la impedancia a la entrada del filtro Z_L con una cruz y la impedancia de entrada con un punto.

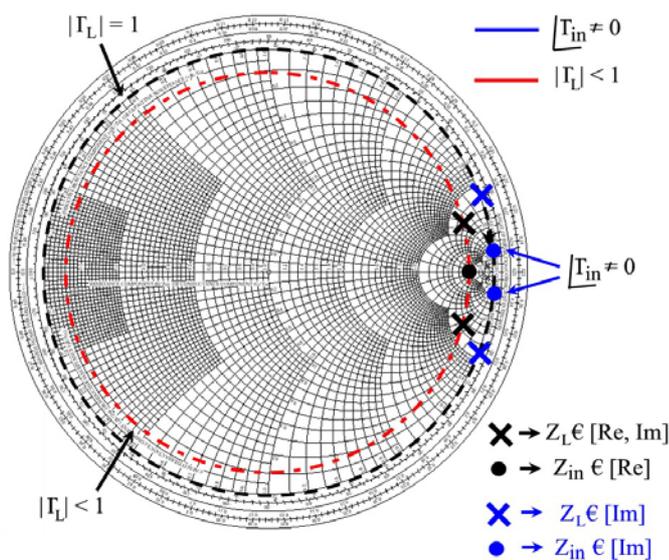


Figura 3.6: Efectos de las pérdidas del duplexor

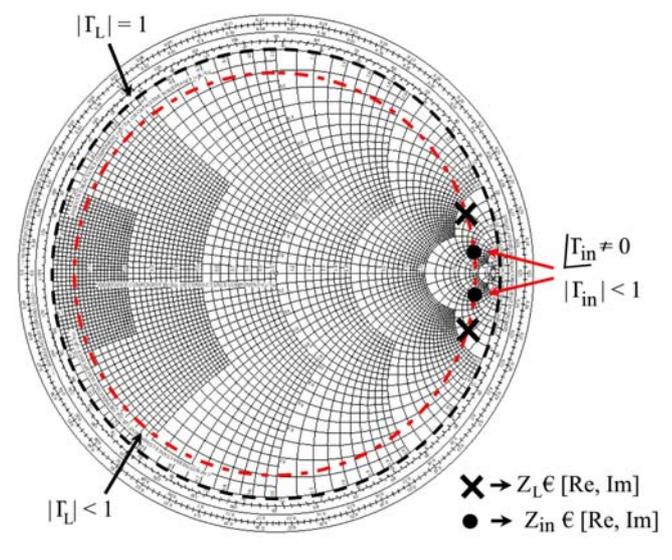


Figura 3.7: Efectos de las pérdidas conjuntamente

La primera causa de pérdidas viene dada por la suposición de que la impedancia de entrada del filtro en la banda rechazada cumplirá que $|\Gamma_L| = 1$. En realidad, el filtro estará muy desadaptado pero podrá tener magnitudes de coeficientes menores a 1, por lo que la impedancia de entrada de la rama desadaptada no tenderá a circuito abierto exacto. Este efecto se muestra graficado de color rojo y negro en la *Figura 3.6*.

La segunda causa de pérdidas surge en la etapa de diseño o implementación al realizar un desplazamiento de fase no exacto, de modo que no tendremos una fase a la entrada del duplexor nula. Este efecto se muestra graficado de color azul en la *Figura 3.6*.

Del mismo modo, puede darse el caso en el que aparezcan simultáneamente ambos errores, en cuyo caso obtendremos una impedancia a la entrada como la mostrada en la *Figura 3.7*.

En el Anexo 1 se presenta un estudio de la estructura duplexora que permite modelizar matemáticamente el efecto y magnitud de las pérdidas ocasionadas en cada caso.

3.1.4 Validación de la estructura planteada

En este apartado vamos a validar la teoría de diseño y modelado de pérdidas del duplexor presentado en este capítulo. Para ello, se ha hecho uso del software ADS.

Los pasos a seguir para diseñar el duplexor son básicamente dos. Primero de todo, se deberá analizar los filtros de forma aislada e independiente y se obtendrán los parámetros S_{11} a las frecuencias de rechazo. Mediante éstos, se escogerá las longitudes eléctricas de las líneas eléctricas de los duplexores βl_1 y βl_2 dividiendo la fase S_{11} del filtro entre dos.

En la *Figura 3.8* se muestra el esquemático de dos duplexores partiendo de líneas de transmisión ideales y filtros predefinidos por ADS. Los filtros tienen una respuesta Chebyshev con un rizado de 0.5 dB y una atenuación en la banda de paso de -2 dB.

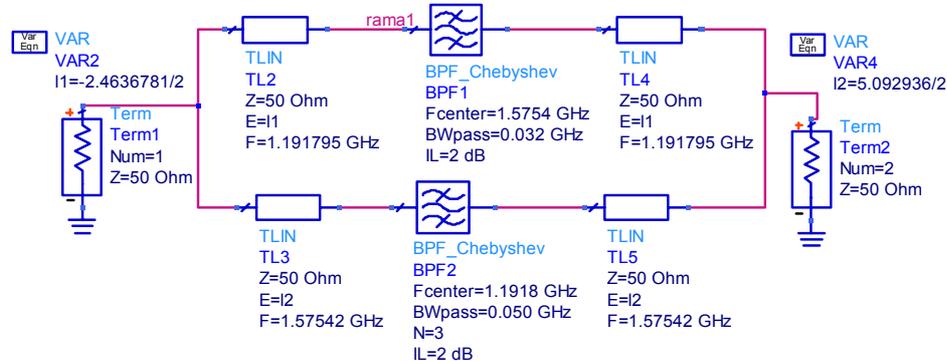


Figura 3.8: Esquemático de la estructura completa

Para el cálculo de las longitudes eléctricas se ha analizado de forma independiente los filtros, de donde se ha obtenido que las fases de los coeficientes de reflexión de los filtros a la banda de rechazo son de -2.46° y 5.09° para los filtros a 1.5754 GHz y 1.1918 GHz respectivamente. Además, también se obtiene un coeficiente de reflexión $|1|$ a las frecuencias de rechazo.

En la *Figura 3.9* se muestra la respuesta frecuencial de la estructura completa, donde se observa como las pérdidas debidas a la estructura son nulas, ya que las pérdidas de retorno en la banda de paso del filtro son debidas a las propias de los filtros ($IL = 2$ dB).

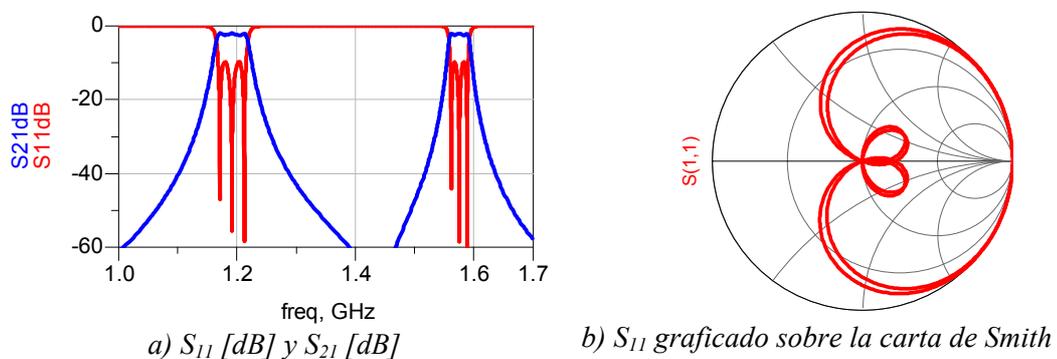


Figura 3.9: Respuesta de la estructura completa

En este caso, la adaptación y pérdidas de inserción se mantienen exactamente igual ya que hemos utilizado filtros con $|S_{11}| = 1$ a las frecuencias de rechazo y precisiones de fase exactas. Además, al considerar líneas de transmisión ideales no existen pérdidas adicionales a las estudiadas.

3.2 Diseño de los filtros

En el presente apartado vamos a abordar el diseño de los dos filtros que formarán parte de la cadena de filtrado del receptor. Las especificaciones frecuenciales de los filtros vienen dadas por las señales que queremos tratar, mostradas de forma tabulada en la *Tabla 3.1*, siendo *FBW* el ancho de banda fraccional.

	<i>Frecuencia central</i>	<i>Ancho de banda</i>	<i>FBW</i>
Filtro 1	1191.795 MHz	52 MHz	4.36 %
Filtro 2	1575.42 MHz	32 MHz	2 %

Tabla 3.1: Especificaciones frecuenciales de las bandas Galileo de interés

Tal y como muestra la *Tabla 3.1*, la característica básica de los filtros es su bajo ancho de banda fraccional, siendo el filtro centrado a 1.57542 GHz el caso más problemático. El orden y selectividad de los filtros viene determinada por la clase de receptor que tratamos.

Debido a utilizar el método de muestreo paso banda, necesitaremos filtros con alta selectividad para que las señales fuera de banda no se solapen con la señal original al realizar el aliasing intencionado. Cuanto más atenuadas estén las señales fuera de banda, menos deterioraremos la *SNR* de nuestro sistema.

Sin embargo, las especificaciones del filtro mostradas en la *Tabla 3.1* conjuntamente con la selectividad necesaria provocan un compromiso. Esto es debido a que con los anchos de banda relativos con los que tratamos, una selectividad alta conllevará a un aumento de las pérdidas de inserción. Esto se demuestra numéricamente mediante la ecuación (3.7) extraída de [7], que modela las pérdidas de inserción debido a resonadores no ideales.

$$L_o = 4.343 \cdot \frac{\omega_1'}{FBW} \cdot \sum_{i=1}^n \left(\frac{g_i}{Qu_{PB_i}} \right) \text{ dB} \quad (3.7)$$

Siendo g_i los coeficientes del filtro, Qu el factor de calidad descargado de los resonadores y $\omega_1' = 1$. Mediante la ecuación (3.7) vemos como aumentar el orden (y consecuentemente la selectividad) conlleva a aumentar el sumatorio, por lo que estaremos aumentando la atenuación en la banda de paso.

Definidas las especificaciones de nuestros filtros, será necesario definir la tecnología, topología y sustrato del filtro a utilizar en función de las restricciones globales del sistema definidas.

3.2.1 Elección de la tecnología del filtro

La elección de la tecnología del filtro para las especificaciones frecuenciales dadas van ha estar diferenciadas básicamente por el factor de calidad que permite obtener cada una, ya que será la que determinará las pérdidas de inserción en la banda de paso.

Si consideramos una tecnología microstrip, el factor de calidad descargado varía entre 100 y 200, de forma que manteniendo un FBW bajo, las pérdidas de inserción serán elevadas. También podría utilizarse otro tipo de tecnologías como la interdigital con aire como medio dieléctrico o filtros de cavidades, donde los factores de calidad descargados son mucho mayores, de forma que podría aumentarse el orden y obtener unas pérdidas de inserción aceptables. No obstante, éste tipo de tecnologías obligan a hacer uso de dimensiones mayores, sobretodo en términos de grosor, lo que aumentarían de forma considerable el tamaño y peso total del receptor. Además, la complejidad de diseño de éstos es más elevada.

Por lo tanto, nos decantamos por utilizar una tecnología microstrip. En la *Tabla 3.2* se muestran las pérdidas de inserción en función del orden N del filtro para una $Qu = 200$ y 100 respectivamente. En cada tabla se muestran las pérdidas para filtros Chebyshev y para filtros Butterworth. En el caso Chebyshev, las pérdidas aumentarán a medida que aumenta el rizado, por lo que mostramos las pérdidas para un rizado pequeño (0.1 dB) y grande (1.5 dB).

$Qu = 200-100$	$Fo = 1575.42 \text{ MHz}$		$Fo = 1191.795 \text{ MHz}$	
	$N = 2$	$N = 3$	$N = 2$	$N = 3$
Chebyshev ($r = 0.25 \text{ dB}$)	1.9 - 3.9 dB	4 - 8 dB	0.9 - 1.8 dB	2 - 3.7 dB
Chebyshev ($r = 1.5 \text{ dB}$)	3 - 6 dB	6 - 12.1 dB	1.4 - 2.8 dB	2.8 - 5.6 dB
Butterworth ($r = 0 \text{ dB}$)	3 - 6 dB	4.3 - 8.6 dB	1.4 - 2.82 dB	2 - 3.98 dB

Tabla 3.2: Longitudes eléctricas y físicas de los filtros y de la línea adicional

Tal y como muestra la *Tabla 3.2*, para el caso del filtro centrado a 1575.42 MHz las pérdidas de inserción son muy elevadas para $N = 3$ independientemente del factor de calidad. Por contra, en el caso del filtro a 1191.795 MHz, al tener un FBW el doble de grande, podría llegar a utilizarse un filtro de orden 3 siempre y cuando el factor de calidad de los filtros fuese elevado y el rizado lo suficientemente pequeño. No obstante, si reducimos mucho el rizado, la selectividad disminuye, por lo que la diferencia de selectividad que ganamos respecto un orden 2 con alto rizado no compensa el aumento de pérdidas y tamaño. Además, como ambos filtros estarán situados dentro de una estructura conjunta, será útil que ambos tengan unos tamaños similares para facilitar su unión.

Mediante la *Tabla 3.2* se deduce que estamos obligados a utilizar filtros de orden 2 para obtener pérdidas de inserción aceptables. Esto difiere con la necesidad de una alta selectividad en la etapa de muestreo.

Aún así, podemos suplir la falta de selectividad muestreando a una frecuencia de muestreo mayor. Tal y como se estudió en el capítulo 2, aumentar la frecuencia de muestreo dentro de los rangos permisibles aumentaba las bandas de guarda. De esta forma, consideraremos como banda de interés todo el rango frecuencial cercano a nuestras bandas que no está lo suficientemente atenuado. Así, estas bandas no atenuadas no nos afectarán a la hora de realizar la translación a frecuencia intermedia.

Por último, la definición de orden 2 también nos determina el tipo de filtro, ya que utilizar filtros de orden par conlleva a filtros desadaptados en la respuesta Chebyshev debido a tener un coeficiente del filtro g_{n+1} diferente de 1.

Por lo tanto, utilizaremos filtros Butterworth de orden 2 implementados con microstrip, lo que comportará unas pérdidas de inserción mínimas de 3 dB y 1.4 dB para los filtros a 1.575 GHz y 1.19795 GHz respectivamente.

3.2.2 Elección de la topología del filtro

Una vez escogida la tecnología, debemos escoger la topología de filtro. En este trabajo se han analizado la topología interdigital, hairpin, zigzag y líneas acopladas. La teoría referente a éstas topologías se muestran de forma amplia en [8], [9]. A continuación se explican brevemente las respuestas obtenidas mediante ADS con cada topología y las razones por las cuáles se escogen como apta o no. Todas las topologías (a excepción de la interdigital) tienen réplicas del propio filtro a $2f_0$, $3f_0$, etc., siendo f_0 la frecuencia central del filtro.

La topología interdigital se ha descartado ya que si hacemos uso de la tecnología microstrip, ésta requiere via holes para implementar los cortocircuitos a sus extremos, por lo que será más sencillo utilizar otras topologías.

La topología hairpin es la que permite obtener las respuestas más selectivas para unas mismas especificaciones. Sin embargo, esta opción se descarta debido a que en ambos filtros aparece una resonancia cercana a la frecuencia del filtro opuesto. Esta resonancia hace reducir el rechazo a las frecuencias centrales de los filtros opuestos, siendo el alto rechazo un requisito indispensable para la realización de la estructura de dos duplexores presentada en el apartado 3.1.

La topología zigzag presenta unas pérdidas de inserción aceptables pero a costa de una banda de paso más cóncava en comparación con las demás topologías. Pese a cumplir especificaciones, será preferible utilizar otra topología debido a que ésta será más susceptible a posibles acoplos entre puntas de cada filtro una vez unidos con los duplexores.

Por último, los filtros de líneas acopladas presentan una respuesta aceptable, con una adaptación mayor a la del caso zigzag y una respuesta más plana. Además, las líneas acopladas únicamente necesitan alrededor de medio centímetro más de ancho y de alto para los sustratos que utilizamos en comparación con la topología zigzag. Al mismo tiempo, utilizado en conjunto en la estructura de duplexores total, será muy improbable la existencia de acoplos entre filtros debido a éstos se mantienen paralelos a una distancia considerable.

De este modo, presentadas las ventajas y desventajas de cada topología, nos decantaremos por la implementación de nuestros filtros mediante una topología de líneas acopladas.

3.2.3 Elección del sustrato del filtro

Una vez definida la tecnología y topología del filtro, debemos definir su sustrato. Para la elaboración de los filtros disponemos de los sustratos mostrados en la *Tabla 3.3*.

	<i>FR4</i>	<i>Rogers 4003C</i>	<i>Arlon AD 1000 / Rogers 3010</i>	<i>Arlon AD 1000</i>
ϵ_r	4.5	3.55	10.2	10.7
H	1.55 mm	0.508 o 0.813 mm	0.635 mm	1.4986 mm
$Tan\delta$	0.015	0.0021	0.0023	0.0023

Tabla 3.3: Características de los sustratos disponibles

Siendo ϵ_r la permitividad relativa, H el grosor del sustrato, y $tan\delta$ la tangente de pérdidas. Además, en todos los casos el grosor del conductor (cobre) es de 35 μm con una conductividad de $5.8 \cdot 10^7$ S/m.

El sustrato FR4 es un sustrato común para circuitos electrónicos convencionales, aunque no es muy conveniente para los filtros que tratamos. Esto es debido a su alta tangente de pérdidas lo que conlleva a unas pérdidas de inserción muy altas en los filtros testeados.

El sustrato Arlon AD1000 con grosor 0.635 mm y el sustrato Rogers 3010 presentan unas mismas características. Pese a ofrecer una respuesta del filtro aceptable, ésta se ve mejorada por los sustratos Rogers 4003C y Arlon AD1000 con grosor 1.4986 mm.

Los sustratos Rogers 4003C de grosor 0.813 mm y Arlon AD1000 de grosor 1.4986 mm son los que presentan unas pérdidas de inserción más bajas en comparación con el resto de sustratos. No obstante, entre ambos sustratos es preferible el Arlon, ya que debido a su permitividad relativa de 10.7, permite obtener una misma respuesta con unas dimensiones la mitad de pequeñas. Por ello, realizaremos los filtros con éste último.

Cabe destacar que pese a que teóricamente el sustrato Arlon utilizado tenga una ϵ_r de 10.7, en todas las simulaciones mostradas en este capítulo se hace uso de una ϵ_r de 10.25. Esto es debido a que inicialmente se fabricó el filtro centrado a 1.57542 GHz y se obtuvo una respuesta desplazada 40 MHz. Obtenida la respuesta, se ajustó el valor de la permitividad relativa para hacer coincidir la respuesta teórica con la fabricada.

3.2.4 Diseño de filtros mediante líneas acopladas

Definida la tecnología, topología y sustrato, ya podemos diseñar los filtros especificados. En este trabajo partiremos de la teoría de líneas acopladas, que se puede encontrar explicada de forma amplia en [8], [9]. Las ecuaciones de diseño que cumple ésta topología de filtro son las mostradas en la ecuación (3.8).

$$Z_o \cdot J_1 = \sqrt{\frac{\pi \cdot FBW}{2 \cdot g_0 \cdot g_1}} \quad Z_o \cdot J_n = \frac{\pi \cdot FBW}{2\sqrt{g_{n-1} \cdot g_n}} \quad Z_o \cdot J_{n+1} = \sqrt{\frac{\pi \cdot FBW}{2 \cdot g_n \cdot g_{n+1}}} \quad (3.8)$$

$$Z_{oe} = Z_o(1 + J \cdot Z_o + (J \cdot Z_o)^2) \quad Z_{oo} = Z_o(1 - J \cdot Z_o + (J \cdot Z_o)^2)$$

Donde la longitud de cada sección de líneas acopladas es de $\lambda/4$. Partiendo de las ecuaciones mostradas en (3.8) y tras una optimización mediante el software ADS, se obtienen las respuestas obtenidas mediante Momentum mostradas en la *Figura 3.10* y *Figura 3.11*, donde se han diseñado filtros Butterworth de orden dos.

Se observa como ambos filtros están adaptados a la frecuencia central y tienen unas pérdidas de inserción aceptables. En la *Tabla 3.4* se muestran las características generales de los filtros simulados.

Donde uno de los fenómenos más significativos es la diferencia considerable del ancho de banda que se obtiene a -3 dB en función de su definición respecto al parámetro S_{11} o al S_{21} . Esto es debido a las altas pérdidas inherentes de la tecnología microstrip para éste FBW , lo que hace alejar de forma drástica la condición del principio de unitariedad. De esta forma, aunque estemos adaptados, las pérdidas de inserción serán elevadas por lo que el ancho de banda definido respecto el S_{21} se reduce respecto al definido respecto el S_{11} .

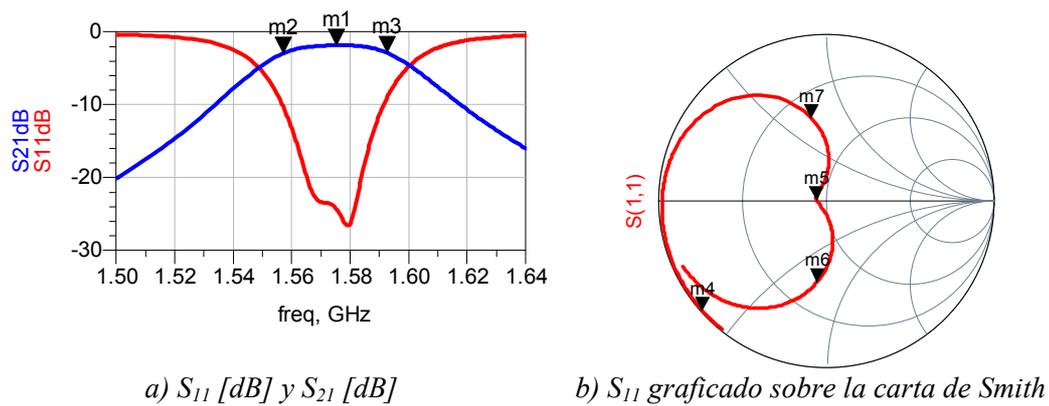


Figura 3.10: Respuesta del filtro centrado a 1.57542 GHz

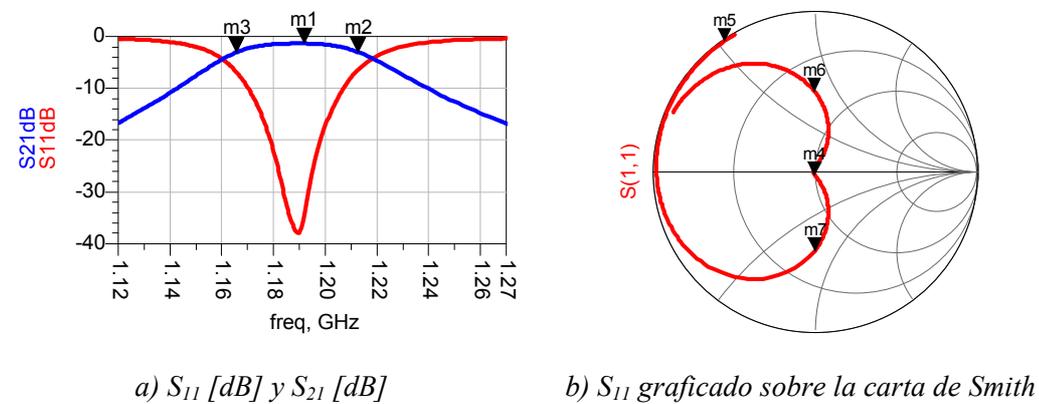


Figura 3.11: Respuesta del filtro centrado a 1.191795 GHz

	<i>IL Total</i>	<i>BW a -3 dB del S_{21}</i>	<i>BW a -3 dB del S_{11}</i>	<i>S_{11} a la frecuencia de rechazo</i>
Filtro a 1.57542 GHz	-1.85 dB	36 MHz	46 MHz	0.99
Filtro a 1.1918 GHz	-1.35 dB	47 MHz	49 MHz	0.99

Tabla 3.4: Características generales de los filtros

De esta manera, en nuestro caso será más conveniente hablar de anchos de banda definidos respecto el parámetro S_{11} . Así, los valores dentro de éste ancho de banda serán los que nos permitan saber bajo qué rango frecuencial podemos considerarnos adaptados, independientemente de las pérdidas de inserción que obtengamos, pudiendo compensar éstas posteriormente mediante una etapa de amplificación.

Si comparamos las pérdidas de inserción del filtro a 1.57542 GHz obtenidas con las obtenidas teóricamente al comienzo de éste capítulo, observamos como los 1.85 dB son bastante menores a los 3 dB teóricos de pérdidas. Esto es debido a que hemos decidido aumentar el *FBW* de un 2% a un 3% para compensar el efecto del bajo factor de calidad descargado, lo que nos obligará a filtrar de nuevo la señal a baja frecuencia. No obstante, esto no será un problema ya que podremos filtrar digitalmente.

Además, éste aumento de ancho de banda también acarreará un aumento de la frecuencia de muestreo. Sin embargo, la frecuencia de muestreo mínima que corresponde a muestrear las dos señales útiles es mucho menor a las frecuencias máximas permitidas por el conversor escogido, de modo que éste aumento de ancho de banda permite seguir manteniendo las condiciones de frecuencias máximas del conversor. Pese a que se podría aumentar más los anchos de banda de los filtros, es conveniente aprovechar el ancho de banda restante para suplir la poca selectividad de los filtros.

También se observa como la desadaptación a las frecuencias de los filtros opuestos (o frecuencias de rechazo) es prácticamente 1, de modo que tal y como se predijo en el capítulo 3.1, las pérdidas al realizar la unión de los filtros serán pequeñas.

Por último, en la *Tabla 3.5* se muestran las dimensiones de ambos filtros expresadas en milímetros, donde el layout equivalente se muestra en la *Figura 3.12*.

	$L_1=L_3$	L_2	$W_1=W_3$	W_2	$S_1=S_3$	S_2
Filtro a 1.57542 GHz	17.86	17.58	1.26	1.38	1.11	4.28
Filtro a 1.1918 GHz	23.91	23.45	1.2	1.37	0.85	3.18

Tabla 3.5: Características físicas de los filtros expresadas en milímetros

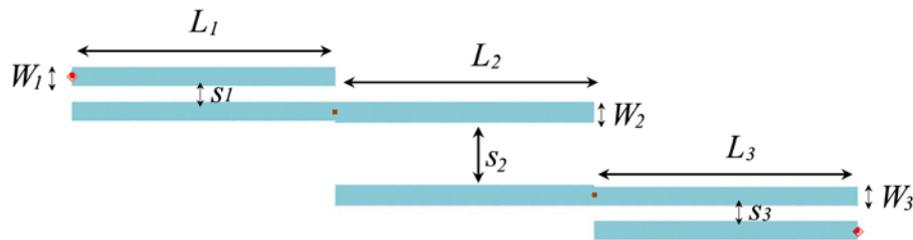


Figura 3.12: Layout de los filtros microstrip implementados con líneas acopladas

Donde se observa la existencia de $n+1$ líneas acopladas, siendo n el orden del filtro. Además, las primeras y últimas líneas acopladas tienen dimensiones análogas.

3.3 Realización del filtro dual mediante duplexores

En este apartado vamos a diseñar los duplexores necesarios para la aplicación Galileo partiendo de los filtros obtenidos en el apartado anterior. Para ello, haremos uso de la teoría presentada en el capítulo 3.1.

3.3.1 Adición de las líneas adicionales y unión de los filtros

Tal y como ya se ha mencionado, para un correcto funcionamiento de los duplexores es necesario añadir una longitud a ambos lados de los filtros para que en sus extremos se vea un circuito abierto. En el capítulo 3.1 se dedujo que, siendo simétricos los filtros, las longitudes eléctricas adicionales debían de ser igual a la mitad de la fase del parámetro $S_{11} = S_{22}$ a la frecuencia central del filtro opuesto.

Partiendo de las longitudes eléctricas obtenidas en los filtros del apartado anterior, la longitud adicional física en los extremos deberá ser la mostrada en la *Tabla 3.6*.

	<i>Filtro 1.57542 MHz</i>	<i>Filtro 1.191795 MHz</i>
<i>βl a la frecuencia rechazo</i>	-139.8°	127.72°
<i>βl línea adicional</i>	$(360^\circ - 139.8^\circ) / 2 = 110.1^\circ$	$127.72^\circ / 2 = 63.86^\circ$
<i>Longitud física</i>	29.598 mm	12.956 mm

Tabla 3.6: Longitudes eléctricas y físicas de los filtros y de la línea adicional

Donde la longitud física se ha calculado teniendo en cuenta una impedancia de 50Ω y trabajando a la frecuencia de operación del filtro opuesto.

Una vez tenemos los dos filtros con nulos de fase a las frecuencias del filtro opuesto, debemos unir ambos en sus dos extremos mediante dos duplexores. No obstante, los dos filtros tienen longitudes y anchos distintos, de modo que su unión a priori no será obvia. Además, el problema aumenta considerando que no es posible añadir líneas para cuadrarlos ya que tenemos unas condiciones de fase definidas.

Por ello, es conveniente definir las ecuaciones que debe cumplir la estructura para que se una, conjuntamente con las que debe de cumplir para que esté adaptado. Planteando las ecuaciones y resolviéndolas de forma iterativa mediante Matlab, obtenemos el layout mostrado en la *Figura 3.13*, considerando unas líneas de acceso de 6.4 mm. La respuesta obtenida con esta estructura se muestra en la *Figura 3.14*.

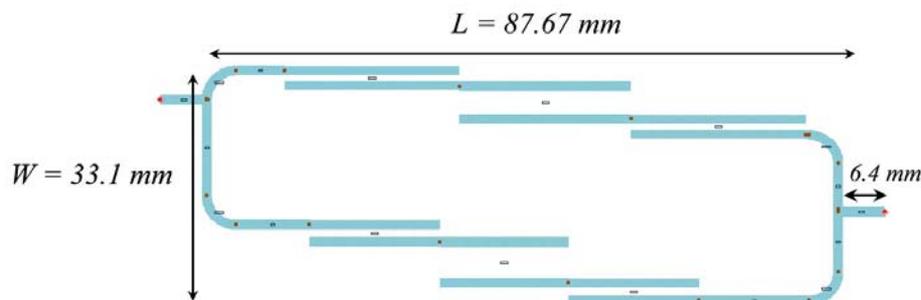


Figura 3.13: Layout de los dos duplexores

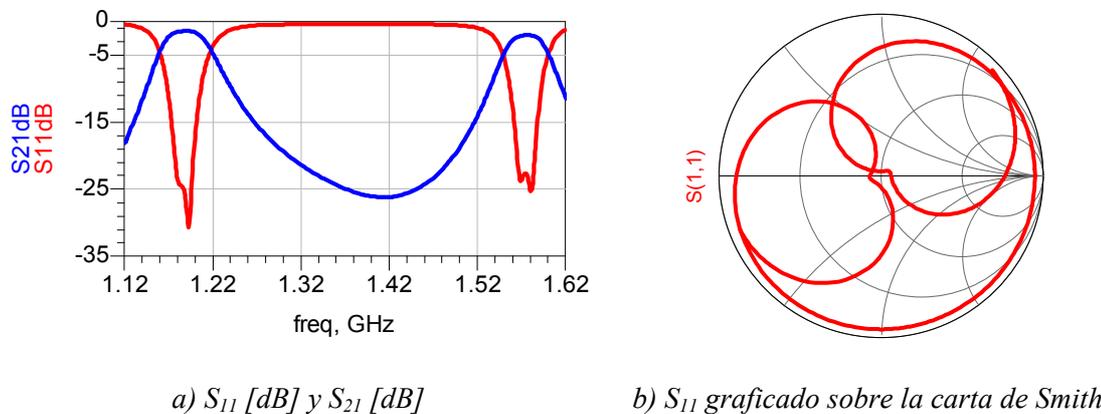


Figura 3.14: Respuesta de los dos duplexores

Uno de los fenómenos más relevantes que aparecen a la hora de juntar ambos filtros es que ahora éstos no presentan la misma atenuación a sus extremos. Esto es debido al efecto que produce un filtro a otro. Si partimos del filtro a 1.57542 GHz, éste presentará una atenuación mayor a 1.1 GHz que a 1.2 GHz, ya que la primera frecuencia está más lejana a la central.

Por lo tanto, a la banda inferior del filtro opuesto añadiremos más atenuación que a la banda superior del filtro, creando así filtros asimétricos. El mismo concepto puede aplicarse para el filtro a 1.1 GHz, donde en este caso el filtro a 1.5 GHz tendrá una atenuación mayor en la banda inferior.

En la *Tabla 3.7* se muestra de forma resumida las características básicas de la estructura.

	<i>IL Total</i>	<i>BW a -3 dB del S_{21}</i>	<i>BW a -3 dB del S_{11}</i>	<i>Atenuación mínima a f_m</i>
<i>Filtro a 1.57542 MHz</i>	-2.05 dB	35 MHz	48 MHz	-9.5 dB
<i>Filtro a 1.1918 MHz</i>	-1.46 dB	46.78 MHz	50 MHz	-7.5 dB

Tabla 3.7: Características básicas de la estructura

Siendo f_m la frecuencia de corte a la cual los filtros tienen un ancho de banda equivalente de 80 MHz. Tal y como se mencionó en el capítulo 2, la atenuación a ésta frecuencia nos permite conocer cuál será la mínima atenuación que tendrán las señales aliasing a la hora de muestrear el espectro.

Observando la *Tabla 3.7*, vemos como el ancho de banda definido a partir del $|S_{11}|$ es mayor o igual que el requerido, lo que permite afirmar que a las frecuencias de interés de nuestro filtro estaremos adaptados. De esta forma, mediante una amplificación previa o posterior, seremos capaces de obtener la señal adaptada y no atenuada o incluso amplificada.

En la *Tabla 3.8* se muestran las pérdidas totales de la estructura desglosadas por las causas que las producen.

	<i>IL Filtro</i>	<i>Adición de líneas adicionales</i>	<i>Fase S_{11} no nula + $S_{11} < 1$</i>	<i>Adición de las líneas de acceso</i>	<i>IL totales</i>
<i>F0=1.1 GHz</i>	1.10275 dB	0.27 dB	0.065 dB	0.018 dB	1.46236 dB
<i>F0=1.575GHz</i>	1.846 dB	0.12 dB	0.0665 dB	0.022 dB	2.05356 dB

Tabla 3.8: Pérdidas de inserción desglosadas por diferentes factores

Donde las pérdidas debido a la adición de las líneas de acceso se han estimado simulando de forma aislada una línea de longitud 6.4 mm con las mismas características de sustrato que las de nuestra estructura.

Cabe destacar que todas aquellas pérdidas adicionales obtenidas al unir los filtros se han atribuido a las pérdidas debidas a no tener un rechazo total ($|S_{11}| = 1$) a las frecuencias de rechazo y tener una fase no nula.

Sin embargo, realmente las pérdidas debidas a estas dos causas serán menores que las mostradas ya que existen diferentes factores que no se han tenido en cuenta. Aún así, éstas son mucho menores que las debidas a la adición de las líneas adicionales, por lo que se pueden considerar que las pérdidas debidas a la unión de los filtros son prácticamente nulas.

Partiendo de todo el proceso mostrado a lo largo de éste capítulo, se ha simulado las respuestas de la estructura planteada utilizando diferentes sustratos, siendo el más destacable el sustrato Rogers 4003C. En este caso, se observan unas pérdidas y adaptaciones parecidas a las presentadas con el sustrato Arlon. No obstante, debido a su permitividad relativa mucho menor, el tamaño de la estructura aumenta de forma drástica, obteniendo unas dimensiones superiores a los 15 cm de longitud.

Del mismo modo, también se ha probado realizar ésta estructura con filtros de topología zigzag, en cuyo caso se obtienen unas distancias entre filtros demasiado pequeñas, lo que podría provocar acoplos indeseados.

3.3.2 Fabricación del duplexor

Partiendo de los datos obtenidos en el diseño y después de su validación mediante Momentum, fabricamos la estructura, haciendo uso de una fresadora de la empresa LPKF modelo S62 y realizando un posterior ataque químico para eliminar zonas de cobre que no habían sido eliminadas.

En la *Figura 3.15* se muestra la estructura implementada. En la *Figura 3.16* y *Figura 3.17* se muestran los resultados en ADS obtenidos con un analizador de redes de la empresa Agilent Technologies, modelo N 5230 A PNA – L realizando una calibración OSLT (*Open Short Load Through*), donde además se comparan con las respuestas obtenidas mediante Momentum. En la *Figura 3.17*, la respuesta punteada representa la respuesta fabricada, mientras que la no punteada representa la respuesta simulada.

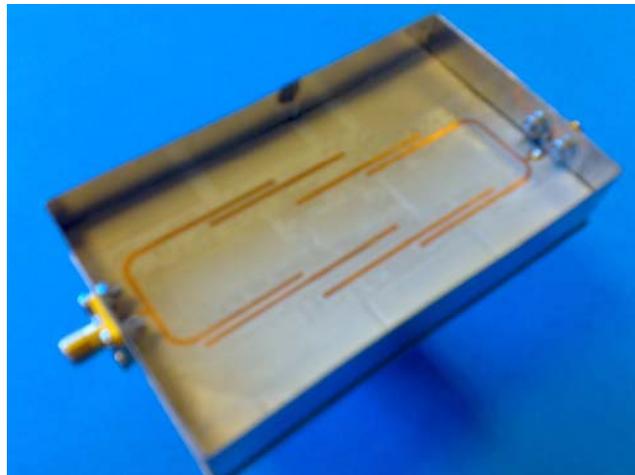


Figura 3.15: Fotografía de la estructura implementada

Si miramos con detalle la respuesta de cada filtro, observamos como ambos mantienen la forma y anchos de banda teóricos, reduciéndose sólo el ancho de banda 1.7 MHz en el caso del filtro a 1.191795 GHz. Sin embargo, ésta pequeña reducción del ancho de banda en éste filtro es debida a una mayor desadaptación del filtro. Este hecho se ve claramente en la *Figura 3.16b*, donde vemos como el filtro a 1.1 GHz está más alejado del centro que el obtenido mediante simulaciones.

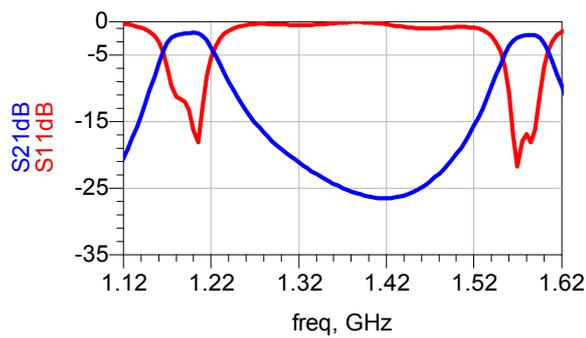
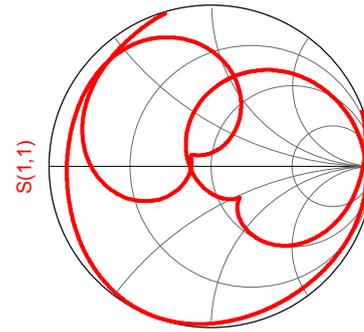
a) S_{11} [dB] y S_{21} [dB]b) S_{11} graficado sobre la carta de Smith

Figura 3.16: Respuesta de la estructura fabricada

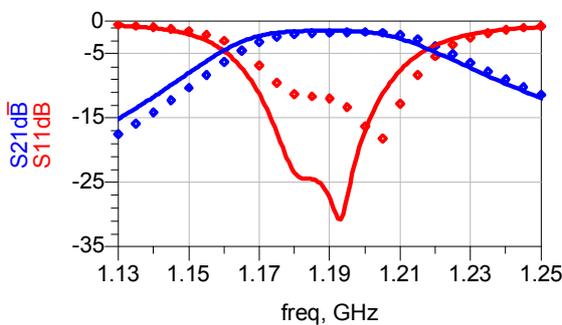
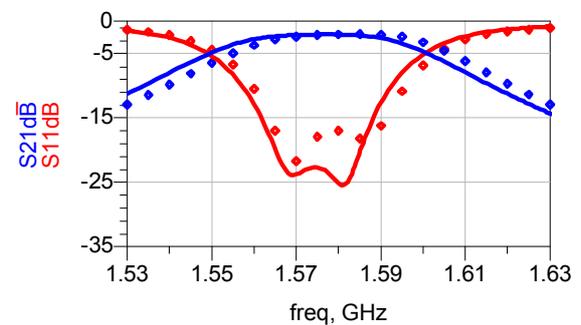
a) S_{11} [dB] y S_{21} [dB]b) S_{11} [dB] y S_{21} [dB]

Figura 3.17: Respuesta de la estructura fabricada versus la simulada

En la Tabla 3.9 se muestran las características referentes a la zona filtrada a 1.57542 GHz.

Banda 1.575 GHz	IL	$ S_{11} $ a f_0	BW a -3 dB del S_{21}	BW a -3 dB del S_{11}	Atenuación mínima a f_m
Simulación	-2.05 dB	0.07	35 MHz	48 MHz	-9.5 dB
Fabricación	-2.16 dB	0.13	35 MHz	38.23 MHz	-8 dB

Tabla 3.9: Características básicas de la estructura en la banda superior

Donde se observa como en el caso de la banda a 1.57542 GHz se mantiene la forma genérica del filtro reduciéndose únicamente el ancho de banda definido respecto el parámetro S_{11} . Ésta reducción puede ser debida a un aumento de un factor 2 de la desadaptación en la banda de paso, lo que repercute también en la adición de 0.1 dB de pérdidas de inserción.

Además, también se aprecia un desplazamiento frecuencial de 6 MHz, de modo que la frecuencia central se sitúa a 1.5815 GHz, lo que hace reducir también la atenuación mínima a la frecuencia de corte definida con un ancho de banda de 80 MHz.

Si analizamos la banda a 1.191795 GHz, extraemos las conclusiones tabuladas en la Tabla 3.10., donde en este caso el cambio más significativo se produce en la desadaptación a la frecuencia central.

Banda 1.191 GHz	IL	S_{11} a f_0	BW a -3 dB del S_{21}	BW a -3 dB del S_{11}	Atenuación mínima a f_m
Simulación	-1.46 dB	0.03	46.78 MHz	49.9 MHz	-7.5 dB
Fabricación	-1.76 dB	0.24	45 MHz	50.5 MHz	-6.9 dB

Tabla 3.10: Características básicas de la estructura en la banda inferior

Mediante la *Figura 3.17b* observamos como la banda se ha desplazado considerablemente del centro de la carta de Smith, obteniendo un aumento de un factor 8 de la desadaptación en comparación con la respuesta simulada. Esto repercute de forma directa en las pérdidas de inserción, aumentando 0.3 dB. Sin embargo, en este caso la respuesta sólo se ve desplazada 1.7 MHz respecto las simulaciones, lo que de nuevo también afecta a la atenuación mínima a la frecuencia de corte definida con un ancho de banda de 80 MHz.

Para buscar las posibles fuentes de error que han producido éste aumento de desadaptación tan elevado, se ha resimulado con Momentum la estructura considerando una ϵ_r tal que las bandas coincidieran con las obtenidas en la fabricación. Cabe destacar que este procedimiento ya se realizó mediante la fabricación de un filtro centrado a 1.57542 GHz. Pese a haber ajustado la ϵ_r a éste filtro, al fabricar de nuevo la estructura completa hemos vuelto a obtener un desplazamiento frecuencial. Esto puede ser debido a la forma en la que la fresadora realiza el dispositivo. En concreto, se ha podido demostrar que la ϵ_r cambia drásticamente en función de la profundidad a la cual la broca elimina el cobre, por lo que éste hecho, sumado a la curvatura que puede presentar el sustrato al realizar el proceso de fresado puede ser el causante de este desplazamiento frecuencial.

Ambas respuestas coinciden para $\epsilon_r = 10.15$, en cuyo caso las fases a las frecuencias de rechazo de los filtros siguen siendo aceptables (menores a 3°), de modo que éstas no añadirán pérdidas de inserción significativas a la estructura. Para este caso, obtenemos $|S_{11}| = 0.06$ en la banda de paso, valor que se asemeja a los resultados simulados.

4 ETAPA DE MUESTREO Y CONVERSIÓN DIGITAL

En este capítulo vamos a presentar el diseño y fabricación referente a la etapa de muestreo y conversión digital basándonos en la teoría de muestreo paso banda presentada en el capítulo 2.

Esta etapa se debe realizar con un conversor analógico digital que cumpla las restricciones dadas por nuestro receptor. Las restricciones más críticas en nuestro caso vienen dadas por la frecuencia mínima de muestreo y el ancho de banda de potencia o full power bandwidth (FPBW).

Debido a tratar dos señales conjuntamente con anchos de banda de 32 MHz y 52 MHz, deberemos utilizar conversores que permitan una frecuencia de muestreo alrededor de los 200 MHz. No obstante, esta es una restricción común tanto para los receptores de muestreo paso banda como para los convencionales, ya que ésta viene dada por la condición de muestreo de Nyquist. Aunque sí es cierto que la teoría de muestreo paso banda requerirá requisitos frecuenciales adicionales, el aumento de frecuencia debido a éstos será muy pequeño en comparación con la magnitud de frecuencias que tratamos.

Dada esta frecuencia de muestreo, se descarta toda posibilidad de poder conectar directamente la señal (tanto RF como IF en el caso de los receptores convencionales) a una FPGA, ya que normalmente éstos tratan con frecuencias de muestreo del orden de KHz. Es decir, en cualquiera de los casos será necesaria una etapa previa al procesado de datos que permita digitalizar la señal.

Además, debido a tratar con señales Galileo, deberemos utilizar conversores con un FPBW del orden de 1.6 GHz, siendo esta una restricción únicamente del receptor de muestreo paso banda, ya que en los receptores convencionales se habrá hecho uso de un mezclador previo que permitirá tratar con señales del orden de MHz.

No obstante, la mayoría de conversores que ofrecen frecuencias de muestreo por encima de 200 MHz presentan un FPBW del orden de GHz, por lo que se requerirá el mismo tipo de conversor tanto para los receptores analógicos como los basados en la teoría paso banda.

En este proyecto utilizaremos el conversor ADC modelo ADC08D500 de National Instruments, el cual permite convertir dos señales a la vez. De esta forma, en nuestro caso a la entrada de cada conversor irán conectadas dos cadenas receptoras conteniendo cada una de ellas las dos bandas de interés.

La estructura de este capítulo se ha dividido en siete bloques.

En el apartado 4.1 se muestran las características básicas del conversor escogido. Una vez definido el funcionamiento global del conversor, en los apartados 4.2 y 4.3 se presenta el diseño y la fabricación del layout del conversor. Además, en el apartado 4.4 se muestra cómo deberán transmitirse los datos del conversor a otro dispositivo.

Por último, en los apartados 4.5, 4.6 y 4.7 se muestran las mediciones realizadas con el conversor, previo a un procesamiento de datos por ordenador. Del mismo modo, también se muestran todas las consideraciones que se han debido de tomar para realizar estas mediciones, así como las limitaciones dadas por nuestros equipos de medida.

4.1 Características básicas del conversor ADC08D500

El ADC08D500 es un conversor analógico digital dual de alta velocidad y bajo consumo que permite frecuencias de muestreo mínimas de 200 MHz y máximas de 800 MHz, así como frecuencias de entrada hasta 1.7 GHz, soportando unas tensiones DC de trabajo de $1.9\text{ V} \pm 0.1\text{ V}$.

El dispositivo parte de tres señales de entrada, siendo éstas los dos canales I, Q y la señal de reloj que determinará la frecuencia de muestreo. Los datos de salida se proveen a la mitad de la frecuencia de reloj utilizando un demultiplexador 1:2 a la salida de cada conversor para reducir el efecto de los transitorios de corriente al pasar de un estado a otro, que pueden acoplarse a la parte receptora analógica del ADC. De esta forma, se reducen los ratios de flanco requeridos y se incrementa el tiempo de asentamiento disponible entre los instantes de transición ^[10].

Así, el conversor proporciona los 8 bits de salida de cada entrada en 16 canales distintos, que multiplexados formarán una palabra de bits para cada instante de muestreo. Consecuentemente, dado que tratamos dos canales simultáneamente, tendremos un total de 32 señales de salida. Además, el conversor también proporciona dos bits adicionales que no forman parte de nuestra palabra de bits de información. Estos son el DCLCK y el OR (Out of Range).

El DCLCK (Differential Clock Outputs) es una señal a una frecuencia mitad respecto la frecuencia de muestreo que será la que nos permita sincronizar y multiplexar los dos conjuntos de palabra muestreados a la mitad de la frecuencia de muestreo insertada. En nuestro caso, las salidas realizarán cada transición en el flanco de subida de la señal DCLCK.

El OR es un bit que nos permite saber si estamos por encima del fondo de escala. En el caso en el que estemos dentro de los rangos de tensión permisibles, el OR estará en estado bajo. Por contra, si nos sobrepasamos el OR estará activo.

Además, tanto las señales de entrada como de salida son señales diferenciales. Este hecho presenta numerosas ventajas frente a las señales single-ended. Una de ellas es que las líneas diferenciales permiten eliminar la contribución de ruido acoplado de modo común (es decir, de forma idéntica en su par diferencial), debido a que la salida es la diferencia entre ellas. Otra ventaja es que las señales diferenciales tienden a radiar menos ruido debido a la cancelación de los campos magnéticos, por lo que la interferencia electromagnética es menor ^[10].

Debido a esta reducción del ruido que se obtiene con pistas diferenciales, se puede hacer uso de magnitudes de tensiones menores, lo que en el caso de los bits de salida permite hacer transiciones de estado baja a alta con una mayor rapidez. Partiendo de esta premisa, el ADC sigue un estándar de comunicación denominado LVDS (Low Voltage Differential Signal), utilizado comúnmente en circuitos digitales de alta velocidad por las características ya mencionadas.

No obstante, el hecho de tratar señales diferenciales conlleva a requerir una etapa previa para convertir las señales de entrada single-ended a diferenciales no incluida en el conversor.

En el Anexo 2 se presenta un estudio de la fabricación de la etapa de conversión mediante balunes planares, del cual se deduce que es más conveniente hacer uso de un balun comercial, ya que éstos ofrecen un comportamiento de banda ancha que permitirá validar el correcto funcionamiento del conversor adquirido.

De esta forma, en este trabajo la conversión a señal diferencial la realizaremos mediante el balun ADTL2-18 de la empresa mini-circuits, dispositivo recomendado por el propio fabricante del conversor.

4.1.1 Fondo de escala y características digitales

El dispositivo permite trabajar a dos fondos de escala predefinidos, siendo éstos de 650 mVpp y 870 mVpp. Pese a ello, debido a la naturaleza de nuestro receptor, que trata con potencias de señal entorno a los -120 dBm, definiremos por defecto el fondo de escala de $V_{FS} = 650 \text{ mVpp}$, siendo incluso éste un valor excesivamente alto para nuestra aplicación.

Partiendo del fondo de escala escogido, la resolución de nuestro conversor dado que utilizamos 8 bits será la mostrada en la ecuación (4.1).

$$\text{Resolución} = 1 \text{ LSB} = \frac{V_{FS}}{2^n} = \frac{650 \text{ mVpp}}{2^8} = 2.53 \text{ mVpp} \quad (4.1)$$

Donde 2.53 mVpp será también la sensibilidad del dispositivo. Para calcular la sensibilidad en términos de potencia y la potencia máxima que puede soportar el conversor, previamente deberemos pasar las tensiones mostradas a valores eficaces (valor cuadrático medio) para poder aplicar las ecuaciones convencionales de continua. Para ello, haremos las transformaciones mostradas en la ecuación (4.2).

$$P = \frac{V_{ef}^2}{Z_o} = \frac{\left(\frac{V_p}{\sqrt{2}}\right)^2}{Z_o} = \frac{\left(\frac{V_{pp}}{2 \cdot \sqrt{2}}\right)^2}{Z_o} = \frac{V_{pp}^2}{8 \cdot Z_o} \quad (4.2)$$

Así, la sensibilidad del dispositivo aplicando la ecuación (4.2) será de -47.9 dBm, mientras que la potencia máxima será de 0.24 dBm.

El formato de las palabras digitales a la salida es el denominado “Offset binary”, que sigue la misma filosofía que la codificación de los bits naturales pero desplazando la escala $\frac{1}{2}$ para representar los valores positivos y negativos. Así, ahora para un valor de tensión nulo (0 V) deberíamos obtener una palabra 1000 0000, aunque debido a la aparición de un error de offset, a la práctica un valor de 0 V oscilará entre las palabras 1000 0000 y 0111 1111. De esta forma, todos los valores negativos empezarán por 0 y los positivos por 1.

Utilizando una codificación offset binary, podemos obtener la palabra código de la tensión insertada mediante la ecuación mostrada en (4.3), donde aplicamos la ecuación clásica de conversión pero restándole el offset, siendo en este caso $V_{FS}/2$.

$$V_{in} = V_{FS} \cdot \left[b_1 \cdot \frac{1}{2} + b_2 \cdot \frac{1}{2^2} + b_3 \cdot \frac{1}{2^3} + b_4 \cdot \frac{1}{2^4} + b_5 \cdot \frac{1}{2^5} + b_6 \cdot \frac{1}{2^6} + b_7 \cdot \frac{1}{2^7} + b_8 \cdot \frac{1}{2^8} \right] - \frac{V_{FS}}{2} \quad (4.3)$$

Donde b_i son los pesos de cada uno de los 8 bits que forman la palabra digital, siendo b_1 el bit más significativo (MSB) y b_8 el bit menos significativo (LSB). A modo de ejemplo, introducir una tensión de $V_{FS}/2$ se traducirá en una palabra de todo 1.

4.2 Diseño del layout del conversor

En este apartado se muestra el layout realizado para nuestro dispositivo y las consideraciones que se han tenido que tomar para la realización del mismo. Pese a que National Instruments recomienda hacer uso de como mínimo 4 capas, aquí presentamos el layout correspondiente a una única capa debido a las limitaciones de fabricación existentes.

Por ello, la performance que obtendremos será ligeramente inferior que la especificada por el proveedor, degradando entre otras la integridad de señal.

Además, por esta misma razón deberemos sacrificar la mayoría de funcionalidades adicionales que presenta el conversor debido a la imposibilidad física del interconexión de ciertos pines.

Algunas de estas funciones adicionales incluían la sincronización de múltiples conversores, la elección de la sincronización de las palabras en el flanco de subida o de bajada del reloj digital DCLK, la medición de temperatura del conversor, la posibilidad de controlar los diferentes parámetros del conversor mediante un puerto serie o la posibilidad de muestrear al doble de la frecuencia de muestreo especificada utilizando los dos conversores internos simultáneamente.

Definido el número de capas a utilizar, el siguiente parámetro crítico a tener en cuenta en el layout es el diseño del plano de masa. En contra de la idea general de separar los planos de masa pertenecientes a los circuitos analógicos respecto los digitales, el fabricante recomienda utilizar un único plano de masa conjunto para todo el circuito. De esta forma, realizaremos el diseño manteniendo todo el conductor inferior del sustrato.

Previamente a la presentación del layout, se deben tener en cuenta ciertas consideraciones referentes al circuito. La más característica es que todas las señales del conversor no continuas son diferenciales.

A continuación vamos a presentar las recomendaciones que hay que tener presentes a la hora de diseñar las pistas diferenciales, considerando efectos de la integridad de señal como crosstalk o acoplamiento, ruido de las fuentes de alimentación, ringing, overshoot y desadaptaciones.

Estas recomendaciones se han extraído de los numerosos guidelines de diferentes proveedores de dispositivos de alta velocidad con interfaz LVDS como [10], [11], [12]. Pese a tratarse de guías exclusivas para el diseño de pistas LVDS, también nos basaremos en éstas para el diseño de las pistas diferenciales de entrada.

4.2.1 Dimensionado de las pistas

Los factores de dimensionado que hay que tener en cuenta en las líneas LVDS para una buena integridad de señal, sobretodo en términos de acoplo, son el grosor de las pistas y del sustrato, la distancia entre pistas y el espaciado entre líneas diferenciales adyacentes.

En la *Figura 4.1* se muestra gráficamente una pista diferencial fabricada sobre un sustrato microstrip situada adyacentemente a otra pista diferencial a una distancia D .

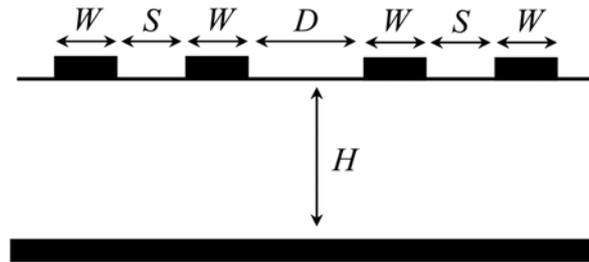


Figura 4.1: Esquema de dos pistas diferenciales adyacentes

Tal y como se observa en la *Figura 4.1*, las pistas diferenciales son de grosor W y están distancias una distancia S . Dada esta topología, las recomendaciones de diseño para un correcto funcionamiento de las señales LVDS son las mostradas en la ecuación (4.4), extraídas de [10], [11].

$$S < 2W \quad D > 2S \quad S < H \quad (4.4)$$

Donde además debe cumplirse que W , S y D se mantengan constantes a lo largo de la pista y que S sea lo menor posible. La razón por la cual se busca minimizar S es porque a medida que se acercan las pistas, éstas se verán afectadas cada vez más por el mismo ruido, que podrá luego rechazarse en el receptor al hacer la diferencia entre pistas. De esta forma, en el proceso de diseño se recomienda fijar S al mínimo valor posible, y a partir de éste deducir los demás valores de W y D necesarios.

Nuestro proceso de fabricación nos permite fabricar pistas distanciadas un mínimo de 0.15 mm. No obstante escogemos gaps de 0.2 mm ya que ésta es la distancia existente entre pines, lo que también permitirá facilitar el proceso de fabricación.

Para la elección del ancho de las pistas habrá que considerar la topología de los pines, ya que tal y como recomienda el proveedor en el footprint, el ancho de las pistas conectadas de los pines debería ser de 0.3 mm. Por ello, considerando que además estamos limitados a hacer pistas de 0.25 mm de anchura, nos decantamos a realizar pistas de 0.3 mm. Este dimensionado permitirá realizar pistas que cumplan todas las condiciones mostradas en la ecuación (4.4) en el caso de las entradas RF.

Por el contrario, todos los pines de salida diferenciales están situados de forma adyacente, lo que conlleva que el espaciado entre pistas de una misma línea diferencial sea el mismo que el existente entre líneas adyacentes, dejando de cumplirse así las restricciones planteadas en (4.4).

Una posible solución sería hacer uso de pistas de ancho 0.25 mm, lo que permitiría juntar más las pistas diferenciales entre sí y separar las adyacentes. Aún así, pese a ser posible la fabricación de pistas de 0.25 mm, no es recomendable dado el gran número de pistas de este tamaño, lo que aumenta la posibilidad de existir errores o fallos en la etapa de fabricación.

Por ello, basándonos en los layouts observados en las distintas placas de evaluación de los convertidores de alta velocidad, realizaremos una conexión de los pines de forma circular, de modo que la distancia entre pistas diferenciales adyacentes no cumplirá con la condición (4.4) durante un tramo de pista muy corto. No obstante, esto lo hacemos a costa de dejar de cumplir la condición de mantener una distancia entre pistas adyacentes constantes, aunque el efecto producido por éste no será un problema dado que precisamente cada vez estamos separando más las pistas, reduciendo así el acoplo entre éstas.

4.2.2 Impedancia característica diferencial

Además de las restricciones ya mencionadas, en nuestro caso habrá que tratar las pistas como líneas de transmisión dado las frecuencias (entorno los 200 – 500 MHz) y dimensiones que tratamos en nuestro layout. Por ello, deberemos además cumplir que los anchos y espaciados de las pistas diferenciales cumplan con la impedancia característica del sustrato escogido. De no ser así, se generarán reflexiones, lo que reducirá la integridad de señal.

Partiendo de pistas microstrip, las ecuaciones que definen la impedancia característica de una línea single-ended Z_o y de una línea diferencial Z_{diff} teniendo en cuenta el espaciado entre pistas S se muestran en la ecuación (4.5), extraída de [12].

$$Z_o = \frac{60}{\sqrt{0.475 \cdot \epsilon_r + 0.67}} \cdot \ln\left(\frac{4H}{0.67 \cdot (0.8 \cdot W + T)}\right) \text{ Ohms} \quad (4.5)$$

$$Z_{diff} = 2 \cdot Z_o \cdot \left(1 - 0.48 \cdot e^{-0.96 \frac{S}{H}}\right) \text{ Ohms}$$

Donde H es la altura del sustrato, ϵ_r la permitividad relativa, T el grosor del conductor y W el ancho de la pista. Partiendo de la W y S planteada en el apartado 4.2.1, la impedancia característica de los diferentes sustratos disponibles en el laboratorio se muestran en la *Tabla 4.1*.

$W = 0.3 \text{ mm}, S = 0.2 \text{ mm}$	Z_o [Ohms]	Z_{diff} [Ohms]
Arlon AD1000 $H = 1.4986 \text{ mm}$	88.97	102.79
Rogers 3010	67.03	86.50
Rogers 4003C $H = 0.508$	93.83	125.93
Rogers 4003C $H=0.813$	112.21	139.36
FR4	149.55	164.43

Tabla 4.1: Cálculo de la impedancia característica para los diferentes sustratos disponibles

Tal y como se observa en la *Tabla 4.1*, el sustrato que permite obtener una impedancia diferencial de aproximadamente 100 Ohms considerando $W = 0.3 \text{ mm}$ y $S = 0.2 \text{ mm}$ es el Arlon AD1000, donde únicamente se muestra el caso de $H = 1.4986 \text{ mm}$ ya que es el que ofrece la impedancia más cercana.

Se ha realizado el mismo cálculo probando distintos valores de W y S que siguieran cumpliendo las restricciones presentadas en el apartado 4.2.1 y en todos ellos se ha obtenido una misma escala de orden de sustratos, obteniendo siempre una impedancia diferencial más cercana a 100 Ohms para el sustrato Arlon AD 1000 y más lejana a 100 Ohms para el sustrato FR4.

También se ha observado como la combinación de W y S presentada es la que permite obtener la impedancia más cercana a 100 Ohms, por lo que se confirman $W = 0.3$ mm y $S = 0.2$ mm como los valores óptimos para el diseño de las pistas diferenciales.

No obstante cabe destacar que la fabricación de las placas en las cuales se utilizan dispositivos ADC de alta velocidad suele hacerse mediante sustratos FR4 de baja permitividad, haciendo cumplir la impedancia característica necesaria mediante el grosor pertinente (generalmente mucho más delgado que los existentes en el laboratorio).

Este hecho permite una ventaja añadida aparte del coste, ya que una baja permitividad conlleva a longitudes eléctricas más pequeñas para una misma longitud física, lo que reduce aún más los efectos de alta frecuencia indeseados en la etapa de salida digital.

4.2.3 Presentación del layout realizado

Teniendo en cuenta las consideraciones anteriores, se realiza el layout mediante momentum, lo que nos permitirá comprobar posteriormente el correcto funcionamiento tanto de las pistas RF de entrada como de las salidas diferenciales de los bits. En la *Tabla 4.2* se muestran los dispositivos y componentes utilizados para la realización del mismo, donde todas las capacidades y resistencias son SMD (Surfaced Mounted). El layout generado se muestra en la *Figura 4.2*.

Dispositivos:

	<i>Unidades</i>	<i>Modelo</i>	<i>Empresa</i>
Balun	3	ADTL2-18	mini-circuits
Regulador	1	LM317D2T	STMICROELECTRONICS
Wide Band Choke	1	FB20010-3B-RC	BOURNS JW MILLER
Rectificador	1	1N4001	NTE ELECTRONICS
Headers	34	M50-3601242	HARWIN

Capacidades:

Cerámica X7R 0.01 μF	18	case 0402	
Cerámica X7R 0.1 μF	6	B0603R104KCT	MULTICOMP
Tantalium 33 μF	1	594D336X0016C2T	VISHAY SPRAGUE
Tantalium 10 μF	2	TCJA106M010R0300	AVX

Resistencias:

100 Ohm	34	232270461001 RC22H 0603	PHYCOMP
100 Ohm	37	RC1206	PHYCOMP
110 Ohms	1	SG73P2ATTD1100F	KOA
210 Ohm	1	RP73D2A210RBTG	TYCO ELECTRONICS
3K3 Ohm	1	RC1206	PHYCOMP

Tabla 4.2: Lista de componentes necesarios para la implementación de la placa ADC

En los siguientes subapartados explicaremos de forma más detallada las diferentes zonas del layout y su función en el circuito global. En concreto, nos centraremos en las pistas y componentes de alimentación, las pistas de entrada y las pistas de salida.

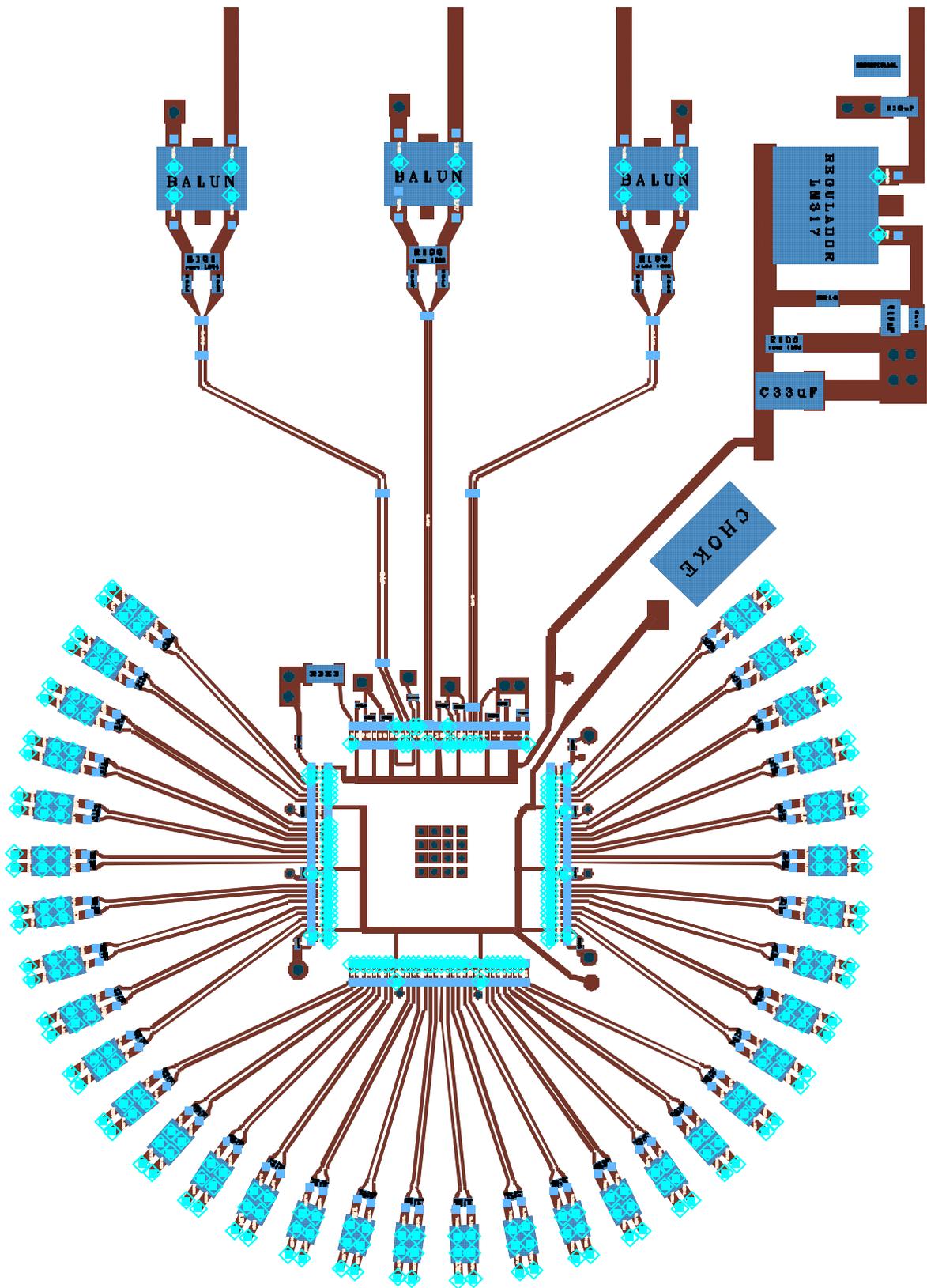


Figura 4.2: Layout de la placa ADC realizado con Momentum

4.2.3.1 Pistas de alimentación

Tal y como ya se ha mencionado, el conversor necesita una tensión DC de $1.9 \text{ V} \pm 0.1 \text{ V}$. Esta tensión se consigue mediante un regulador que mantenga constante el valor especificado. En nuestro caso hacemos uso del regulador LM317D2T, al cual deberá aplicarse una tensión entorno los 3.7 V. Sus conexiones se muestran de forma ampliada en la *Figura 4.3*.



Figura 4.3: Ampliación del conexionado del regulador

Para que proporcione la tensión especificada, deberá hacerse uso de las resistencias de 110 Ohms y 210 Ohms tal y como se ha especificado en el layout. Además, a este regulador habrá que añadirle una serie de componentes recomendados por el propio fabricante del conversor, los cuales se detallan a continuación:

- Una resistencia de 100 Ohms a la salida del regulador que permita proveer una corriente mínima durante el encendido del dispositivo para asegurar que no haya picos de tensión.
- Una capacidad de $33 \mu\text{F}$ a 2.5 cm de la fuente de potencia para eliminar todos los transitorios de corriente que podrían llegar a corromper la propia fuente de potencia.
- Una capacidad de $10 \mu\text{F}$ tanto a la entrada como en el pin ajustador del regulador para evitar transitorios de corriente, dado que el dispositivo está lo suficientemente lejano de las capacidades de desacoplo de los pines de alimentación, lo que podría generar ruido indeseado.
- Un dispositivo *choke* para aislar la alimentación analógica respecto la digital dado que utilizamos una misma fuente de alimentación para ambas. Este *choke* evitará que el ruido digital se acople a las porciones analógicas del ADC.

Además, a la entrada de la alimentación también se le ha añadido un rectificador para evitar tensiones con polaridad negativa.

Asimismo, se han añadido capacidades de desacoplo de $0.01 \mu\text{F}$ conectadas en paralelo a masa en cada pin de alimentación tanto analógico como digital situado lo más cercano posible a éste (preferiblemente medio centímetro). Estas capacidades filtrarán todas las componentes frecuenciales y transitorios indeseados, lo que permitirá mantener la integridad de señal.

Por último, mencionar que se recomienda que el grosor de las pistas de alimentación sea lo mayor posible (cuanto más grande, menos resistencia ofrece) y que difiera de la impedancia característica propia del sustrato, para poder atenuar más las componentes frecuenciales.

4.2.3.2 Señales de entrada

Tal y como ya se ha mencionado, tanto las señales de entrada como el reloj serán señales diferenciales, que deberán convertirse cuanto antes ya que éstas son más inmunes al ruido. La conversión de single-ended a diferencial se realiza mediante el dispositivo ADTL2-18 de la empresa mini-circuits.

En la *Figura 4.4* se muestra el interconexión del balun que es análogo para las tres señales de RF, con la única diferencia de que en una de las señales la polaridad está invertida.

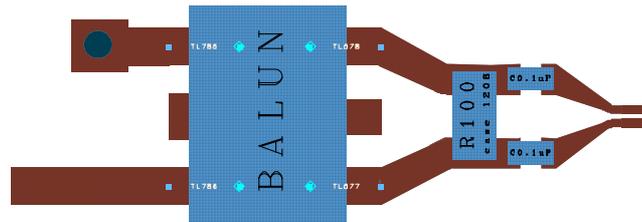


Figura 4.4: Ampliación del conexionado del balun

Tal y como se observa en la *Figura 4.4*, el balun tiene como entradas la señal de RF y masa y de ahí obtiene la señal diferencial, que deberá cargarse con una impedancia diferencial de 100 Ohms.

El convertor permite trabajar con señales *D.C. coupled* o *A.C. coupled*. El modo *D.C. coupled* permite mantener la componente continua y bajas frecuencias, que en nuestro caso no nos son de interés. Además, este modo requiere instrumentación adicional. Por contra, el modo *A.C. coupled* permite eliminar la componente continua (D.C.) mediante un condensador serie a la entrada, sin requerir ninguna instrumentación adicional. Este modo es muy útil para medir señales A.C. superpuestas a una componente D.C. elevada. Por ello, nosotros nos decantamos por este modo, insertando una capacidad de 0.1 μF a cada una de las pistas diferenciales de entrada tal y como muestra la *Figura 4.4*.

El diseño de las pistas diferenciales se ha realizado de forma que las pistas del reloj sean lo más rectas posibles tal y como recomienda el fabricante del convertor. Además, las señales I y Q se han diseñado de forma simétrica entre sí.

Llegados a este punto, realizamos simulaciones tanto de las señales diferenciales de entrada de forma individual como de éstas en conjunto con los via holes situados alrededor del chip. En la *Figura 4.5* y *Figura 4.6* se muestran la adaptación y pérdidas de inserción respectivamente de las tres señales de entrada simuladas conjuntamente.

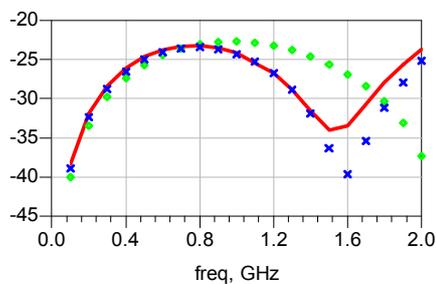


Figura 4.5: Adaptación de las tres señales RF

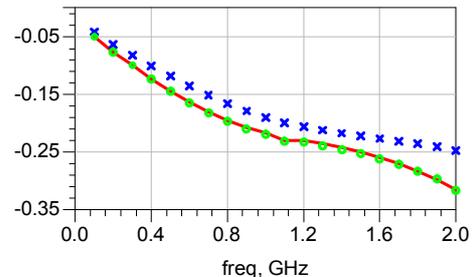


Figura 4.6: Pérdidas de inserción de las señales RF

Donde el rojo representa la señal de entrada I, el verde la señal Q y el azul el reloj.

Se observa como tenemos adaptaciones por encima de los -20 dB y pérdidas por debajo de los -0.35 dB para todo nuestro rango frecuencial. Del mismo modo, se ha obtenido un acoplamiento entre señales superior a los -40 dB.

4.2.3.3 Bits de salida

Los bits de salida se caracterizan por la cercanía existente entre todos los pines. Además, pese a haber mencionado que tendremos 16 señales por canal que representarán los 8 bits, en realidad tendremos 32 pistas por canal, dado que tratamos con señales diferenciales. El dimensionado de todas las pistas para que no existieran acoplos entre ellas se tuvo en cuenta en el apartado 4.2.1. No obstante, falta tener cuenta ciertas consideraciones adicionales.

Debido a tratar con señales LVDS, deberá insertarse una impedancia de 100 Ohms lo más cercano al receptor como sea posible. Esta resistencia permitirá cerrar el circuito del par diferencial LVDS proporcionando una salida en corriente y adaptando al mismo tiempo el circuito diferencial.

En la *Figura 4.7* se muestra esta topología en nuestro caso, donde se deberá insertar una resistencia de 100 Ohms entre las pistas diferenciales de cada una de las 32 señales que contienen los bits.

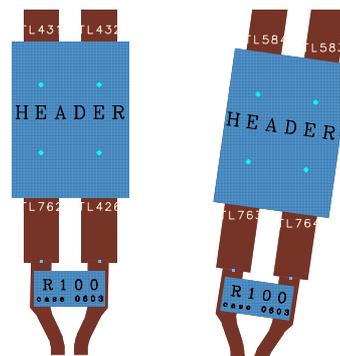


Figura 4.7: Ampliación de las salidas de los bits diferenciales

Tal y como ya se mencionó, el conjunto de todas las pistas forman una circunferencia para separar al máximo la distancia entre pistas diferenciales y para igualar las distancias físicas entre todos los pines.

Todas las pistas recorren una distancia que oscila entre los 16.6 mm y los 18.12 mm, lo que conlleva para nuestro sustrato una longitud eléctrica máxima de 20.3° y un desfase máximo entre pistas de 1.7° para el caso frecuencial más restrictivo (400 MHz).

De forma análoga a las señales de entrada, se han realizado simulaciones de todos los bloques de bits conjuntamente. En concreto, se realizó la simulación en dos bloques. El primero contenía los 10 primeros bits (20 pistas diferenciales) situados en la parte superior del ADC, que son simétricos a los 10 últimos bits situados en la parte inferior del chip. El segundo bloque simulado contenía los 14 siguientes bits situados en la parte izquierda del chip. En todos ellos se realizaron simulaciones hasta los 400 MHz, dado que esas pistas trabajarán a una frecuencia mitad del reloj. Mediante estas simulaciones se han obtenido pérdidas menores a -0.07 dB dentro de las frecuencias de interés, con adaptaciones por encima de los -30 dB. Además, el acoplamiento entre pistas diferenciales es mayor de -50 dB para todo el rango frecuencial.

4.3 Fabricación de la placa conversora

Una vez diseñado y simulado el layout, fabricamos la placa conversora haciendo uso de una fresadora de la empresa LPKF modelo S62. En la *Figura 4.8* se muestra la placa previa a la inserción de los componentes. En la *Figura 4.9* se muestra la misma placa ampliando la zona correspondiente al chip. En la *Figura 4.10* se muestra la placa una vez insertado el chip y el resto de los componentes.

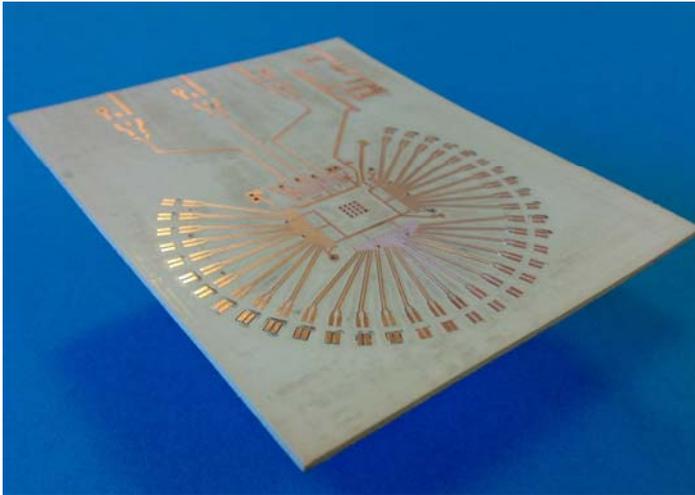


Figura 4.8: Placa conversora sin componentes

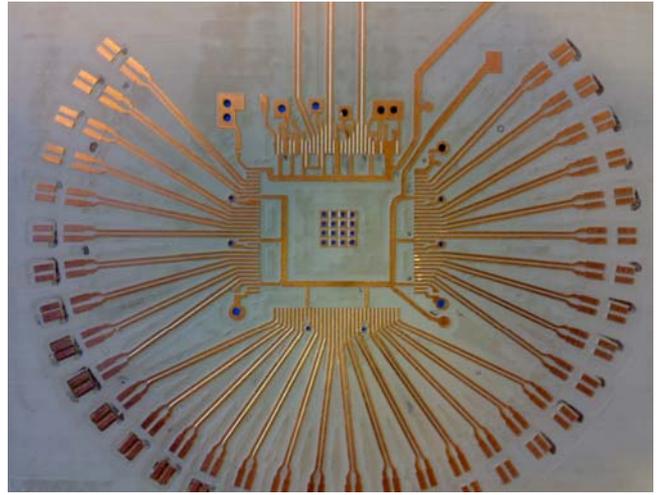


Figura 4.9: Ampliación de los bits diferenciales previo a la inserción de componentes

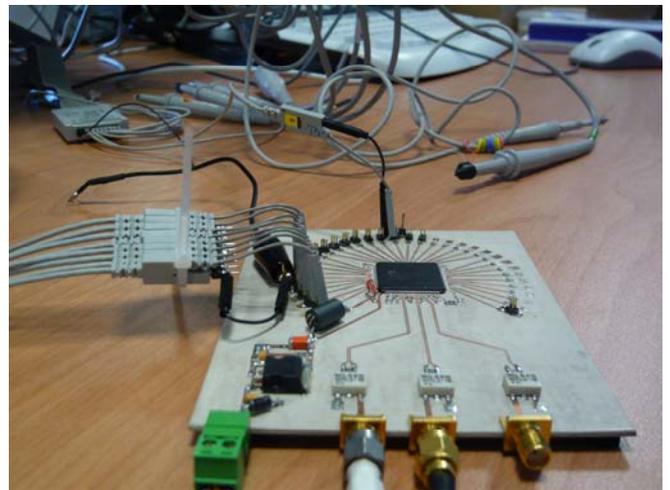
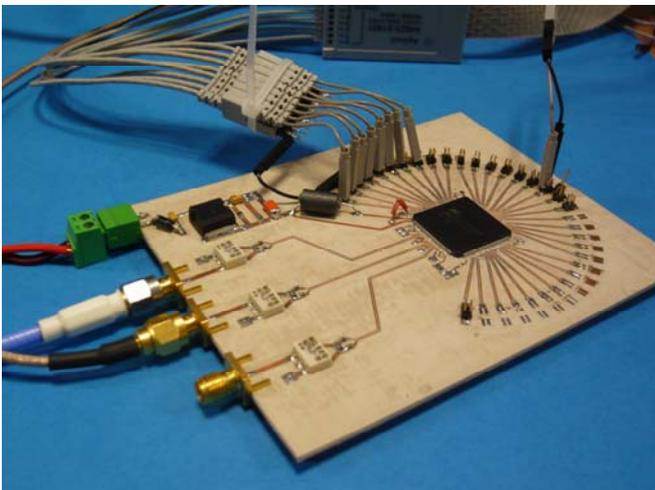


Figura 4.10: Placa conversora con componentes

Debido al tamaño y espaciado entre pistas del interconexión del chip, tanto éste como las capacidades de desacoplo situadas a su alrededor se han soldado mediante Poxxy. Por contra, el resto de componentes (los situados en la zona de RF, en el regulador y en los headers) se han soldado mediante estaño.

4.4 Transferencia de datos a un equipo de medida u otros dispositivos

Previo a la medición del dispositivo de medida, es necesario estudiar la forma de transferir la información. Al tratar señales diferenciales LVDS, debemos tener ciertas consideraciones a la hora de transferir los datos de la placa al osciloscopio o a cualquier otro dispositivo como puede ser una FPGA. De nuevo, nos basaremos en los guidelines presentados por diferentes proveedores de dispositivos que tratan con señales LVDS, siendo éstos [10], [11] y [12].

La primera característica común que deben cumplir todos los cables es que su impedancia sea de 100 Ohms para que no aparezcan reflexiones en ésta transmisión. El tipo de cable dependerá de la distancia y la velocidad de los datos. Aún así, los cables balanceados (como es el caso del par trenzado) siempre serán preferibles a los cables no balanceados (como por ejemplo el cable plano o un coaxial) ya que los cables balanceados permiten reducir la interferencia electromagnética EMI y rechazan el ruido como modo común. Tanto en el caso de los cables planos como los trenzados, los conductores no utilizados deberían conectarse a masa o terminarlos correctamente.

No obstante, puede hacerse uso de cables planos para distancias cortas (hasta unos 0.5 m) y baja frecuencia. Para este caso, los pares diferenciales deben estar separados entre sí por cables de masa. Además, para velocidades altas, los conductores laterales no deberían utilizarse para transportar información. De esta forma, la conexión de señales LVDS debería realizarse tal y como muestra la *Figura 4.11*.

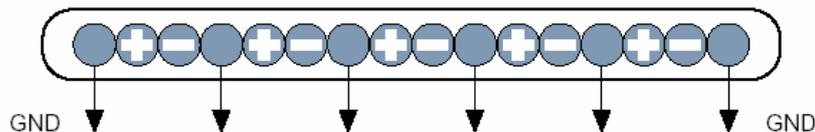


Figura 4.11: Conectividad recomendada de las señales LVDS, extraído de [11]

Por contra, si hacemos uso de velocidades elevadas o los cables tienen longitudes superiores a 0.5 m, es recomendable utilizar cables de pares trenzados. Otra posibilidad sería hacer uso de los cables twin-axial o twinax, que a diferencia de los cables coaxiales, éstos permiten transmitir una señal balanceada.

4.5 Medición de la placa conversora

Dado que tratamos con señales digitales y tenemos un número elevado de salidas, el método óptimo de medición sería hacer uso de un analizador lógico, al cual le insertaríamos las 32 señales por un bus preparado para tratar señales LVDS y éste procesaría los datos, permitiendo visualizar en el propio analizador la respuesta en conjunto de la señal. También podría hacerse uso de una FPGA como la Xilinx Spartan disponible en el laboratorio, que acepta señales LVDS de hasta una velocidad de 600 MBps. No obstante, esta alternativa requeriría la programación de la FPGA para procesar los datos y transferirlos al ordenador.

En nuestro caso, debido a las limitaciones del laboratorio, realizaremos las mediciones de la placa a través de un osciloscopio mixed-signal (MSO) que permite tratar tanto señales analógicas como digitales. En concreto, utilizaremos el modelo MSO6104A serie 6000 de la empresa Agilent. Este modelo dispone de un bus digital de 16 bits y de 4 canales analógicos, donde las palabras digitales se capturan a una velocidad de 1 Gmuestras/segundo mientras que las señales analógicas se capturan a 4 Gmuestras/segundos.

A continuación vamos a presentar las limitaciones que va a presentar nuestro equipo de medida, debidas fundamentalmente al osciloscopio y a las sondas. Cabe destacar que todas las limitaciones mostradas son inherentes del equipo de medida, y siempre que cumplamos los medios de transmisión mencionados en el apartado 4.4, estos efectos no estarán presentes a la hora de realizar el procesado mediante una FPGA o mediante una captura con un analizador lógico que cumpla los requisitos de medida.

4.5.1 Imprecisiones dadas por el osciloscopio

La primera restricción que introduce el osciloscopio es el ancho de banda, que en nuestro caso es de 1 GHz. Este hecho provoca la primera distorsión en la medida digital, dado que una buena medida de un pulso cuadrado requiere un número de armónicos elevados. De esta forma, cuando los armónicos son bajos ocurre el denominado fenómeno Gibbs, lo que genera una oscilación en cada estado lógico.

Si nos basamos en la teoría presentada por el propio fabricante, el ancho de banda del osciloscopio debería ser tal para que se cumpliera la ecuación (4.6). Si se cumple esta condición, estaremos cogiendo los 5 primeros armónicos, lo que permitirá mostrar de forma correcta los pulsos ^[13].

$$BW_{osciloscopio} > 5 \text{ Frecuencia máxima} \quad (4.6)$$

De esta forma, la frecuencia de reloj máxima que deberíamos permitir con nuestro osciloscopio debería ser como máximo de 200 MHz. Sin embargo, 200 MHz es la frecuencia mínima de muestreo del ADC. Es decir, a medida que vayamos aumentando la frecuencia de muestreo del conversor, empezaremos a tener errores atribuidos en gran parte a la medida del osciloscopio.

Otro problema existente con el osciloscopio utilizado es que no permite realizar medidas síncronas, es decir, capturar datos en los instantes escogidos por una señal digital definida. Esto conlleva a que no capturaremos los datos cada vez que aparezca un flanco de subida del reloj digital DCLK, sino que iremos capturando datos a una frecuencia de 1 GHz. Este remuestreo digital asíncrono requerirá un posterior diezmado de la señal para eliminar todos los estados redundantes, ya que dado la existencia de retardos entre señales, el remuestreo puede crear estados lógicos inexistentes.

Esta situación se muestra en la *Figura 4.12*, donde se muestra una captura realizada por el osciloscopio de las salidas digitales. La ristra de bits que conforman la palabra digital está pintada en negro, mientras que el reloj digital está pintado en rojo. En la parte inferior se muestra la palabra digital en binario para cada una de las muestras que interpreta el osciloscopio.

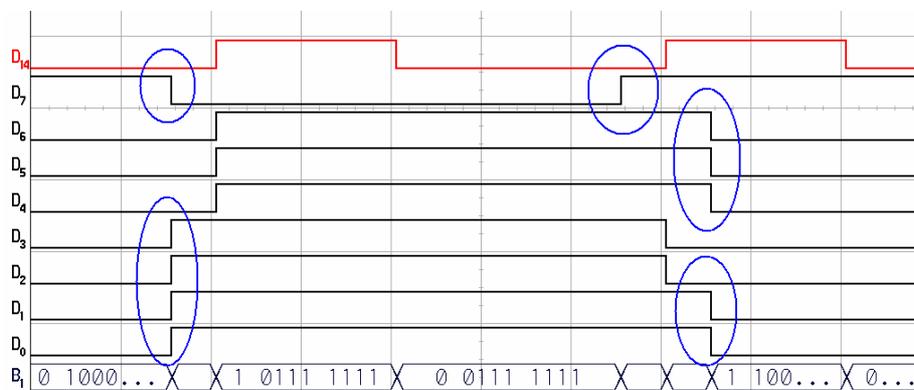


Figura 4.12: Ejemplo de retardos de bits digitales

Tal y como se puede observar, al no capturar datos en los flancos de subida del reloj, aparecen estados lógicos adicionales mayores a la frecuencia de reloj debidos a los retardos, así como los generados por el flanco de bajada del reloj digital.

Este problema deberá solucionarse mediante un procesado digital, en el que deberán diezmarse las muestras de modo que capturemos únicamente las palabras en los flancos de subida del reloj.

Por último, pese a no ser un problema inherente del osciloscopio, también habrá que tener en cuenta la tensión umbral de las palabras digitales, que en nuestro caso está entorno los 1.4 V (como la lógica TTL). Si nos sobrepasamos de la tensión umbral correcta, se observarán pulsos que mantendrán estados lógicos '0' durante intervalos de tiempo mayor, mientras que si la tensión umbral es demasiado baja, tendremos estados lógicos '1' mayores.

4.5.2 Imprecisiones dadas por las sondas

Otro factor determinante en las medidas son las sondas utilizadas para realizar la medida. En nuestro caso se dispone de sondas pasivas analógicas y sondas digitales no diferenciales. Además, en el caso de las señales digitales el osciloscopio no permite aplicar operaciones matemáticas, lo que comporta la primera limitación de la medida. Es decir, pese a tener señales digitales diferenciales, en las medidas presentadas se utilizó señales single-ended para cada uno de los bits, lo que degrada la integridad de señal dado que no podemos rechazar el ruido común en ambas pistas.

De la misma forma, dada la alta velocidad a la que se transmiten datos, la distancia a la que se ubiquen las referencias a masa también afectarán a la medida de forma drástica. Por ello, además de referenciar una masa común para todas las señales analógicas o digitales, deberá hacerse uso de una masa individual para cada una de las señales que permita tener la masa a una mínima distancia respecto la medida. De esta forma, en el caso de las sondas analógicas deberá intercambiarse la configuración de masa convencional por la que permite conectar las masas de forma más directa mediante un hilo conductor corto.

En la *Figura 4.13* se muestra una medida del reloj digital a 100 MHz obtenido mediante el bit diferencial DCLK, mostrando la medida obtenida con la sonda digital (azul), con una sonda analógica con una referencia a masa utilizando un cable largo (amarillo) y con la misma sonda analógica pero referenciando la masa mediante un hilo conductor corto (verde). La imagen correspondiente a la instrumentación utilizada para este último caso se muestra en la *Figura 4.14*.

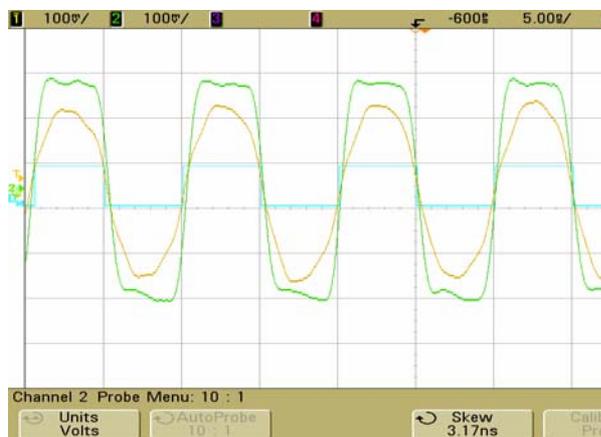


Figura 4.13: Diferentes medidas del reloj digital de salida

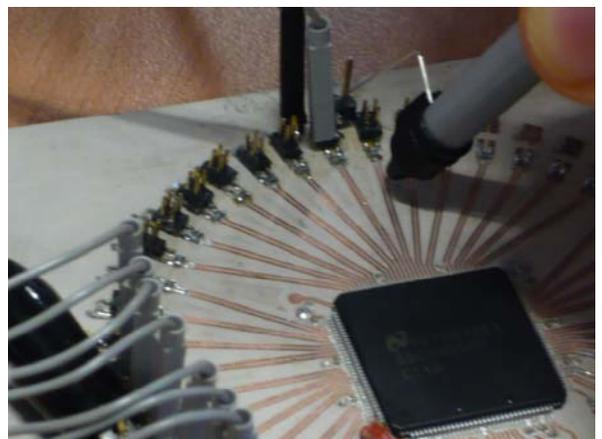


Figura 4.14: Realización de la medida correcta

Tal y como muestra la *Figura 4.13*, al referenciar la masa con un cable largo perdemos gran parte del pulso digital, obteniendo prácticamente un seno. Por contra, si realizamos la medida con el hilo corto, se puede visualizar un pulso cuadrado más bien aproximado, lo que permitirá discernir con mayor probabilidad la elección de los estados lógicos.

La siguiente limitación viene dada por los anchos de banda de las sondas. En el caso de las sondas digitales, éstas aceptan señales de hasta el orden de 200 MHz. Sin embargo, las frecuencias de trabajo del reloj de nuestro conversor son de 200 MHz – 800 MHz, lo que conllevará a medidas erróneas o no fiables cuando superemos estas frecuencias. De esta forma, el bit que se verá más afectado es el correspondiente al reloj digital DCLK, dado que el resto de bits irán a frecuencias menores o iguales a ésta, ya que irán alternando estados lógicos 1 y 0 en función de la entrada.

Una posible solución a este problema es midiendo el reloj mediante la sonda analógica cuando superemos las frecuencias entorno a las 200 MHz. Dado que las sondas analógicas tienen un ancho de banda mayor (entorno los 500 MHz), seremos capaces de capturar mejor el reloj. Además, como en las medidas analógicas el osciloscopio sí permite realizar operaciones matemáticas, podemos obtener el reloj en diferencial haciendo uso de dos sondas, lo que aumentará la fidelidad de la medida.

A modo de ejemplo, en la *Figura 4.15* y *Figura 4.16* se muestra una medida del reloj digital DCLK a una frecuencia de 100MHz y 200 MHz respectivamente, donde la señal amarilla y verde representan cada una de las dos pistas diferenciales, mientras que la lila representa la diferencia entre ellas y por lo tanto el valor diferencial.

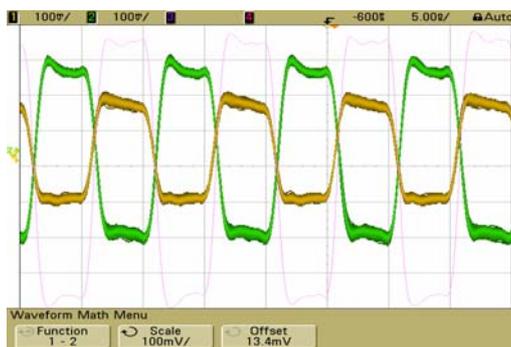


Figura 4.15: Medida diferencial de un tono a 100 MHz mediante sonda analógica

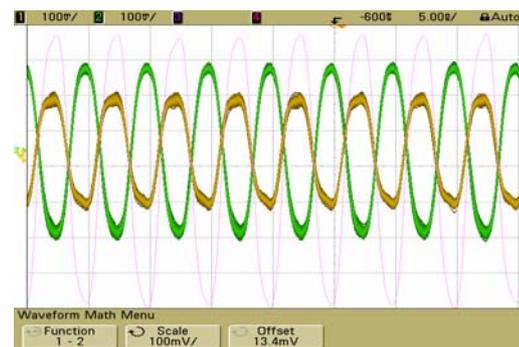


Figura 4.16: Medida diferencial de un tono a 200 MHz mediante sonda analógica

Tal y como se observa en la *Figura 4.15*, se puede recuperar la señal cuadrada a 100 MHz de forma aceptable, dado que como la sonda analógica tiene un ancho de banda de 500 MHz, estamos cogiendo los primeros 5 armónicos, tal y como recomendaba el fabricante.

Por el contrario, para una señal cuadrada de 200 MHz como la mostrada en la *Figura 4.16*, sólo obtenemos los dos primeros armónicos de la señal, lo que conlleva a visualizar prácticamente un seno. Aún así, esta respuesta sigue siendo aceptable para determinar los estados lógicos del reloj.

Pese a ello, a través de ésta figura se puede extrapolar que la sonda digital disponible no será capaz de obtener este orden de frecuencias, ya que su ancho de banda es menor a la mitad de la sonda analógica. Este hecho provoca la obtención errónea de ciertos estados lógicos de la palabra digital.

Además, esto conlleva a un problema mayor en el caso del reloj, y es que si no detectamos los flancos, perderemos instantes de muestreo. Este hecho, además de conllevar una pérdida de información en ciertos instantes, conlleva el incumplimiento de las restricciones de Nyquist, que requieren realizar el muestreo mediante muestras equidistantes.

4.6 Procesado de los datos

Una vez tenemos la medida realizada, debemos procesar los datos para poder ver la señal insertada ya que no tenemos un analizador lógico. Este procesado lo realizamos con Matlab, partiendo de un archivo Excel importado desde el propio osciloscopio, el cual proporciona la magnitud de los canales analógicos, los estados lógicos de los canales digitales y el eje temporal.

Cada captura del osciloscopio muestra el equivalente a los datos que se muestran por pantalla. Por lo tanto, la visualización de la señal de forma correcta dependerá del número de divisiones por pantalla, del tiempo de escala y de la frecuencia de muestreo del osciloscopio. Así, el número de puntos totales que capturaremos para cada medida es la mostrada en la ecuación (4.7).

$$N^{\circ} \text{ puntos} = \frac{N^{\circ} \text{ divisiones}}{\text{pantalla}} \cdot \frac{\text{tiempo de escala}}{\text{división}} \cdot \text{frecuencia muestreo} \quad (4.7)$$

Donde en el caso de nuestro osciloscopio se muestran 10 divisiones por pantalla y la frecuencia de muestreo de las señales digitales son de 1 Gmuestra/segundo. A partir de la ecuación (4.7), podremos saber el número de puntos que deberemos obtener. Si escogemos un número de puntos distintos a los mostrados, la obtención de los puntos podrá mostrar valores que no se corresponden con la medida realizada por el osciloscopio.

Partiendo de estas premisas, el procesado de datos deberá obtener cada una de las señales digitales y obtener la palabra digital considerando que el conversor utiliza un formato de codificación offset binary. Además, dado que el osciloscopio es asíncrono, también deberá efectuar la tarea de diezmar y sincronizar las muestras de modo que tengamos una muestra cada flanco de subida del reloj. De no ser así, dado que el osciloscopio ha remuestreado estaremos forzando a mantener un mismo estado durante k instantes, siendo k la frecuencia de muestreo del osciloscopio entre la frecuencia del reloj digital DCLK.

No obstante, debido a que las palabras están sujetas a ciertos retardos de cambio de estados respecto el reloj, se ha procesado los datos de forma que se obtiene cada palabra en el flanco de bajada del reloj. Así, se ha comprobado de forma experimental que éste es el instante de muestreo óptimo, ya que los retardos entre bits no suelen alcanzar esa distancia.

En la *Figura 4.17* se muestra la respuesta obtenida con Matlab a la salida del conversor ADC insertando un tono a 10 MHz y muestreando a 100 MHz (de modo que si no queremos multiplexar las palabras para obtener el resultado final, deberemos doblar la frecuencia de reloj a la entrada del ADC). Esta medida es la obtenida por el osciloscopio realizando como procesado únicamente la construcción de la palabra digital.

Tal y como se observa en la *Figura 4.17*, se puede intuir la señal de 10 MHz pero está bastante degradada. Esta degradación es debida a dos factores. El primero de todos es debido al ya mencionado remuestreo del osciloscopio. Como estamos remuestreando los estados lógicos, a la hora de mostrar el tono estamos forzando a mantenerse en un mismo valor durante más de un instante de tiempo. El segundo factor es el correspondiente a la desincronización de la señal respecto el reloj de salida. Como no hemos obtenido los datos en los instantes de los flancos de subida del reloj, en la figura se obtienen estados lógicos inexistentes debidos a retardos y/o a muestreos realizados en instantes erróneos.

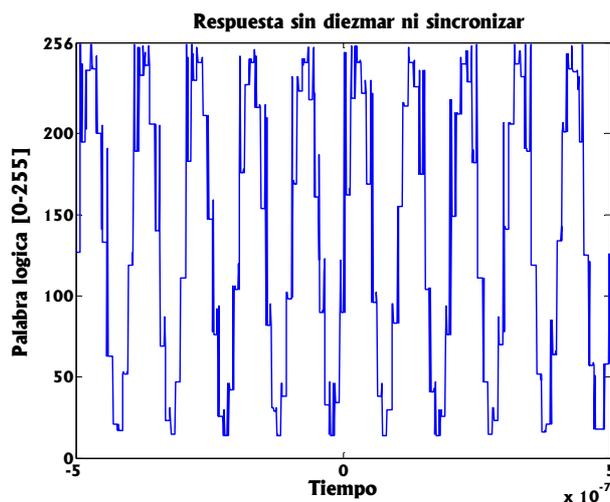


Figura 4.17: Salida del ADC insertando un tono a 10 MHz y un reloj a 202 MHz

Por lo tanto, es necesario realizar un procesado que permita diezmar y sincronizar los datos obtenidos del osciloscopio. El código referente al procesado se muestra en el Anexo 3. En la Figura 4.18 se muestra el mismo tono de 10 MHz pero una vez procesado, mostrando tanto la respuesta temporal como frecuencial.

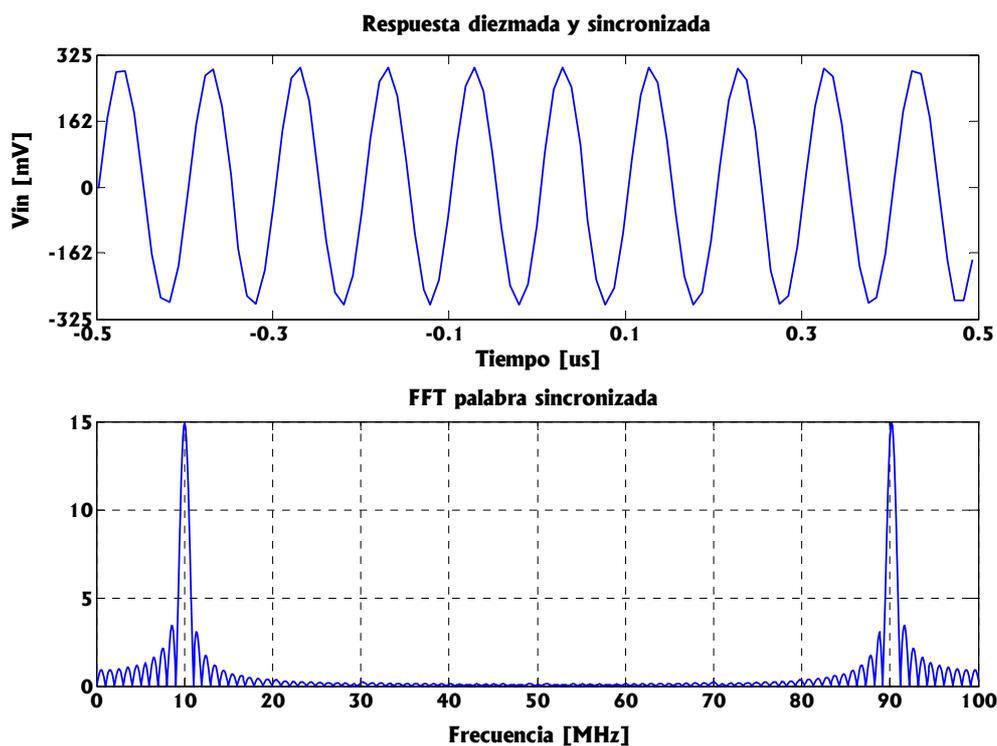


Figura 4.18: Salida del ADC procesada insertando un tono a 10 MHz y un reloj a 202 MHz

Tal y como se observa en la Figura 4.18, ahora obtenemos de forma correcta el tono a 10 MHz, y se puede observar como el espectro es el correspondiente a éste tono, considerando que hemos muestreado a 100 MHz por lo que tendremos una réplica del espectro de 50 MHz a 100 MHz.

Realizando unos pasos análogos, se ha capturado la respuesta procesada de dos tonos separados 20 MHz y centrados a 1.54 GHz, muestreado a una frecuencia de 101 MHz.

Utilizando el código presentado en el capítulo 2.3.4 que permite obtener las frecuencias intermedias a las cuales se trasladarán dos tonos de entrada partiendo de una frecuencia de muestreo, se obtiene que con las características mencionadas, los tonos de entrada muestreados deberían obtenerse a 15 MHz y 36 MHz. Mediante la *Figura 4.19* se puede observar como efectivamente el conversor ha realizado la traslación correctamente y se pueden diferenciar los tonos de forma correcta.

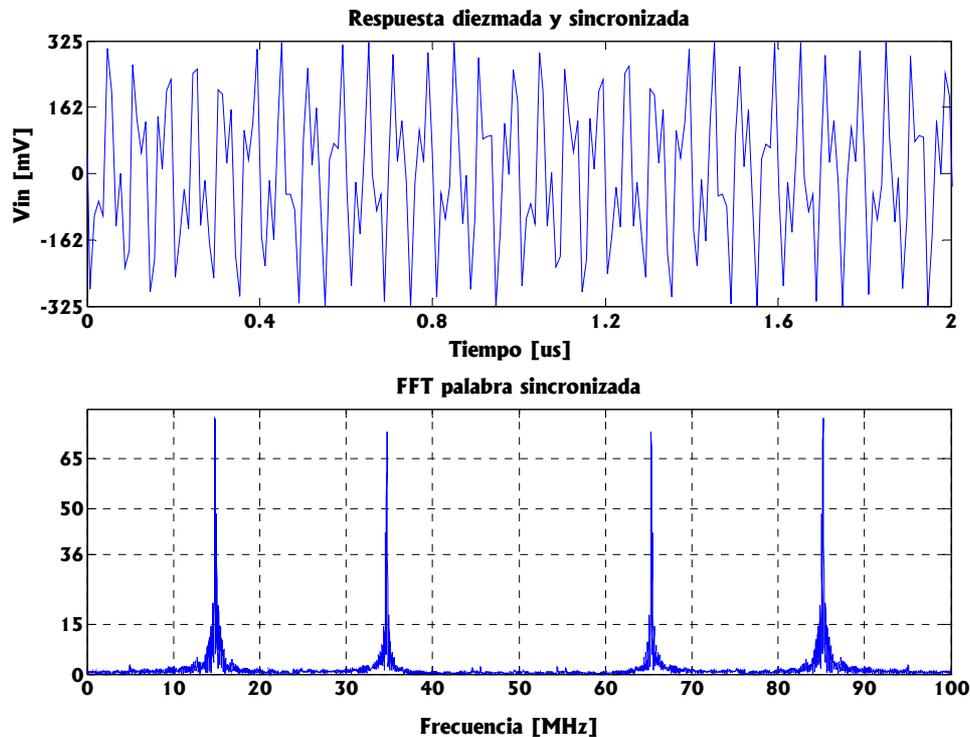


Figura 4.19: Salida del ADC con dos tonos separados 20 MHz y centrados a 1.54 GHz.

Este hecho valida el correcto funcionamiento del conversor. Dadas las limitaciones del laboratorio, no tenemos un dispositivo capaz de generar dos tonos a las frecuencias, anchos de banda y separaciones iguales a las de la aplicación Galileo. No obstante, mediante la *Figura 4.19* se puede extrapolar su correcto funcionamiento.

4.7 Medición experimental de la performance del dispositivo

En este apartado vamos a medir de forma experimental diferentes parámetros que definen la performance del dispositivo ADC, lo que permitirá conocer los límites del conversor. En concreto, hemos estudiado la linealidad en potencia del conversor y el Full Power Bandwidth.

En la *Figura 4.20* se muestra la potencia de salida que se obtiene en el conversor en función de la potencia de entrada insertada manteniendo constantes la frecuencia de muestreo y haciendo uso de un único tono de entrada.

Mediante la *Figura 4.20* se puede observar como la respuesta en potencia del conversor es bastante lineal, obteniendo una performance adecuada para un intervalo de potencia entorno los -42 dBm y los 0 dBm. Estos valores coinciden con la sensibilidad y potencia máxima calculada teóricamente a partir de los datos proporcionados por el datasheet, lo que permite validar el correcto funcionamiento en términos de potencia de nuestro conversor.

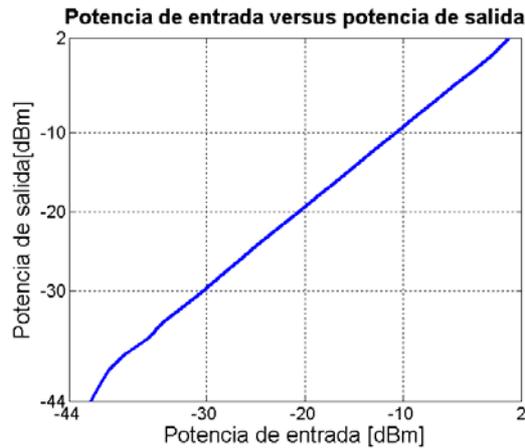


Figura 4.20: Potencia de entrada versus potencia de salida

En la Figura 4.21 se muestra el cálculo del Full Power Bandwidth o FPBW, que permite conocer la máxima frecuencia de entrada para la cuál el convertor realiza correctamente la conversión. Para ello, se considera como máxima frecuencia útil aquella que corta a -3dB . La Figura 4.21 se ha obtenido de forma experimental barriendo la frecuencia de entrada de 10 MHz hasta 2 GHz manteniendo constante la frecuencia de muestreo (101 MHz) y la potencia de señal (-2 dBm).

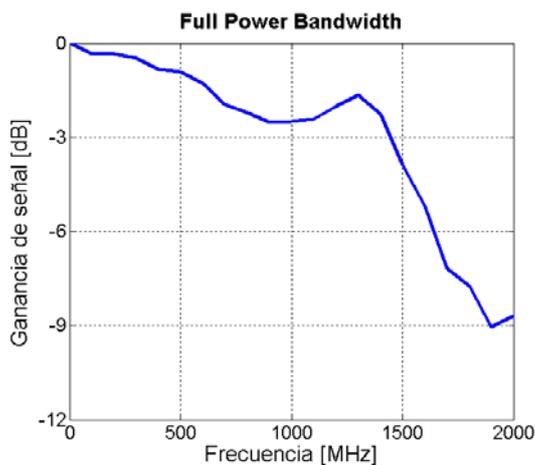


Figura 4.21: Full Power Bandwidth obtenido experimentalmente

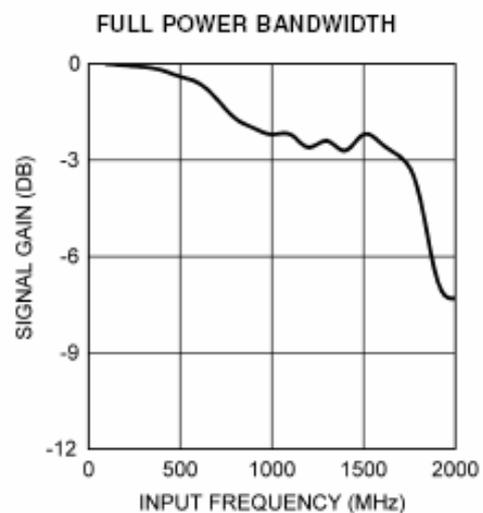


Figura 4.22: Full Power Bandwidth extraído del datasheet del convertor

Además, a la Figura 4.21 se le han restado las pérdidas referentes al balun mostradas en el datasheet y las debidas a las líneas de transmisión de entrada. De esta forma, el FPBW obtenido será el correspondiente únicamente al dispositivo ADC.

Así, si comparamos la respuesta obtenida con la Figura 4.22 que muestra la misma respuesta extraída del datasheet del convertor, se observa como prácticamente obtenemos un mismo comportamiento, reduciendo ligeramente el FPBW a 1.5 GHz en vez de 1.7 GHz.

5 CONCLUSIONES

El objetivo de este proyecto consiste en el diseño e implementación de un receptor multifrecuencia para aplicaciones Galileo, centradas a mediciones de errores y correcciones de la ionosfera. En concreto, la aplicación requiere la obtención y procesado de las bandas E5 (1191.795 MHz) y L1 (1575.42 MHz), con un ancho de banda de 52 MHz y 32 MHz respectivamente. Para ello, se ha partido de una agrupación de antenas, que mediante la técnica de beamforming permite conformar un haz para adquirir las bandas de interés.

El hecho de tratar señales de posicionamiento a diferentes frecuencias para hacer uso de la diversidad frecuencial ha requerido la necesidad de buscar alternativas de diseño de receptores distintos a los convencionales, los cuales provocan retardos de propagación inaceptables para este tipo de aplicaciones ^[2].

En este trabajo se ha presentado una posible solución que hace uso de la técnica de muestreo paso banda. Mediante ésta técnica, se es capaz de trasladar el espectro a baja frecuencia mediante el conversor haciendo uso de frecuencias de muestreo relativamente bajas, dependiendo éstas mayoritariamente del ancho de banda y el distanciamiento entre señales útiles. Así, se es capaz de contener en un mismo canal múltiples bandas de interés, lo que elimina el problema de retardos de propagación entre bandas.

Partiendo de ésta técnica, se ha diseñado y fabricado los dos bloques críticos del receptor, siendo éstos la etapa de filtrado y la de conversión. Las demás etapas como la agrupación de antenas y la amplificación de alta frecuencia requieren un mismo análisis que en el caso convencional, por lo que no se han considerado en este trabajo.

El diseño de la etapa de filtrado de nuestro receptor requerirá filtrar en un mismo canal todas nuestras bandas de interés. En nuestro caso, al tratar únicamente dos señales, el filtrado dual se ha realizado utilizando dos cadenas duplexoras unidas por dos filtros de líneas acopladas centradas a las dos bandas de interés. Una vez fabricada esta topología, se ha obtenido una respuesta del filtro con pérdidas del orden de -2 dB y una adaptación del orden de -15 dB.

El diseño del conversor se ha reducido a la realización del layout de un conversor ADC de la empresa National Instruments, modelo ADC08D500. Este dispositivo permite frecuencias de entrada de hasta 1.7 GHz y frecuencias de muestreo situado en el rango 200-800 MHz, donde ambas características están por encima de las necesidades de nuestra aplicación.

El diseño del layout del conversor ha requerido tener en cuenta factores referentes a la integridad de señal, dado que tratamos con un orden de velocidades lo suficientemente altas como para que aparezcan fenómenos de reflexión, ruido generado por las fuentes de alimentación o acoplamiento entre pistas o entra partes analógicas y digitales. De no tener en cuenta estos factores, podrían aparecer fenómenos como el overshoot y ringing en los pulsos, estados lógicos inexistentes o la pérdida de nuestra señal útil.

Una vez fabricado el layout del conversor, se ha testado éste mediante un MSO (mixed-signal oscilloscope). Este hecho ha limitado de forma considerable la medida, dado que no nos permite realizar mediciones sincronas, lo que conlleva a un remuestreo de nuestra señal. Además, esto ha obligado a realizar un posterior procesado para diezmar y sincronizar las señales al reloj digital, así como para mostrar la palabra digital referente a cada una de las señales digitales.

Del mismo modo, las sondas que disponemos también han limitado la fidelidad de la medida, ya que éstas tienen una frecuencia máxima de medición, lo que degrada la integridad de señal de los pulsos cambiando los estados lógicos erróneamente o en el caso extremo, eliminando la posibilidad de recuperar la señal con un posterior procesado digital por ordenador.

Mediante las medidas realizadas se ha validado el correcto funcionamiento del conversor. No obstante, debido a las limitaciones de los dispositivos de medida, no hemos sido capaces de medir las frecuencias de trabajo de nuestra aplicación, pese a que se puede extrapolar su correcto funcionamiento a través de las demás medidas expuestas. Aún así, esto ha conllevado a un problema mayor y es que no hemos podido medir la etapa de filtrado y conversión en conjunto.

Como líneas futuras, una vez fabricada la antena podría medirse las bandas de nuestra aplicación con el conjunto de bloques que forman nuestro receptor. También podría conectarse la salida del conversor a una FPGA que, mediante el procesado adecuado, podría validar el correcto funcionamiento del conjunto de las etapas, ya no solo desde un punto de vista de espectro, sino de bits de información.

Partiendo de la teoría de filtros aquí presentada, también podría añadirse más bandas de interés (como por ejemplo la banda GPS) al filtro dual presentado, de modo que aumentando la frecuencia de muestreo podríamos obtener otra banda frecuencial. Esto se realizaría añadiendo una tercera rama en la estructura duplexora con un filtro centrado a la nueva banda y adaptando las ecuaciones de diseño. Del mismo modo, podría ampliarse el mismo concepto para adquirir múltiples señales.

Por último, dado que todas las etapas se han realizado con un mismo sustrato, también podría implementarse la etapa de filtrado y conversión dentro de una misma placa, lo que permitiría reducir de forma considerable el espacio total del receptor. Dentro de esta integración podría incorporarse el balun diseñado con tecnología planar en vez del balun comercial ADTL18 utilizado, de modo que permitiría reducir los costes y las pérdidas de inserción, aunque se haga a costa de un mayor tamaño.

6 ANEXO 1

6.1 Estudio de las pérdidas y limitaciones de la estructura duplexora

En este apartado se muestra un estudio que permite modelar las pérdidas del duplexor planteado en el capítulo 3 y determinar cuáles son las limitaciones del mismo.

6.1.1.1 Pérdidas producidas por $|\Gamma_L| < 1$

La estructura planteada parte de ciertas consideraciones que no siempre se cumplirán. La primera de ellas, parte de la suposición de que el coeficiente de reflexión será $|\Gamma_L| = 1$. Cuando esta condición no se cumpla, Z_L no será infinito o imaginario puro, sino un valor con impedancia real e imaginaria muy elevada. De esta forma, con el desfase que añadimos con la línea que precede al filtro, conseguiremos anular la fase del coeficiente de reflexión pero mantendremos su magnitud menor a la unidad, lo que conlleva a una impedancia real pura elevada diferente de infinito.

Por lo tanto, esto provocará pérdidas ya que una pequeña parte de potencia irá a parar a ese puerto. Las pérdidas vendrán determinadas por la impedancia real distinta de infinito que se obtiene al desplazar la línea. En concreto, podemos determinar éstas considerando qué impedancia veremos a la entrada. Si partimos de un coeficiente Γ_L a la entrada del filtro, a la entrada de la rama el coeficiente en magnitud será el mismo, donde además habremos anulado su fase. De esta forma, la impedancia Z_{in_2} vendrá determinada por la ecuación (6.1).

$$\Gamma_{in_2} = |\Gamma_{L2}| = \frac{Z_{in_2} - Z_0}{Z_{in_2} + Z_0} \rightarrow Z_{in_2} = Z_0 \cdot \frac{1 + \Gamma_{L2}}{1 - \Gamma_{L2}} = Z_0 \cdot a \quad (6.1)$$

Donde $a > 1$ ya que Γ_{L2} es > 0 . De esta forma, podemos expresar Z_{in} y el coeficiente de reflexión a la entrada como se muestra en (6.2).

$$Z_{in} = \frac{Z_{in_1} \cdot Z_{in_2}}{Z_{in_1} + Z_{in_2}} = \frac{Z_o \cdot Z_o \cdot a}{Z_o + Z_o \cdot a} = \frac{Z_o \cdot a}{1 + a}$$

$$\Gamma_{in} = \frac{Z_{in} - Z_o}{Z_{in} + Z_o} = \frac{\frac{a}{1+a} - 1}{\frac{a}{1+a} + 1} = \frac{-1}{1+2a} \rightarrow |S_{21}| = \sqrt{1 + \left| \frac{1}{1+2a} \right|^2} \quad (6.2)$$

De forma que si a es mucho mayor que 1, Z_{in} tenderá a Z_o y Γ_{in} a 0, siendo a la impedancia normalizada de la rama en la banda de rechazo. Hay que destacar que el modelado de estas pérdidas es limitado, ya que para el cálculo del S_{21} se ha hecho uso del principio de unitariedad, principio que sólo se cumplirá para dispositivos pasivos y sin pérdidas. Además, se ha considerado que el filtro trabajando a la frecuencia central está totalmente adaptado. Pese a que nuestro dispositivo tenga pérdidas y no esté totalmente adaptado a la frecuencia central, estos valores nos ayudarán a sopesar las tolerancias de error de forma orientativa.

En la *Figura 6.1* y *Figura 6.2* se muestran las pérdidas de inserción IL y desadaptación a la entrada del duplexor en función de la magnitud del coeficiente de reflexión a la entrada del filtro rechazado, considerando $Z_o = 50 \Omega$. El código que realiza esta gráfica mediante Matlab se encuentra en el Anexo 3.

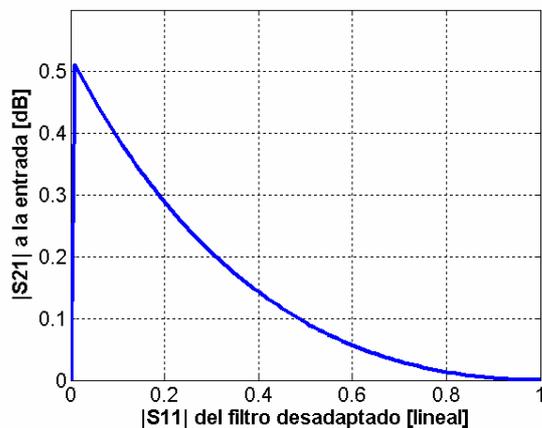


Figura 6.1: IL a la entrada en función de la desadaptación del filtro rechazado

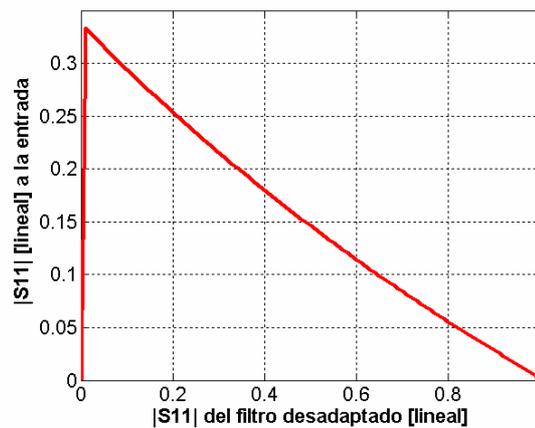


Figura 6.2: Desadaptación a la entrada en función de la desadaptación del filtro rechazo

Tal y como era de esperar, para $|S_{11}|_{\text{Filtro}} = 1$ las pérdidas y desadaptación a la entrada son nulas. De forma opuesta, las pérdidas son máximas para $|S_{11}|_{\text{Filtro}} = 0$, en cuyo caso la entrada será el paralelo de dos impedancias Z_o , por lo que a la entrada tendremos $Z_o/2$ que equivale a $IL = 0.5115$ dB y $|S_{11}| = 0.333$. Además, vemos que las pérdidas de inserción presentan valores aceptables (menores que 0.05 dB) hasta un valor de adaptación del filtro de $|S_{11}|_{\text{Filtro}} = 0.65$, lo que relaja bastante la condición de rechazo del filtro.

Fijadas las frecuencias de los dos filtros, una posible solución para reducir las pérdidas debidas a tener un coeficiente de reflexión $|\Gamma_{L2}| < 1$ se obtiene aumentando la selectividad de los filtros, lo que provocará un aumento de la atenuación en la banda de paso con el consecuente aumento del coeficiente de reflexión.

Sin embargo, en nuestro caso no necesitaremos una selectividad alta ya que ambos filtros están separados aproximadamente 500 MHz frecuencialmente, por lo que la atenuación a las frecuencias de rechazo serán muy elevadas.

6.1.1.2 Pérdidas producidas por imprecisiones de longitud

Otra fuente de pérdidas proviene de la falta de precisión con la que disponemos a la hora de la implementación física y al obtener el desfase del coeficiente de reflexión a la entrada del filtro. Ambos casos tendrán un efecto análogo, mostrado sobre la carta de Smith mediante color azul en la Figura 3.6 del capítulo 3.

Un desfase no exacto provoca que realmente nos estemos situando cerca del circuito abierto. Si nos desplazamos un cierto incremento de longitud obtenemos una impedancia de entrada como la mostrada en la ecuación (6.3).

$$Z_{in_2} = Z_0 \cdot \frac{Z_L + j \cdot Z_0 \cdot \tan(\beta l)}{Z_0 + j \cdot Z_L \cdot \tan(\beta l)} \Big|_{Z_L \rightarrow \infty} = \frac{-j \cdot Z_0}{\tan(2 \cdot \pi \cdot k)} = \frac{-j \cdot Z_0}{\tan\left(\frac{\omega}{v_p} \cdot l\right)} \quad (6.3)$$

Siendo k la cantidad de longitud de línea que nos hemos desplazado respecto el circuito abierto expresado en múltiplos de λ , ω la frecuencia angular a la frecuencia de rechazo y v_p la velocidad de propagación del medio.

Es decir, una imprecisión en la longitud eléctrica o física provocará que nuestra impedancia de entrada pase a ser una impedancia imaginaria pura negativa o positiva en función de si el error de fase cometido es positivo o negativo, siendo esta impedancia cada vez más pequeña a medida que nos alejamos del circuito abierto. Por lo tanto, buscaremos cometer errores de desplazamientos muy pequeños, ya que en estos casos la impedancia imaginaria será muy elevada, lo que permitirá seguir cumpliendo la ecuación (3.1).

Además, examinando la ecuación (6.3) también nos percatamos que a frecuencias de rechazo mayores la impedancia tenderá menos a infinito por lo que las pérdidas serán mayores. Sin embargo, este será un error cometido en la fase de implementación, ya que en la fase de diseño tratamos directamente con longitudes eléctricas.

De nuevo podemos modelar las pérdidas desarrollando la ecuación general de Z_{in} substituyendo la ecuación obtenida en (6.3), obteniendo la ecuación (6.4).

$$Z_{in} = \frac{Z_{in_1} \cdot Z_{in_2}}{Z_{in_1} + Z_{in_2}} = \frac{-j \cdot Z_0}{\tan(\beta l) - j} = \frac{Z_0}{\sqrt{\tan^2(\beta l) + 1}} \cdot e^{j(-90 - \arctan(-1/\tan(\beta l)))} = Z_0 \cdot b \cdot e^{j\Delta} \quad (6.4)$$

$$\Gamma_{in} = \frac{Z_{in} - Z_0}{Z_{in} + Z_0} = \frac{b \cdot e^{j\Delta} - 1}{b \cdot e^{j\Delta} + 1} \rightarrow |S_{21}| = \sqrt{1 - |\Gamma_{in}|^2}$$

Donde se ha considerado $\Gamma_{in} = S_{11}$ ya que estamos cargando el puerto de salida con Z_0 . De nuevo, hay que mencionar que estos cálculos dejarán de ser precisos a medida que nuestro dispositivo tenga pérdidas, ya que dejará de cumplirse la propiedad de unitariedad. Además, también tiene en consideración que el filtro trabajando a la frecuencia central está totalmente adaptado.

En la *Figura 6.3* y *Figura 6.4* se muestran las pérdidas modeladas en función de la longitud eléctrica y física respectivamente. El primer fenómeno que observamos es que las pérdidas en ambos casos son periódicas cada 180° debido a la periodicidad de la línea de transmisión.

Además, las pérdidas producidas por errores de longitudes eléctricas son iguales para los dos filtros. Estas pérdidas surgirán en la etapa de diseño a la hora de obtener la fase del filtro, siendo poco sensibles a los pequeños posibles márgenes de error de longitud eléctrica con los que trataremos. A modo de ejemplo, para $\beta l = 10^\circ$ estaremos cometiendo a la hora de la implementación física un error de 5.3 mm para el caso de $f_0 = 1.5$ GHz y 7 mm para el caso de $f_0 = 1.1$ GHz, correspondiente en ambos casos a unas pérdidas de inserción de 0.035 dB.

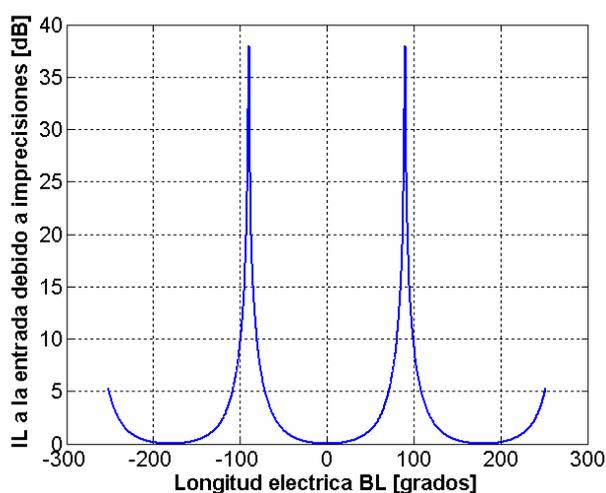


Figura 6.3: Pérdidas versus Longitud eléctrica

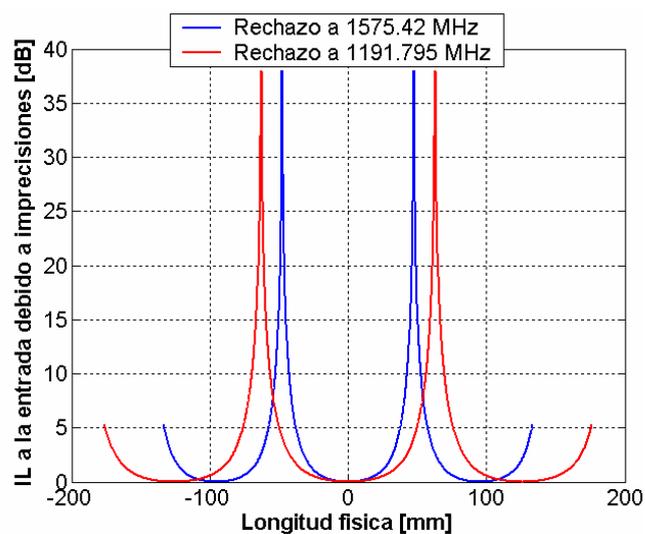


Figura 6.4: Pérdidas versus Longitud física

Por el contrario, tal y como muestra la *Figura 6.4* las pérdidas debidas a errores de la longitud física difieren para los dos filtros estudiados, debido a que ambos trabajan a frecuencias de operación distinta. En concreto, el filtro centrado a 1.1 GHz tendrá unas pérdidas mayores para menores desplazamientos, aunque ambos filtros tendrán unas mismas *IL* máximas. Las pérdidas máximas aparecerán para una longitud eléctrica de 90° ($\lambda/4$), en cuyo caso se cumplirá que $Z_{in2} = Z_{in} = 0$, de modo que $\Gamma_{in} = -1$ y consecuentemente S_{21} tiende a infinito.

Estas pérdidas surgirán a la hora de implementar el filtro físicamente, donde vemos como serán negligibles ya que errores menores a 2 mm presentan unas *IL* menores a 0.005 dB. De esta forma, las pérdidas vendrán dominadas por el error cometido a la hora de escoger la fase del filtro en la etapa de diseño.

6.1.1.3 Pérdidas producidas conjuntamente por $\Gamma < 1$ e imprecisiones de longitud

Por último, hay que tener en cuenta que a la hora de implementar el duplexor, tendremos pérdidas debidas a todos los fenómenos mencionados anteriormente, lo que también alterará la impedancia de entrada.

Este caso se contempla en la *Figura 3.7* del capítulo 3. En concreto, tendremos una impedancia a la entrada de la rama desadaptada con parte real menor a infinito (debido a tener $\Gamma < 1$) y con parte imaginaria (debido a imprecisiones tanto de longitudes físicas como eléctricas). Por lo tanto, veremos una impedancia como la mostrada en la ecuación (6.5).

$$Z_{in} = \frac{Z_o \cdot Z_o \cdot (a + j \cdot b)}{Z_o + Z_o \cdot (a + j \cdot b)} = \frac{Z_o \cdot (a + j \cdot b)}{(1 + a) + j \cdot b} = \frac{Z_o \sqrt{a^2 + b^2}}{\sqrt{(1 + a)^2 + b^2}} \cdot e^{j(\arctan(b/a) - \arctan(b/(1+a)))} \quad (6.5)$$

Donde la parte imaginaria b vendrá determinada por las imprecisiones de longitud y la parte real a vendrá determinada por tener un coeficiente de reflexión menor a la unidad.

Ambos valores a y b serán mayores a medida que tengamos menos imperfecciones, obteniendo una impedancia de entrada de valor Z_o cuando ambas tiendan a infinito.

Por lo tanto, en la mayoría de los casos tendremos los dos efectos mencionados anteriormente por lo que en la práctica nuestro duplexor no será totalmente sin pérdidas, aunque en la mayoría de los casos éstas serán negligibles respecto las pérdidas de inserción de los filtros. Además, también existirán pérdidas adicionales debidas a filtros sin adaptación ideal, pérdidas inherentes del sustrato, etc.

7 ANEXO 2

7.1 Estudio de la fabricación de la etapa de conversión diferencial

En este apartado vamos a estudiar las estructuras que permitan convertir nuestras señales referenciada a masa (no balanceadas) a una señal diferencial o balanceada. Esta etapa es necesaria ya que el conversor utilizado únicamente admite señales diferenciales. Por lo tanto, deberemos convertir tanto las señales provenientes de la etapa de filtrado como la señal de reloj. La estructura que permite realizar ésta tarea es el balun (BALance UNbalance).

Para el estudio de la fabricación del balun, nos vamos a centrar únicamente en baluns planares de banda ancha, ya que serán los que permitan cubrir una señal diferencial sobre las dos bandas de trabajo de nuestro receptor y podremos fabricar con los medios disponibles. Otra posible opción es hacer uso de balunes duales, aunque las topologías probadas mediante ADS como las presentadas en [14] presentan unas dimensiones para nuestras frecuencias mucho más elevadas que los balunes de banda ancha que presentaremos a continuación.

Una forma sencilla de implementar un balun es haciendo uso de un híbrido de 180° rat-race, lo que permite obtener un desfase entre puertos de 180° . No obstante, este tipo de estructura presenta un ancho de banda muy estrecho^[15]. Pese a existir estructuras modificadas para aumentar el ancho de banda, como es el caso de [16], que hace uso de líneas acopladas o de [17], que hace uso de transformadores de impedancias y líneas con diferentes impedancias características, se ha demostrado experimentalmente mediante software ADS que el ancho de banda de inbalanceo que nos ofrece el híbrido de 180° rat-race sigue siendo demasiado bajo para nuestra aplicación.

Por lo tanto, nos vemos obligados a buscar otro tipo de estructura que permita realizar la conversión diferencial. Además, el hecho de buscar estructuras de banda ancha provoca en la mayoría de los casos un aumento de tamaño de los dispositivos que realizan esta tarea. No obstante, existen numerosas estructuras que permiten realizar la conversión diferencial de banda ancha de forma más miniaturizada, siendo algunos ejemplos [18], [19], [20], [21].

Sin embargo, pese a ser estructuras totalmente válidas, éstas requieren diseños multicapa o utilización de elementos discretos para miniaturizar la estructura.

Por ello, aquí se optó por analizar una estructura mucho más sencilla pero que debido a su simplicidad presenta unas dimensiones mayores.

La estructura diseñada y simulada es la denominada branch-line o halfwave balun. A continuación se muestran las ecuaciones de diseño y las simulaciones obtenidas con esta topología, tanto para el reloj como para la señal de entrada. Mediante éstas, se ha conseguido optimizar el área del balun planteado por [22] en un factor 4, manteniendo la performance del dispositivo.

Aún así, el tamaño obtenido mediante este balun planar es mucho mayor que el que podemos conseguir haciendo uso de balunes comerciales. Además, existe el problema añadido de que los balunes planares presentados (tanto el del reloj como el de las señales de entrada) no pueden abarcar todo el rango frecuencial que el conversor le permite. Esto no es estrictamente un problema dado que realmente trabajaremos a una frecuencia, aunque limitaría las pruebas iniciales de la placa conversora a una única frecuencia.

De este modo, resulta más conveniente adquirir un modelo comercial que permita un rango frecuencial mayor para la fabricación de la primera placa de conversión. Una vez validado éste, podría hacerse uso de los balunes aquí presentados haciéndolos trabajar únicamente al rango frecuencial de trabajo, minimizando así los costes de fabricación del receptor.

7.2 Diseño de un Branch-line balun

En este apartado vamos a presentar el diseño y las simulaciones obtenidas partiendo del denominado branch-line balun. La estructura diseñada y simulada es la denominada branch-line o halfwave balun, que tiene una topología semejante al híbrido de 90° convencional pero con impedancias características distintas y dejando el puerto 4 en circuito abierto. El circuito equivalente con líneas de transmisión se muestra en la *Figura 7.1*.

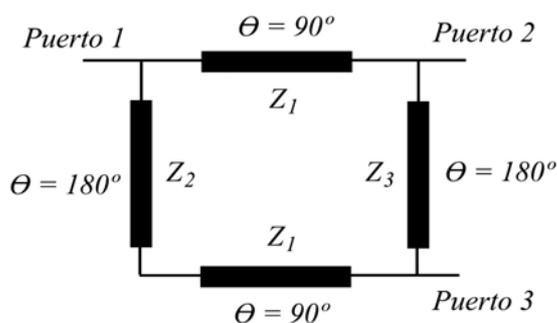


Figura 7.1: Esquemático del balun branch-line

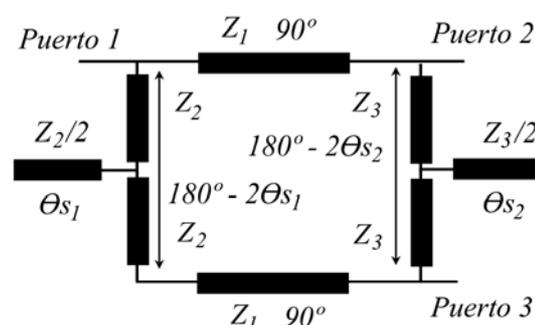


Figura 7.2: Miniaturización branch-line [22]

Tal y como se puede deducir de la *Figura 7.1*, el mayor problema de dimensionado de la estructura reside en las líneas de 180° . Existen varias variantes para miniaturizar el ancho de la estructura, siendo el más destacable el presentado en [22], utilizando un esquemático como el mostrado en la *Figura 7.2*. En este caso, se considera añadir stubs en circuito abierto a las líneas de 180° , lo que permite reducir el ancho de la estructura la mitad de la longitud del stub adicional.

No obstante, el proceso de miniaturización conlleva una reducción considerable del ancho de banda, debido mayoritariamente a la necesidad de utilizar stubs de impedancia $Z_{2,3}/2$, lo que obliga a aumentar las impedancias $Z_{2,3}$ iniciales para obtener diseños implementables.

Por lo tanto, el proceso de miniaturización sólo podremos aplicarlo para la señal de reloj, ya que éste no necesita anchos de banda elevados.

Las ecuaciones de diseño que rigen esta estructura son las mostradas en las ecuaciones (7.1) y (7.2), extraídas de [22].

$$Z_1 = \frac{2Z_3 \cdot \cot \theta_2}{\sqrt{2 \cdot (Z_3 \cdot \cot \theta_2 / Z_s)^2 / R + 2 \cdot R}} \quad Z_2 \cdot \cot \theta_1 = 2 \cdot Z_3 \cdot \cot \theta_2 / R \quad (7.1)$$

$$Z_2 = \frac{2Z_3}{R} \quad Z_1 = \sqrt{2} \cdot Z_s \cdot \sqrt{R} \quad (7.2)$$

Donde la ecuación (7.1) corresponde al diseño miniaturizado mientras que la ecuación (7.2) corresponde al diseño branch-line sin stubs adicionales. Z_s es la impedancia del puerto 1, siendo en nuestro caso Z_0 . R es el ratio entre la impedancia del puerto 2 o 3 y el puerto 1 referenciados a tierra. Es decir, un ratio R equivale a un factor de conversión diferencial 1:2R. Éste ratio vendrá determinado por la impedancia diferencial con la que se cargue a la salida el balun. En nuestro caso, el balun se carga a la entrada de un conversor de impedancia diferencial 100 Ohms.

Por lo tanto, necesitaremos un balun con un factor 1:2 y consecuentemente $R = 1$. Éste hecho nos ayudará a aumentar aún más el ancho de banda de funcionamiento del balun, ya que se cumple que éste aumenta a medida que el ratio se reduce.

7.2.1 Conversión de la señal proveniente de la etapa de filtrado

En este apartado nos vamos a centrar únicamente en las señales Galileo que provienen de la etapa de filtrado. Esta distinción la hacemos debido a los diferentes órdenes de magnitud de frecuencia y ancho de banda que tienen estas señales respecto las frecuencias de reloj.

Tal y como se ha mencionado, para las señales Galileo no seremos capaces de miniaturizar la estructura con la teoría presentada debido a la necesidad de un ancho de banda elevado. No obstante, presentaremos otra solución obtenida empíricamente que no sólo permite miniaturizar la estructura sino que también aumenta el ancho de banda de inbalanceo de fase. Por tanto, las ecuaciones de diseño vendrán definidas por la ecuación (7.2), donde tenemos un grado de libertad, teniendo que forzar Z_2 o Z_3 .

Mediante ADS se ha demostrado que cuanto más pequeñas son Z_2 y Z_3 , más grande es el ancho de banda. No obstante, a medida que se reducen éstas, aumenta una resonancia cercana a la frecuencia central, lo que hace desplazar la respuesta del balun y reducir el ancho de banda de inbalanceo. De forma iterativa se ha obtenido que las impedancias óptimas para nuestro ancho de banda son $Z_3 = 35$ Ohms, $Z_2 = 70$ Ohms y $Z_1 = 70.71$ Ohms. Con estos valores de impedancia obtenemos un ancho de banda por encima del especificado haciendo uso de simulaciones con líneas de transmisión ideales.

Cabe destacar que pese a que las longitudes verticales son ambas de 180° , debido a presentar diferentes impedancias, sus longitudes físicas no serán iguales, por lo que el layout resultante no será cuadrado.

Obtenidas las dimensiones eléctricas e impedancias, debemos pasar éstas a longitudes físicas. El tamaño final del balun vendrá determinado por el tipo de sustrato que utilicemos, donde a diferencia de la etapa de filtrado, en el diseño del balun no existen restricciones del tipo de factor de calidad alto.

En la *Tabla 7.1* se muestran las dimensiones en milímetros del balun branch-line para tres de los sustratos disponibles en el laboratorio haciendo uso de las impedancias mencionadas y partiendo de un layout como el que se muestra en la *Figura 7.3*. Del mismo modo, en la *Tabla 7.2* se muestran las características frecuenciales obtenidas para cada sustrato realizando una simulación con Momentum.

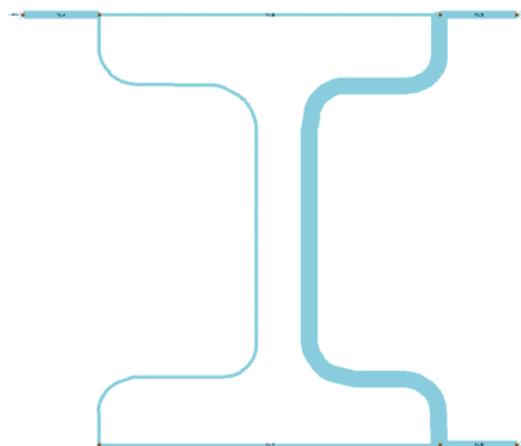
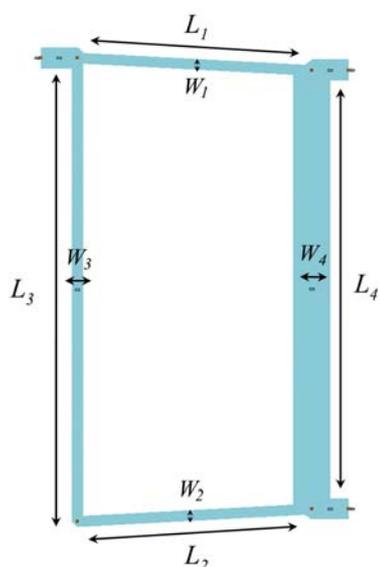


Figura 7.3: Layout del balun branch-line *Figura 7.4: Layout del balun branch-line miniaturizado*

	$L_1 = L_2$	L_3	L_4	$W_1 = W_2$ (Z_1)	W_3 (Z_2)	W_4 (Z_3)	Dimensiones totales
FR4	31.6	63.1	59.7	1.5	1.5	5	31.5 x 65.1
Rogers 3010	21.9	43.7	40.5	0.2	0.2	1.1	22 x 44
Arlon $H = 1.4$	22.3	41.4	44.5	0.6	0.6	2.7	22.5 x 45.4

Tabla 7.1: Dimensiones del balun para los diferentes sustratos

	<i>BW inbalanceo</i> <i>fase $+2.5^\circ$</i>	<i>BW inbalanceo</i> <i>magnitud 1dB</i>	<i>IL a fo</i>	$ S_{11} $ a fo
FR4	461 MHz	596 MHz	0.36 dB	0.029
Rogers 3010	455 MHz	622 MHz	0.25 dB	0.051
Arlon $H = 1.4$ mm	450 MHz	655 MHz	0.135 dB	0.036

Tabla 7.2: Características del balun para los diferentes sustratos

Donde para el caso del sustrato Arlon se ha considerado la $\epsilon_r = 10.2$ obtenida experimentalmente en la etapa de filtrado. Mediante la *Tabla 7.1* se observa como para el caso del sustrato FR4 los valores de impedancia escogidos dan valores de ancho de pista elevados. Por contra, el sustrato Rogers y el Arlon obtienen anchos de pista de 0.2-1.1 mm y 0.6-2.7 mm respectivamente, lo que nos permite reducir aún más el valor de impedancias Z_2 y Z_3 , ya que esto hará aumentar sus anchos de pista y ancho de banda.

De esta forma, considerando el sustrato Rogers, podremos tratar con una relación de impedancias de Z_2 - Z_3 de 20-40 Ohms, lo que también reducirá mínimamente la altura de la estructura. Este rediseño se ha realizado, obteniendo un ancho de banda de inbalanceo de fase de 544 MHz, pero por contra la desadaptación a las frecuencias de interés son mucho mayores. Por lo tanto, como el ancho de banda inicial ya era mayor al especificado, mantenemos los valores de diseño iniciales.

A partir de la *Tabla 7.2* se deduce que existe un compromiso entre los anchos de banda de inbalanceo de fase y magnitud. Esto es debido a que los sustratos que presentan los mayores anchos de banda de inbalanceos de fase son los que presentan el menor ancho de banda de inbalanceo de magnitud y viceversa. No obstante, como los anchos de banda de magnitud son mucho más elevados, prima obtener un balanceo de fase en el máximo rango posible. Además, en todos los casos se cumple que el ancho de banda definido a -3 dB respecto el S_{21} es prácticamente de 1 GHz.

Cabe destacar que en los tres sustratos mostrados se ha tenido que modificar las dimensiones iniciales obtenidas con ADS debido a la aparición de un desplazamiento en frecuencia al simular con Momentum. Además, el sentido del desplazamiento dependía del tipo de sustrato. Este desplazamiento ha podido ser ocasionado probablemente por los acoplamientos existentes entre las líneas no considerados anteriormente y/o los saltos de anchos de línea bruscos debidos a los cambios de impedancia.

Por último, con el objetivo de miniaturizar la estructura hemos deformado las líneas verticales tal y como muestra la *Figura 7.4*, donde se han mantenido las longitudes y anchos de todas las pistas. Además, mediante las simulaciones realizadas se ha observado que es posible aumentar el ancho de banda de inbalanceos hasta un 8 %, debido probablemente a los acoplos entre las líneas verticales. No obstante, como nuestro ancho de banda inicial ya cumplía especificaciones, buscamos miniaturizar optimizando la adaptación.

De esta forma, basándonos en el sustrato Rogers 3010, siendo éste el que mejor cumple el compromiso de tamaño y ancho de banda, hemos miniaturizado la estructura obteniendo unas dimensiones finales de 23 x 29 mm² y un ancho de banda de inbalanceo de fase (el más restrictivo) de 458 MHz. Es decir, hemos conseguido reducir el ancho del balun un 34 % (15 mm) y aumentar el ancho de banda de inbalanceo 3 MHz. En la *Figura 7.5* y *Figura 7.6* se muestra las respuestas obtenidas con Momentum partiendo de la estructura miniaturizada.

Donde las características básicas de éstas coinciden con las mencionadas en la *Tabla 7.2* para el caso del balun sin miniaturizar, con la única diferencia del aumento del ancho de banda del inbalanceo de fase.

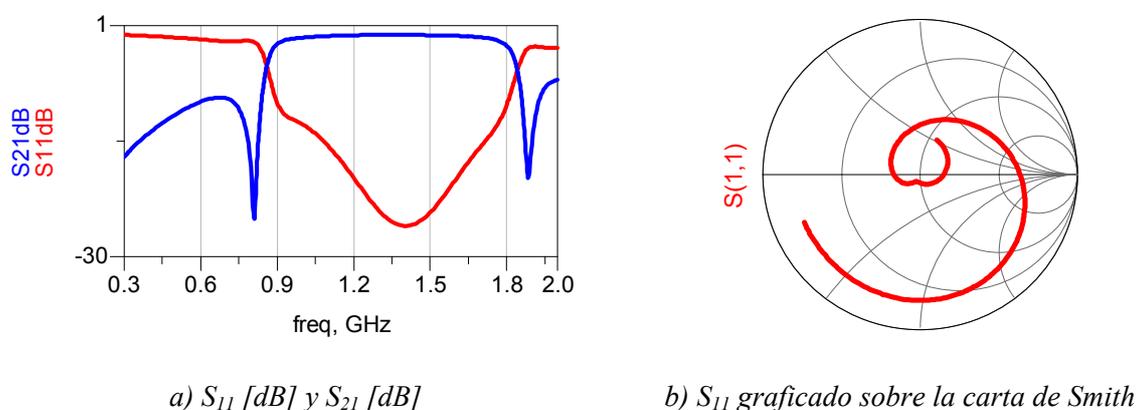


Figura 7.5: Respuesta del balun referenciando los puertos 2 y 3 como puerto diferencial

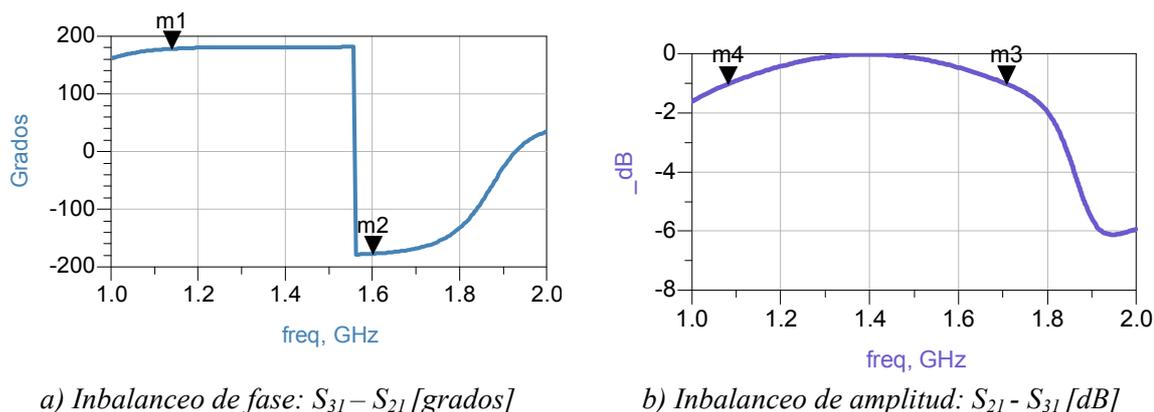


Figura 7.6: Respuesta del balun referenciando los puerto 2 y 3 a masa

Finalmente, se ha simulado con Momentum la estructura duplexora obtenida en el capítulo 3 conjuntamente con el balun, obteniendo una misma respuesta que la estructura duplexora pero en modo diferencial, de modo que se valida la estructura para nuestra aplicación.

7.2.2 Conversión de la señal de reloj no balanceada

En este apartado nos centramos en el diseño del balun que permitirá convertir la señal de reloj referenciada a masa a diferencial. Ésta señal será un tono que podrá variar entre 220 MHz y 800 MHz, siendo éstos los límites de las frecuencias de muestreo fijadas por el conversor y las condiciones de muestreo paso banda. En este caso partimos de que el reloj que utilizaremos está referenciado a masa.

Tal y como se observa, las frecuencias de trabajo del reloj son muy bajas. Además, el ancho de banda de éste es de 580 MHz. De esta forma, si realizáramos un balun con la topología presentada anteriormente obtendríamos unas dimensiones muy elevadas (entorno a los 6 x 12 cm para el sustrato Rogers) y además no cubriríamos todo el ancho de banda necesario.

Planteado el problema, nos decantamos por escoger únicamente un rango de frecuencias de funcionamiento. Es decir, definida la etapa de muestreo, muestrearemos siempre a una misma frecuencia de reloj, por lo que podemos hacer un balun de banda estrecha. Además, esto nos permitirá miniaturizar la estructura con la teoría presentada en [22].

En concreto, diseñaremos dos balún a dos bandas frecuenciales, uno entorno los 350 MHz y otro entorno a los 450 MHz. Pese a que finalmente utilizaremos uno solo, la utilización de los dos balunes podría ser útil en la fase de testeo del conversor. En este apartado nos centraremos primero en analizar el dispositivo a 450 MHz y, mediante éste, presentaremos el diseño a 350 MHz.

Si miniaturizamos al máximo la estructura planteada según la teoría presentada en [22], podríamos obtener una estructura de líneas verticales y horizontales de 90°. No obstante, el artículo no resaltó la desventaja de que insertar stubs de 90° aumenta también la longitud total, obligando en la mayoría de casos a tener que insertar unas líneas de acceso de como mínimo ésa longitud. De esta forma, la longitud total mínima real será de 180°, por lo que reducimos el ancho pero aumentamos la longitud, es decir, mantenemos el área total.

Este problema se puede solucionar si consideramos insertar los stubs dentro de la estructura branch-line, de forma que podríamos reducir mucho más el ancho sin sacrificar así la longitud.

No obstante, esto sólo es viable para estructuras físicas grandes, de modo que la distancia entre stubs para longitudes eléctricas menores a 45° (si fuera 45° se cortocircuitarían) siga manteniendo una distancia prudencial para evitar acoplos.

Por lo tanto, en nuestro caso podemos insertar los stubs dentro de la estructura. En la *Figura 7.7a* se muestra el layout obtenido considerando una longitud eléctrica de los stubs de 40° , lo que conlleva a una separación entre stubs de 1 cm a 500 MHz. De esta forma, en el caso de utilizar un sustrato Rogers 3010 se consigue reducir el ancho 5 cm y la longitud 2 mm. Además, la respuesta sólo ha sufrido una reducción del ancho de banda debido al aumento de los stubs, tal y como preveía [22]. También se obtiene un ancho de banda del parámetro S_{21} y S_{11} muy próximo al inbalanceo de fase, que contrasta drásticamente con los anchos de banda de 1 GHz en el caso del balun sin miniaturizar.

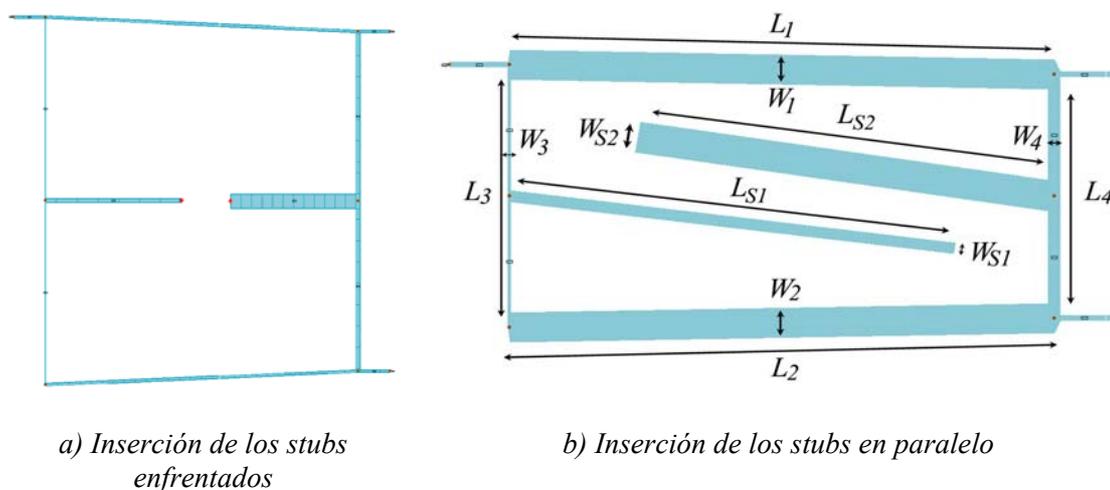


Figura 7.7: Proceso de miniaturización del branch-line balun

Una vez obtenida la estructura, podemos miniaturizar aún más si inclinamos los stubs de forma que puedan tener longitudes superiores a los 45° sin solaparse entre ellos.

De ésta forma, somos capaces de reducir mucho más el tamaño respecto la propuesta de [22] sabiendo que a medida que miniaturizamos se reducen las impedancias horizontales (aumentan los anchos de pista), debido a la naturaleza de las ecuaciones de diseño.

En la *Figura 7.7b* se muestra la estructura final aplicando éste último proceso de miniaturización. Tal y como se observa, podríamos incluso miniaturizar más, aunque ya no nos interesa debido a que la distancia entre puertos es de 2.6 cm. En la *Tabla 7.3* se muestran las dimensiones del balun con los diferentes procesos de miniaturización para una frecuencia de trabajo entorno los 500 MHz.

	<i>Longitud eléctrica stubs adicionales</i>	<i>Dimensiones totales</i>
<i>Branch-line inicial</i>	0°	60 x 120
<i>Miniaturización [22]</i>	40°	120 x 60
<i>Stubs enfrentados</i>	40°	58.4 x 68.8
<i>Stubs en interior y girados</i>	69.7°	53.6 x 30.6

Tabla 7.3: Dimensiones del balun para las diferentes etapas de miniaturización

Mediante la *Tabla 7.3* vemos como hemos reducido en más de un factor 4 el área total del balun respecto el artículo presentado en [22], reduciendo únicamente el ancho de banda tal y como se esperaba. En la *Tabla 7.4* se muestran los anchos y longitud de cada pista, las dimensiones totales y el ancho de banda de los baluns que implementaremos a 500 MHz y a 350 MHz.

	$L_1 = L_2$	L_3	L_4	$W_1 = W_2$ (Z_1)	W_3 (Z_2)	W_4 (Z_3)	W_{S1}	W_{S2}	Dimensiones totales	BW inbalanceo de fase
496 MHz	54.5	28	26.1	3.2	0.27	1.2	1.2	3.3	53.6 x 30.6	58.3 MHz
350 MHz	75.5	39	36.2	3.2	0.27	1.2	1.2	3.3	75.5 x 42.25	41 MHz

Tabla 7.4: Dimensiones del balun para los diferentes sustratos

Donde todas las longitudes están expresadas en milímetros y el ancho de banda mostrado es el de inbalanceo de fase ya que es el más restrictivo. Se observa como los anchos más pequeños son de 0.26 mm. Se ha probado de realizar diseños con impedancias Z_2 menores, obteniendo así un aumento del ancho de banda de inbalanceo de fase pero manteniendo el definido respecto el S_{11} . Además, obtenemos un desplazamiento frecuencial y una reducción de 10 dB de la adaptación. Por lo tanto, resulta más conveniente mantener las dimensiones de la *Tabla 7.4*.

8 ANEXO 3

En este anexo se presentan los diferentes códigos implementados mediante matlab.

8.1 *Script perdidas_duplexor.m*

Este script permite modelar las pérdidas en la etapa de filtrado debido a las imperfecciones del duplexor.

```
%%ETAPA DE FILTRADO

%%CALCULO DE LAS PERDIDAS DE INSERCIÓN A LA ENTRADA DEBIDAS A IMPERFECCIONES DEL
DUPLEXOR

clc,close all, clear all

Zo=50;
i=1;

%%PERDIDAS DEBIDAS A UN COEFICIENTE DE REFLEXIÓN DEL FILTRO DIFERENTE DE 1.

%%Si el coeficiente de reflexión TL es menor a 1, tendremos pérdidas.
%%Que sea ligeramente menor a 1 significa que ZL no será infinito,
%%además, al no estar en el extremo de Smith, tendremos parte real e
%%imaginaria. Miramos cuánto valen las pérdidas en función de este error.

%%Partimos de TL a la entrada del filtro, que será |TL|*exp(jq). Sin
%%embargo al desplazar la línea anularemos la fase, por lo que Tin rama
%%será directamente |TL| que es la que afectará a la impedancia de entrada
%%del puerto 1. Por lo tanto, partimos directamente de este módulo.

for TL=0:0.01:1 %% TL=valor en módulo que = Tin rama.

    i=i+1;
    %%Despejamos ZL de la ecuación  $(ZL-Zo)/(ZL+Zo)$ .
```

```

ZL=Zo*(1+TL)/(1-TL); %Será real porque TL lo es.

a=ZL/Zo; %%Valor de la impedancia ZL normalizada.

Zin=(Zo*ZL)/(Zo+ZL); %%Esta será la impedancia de entrada (el paralelo
                        de Zin1=Zo con Zin2=ZL).

%%Calculamos Tin total:

Tin(i)=(Zin-Zo)/(Zin+Zo);
%absTin=abs(Tin)
%faseTin=phase(Tin)

%%Pérdidas de retorno:

RL(i)=-20*log10(abs(Tin(i)));

%%Pérdidas de inserción
%%|S11|^2+|S21|^2=1 --> |S21|=sqrt(1-|S11|^2)

S21(i)=sqrt(1-(abs(Tin(i)))^2);
S21dB(i)=20*log10(S21(i));
IL(i)=-S21dB(i);

end

H=0:0.01:1.01;
plot(H,IL)
xlabel('|S11| del filtro desadaptado [lineal]');
ylabel('|S21| a la entrada [dB]');
title('Perdidas de insercion RL a la entrada debidas a RO < 1 [dB] en el
      filtro rechazo');
grid on;
axis([0 1 0 0.6]);
figure

plot(H,abs(Tin),'r')
xlabel('|S11| del filtro desadaptado [lineal]');
ylabel(' |S11| [lineal] a la entrada');
title(' Desadaptacion a la entrada debidas a RO < 1 [dB] en el filtro
      rechazo');
axis([0 1 0 0.35]);
grid on;
figure

%%PERDIDAS DEBIDAS A IMPRECISIONES EN LA ELECCION DE LA FASE

fo=[1191.795e6 1575.42e6]

i=0;

k0=0.7;
inc=1e-3;

for k=-k0:inc:k0 %% k es el múltiplo de longitud respecto lambda que nos
                  movemos. Ejemplo, longitud que nos hemos movido =
                  Lambda0/2 --> k = 0.5.

    i=i+1;

    BL=2*pi*k; %%Longitud eléctrica BL en radianes.

    Zin2=-j*Zo/tan(BL);

    Zin=(Zo*Zin2)/(Zo+Zin2); %%Esta será la impedancia de entrada (el

```

```

                                paralelo de Zin1=Zo con Zin2).

%%Calculamos Tin total:

Tinb(i)=(Zin-Zo)/(Zin+Zo);

%%Pérdidas de retorno:

RLb(i)=-20*log10(abs(Tinb(i)));

%%Pérdidas de inserción
%%S11=1-S21 --> S21=1-S11

S21b(i)=sqrt(1-(abs(Tinb(i)))^2);
S21dBb(i)=20*log10(S21b(i));
ILb(i)=-S21dBb(i);

end

P=-k0:inc:k0;

%%Si graficamos respecto BL las dos graficas obtendremos lo mismo,
%%porque los dos dependen igual de la longitud eléctrica. Lo que
%%no dependen igual es sobre la longitud FISICA.

%%Representación sobre longitud eléctrica BL.

G1=2*pi*P*180/pi; %%Vector con todos los valores de BL en grados con los
                    que haremos el plot.
plot(G1,ILb)
grid on;
xlabel('Longitud electrica BL [grados]');
ylabel(' Perdas de insercion IL a la entrada debidas a
        imprecisiones[dB]');
title('|S21| versus longitud electrica BL');

%%Representación sobre longitud física (k es el múltiple de lambda0 por
    lo que la física será k*lambda0)

figure;
plot((P*3e8/fo(2))*1e3,ILb)%% Filtro a 1.5 GHz (Lo representamos en
                            mm==1e3).

hold on;
plot((P*3e8/fo(1))*1e3,ILb,'r') %%Filtro a 1.1 GHz (Lo representamos en
                                mm==1e3).

xlabel('Longitud fisica [mm]');
ylabel(' Perdas de insercion IL a la entrada debidas a
        imprecisiones[dB]');
h=legend('Rechazo a 1575.42 MHz','Rechazo a 1191.795 MHz');
title('|S21| versus longitud fisica');

grid on;

```

SCRIPT perdidas_duplexor.m

8.2 Script calculoFS.m

A continuación se presenta un script realizado con Matlab[®] que permite obtener todas las posibles frecuencias de muestreo que cumplen con la teoría de muestreo presentada en el capítulo 2.3 para el caso particular de tratar con dos señales paso banda.

```

%%Programa que calcula los valores de frecuencia de muestreo que cumplen
restricciones de muestreo paso banda. Además, para esas frecuencias calcula las
respectivas Fif.

%%El programa está validado con los diferentes ejemplos propuestos por los
artículos. Se han comparado los valores y concuerdan.

%%Interesa buscar aquellos rangos para los cuales se cumplen las condiciones de
Fs durante un ancho de banda elevado. Así podemos permitirnos un error de Fs sin
que afecte a nuestra señal.

Fc=[1191.795e6 1575.42e6]; %%Frecuencias centrales de las señales paso banda.

BW=[52e6 32e6]; %%Anchos de banda de las señales paso banda.
i=1;
k=1;

.int=1e6;

for Fs=(BW(1)+BW(2)):int:501e6 %%Barremos todos los posibles valores desde 2BW.
    m=0;

    for i=1:2 %%Miramos las 2 fcarriers

        %%Solo entramos si estamos mirando la 1ª freq o si la 1ª Fif es valida
        para mirar la 2ª

        if i==1 || m==1;

            %%Definimos Fif a partir de fcarrier y fsample

            if rem(Fc(i),Fs)<=(Fs/2)
                Fif(i)=rem(Fc(i),Fs);
            else
                Fif(i)=Fs-rem(Fc(i),Fs);
            end

            %%Miramos si cumple las restricciones de RF sampling

            if Fif(i) < ((Fs-BW(i))/2)
                if Fif(i) > (BW(i)/2)
                    if i==1 %%Si i==1 significa que estamos analizando la 1ª Fif

                        m=1; %%Avisamos que para la 1ª freq analizada hemos
                        obtenido Fif valida. Así analizamos Fif2 con la misma Fs

                    else %%Si i no es 1, estamos analizando la 2ª freq y también
                        es valida, por lo que esa Fs será la buena

                        if abs(Fif(2)-Fif(1))>((BW(1)+BW(2))/2); %%Condición en
                        la que miramos que los diferentes espectros de Fif no se
                        solapen entre ellos.

                            Fval(k,:)= [Fs Fif(1) Fif(2)]; %%Guardamos los
                            valores de Fif de cada fcarrier y la Fs.
                            Fprueba(k)=Fif(1)+Fif(2);
                            k=k+1;
                        end
                    end
                end
            end %%(end de if ==1)
        end %%(end de for de i)
    end %%(end del barrido de fs)

%%En nuestro caso obtenemos BW de fs buenos entre Fs= 320MHz y 330MHz

```

```

%Tambien pasa entre 425 MHz y 445 MHz. La 1ª Fs va de 221.24 MHz a 222.77 MHz

fprintf('\n\nUtilizando un barrido de fs de espaciado %i KHz hay %i valores
posibles de freq de muestreo.', int/1e3, k-1);

if k~=1 %%Solo si existe algún valor de Fs haremos todo esto. Si k =1, significa
que no hemos encontrado ninguno.

    [Fsmín,pos0]=min(Fval(:,1));
    [Fif1mín,pos1]=min(Fval(:,2));
    [Fif2mín,pos2]=min(Fval(:,3));
    [Fiftotalmín,pos3]=min(Fval(:,3)+Fval(:,2));

    fprintf('\n\n La Fif1 mínima que cumple las ecuaciones de muestreo IF es %f
MHz (Fif2 = %f MHz) para una fsample = %f MHz:', Fif1mín*1e-6,
    Fval(pos1,3)*1e-6, Fval(pos1,1)*1e-6);

    fprintf('\n\n La Fif2 mínima que cumple las ecuaciones de muestreo IF es %f
MHz (Fif1 = %f MHz) para una fsample = %f MHz:', Fif2mín*1e-6,
    Fval(pos2,2)*1e-6, Fval(pos2,1)*1e-6);

    fprintf('\n\n Las Fifs mínimas en conjunto son Fif1 = %f MHz, Fif2 = %f MHz
para fsample = %f MHz:', Fval(pos3,2)*1e-6, Fval(pos3,3)*1e-6,
    Fval(pos3,1)*1e-6);

    fprintf('\n\n La frecuencia de muestreo considerando Fs mínima =
2xBW es de %f MHz:', 2e-6*(BW(1)+BW(2)));

    fprintf('\n\n La frecuencia de muestreo Fs mínima que cumple bandpass
sampling es de %f MHz:', Fval(pos0,1)*1e-6);

    P=input('\n\n¿Quiere ver todos los posibles valores de Fs y Fif? (Si=1,
No=2): ');

    if P==1
        fprintf('\n\nLas frecuencias de muestreo y Fif en MHz que cumplen RF
sampling son\n\n[Fs    Fif1 (BW= %f MHz)    Fif2 (BW = %f MHz)]:',
            BW(1)*1e-6, BW(2)*1e-6);
        Fval/1E6
    end
end

```

SCRIPT calculoFS.m

8.3 Script procesado.m

A continuación se presenta un script realizado con Matlab[®] que permite procesar los datos obtenidos mediante el osciloscopio modelo MSO6104A serie 6000 partiendo de un excel obtenido mediante el bus GPIB conectado al ordenador.

```

%Codigo que procesa los datos obtenidos mediante el bus GPIB del
%osciloscopio. Toma como punto de partida un excel de nombre igual al
%indicado en "datos"

clc,clear,close all

    Vfs=650; %%Tension de fondo de escala del conversor ADC
    Vin=0;

    k=1;

```

```

m(1)=0;

%%Muestras obtenidas directamente por el bus GPIB

datos=xlsread('prueba.xls');

tiempo=datos(:,1);
dclock=datos(:,11);
%   aclock=0.5*(sign(datos(:,2))+1); %%Este codigo lo activaremos
%   cuando queramos adquirir el reloj analogico
%   dclock=aclock;
palabras=datos(:,3:10);

% La posicion 1 del vector es el LSB, la posicion 8 del vector es el MSB

data=(palabras(:,1:8)*([1 2 4 8 16 32 64 128]'));

inc=datos(2,1)-datos(1,1); %%Incremento temporal
To=datos(1,1); %%Origen temporal

%%Sincronizamos y diezmamos

for i=2:1:length(dclock)-2
    if(dclock(i)==1 && dclock(i+1)==0 && dclock(i+2)==0) %%Si se cumple esto
estamos en el flanco de bajada
        %%if(dclock(i)==0 && dclock(i+1)==1 && dclock(i+2)==1) %%Si se cumple
esto estamos en el flanco de subida
            dataDIEZ(k)=data(i);
            tiempoDIEZ(k)=tiempo(i);
            dclockDIEZ(k)=dclock(i);
            m(k)=i; %%Nos guardamos la posicion de donde ha ocurrido
            k=k+1;
        end
    end

%%Representamos la respuesta

%%Pasamos a tension

    palabra=decimal2binary(dataDIEZ,8);

%%Calculamos la tension de entrada a partir de la palabra digital

Vin=(palabra*([1/256 1/128 1/64 1/32 1/16 1/8 1/4 1/2]'));
Vin=Vfs*(Vin-1/2); %%Le restamos el offset y multiplicamos por Vfs

%%Calculo de la potencia de la señal

    pot=sum((1/50)*(Vin*1e-3).^2)/length(Vin);10*log10(pot./1e-3)

    figure(1);
    %%Respuesta no diezmada ni sincronizada

    plot(tiempo,data)
    xlabel('Tiempo');
    ylabel('Palabra logica [0-255]');
    title('Respuesta sin diezmar ni sincronizar')

    figure(2);

    %%Respuesta diezmada y sincronizada

    %plot(tiempoDIEZ,dataDIEZ,'r')
    plot(tiempoDIEZ,(dataDIEZ./max(dataDIEZ))-0.5,'r')

```

```

xlabel('Tiempo');
xlabel('Muestras');
ylabel('Palabra logica [0-255]');
title('Respuesta diezmada y sincronizada')
hold on
plot(tiempo,dclock,'b')

figure(3);

%%Respuesta diezmada y sincronizada

subplot(211)
%plot(tiempoDIEZ,dataDIEZ,'-o')
plot(tiempoDIEZ*1e6,Vin)
xlabel('Tiempo [us]');
ylabel('Vin [mV]');
title('Respuesta diezmada y sincronizada')

%%Buscamos la frecuencia del dclock Fs para representarlo:

Fs=1/((m(2)-m(1))*inc); %%Si el clck era correcto, da igual que sea 2-1
que 3-2,etc.

fft_Vin=abs(fft(Vin*1e-3,length(Vin)*10));
fft_length=length(fft_Vin);
base_frec=(1:1:fft_length)*Fs/fft_length;
subplot(212)
%plot(base_frec/1e6,10*log10((fft_Vin./max(fft_Vin))))
plot(base_frec/1e6,(fft_Vin))
title('FFT palabra sincronizada')
xlabel('Frecuencia [MHz]');

```

SCRIPT procesado.m

9 ANEXO 4

En este anexo se presentan los datasheets de los dispositivos utilizados en la realización del layout de la etapa de conversión digital. Los datasheets presentados son los del convertor ADC08D500 de la empresa National Instruments y del balun ADTL2-18 de la empresa mini-circuits.

10 REFERENCIAS

- [1] M Aquino, A Dodson, G deFranceschi, L Alfonsi, V Romano, JFG Monico, H Marques and C Mitchell, “*Towards Forecasting and Mitigating Ionospheric Scintillation Effects on GNSS*”, 49th International Symposium ELMAR-2007, 12-14 September 2007, Zadar, Croatia
- [2] Jonas Thor, Dennis M. Akos, “*A direct RF sampling Multifrequency GPS Receiver*”, 2002 IEEE Position Location and Navigation Symposium, páginas 44-51, 2002.
- [3] Rodney G. Vaughan, Neil L. Scott and D. Rod White, “*The theory of bandpass sampling*”, IEEE Transactions on Signal Processing, volumen 39, Número 9, páginas 1973-1984, Septiembre 1991.
- [4] Larry Marple, “*Exploding the Nyquist Barrier Misconception*”, IEEE Singal Processing Magazine, páginas 32-42, Septiembre 1996.
- [5] Ngai Wong amd Tung-Sang Ng, “*An Efficient Algorithm for Downconverting Multiple Bandpass Signals Using Bandpass Sampling*”, ICC 2001. IEEE International Conference on Communications. Volumen 3, Páginas 910-914, 2001.
- [6] D. Akos and M. Braasch, “*A software radio approach to global navigation satellite system receiver design*”, 1996 Institute of Navigation Annu. Meet. Navigational Technol. For the 3rd. Millenium, Boston, MA, Junio 1996.
- [7] Seymour B. Cohn, “*Dissipation loss in multiple-coupled resonator filters*”, Proc. IRE, 47, 1342-1348, Agosto 1959.
- [8] George L. Matthaei, Leo Young, and E.M.T Jones, “*Microwave Filters, Impedance-Matching Networks, and coupling structures*”, Mc-Graw-Hill, New York, 1964.

-
- [9] M. J. Lancaster, Jia-Sheng Hong, “*Microstrip Filters For RF/Microwave applications*”, John Wiley & Sons, New York, 2001.
- [10] “*LVDS Data Outputs for High-Speed Analog-to-Digital Converters*”. Application Note: www.analog.com
- [11] “*Board Design Guidelines for LVDS Systems*”: www.altera.com
- [12] “*LVDS Owner's Manual*”: www.national.com
- [13] “*Choosing an Oscilloscope with the Right Bandwidth for your Application*”. Application Note 1588. <http://www.agilent.com>
- [14] Hualiang Zhang, Yitian Peng, and Hao Xin, “*Design of Dual-Band Balun with Tapped Stubs*”, Radio and Wireless Symposium, 2008 IEEE, páginas 859-862, Enero 2008.
- [15] David M. Pozar, “*Microwave Engineering – Second Edition*”, John Wiley & Sons, inc., Nova York, 1998.
- [16] Kian Sen Ang and Yoke Choy Leong, “*Converting Baluns Into Broad-Band Impedance-Transforming 180 Hybrids*”. IEEE Transactions on Microwave Theory and Techniques. Volumen 50, páginas 1990- 1995, Agosto 2002.
- [17] Dong Il Kim, and Yoshiyuki Naito, “*Broad-Band Design of Improved Hybrid-Ring 3-dB Directional Couplers*”. IEEE Transactions on Microwave Theory and Techniques, volumen 30, Número 11, Noviembre 1982.
- [18] R. Phromloungsri, S. Srisathit, M. Chongcheawchamnan and I. D. Robertson, “*Novel Technique for Performance Improvement in Impedance-Transforming Planar Marchand Baluns*”, 2005 uropean Microwave Conference, Volumen 1, página 4, Octubre 2005.
- [19] Zhen-Yu Zhang, Yong-Xin Guo, L.C. Ong, and M.Y.W. Chia, “*A New Planar Marchand Balun*”, 2005 IEEE MTT-S International Microwave Symposium Digest, página 4. 12-17 Junio 2005.
- [20] Benjamin Sewiolo, Marcus Hartmann, Benjamin Waldmann and Robert Weigel, “*An Ultra-Wideband Coupled-Line Balun Using Patterned Ground Shielding Structures*”, 2008 IEEE Radio and Wireless Symposium, páginas 459-462, 22-24 Enero 2008.
- [21] Kian Sen Ang, Yoke Choy Leong, and Chee How Lee, “*Analysis and Design of Miniaturized Lumped-Distributed Impedance-Transforming Baluns*”, IEEE Transactions on Microwave Theory and Techniques, Volumen 51, páginas 1009-1017, Marzo 2003.
- [22] Myun-Joo Park and Byungje Lee, “*Stubbed Branch Line Balun*”. IEEE Microwave and Wireless components letters, volumen 17, número 3, páginas 169-171, Marzo 2007.

Firma:

Abstract

The purpose of this work is to design and implement a multi-frequency receiver required to Galileo applications aimed to make error corrections and ionosphere studies. These characteristics require using alternatives to the conventional superheterodine receivers, owing to the existing propagation delays between the bands are unacceptable.

Thus, a band-pass sampling receiver is presented. This receiver realizes a frequency translation via intentional aliasing, allowing to have the same propagation delays between bands due to all the bands are in a same channel. In this work we only present those stages which are critical for the presented receiver, being these the filter and digital conversion stages.

The filter stage requires very selective filters because all the out-of-band noise will be overlapped to the interest band. Thus, the more noise power exists, the more the SNR of the system will be degraded. The filter has been done using a duplexer structure along with two parallel-coupled, half-wavelength resonator filters.

The conversion stage has been done realizing the layout of a comercial ADC. With this one, the correct performance of the ADC for the required application has been validated.

Resumen

Este trabajo tiene como objetivo diseñar e implementar un receptor multifrecuencia requerido para aplicaciones Galileo centradas a realizar correcciones de errores y estudios de la ionosfera. Estas características obligan a buscar alternativas respecto los receptores superheterodinos convencionales dado que para éstos los retardos de propagación entre las diferentes bandas de interés son inaceptables.

Por ello, se presenta un receptor basado en la técnica de muestreo paso banda, que permite trasladar el espectro mediante el conversor ADC a través de un aliasing intencionado, eliminando así los retardos de propagación entre bandas de interés, dado que todas se albergan en un mismo canal. En este trabajo nos hemos centrado únicamente en las etapas críticas del receptor presentado, siendo éstas la etapa de filtrado y conversión digital.

La etapa de filtrado requerirá filtros muy selectivos, ya que el ruido existente fuera de banda se solapará a nuestra banda de interés, degradando la SNR del sistema a medida que tenga más potencia. Esta etapa se ha realizado mediante una estructura duplexora conjuntamente con dos filtros de líneas acopladas.

La etapa de conversión se ha realizado fabricando el layout de un conversor comercial, del cual se ha validado el correcto funcionamiento para la aplicación requerida.

Resum

Aquest treball té com objectiu dissenyar i implementar un receptor multi-freqüència requerit per aplicacions Galileo centrades a realitzar correccions d'errors i estudis de la ionosfera. Aquestes característiques obliguen a buscar alternatives respecte els receptors superheterodins convencionals donat que per aquests, els retards de propagació entre les diferents bandes d'interès són inacceptables.

Per això, es presenta un receptor basat en la tècnica de mostreig passa banda, que permet traslladar l'espectre mitjançant el conversor ADC a través d'un aliasing intencionat, eliminant així els retards de propagació entre bandes d'interès, donat que totes s'alberguen en un mateix canal. En aquest treball ens hem centrat únicament en les etapes crítiques del receptor presentat, essent aquestes l'etapa de filtrat i conversió digital.

La etapa de filtrat requerirà filtres molt selectius, ja que el soroll existent fora de banda es solaparà a la banda d'interès, degradant així la SNR del sistema a mesura que aquest tingui més potència. Aquesta etapa s'ha realitzat mitjançant una estructura duplexora conjuntament amb dos filtres de línees acoblades.

La etapa de conversió s'ha realitzat fabricant el layout d'un conversor comercial, del qual s'ha validat el correcte funcionament per la aplicació requerida.