

# Pembuatan Modul Praktikum Teknik Modulasi Digital 8-QAM, 16-QAM, dan 64-QAM dengan Menggunakan Software

Luluk Faridah<sup>1</sup>, Aries Pratiarso<sup>2</sup>

<sup>1</sup>Mahasiswa Politeknik Elektronika Negeri Surabaya, Jurusan Teknik Telekomunikasi

<sup>2</sup>Politeknik Elektronika Negeri Surabaya Institut Teknologi Sepuluh Nopember

Kampus ITS, Surabaya 60111

e-mail : [luluktelkom06@student.eepis-its.edu](mailto:luluktelkom06@student.eepis-its.edu) e-mail : [aries@eepis-its.edu](mailto:aries@eepis-its.edu)

## Abstrak

Semakin berkembangnya sistem komunikasi, khususnya di bidang modulasi digital menuntut para praktisi ( mahasiswa ) yang mendalami bidang telekomunikasi untuk memahami modulasi digital secara lebih jelas.

Pada proyek akhir ini akan dibuat modul praktikum yang dapat mendiskripsikan proses kerja teknik modulasi digital secara lebih jelas dan terarah sehingga para praktisi dapat benar - benar jelas memahami gambaran proses kerja dari pengiriman dan penerimaan teknik modulasi digital 8-QAM,16-QAM dan 64-QAM. Pada pembuatan modul praktikum ini menggunakan bahasa pemrograman MATLAB agar dapat menampilkan grafik hasil proses pengiriman dan penerimaan teknik 8-QAM,16-QAM, dan 64-QAM.

Dari hasil pembuatan modul praktikum ini, tentunya bisa dianalisa teknik modulasi digital 8-QAM, 16-QAM dan 64-QAM yang selanjutnya bisa digunakan untuk praktikum teknik modulasi digital.

**Keyword :** *Modulasi Digital, 8-QAM,16-QAM, 64-QAM, MATLAB*

## 1. PENDAHULUAN

QAM mengkombinasikan antara ASK dan PSK. Jadi konstelasi sinyalnya berubah sesuai *amplitude* (jarak dari titik asal ke titik konstelasi) juga berdasarkan *phase*(titik konstelasi tersebar di bidang kompleks). *Quadrature amplitude modulation* (QAM) adalah skema modulasi dua *sinusoidal carrier*, satu tepat 90 derajat dari fase dengan yang lainnya, digunakan untuk mengirimkan data melalui suatu saluran fisik.

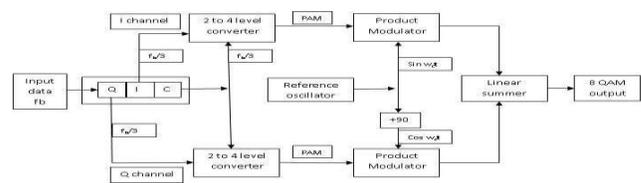
Pada proyek akhir sebelumnya telah dibuat pembuatan simulator interaktif pengiriman dan penerimaan informasi menggunakan teknik modulasi digital PSK sedangkan pada proyek akhir ini akan dibuat modul praktikum untuk teknik modulasi digital 8-QAM, 16-QAM, dan 64-QAM.

## 2. TEORI PENUNJANG

### 8-QAM (Eight-Quadrature Amplitude Modulation)

*Eight-QAM* (8-QAM) merupakan teknik encoding *M-ary* dengan  $M=8$ . Sinyal output modulator 8-QAM berupa sinyal *carrier* yang mempunyai amplitudo yang tidak konstan.

### Pemancar 8-QAM

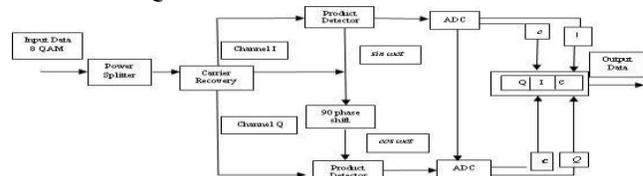


Gambar 1. Pemancar 8-QAM

Keterangan gambar :

- Sinyal *binary* data yang diterima dibagi kedalam tiga group (tribit) yaitu kanal I, Q dan C.
- Masing-masing kanal mempunyai bit *rate* yang sama yaitu satu per tiga dari input data *rate*.
- Bit kanal I dan Q akan menentukan polaritas dari sinyal PAM pada output konverter 2-to-4 level, sedangkan kanal C menentukan magnitudonya.

### Penerima 8-QAM



Gambar 2. Penerima 8-QAM

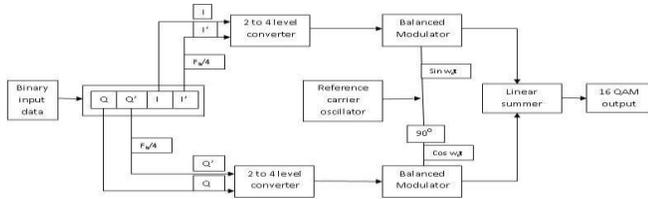
Keterangan gambar :

- Receiver* 8-QAM adalah hampir sama dengan *receiver* 8-PSK, Perbedaannya terletak pada level PAM pada output *product detector* dan sinyal biner pada output konverter analog to digital.
- Pada 8-QAM, sinyal output biner dari konverter analog to digital untuk kanal I adalah bit I dan C, dan sinyal output biner dari konverter analog to digital untuk kanal Q adalah bit Q dan C.

### 16-QAM (Sixteen-Quadrature Amplitude Modulation)

*Sixteen-QAM* (8-QAM) merupakan teknik encoding *M-ary* dengan  $M=8$ . Sinyal output modulator 8-QAM berupa sinyal *carrier* yang mempunyai amplitudo yang tidak konstan.

## Pemancar 16-QAM

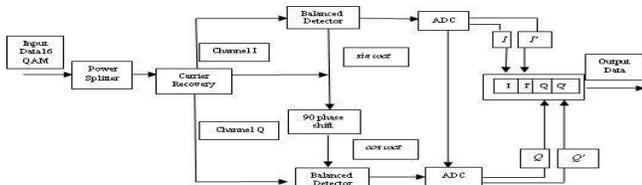


Gambar 3. Pemancar 16-QAM

Keterangan gambar :

- Data input biner dibagi dalam empat kanal: I, I', Q dan Q'
- Setiap empat bit masuk melalui bit *splitter* menghasilkan output paralel melalui kanal I, I', Q dan Q'

## Penerima 16-QAM



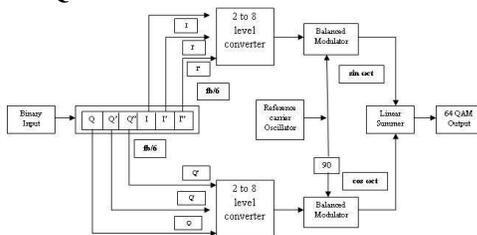
Gambar 4. Penerima 16-QAM

Keterangan gambar :

Output dari *Power Splitter* merupakan sinyal 16QAM untuk *Balanced Detector* kanal I dan Q dan rangkaian *Carrier Recovery*. Output *Balanced Detector* merupakan sinyal PAM 16 level yang diberikan ke ADC.

## 64-QAM (64-Quadrature Amplitude Modulation)

### Pemancar 64-QAM

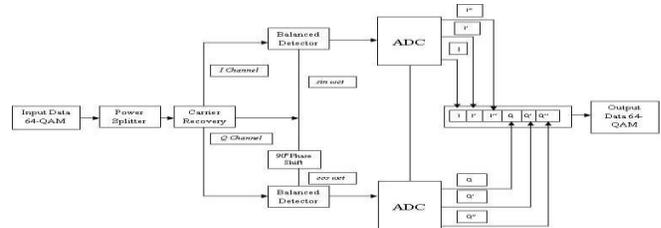


Gambar 5. Pemancar 64-QAM

Keterangan gambar :

- Data input biner dibagi dalam enam kanal: I, I', I'', Q, Q' dan Q''
- Setiap enam bit masuk melalui bit *splitter* menghasilkan output paralel melalui kanal I, I', I'', Q, Q' dan Q'' . Sehingga konverter 2 ke 8 level menghasilkan sinyal PAM 8 level.

## Penerima 64-QAM



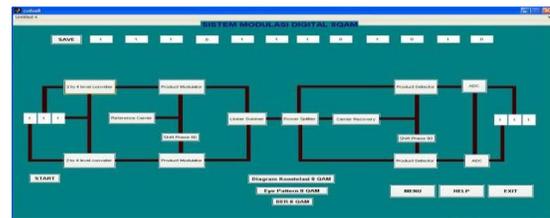
Gambar 6. Penerima 64-QAM

Keterangan gambar :

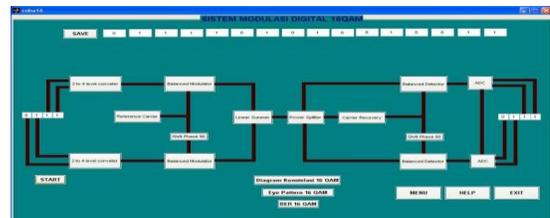
Output dari *Power Splitter* merupakan sinyal 64QAM untuk *Balanced Detector* kanal I dan Q dan rangkaian *Carrier Recovery*. Output *Balanced Detector* merupakan sinyal PAM 64 level yang diberikan ke *8-to-2 level analog-to-digital converter* (ADC).

## 3. PERANCANGAN DAN IMPLEMENTASI

Sesuai dengan blok diagram secara teori di atas, maka dibuat *interface* dengan usre berikut :



Gambar 7. Tampilan Blok 8-QAM



Gambar 8. Tampilan Blok 16-QAM



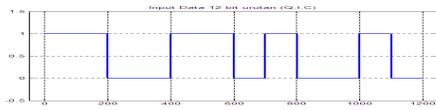
Gambar 9. Tampilan Blok 64-QAM

## 4. PENGUJIAN DAN ANALISA

### Blok 8-QAM

- Blok QIC di sisi pengirim

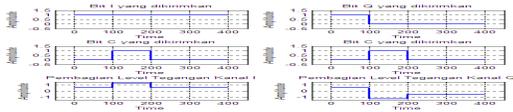
Untuk 8-QAM, terdapat 3 kanal yaitu kanal Q, I, dan kanal C sehingga tiap 3 bit dikirimkan. Dalam hal ini ada 12 bit data yang dikirim secara acak dengan urutan Q, I, C. Berikut hasil input data 8-QAM secara random.



Gambar 10. Tampilan sinyal input data 8-QAM

Pada gambar di atas menjelaskan bahwa input biner sebanyak 12 bit yang dikirimkan .

b. Blok 2 to 4 level untuk kanal I dan kanal Q

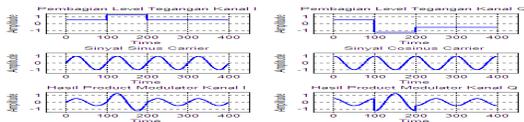


Gambar 11. Tampilan 2-to-4 level 8-QAM

Keterangan gambar :

Untuk kanal I inputnya terdiri dari bit I dan C sedangkan untuk untuk kanal Q inputnya terdiri dari bit Q dan C.

c. Blok Product Modulator untuk kanal I dan kanal Q

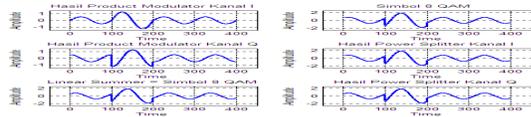


Gambar 12. Hasil Product Modulator 8-QAM

Keterangan gambar :

Untuk kanal Q diperoleh dari hasil sinyal pembagian level tegangan di kanal Q dikalikan dengan sinyal sinus sedangkan untuk *product modulator* pada kanal Q dikalikan dengan sinyal cosinus .

d. Linear Summer dan Power Splitter

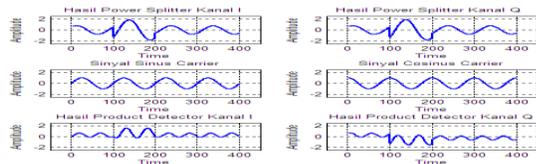


Gambar 13. Hasil Linear Summer dan Power Splitter 8-QAM

Keterangan gambar :

Untuk *Linear Summer* di atas diperoleh dari penjumlahan antara sinyal hasil *Product Modulator* di kanal I dan sinyal hasil *Product Modulator* di kanal Q. Maka diperoleh sinyal blok *Power Splitter*.

e. Product Detector Kanal I dan Kanal Q

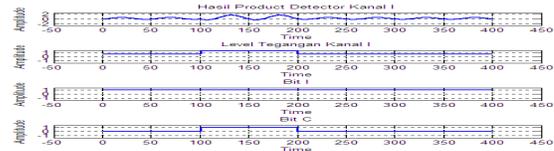


Gambar 14. Hasil Product Detector di kanal I dan kanal Q

Keterangan gambar :

Untuk *Product Detector* kanal I ,sinyal yang dihasilkan diperoleh dari sinyal hasil *Power Splitter* dari kanal I dikalikan dengan sinyal sinus. Sedangkan untuk Untuk *Product Detector* kanal Q ,sinyal yang dihasilkan diperoleh dari sinyal hasil *Power Splitter* dari kanal Q dikalikan dengan sinyal cosinus.

f. ADC pada kanal I



Gambar 15. Hasil ADC pada kanal I

Keterangan gambar :

Proses ADC mengubah sinyal dari hasil *Product Detector* pada kanal I, sedangkan sinyal pada level tegangan kanal I dan dari sinyal pada level tegangan kanal I itulah maka akan diketahui 2 bit pembentuknya yaitu bit I dan bit C.

g. ADC pada kanal Q



Gambar 16. Hasil ADC pada kanal Q

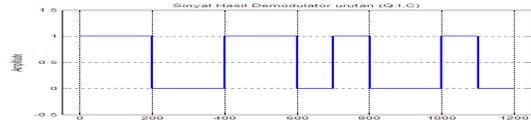
Keterangan gambar :

Proses ADC mengubah sinyal dari hasil *Product Detector* pada kanal Q, sedangkan sinyal pada level tegangan kanal Q dan dari sinyal pada level tegangan kanal Q itulah maka akan diketahui 2 bit pembentuknya yaitu bit Q dan bit C.

h. Blok QIC di sisi penerima

Dari pembentukan bit-bit pada proses ADC sebelumnya, maka untuk proses selanjutnya adalah mengurutkan kembali sesuai dengan urutan bit QIC di sisi pengirim sehingga dapat dibuktikan bahwa bit-bit pada saat dikirimkan akan sama dengan bit-bit di sisi penerima.

Berikut hasil urutan bit QIC di sisi penerima.

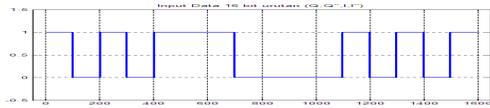


Gambar 17. Hasil bit pada penerima 8-QAM

Blok 16-QAM

a. Blok QQ'II' di sisi pengirim

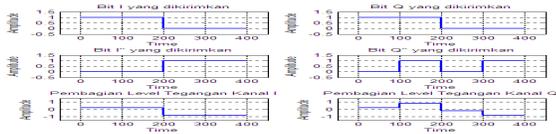
Untuk 16-QAM, terdapat 4 kanal yaitu kanal Q,Q',I, dan I' sehingga tiap 4 bit dikirimkan. Dalam hal ini ada 16 bit data yang dikirim secara acak dengan urutan Q,Q',I,I'. Berikut hasil input data 16-QAM secara random.



**Gambar 18.** Tampilan sinyal input data 16-QAM

Pada gambar di atas menjelaskan bahwa input biner sebanyak 16 bit yang dikirimkan.

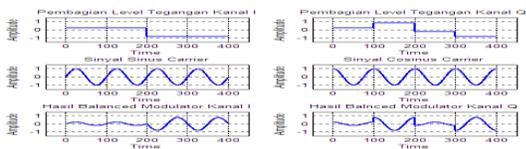
b. Blok 2 to 4 level untuk kanal I dan kanal Q



**Gambar 19.** Tampilan 2-to-4 level 16-QAM

Pada gambar di atas merupakan pembentukan sinyal tegangan di kanal I dan kanal Q. Untuk kanal I inputnya terdiri dari bit I dan I' sedangkan untuk untuk kanal Q inputnya terdiri dari bit Q dan I'.

c. Blok Balanced Modulator untuk kanal I dan kanal Q

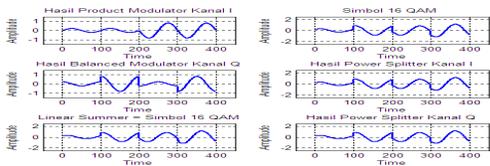


**Gambar 20.** Hasil Balanced Modulator 16-QAM

Keterangan gambar :

Untuk *Balanced Modulator* pada kanal I diperoleh dari hasil sinyal pembagian level tegangan di kanal I dikalikan dengan sinyal *carrier* sinus sedangkan untuk *Balanced Modulator* pada kanal Q diperoleh dari hasil pembagian level tegangan pada kanal Q yang dikalikan dengan sinyal *carrier* cosinus karena ada pembalik  $90^\circ$  pada kanal Q.

d. Linear Summer dan Power Splitter

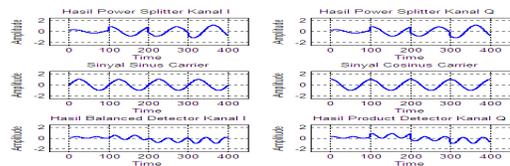


**Gambar 21.** Hasil Linear Summer dan Power Splitter 16-QAM

Keterangan gambar :

Untuk *Linear Summer* di atas diperoleh dari penjumlahan antara sinyal hasil *Product Modulator* di kanal I dan sinyal hasil *Product Modulator* di kanal Q. Maka diperoleh sinyal blok *Power Splitter*.

e. Balanced Detector Kanal I dan Kanal Q

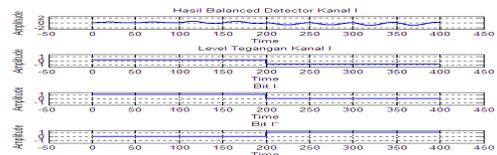


**Gambar 22.** Hasil Balanced Detector di kanal I dan kanal Q

Keterangan gambar :

Untuk *Balanced Detector* kanal I ,sinyal yang dihasilkan diperoleh dari sinyal hasil *Power Splitter* dari kanal I dikalikan dengan sinyal sinus. Sedangkan untuk Untuk *Balanced Detector* kanal Q ,sinyal yang dihasilkan diperoleh dari sinyal hasil *Power Splitter* dari kanal Q yang dikalikan dengan sinyal cosinus.

f. ADC pada kanal I



**Gambar 23.** Hasil ADC pada kanal I

Keterangan gambar :

Proses ADC mengubah sinyal dari hasil *Balanced Detector* pada kanal I, sedangkan sinyal pada level tegangan kanal I dan dari sinyal pada level tegangan kanal I itulah maka akan diketahui 2 bit pembentuknya yaitu bit I dan bit I'.

g. ADC pada kanal Q

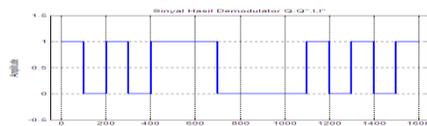


**Gambar 24.** Hasil ADC pada kanal Q

Keterangan gambar :

Proses ADC mengubah sinyal dari hasil *Balanced Detector* pada kanal Q, sedangkan sinyal pada level tegangan kanal Q dan dari sinyal pada level tegangan kanal Q itulah maka akan diketahui 2 bit pembentuknya yaitu bit Q dan bit Q'.

h. Blok QQ'II' di sisi penerima



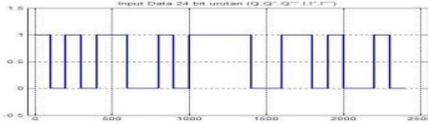
**Gambar 25.** Hasil bit pada penerima 16-QAM

Pada gambar di atas menjelaskan bahwa output biner sebanyak 16 bit yang diterima sama dengan input biner yang dikirim.

**Blok 64-QAM**

a. Blok QQ'Q''II'I'' di sisi pengirim

Untuk 64-QAM, terdapat 6 kanal yaitu kanal Q,Q',Q'',I,I' dan I'' sehingga tiap 6 bit dikirimkan. Dalam hal ini ada 24 bit data yang dikirim secara acak dengan urutan Q,Q',Q'',I,I',I''. Berikut hasil input data 64-QAM secara random.



**Gambar 26.** Tampilan sinyal input data 64-QAM

Pada gambar di atas menjelaskan bahwa input biner sebanyak 24 bit yang dikirimkan .

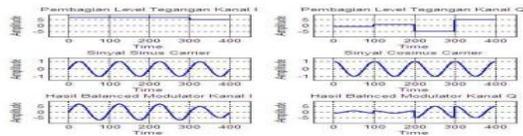
b. Blok 2 to 8 level untuk kanal I dan kanal Q



**Gambar 27.** Tampilan 2-to-8 level 64-QAM

Pada gambar di atas merupakan pembentukan sinyal tegangan di kanal I dan kanal Q. Untuk kanal I inputnya terdiri dari bit I,I' dan I'' sedangkan untuk untuk kanal Q inputnya terdiri dari bit Q,Q' dan Q''.

c. Blok Balanced Modulator untuk kanal I dan kanal Q

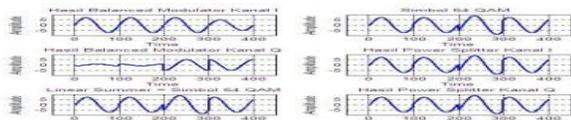


**Gambar 28.** Hasil Balanced Modulator 64-QAM

Keterangan gambar :

Untuk *Balanced Modulator* pada kanal I diperoleh dari hasil sinyal pembagian level tegangan di kanal I dikalikan dengan sinyal *carrier* sinus sedangkan untuk *Balanced Modulator* pada kanal Q diperoleh dari sinyal hasil pembagian level tegangan pada kanal Q yang dikalikan dengan sinyal *carrier* cosinus.

d. Linear Summer dan Power Splitter



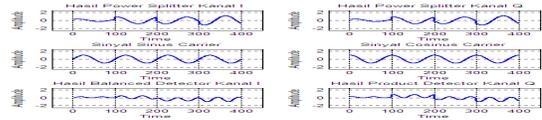
**Gambar 29.** Hasil Linear Summer dan Power Splitter 64-QAM

Keterangan gambar :

Untuk *Linear Summer* di atas diperoleh dari penjumlahan antara sinyal hasil *Product Modulator* di kanal I dan sinyal hasil *Product Modulator* di kanal Q. Pada blok *Power*

*Splitter*,sinyal-sinyal tersebut dibagi menjadi beberapa bagian yang masuk di kanal I,kanal Q, serta di *Carrier Recovery*.

e. Balanced Detector Kanal I dan Kanal Q

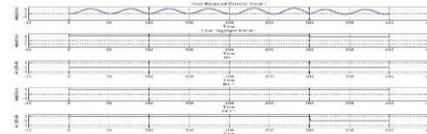


**Gambar30.** Hasil Balanced Detector di kanal I dan kanal Q

Keterangan gambar :

Untuk *Balanced Detector* kanal I ,sinyal yang dihasilkan diperoleh dari sinyal hasil *Power Splitter* dari kanal I yang kemudian dikalikan dengan sinyal sinus. Sedangkan untuk Untuk *Balanced Detector* kanal Q ,sinyal yang dihasilkan diperoleh dari sinyal hasil *Power Splitter* dari kanal Q yang kemudian dikalikan dengan sinyal cosinus.

f. ADC pada kanal I

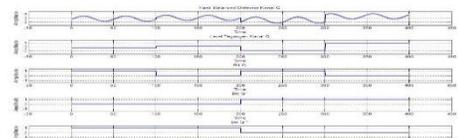


**Gambar 31.** Hasil ADC pada kanal I

Keterangan gambar :

Proses ADC mengubah sinyal dari hasil *Balanced Detector* pada kanal I, sedangkan sinyal pada level tegangan kanal I dan dari sinyal pada level tegangan kanal I itulah maka akan diketahui 3 bit pembentuknya yaitu bit I,I' dan bit I''.

g. ADC pada kanal Q

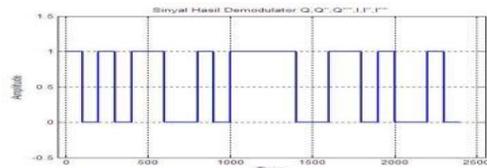


**Gambar 32.** Hasil ADC pada kanal Q

Keterangan gambar :

Proses ADC mengubah sinyal dari hasil *Balanced Detector* pada kanal Q, sedangkan sinyal pada level tegangan kanal Q dan dari sinyal pada level tegangan kanal Q itulah maka akan diketahui 3 bit pembentuknya yaitu bit Q,Q' dan bit Q''.

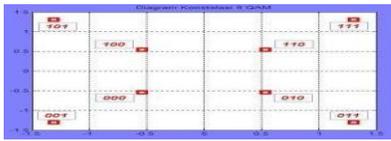
h. Blok QQ'II' di sisi penerima



**Gambar 33.** Hasil bit pada penerima 64-QAM

Pada gambar di atas menjelaskan bahwa output biner sebanyak 24 bit yang diterima sama dengan input biner yang dikirimkan..

**Diagram Konstelasi 8-QAM,16-QAM dan 64-QAM**



**Gambar 34.**Digram Konstelasi 8-QAM

Pada gambar di atas merupakan diagram konstelasi 8-QAM dimana terdapat 8 titik yang merupakan urutan dari bit 000 sampai 111.



**Gambar 35.**Digram Konstelasi 16-QAM

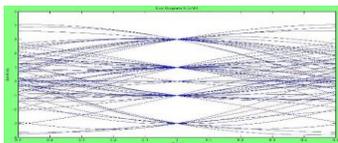
Pada gambar di atas merupakan diagram konstelasi 16-QAM dimana terdapat 16 titik yang merupakan urutan dari bit 0000 sampai 1111.



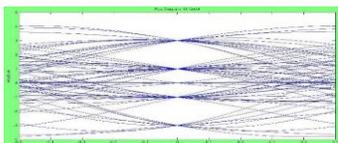
**Gambar 36.**Digram Konstelasi 16-QAM

Pada gambar di atas merupakan diagram konstelasi 64-QAM dimana terdapat 64 titik yang merupakan urutan dari bit 000000 sampai 111111.

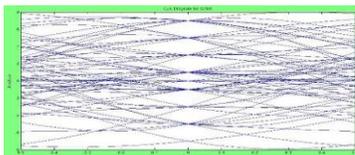
**Diagram Pola mata 8-QAM,16-QAM dan 64-QAM**



**Gambar 37.**Digram Konstelasi 8-QAM



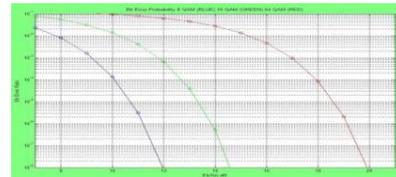
**Gambar 38.**Digram Konstelasi 16-QAM



**Gambar 39.**Digram Konstelasi 64-QAM

Untuk bentuk pola mata 8-QAM dan 16-QAM bentuknya hamper sama, hal ini berkaitan dengan banyaknya bit yang ditransmisikan tiap satu simbol atau sekali pengirimannya hanya terpaut 1 bit. Sedangkan untuk pola mata 64-QAM bentuknya sudah berbeda dan terlihat agak semburat hal ini dikarenakan panjang bit dalam setiap pengirimannya adalah 6bit sehingga pada penerimanya cenderung lebih banyak mengalami gangguan dalam hal ini termasuk ISI atau *InterSymbol Interference*.

**Grafik BER 8-QAM,16-QAM dan 64-QAM**



**Gambar 40.**Perbandingan BER 8-QAM,16-QAM,dan 64-QAM

Pada gambar di atas tampak grafik BER untuk 64-QAM error nya lebih besar daripada 8-QAM dan 16-QAM.

**5. KESIMPULAN**

1. Pada pembuatan modul praktikum ini, khususnya pada proses pengiriman dan penerimaan informasi 8-QAM terdapat blok yaitu :  
Sumber informasi, *Reference Carrier*, *2 to 4 converter*, *Product Modulator*, *Linier Summer*, *Power Splitter*, *Carrier Recovery*, *Product detector*, ADC, dan Blok Q I C.
2. Pada pembuatan modul praktikum ini, khususnya pada proses pengiriman dan penerimaan informasi 16-QAM terdapat blok yaitu :  
Sumber informasi, *Reference Carrier*, *2 to 4 converter*, *Balanced Modulator*, *Linier Summer*, *Power Splitter*, *Carrier Recovery*, *Product detector*, ADC, dan Blok Q Q' I I'.
3. Pada pembuatan modul praktikum ini, khususnya pada proses pengiriman dan penerimaan informasi 64-QAM terdapat blok yaitu :  
Sumber informasi, *Reference Carrier*, *2 to 8 converter*, *Balanced Modulator*, *Linier Summer*, *Power Splitter*, *Carrier Recovery*, *Product detector*, ADC, dan Blok Q Q' Q'' I I' I''.

**Daftar Pustaka :**

[1] Aries Pratiarso, ST.MT” Modul Ajar Teknik Pengkodean “ PENS ITS, Surabaya, 2006

[2] Wang, Weizheng. “ *Communications TOOLBOX For Use with MATLAB and SIMULINK*”, April. 1996

[3] <http://www.dsblog.com/2007/09/23/scalling-factor-in-qam>

[4] Hiroshi Harada and Ramjee Prasad “*Simulation and software radio for mobile communication*”, Boston, London.