



UNIVERSITÀ DEGLI STUDI DI PADOVA
CORSO DI LAUREA IN INGEGNERIA DELL'INFORMAZIONE

TESINA

PROGETTO DI UN AMPLIFICATORE
OPERAZIONALE A DUE STADI IN
TECNOLOGIA CMOS

Relatore:
Prof. Andrea NEVIANI

Laureando:
Andrea STANCO

22 luglio 2011

ANNO ACCADEMICO
2010/2011

Indice

1	Amplificatore Operazionale Multistadio	5
1.1	Perché multistadio	5
1.2	Tipo di accoppiamento	6
1.2.1	Accoppiamento in AC	6
1.2.2	Accoppiamento in DC	6
1.3	L'amplificatore differenziale	7
1.3.1	Il carico attivo	7
1.4	Aggiunta del secondo stadio	7
1.5	Stadio di uscita	9
1.5.1	Classe A	9
1.5.2	Classe B	10
1.5.3	Classe AB	10
1.6	Specchio di corrente	12
1.7	Compensazione	13
2	Sviluppo del progetto	15
2.1	Specifiche richieste	15
2.2	Schematico	15
2.3	Calcoli Manuali	16
2.3.1	Parametri dei mosfet del processo C35 CMOS 0.35 μm	17
2.3.2	Impostazione di alcuni valori e approssimazioni	17
2.3.3	Primo Stadio	17
2.3.4	Secondo Stadio	18
2.3.5	Terzo Stadio	20
2.3.6	Alimentazione	20
3	Simulazione	21
3.1	Mosfet in regione di saturazione	25
3.1.1	Mosfet del primo stadio	26
3.1.2	Mosfet del secondo e terzo stadio	26
3.2	Prestazioni	30

3.2.1	Guadagno e ri-dimensionamento dei Mosfet	30
3.2.2	Risposta in frequenza e compensazione	30
3.2.3	Resistenza di uscita	32
3.3	Schematico finale	33

Introduzione

L'elaborato affronta la progettazione di un amplificatore operazionale multistadio in tecnologia CMOS partendo da una breve analisi del dispositivo dal punto di vista teorico e concludendosi con la creazione e la simulazione dello schematico circuitale al computer. L'amplificatore è stato realizzato in modo da rispondere correttamente alle condizioni richieste per le prestazioni e seguendo le specifiche assegnate.

Lo studio teorico serve a fornire le conoscenze basilari per la comprensione della struttura e del comportamento dell'amplificatore multistadio, delle opzioni disponibili per la progettazione e delle tecniche di controllo della risposta in frequenza dell'amplificatore. Di seguito è possibile passare alla progettazione scegliendo tra le diverse configurazioni presentate nella teoria e, dopo gli opportuni calcoli, ottenere un primo dimensionamento di massima di tutti i componenti del circuito. Prima di passare alla simulazione del progetto, è stato dedicato del tempo per familiarizzare con il toolset *Cadence* e imparare ad usarne le funzioni più importanti. Una volta costruito l'intero progetto al simulatore in base ai primi risultati ottenuti, sono state apportate delle modifiche e dei miglioramenti necessari per garantire le prestazioni richieste.

Capitolo 1

Amplificatore Operazionale Multistadio

Questo capitolo definisce l'Amplificatore Operazionale Multistadio e ne riassume le principali caratteristiche dal punto di vista teorico^[1, 2].

1.1 Perché multistadio

Con un circuito a singolo transistor è possibile realizzare una vasta gamma di amplificatori usando diverse configurazioni che sono ben note come collettore/emettitore/base-comune per i transistor bjt e drain/source/gate-comune per i transistor ad effetto di campo (jfet e mosfet). Tali configurazioni, anche se progettate al meglio, non sono in grado di soddisfare simultaneamente le tre importanti specifiche richieste per un amplificatore:

- alta resistenza di ingresso
- alto guadagno
- bassa resistenza di uscita

Per ottenere, quindi, prestazioni più elevate riuscendo a soddisfare queste tre specifiche, si utilizzano insieme più amplificatori a singolo transistor, chiamati semplicemente *stadi*, che andranno a formare un *amplificatore multistadio*. La configurazione più elementare e largamente utilizzata per gli amplificatori multistadio è quella che fa uso di tre stadi che insieme formano un amplificatore operazionale, uno degli elementi basilari più diffusi nella progettazione di circuiti integrati.

1.2 Tipo di accoppiamento

Dopo aver definito l'amplificatore multistadio, è già possibile specificarne due diverse tipologie:

- l'amplificatore multistadio accoppiato in AC
- l'amplificatore multistadio accoppiato in DC (o ad accoppiamento diretto)

1.2.1 Accoppiamento in AC

Per il primo tipo basti sapere che si fa uso di condensatori detti di disaccoppiamento (posti in ingresso, in uscita e tra gli stadi) e di bypass (inseriti nelle reti di feedback dei vari stadi per aumentare il guadagno) che trasferiscono i segnali AC bloccando però la componente continua e perciò i punti di lavoro dei singoli transistor non sono influenzati dalla connessione in cascata. Poiché il progetto svilupperà un amplificatore multistadio accoppiato in DC, l'accoppiamento in AC non viene ulteriormente approfondito.

1.2.2 Accoppiamento in DC

Molti dei circuiti con amplificatori operazionali devono amplificare segnali in DC. Per realizzare amplificatori di questo genere bisogna eliminare i condensatori di accoppiamento utilizzati nell'accoppiamento in AC. La rimozione dei condensatori permette anche un considerevole miglioramento della risposta alle basse frequenze dell'amplificatore. Eliminare i condensatori di bypass non è strettamente necessario, tuttavia l'uso di un amplificatore differenziale al primo stadio permette di farne a meno. Inoltre nel progetto di un amplificatore accoppiato direttamente è possibile eliminare i resistori aggiuntivi richiesti per la polarizzazione dei singoli stadi permettendo così di minimizzare le sorgenti di rumore.

Di conseguenza è chiaro che l'amplificatore accoppiato direttamente fa uso di meno componenti e consente comunque di ottenere le stesse prestazioni di un amplificatore accoppiato in AC. Per contro, l'uso dell'accoppiamento diretto, impone che i punti di lavoro dei transistor dei vari stadi non siano indipendenti tra di loro e ciò richiede una fase di progettazione più complessa. Comunque, a prescindere dal tipo di accoppiamento, tutti i transistor devono lavorare in regione di saturazione o in zona attiva diretta e in seguito sarà sempre sottintesa questa condizione per tutti i transistor¹.

¹Il progetto da sviluppare prevede l'impiego della tecnologia mosfet e quindi si farà riferimento principalmente a questa.

1.3 L'amplificatore differenziale

Come già anticipato, si può fare uso di un amplificatore differenziale per eliminare i condensatori di bypass. Ciò è possibile perchè la configurazione differenziale presenta delle caratteristiche di guadagno intrinseche che permettono di evitare un intervento sul feedback. Per questo l'amplificatore differenziale è uno dei più importanti blocchi fondamentali per il progetto di circuiti analogici ed è considerato come la parte principale dell'amplificatore operazionale e dei circuiti analogici accoppiati in DC.

Benché sia composto da due transistor perfettamente simmetrici, si fa riferimento all'amplificatore differenziale come se fosse un solo stadio. Le migliori prestazioni si ottengono quando i due transistor, siano essi bjt o mosfet, hanno caratteristiche identiche, parametri (I_S , β_{FO} , V_A oppure K_n , V_{th} , λ) identici e stesso punto di lavoro. Un amplificatore differenziale con uscita differenziale² realizzato con mosfet è visibile in figura 1.1 (a).

1.3.1 Il carico attivo

Per aumentare il guadagno di un amplificatore differenziale, viene molto spesso sostituito il carico passivo con un carico attivo costruito con uno specchio di corrente³ che fa uso di due transistor a canale complementare rispetto ai due di ingresso⁴. L'amplificatore differenziale (figura 1.1 (b)) è ancora perfettamente simmetrico e il suo guadagno può essere scritto come:

$$A_{dd} = g_{m2}R_L$$

dove R_L è la resistenza di carico posta in uscita. Ma l'effettiva potenzialità del carico attivo si manifesta quando l'uscita viene collegata ad un secondo stadio come verrà descritto in seguito.

1.4 Aggiunta del secondo stadio

Usando come primo stadio un amplificatore differenziale è possibile avere una elevata reiezione di modo comune e un segnale di uscita riferito a massa. Tuttavia questo singolo stadio non è sufficiente per raggiungere un valore di

²Le due uscite prese singolarmente sono single-ended (cioè riferite a massa) e delle due, quella di M_2 dà un segnale in fase con l'ingresso, mentre quella di M_1 dà un segnale in contro-fase.

³La struttura dello specchio di corrente viene spiegata in seguito.

⁴Ciò vuol dire che se i transistor in ingresso sono del tipo npn o a canale n allora quelli del carico attivo saranno del tipo pnp o a canale p.

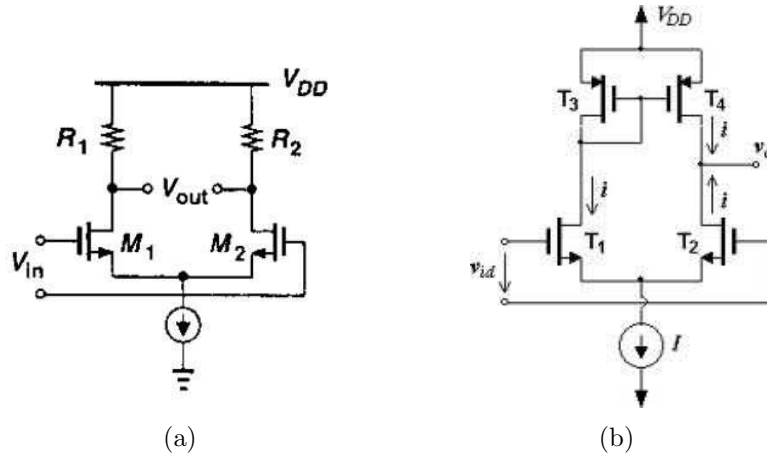


Figura 1.1: L'amplificatore differenziale in tecnologia mosfet con carico passivo (a) [6] e attivo (b) [7].

guadagno accettabile per un amplificatore operazionale e quindi la maggior parte degli amplificatori utilizza almeno due stadi. Per questo secondo stadio si utilizza un solo transistor, solitamente in configurazione emettitore/source-comune, che deve essere di drogaggio invertito rispetto a quelli del primo stadio. Ciò allo scopo di poter usare le stesse tensioni di alimentazione. In figura 1.2 è riportato un esempio di amplificatore operazionale a due stadi. Per scrivere il guadagno del primo e del secondo stadio si considera la resistenza di uscita del driver molto simile a quella del transistor di polarizzazione⁵ ($r_{o2} \approx r_{o4}$ e $r_{o5} \approx r_{o10}$) e il guadagno dei due stadi vale:

$$A_{V1} = g_{m2}(r_{o2} || r_{o4}) = \frac{\mu_{f2}}{1 + \frac{r_{o2}}{r_{o4}}} \approx \frac{\mu_{f2}}{2}$$

$$A_{V2} = g_{m5}(r_{o5} || r_{o10}) = \frac{\mu_{f5}}{1 + \frac{r_{o5}}{r_{o10}}} \approx \frac{\mu_{f5}}{2}$$

Come anticipato nella spiegazione riguardo all'aggiunta del carico attivo, si può notare che il guadagno del primo stadio differenziale riceve un netto miglioramento con il collegamento di un secondo stadio. Si può infine scrivere l'espressione del guadagno dei due stadi assieme:

⁵In figura 1.2 i due stadi sono polarizzati mediante l'uso di due generatori ideali di corrente I_{SS} . Nella pratica i due generatori vengono sostituiti con dei transistor mosfet come spiegato nel paragrafo 1.6. Per il calcolo del guadagno si consideri che il secondo stadio venga polarizzato mediante un mosfet M_{10} e che quindi r_{o10} sia la sua resistenza di uscita.

$$A_{dm} \approx \frac{\mu_{f2}\mu_{f5}}{4}$$

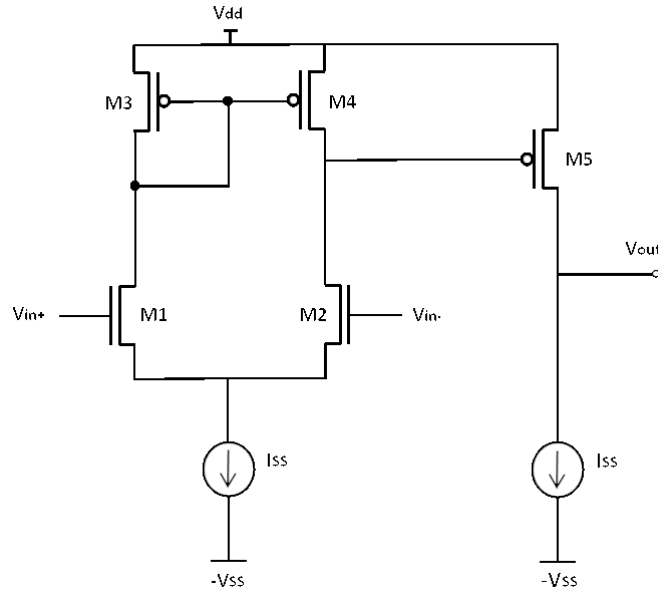


Figura 1.2: Un amplificatore operazionale a due stadi in tecnologia CMOS.

1.5 Stadio di uscita

Per poter avere una bassa resistenza di uscita è consigliabile, se non necessario, inserire un terzo e ultimo stadio che può essere in configurazione collettore/drain-comune. Tale stadio permette appunto di avere una corrente relativamente elevata e quindi una riduzione della resistenza di uscita. Sempre per un uso unico delle tensioni di alimentazione, il driver di questo stadio deve avere drogaggio invertito rispetto al driver del secondo stadio. Essendo però il suo guadagno circa unitario e la sua struttura relativamente semplice da trattare sia nella teoria che nella pratica, lo stadio di uscita viene dato solitamente per sottinteso. Ad ogni modo è possibile scegliere tra tre diverse configurazioni per lo stadio di uscita: classe A, classe B e classe AB.

1.5.1 Classe A

Un amplificatore in classe A altro non è che un inseguitore cioè un amplificatore a collettore/drain-comune (figura 1.3 (a)). Questa classe ha il pregio

di avere transistor che conducono per tutta la durata del periodo della forma d'onda e il segnale di uscita segue fedelmente quello di ingresso⁶. Purtroppo il massimo rendimento di uno stadio in classe A è del 25% e viene quindi dissipata molta potenza.

1.5.2 Classe B

Per diminuire la dissipazione di potenza tipica della classe A, si utilizza un amplificatore in classe B pensato apposta per questo scopo e visibile in figura 1.3 (b). La corrente di polarizzazione è nulla e perciò non vi è dissipazione di potenza nel punto di riposo. Il principio di funzionamento base è che ognuno dei due transistor conduca corrente per mezzo periodo della forma d'onda e poiché la tensione gate-source è la medesima per entrambi i transistor, può essere acceso solo uno per volta.

Per fare ciò si utilizzano due transistor con drogaggi opposti che funzioneranno entrambi come inseguitori di source solo che M_1 funzionerà per i segnali di ingresso positivi mentre M_2 per i segnali di ingresso negativi. Con una tensione di uscita pari a zero la corrente è nulla e il rendimento può essere molto elevato. Tuttavia il difetto di questo tipo di classe risiede in un problema di distorsione, e quindi di precisione, del segnale di uscita. Se è vero infatti che i due transistor non funzionano mai contemporaneamente è anche vero che esiste una “zona morta” in cui nessuno dei due è acceso. Tale “zona morta” dipende dai valori delle tensioni di soglia V_{th_p} e V_{th_n} : M_1 si attiva se V_{GS_1} è maggiore di V_{th_n} e M_2 si attiva se V_{GS_2} è minore di V_{th_p} . Perciò se il segnale in ingresso si trova tra V_{th_p} e V_{th_n} i transistor sono entrambi spenti (si noti che le due V_{GS} sono uguali).

1.5.3 Classe AB

Per ovviare al problema sia della dissipazione di potenza che della distorsione della “zona morta”, si possono combinare assieme i due tipi di classe e ottenere una classe molto diffusa tra gli amplificatori operazionali: la classe AB. Viene aggiunta una tensione di polarizzazione⁷ che permette sempre la circolazione di una piccola corrente in entrambi i transistor e perciò, anche se l'ingresso si porta a 0 V, i transistor conducono eliminando così la distorsione ma mantenendo la dissipazione di potenza bassa. La classe AB quindi può essere vista come una sorta di via di mezzo tra la classe A e la classe B.

⁶Non a caso la classe A viene impiegata nei dispositivi audio con, in aggiunta, un trasformatore di accoppiamento.

⁷Tale tensione viene fornita dai due generatori di tensione V_1 e V_2 uguali tra loro.

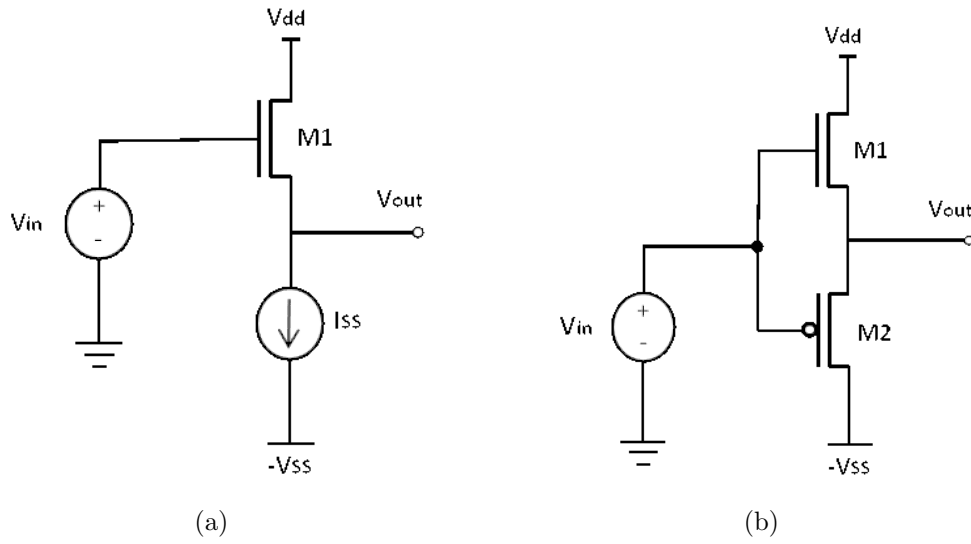


Figura 1.3: Stadio di uscita in classe A (a) e in classe B (b).

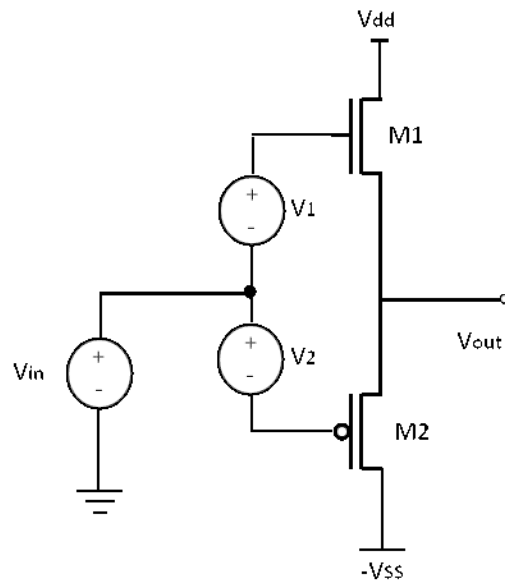


Figura 1.4: Uno stadio di uscita in classe AB.

1.6 Specchio di corrente

A prescindere dalla tipologia del circuito che si va ad affrontare, per la polarizzazione dei transistor, nell'ambito della progettazione di circuiti integrati analogici e digitali, viene fatto largo uso di una configurazione detta specchio di corrente che può essere realizzata tanto in tecnologia mos quanto in tecnologia bipolare. In figura 1.5 (a) è rappresentato lo schema di uno specchio di corrente realizzato con mosfet. I due transistor devono avere i medesimi valori di K_n , V_{th} , λ e deve essere uguale anche il valore del loro rapporto W/L . Vengono polarizzati da un generatore ideale di corrente I_{in} che determina quindi il punto di lavoro del circuito ed è subito chiaro che le V_{GS} dei due mosfet sono identiche tra loro (le correnti di gate sono entrambe nulle). Perciò una volta scelto il valore del rapporto tra I_{in} e W_1/L_1 è possibile avere una qualsiasi corrente di uscita semplicemente variando le dimensioni del transistor M_2 .

Inoltre avendo bisogno, nella maggior parte dei casi, di polarizzare più stadi, è possibile aumentare il numero di correnti in uscita disponibili semplicemente aggiungendo altri transistor collegati come M_2 . Per chiarezza osservare la figura 1.5 (b). Variando le dimensioni di ogni transistor e mantenendo costante il rapporto con il valore di corrente, è possibile avere tutte le correnti di polarizzazione di cui si necessita.

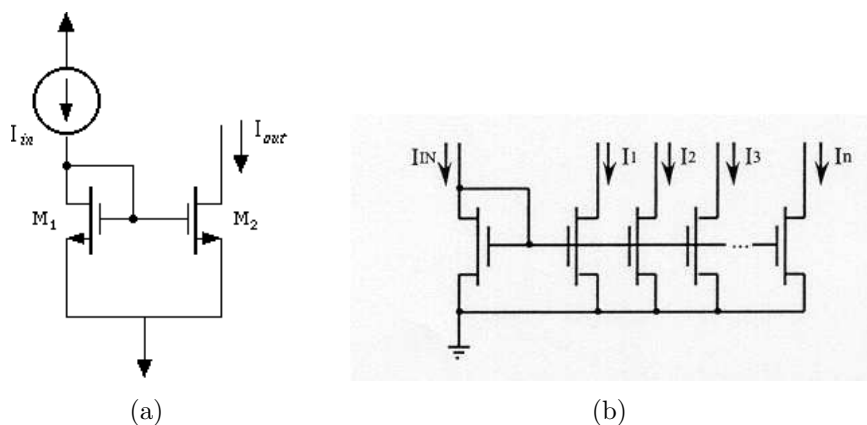


Figura 1.5: Lo specchio di corrente realizzato con mosfet (a) [8]. Lo specchio di corrente con uscite multiple (b) [9].

1.7 Compensazione

Molti amplificatori operazionali fanno uso di una compensazione in frequenza in modo da avere una risposta del primo ordine del tipo:

$$A_V(s) = \frac{A_0\omega_B}{s + \omega_B} = \frac{\omega_T}{s + \omega_B}$$

dove ω_T è la pulsazione di guadagno unitario ed è chiaramente maggiore di ω_B . Questo tipo di funzione di trasferimento si può ottenere facilmente collegando un condensatore di compensazione C_C fra ingresso e uscita del secondo stadio. Tale operazione trasforma il secondo stadio in quello che viene chiamato integratore di Miller. Ciò è molto utile ai fini della progettazione poiché variando il valore di C_C è possibile cambiare la frequenza di guadagno unitario f_T secondo l'equazione:

$$GBW = \frac{g_{m1}}{2\pi C_C}$$

dove g_{m1} è la transconduttanza del mosfet in ingresso all'amplificatore differenziale posto come primo stadio e il GBW è uguale a f_T .

Tuttavia è necessario considerare anche il valore della transconduttanza del driver del secondo stadio che può influire sulla risposta in frequenza, specialmente sull'andamento della fase. Con la retroazione, nella funzione di trasferimento compare ora uno zero dovuto alla transconduttanza e vengono quindi modificati la fase e il margine di fase. A seconda delle situazioni il margine di fase può scendere al di sotto dei 45° rendendo l'amplificatore instabile. Per risolvere il problema è necessario collegare una resistenza, pari al reciproco della transconduttanza, in serie con la capacità C_C in modo da cancellare lo zero e rendere stabile l'amplificatore.

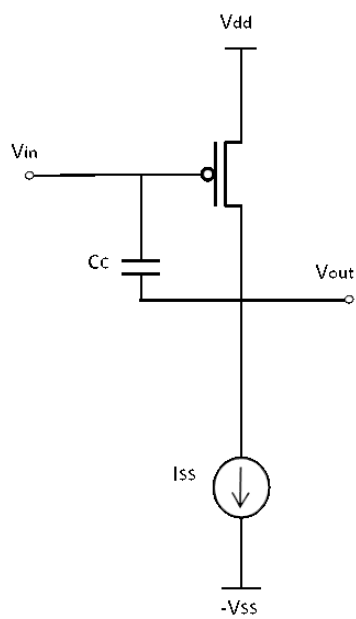


Figura 1.6: Un secondo stadio con compensazione con solo la capacità C_C collegata in retroazione senza la resistenza.

Capitolo 2

Sviluppo del progetto

2.1 Specifiche richieste

L'amplificatore operazionale deve essere progettato in modo da seguire e soddisfare le seguenti specifiche:

- tensioni di alimentazione: $V_{DD} = 3.3 \text{ V}$; $V_{SS} = 0 \text{ V}$
- ingresso differenziale, uscita unipolare
- guadagno di tensione AC tipico a vuoto: $A_d \geq 60 \text{ dB}$
- resistenza di uscita: $R_{out} \leq 50 \Omega$
- l'amplificatore deve essere compensato in modo da avere una risposta in frequenza del primo ordine fino alla frequenza di guadagno unitario
- prodotto guadagno-larghezza di banda: $GBW \geq 50 \text{ Mhz}$

2.2 Schematico

Per il progetto è stata scelta una struttura abbastanza basilare così organizzata:

- primo stadio differenziale con due nMOSFET in ingresso (M_1 e M_2), due pMOSFET come carico attivo (M_9 e M_{10}), e un nMOSFET per fornire la corrente di polarizzazione (M_6)
- secondo stadio a source comune che utilizza un pMOSFET come driver (M_3) e un nMOSFET per fornire la corrente di polarizzazione (M_7)

- terzo stadio in classe A in configurazione a drain comune, detto anche source-follower, con un nMOSfet come driver (M_4) e un nMOSfet per fornire la corrente di polarizzazione (M_8)
- alimentazione tramite specchio di corrente multiplo con i gate di M_6 , M_7 e M_8 collegati al gate di M_5 che a sua volta viene polarizzato attraverso un generatore ideale di corrente I_{REF} .

Il circuito completo è quindi quello rappresentato in figura 2.1.

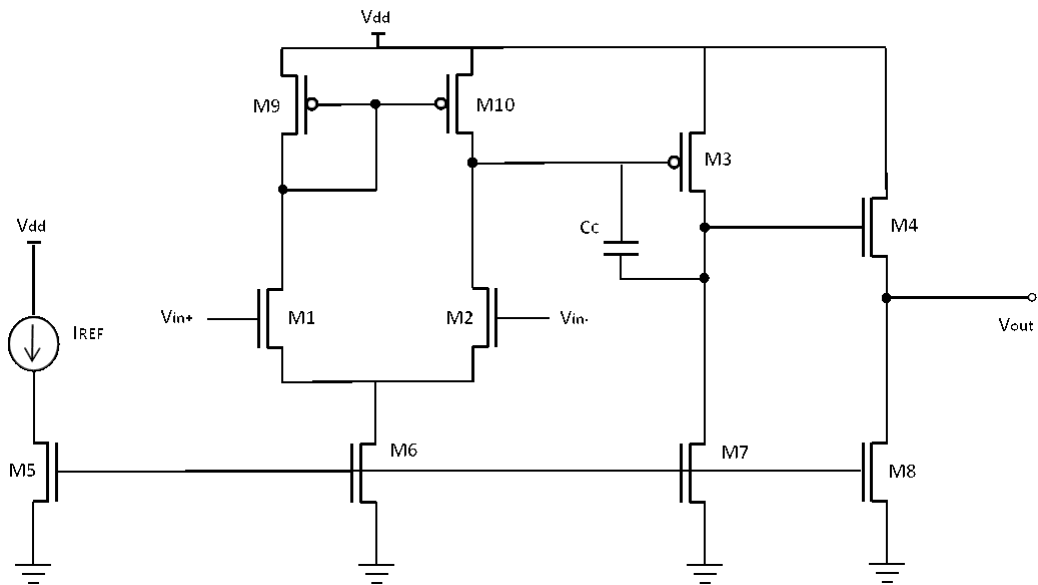


Figura 2.1: Il progetto completo dell'amplificatore operazionale multistadio in tecnologia CMOS.

2.3 Calcoli Manuali

Prima di affrontare un qualsiasi progetto è bene pianificare prima quali saranno i punti base da seguire. Affrontare subito la simulazione modellando i componenti del circuito con valori del tutto arbitrari e proseguendo per tentativi sarebbe poco produttivo e richiederebbe più tempo. Quindi è conveniente procedere con lo svolgimento dei calcoli manuali usando come dati le caratteristiche dei transistor e le specifiche richieste per l'amplificatore e impostando alcuni elementi con valori usuali. I calcoli servono a determinare principalmente le misure delle larghezze di canale di tutti i mosfet. Tale

approccio, essendo condotto con molta approssimazione e tenendo conto poi del fatto che il simulatore è molto più preciso e utilizza modelli più completi, serve solo a dare un'idea di quello che sarà il circuito.

In ultimo è necessario ricordarsi che lo sviluppo di un progetto è diverso dalla risoluzione di un problema o di un esercizio e non c'è una soluzione unica e precisa da trovare ma delle condizioni che possano soddisfare i requisiti richiesti¹.

2.3.1 Parametri dei mosfet del processo C35 CMOS 0.35 μm

Vengono riportati di seguito i valori dei parametri dei transistor da utilizzare nel progetto. Il processo C35 sta a indicare che la lunghezza minima di canale consentita per il mosfet, sia esso a canale n o a canale p, è di 0.35 μm .

	nMosfet	pMosfet	
Parametro	Valore	Valore	Descrizione
V_{th}	0.5 V	-0.6 V	Tensione di soglia
k'	$175 \mu\text{A}/\text{V}^2$	$60 \mu\text{A}/\text{V}^2$	Fattore di corrente
η	$1.8 \cdot 10^7$	$1.25 \cdot 10^7$	Coefficiente resistenza di uscita

2.3.2 Impostazione di alcuni valori e approssimazioni

Alcuni dati devono per forza essere fissati con valori usuali per poter condurre i calcoli. Le tensioni di overdrive ($V_{GS} - V_{th}$) varranno 0.2 V per i driver (M_1, M_2, M_3, M_4) e 0.4/0.5 V per tutti gli altri. Viene anche fissata la lunghezza di canale: 0.35 μm per i driver e 0.7 μm per tutti gli altri. Per ottenere poi i valori di transconduttanza dei driver del primo stadio si utilizza la formula che relaziona il GBW con g_{m1} e C_C e viene quindi fissato il valore di C_C a 10 pF. Inoltre per semplificare i calcoli non si terrà conto nè dell'effetto body nè della più complicante modulazione di canale.

2.3.3 Primo Stadio

Come già spiegato nella parte teorica, si può ricorrere alla formula $GBW = \frac{g_{m1}}{2\pi C_C}$ per ottenere il valore della transconduttanza g_{m1} ². Sostituendo i valori

¹Per la progettazione sono stati consultati anche i testi [4, 5].

²Oppure di g_{m2} . Si ricorda che M_1 e M_2 devono essere perfettamente simmetrici così come i transistor del carico attivo.

numerici³, la g_{m1} vale 3.1416 mS. Da qui è possibile ricavare il valore della corrente I_{DS1} che permetterà il calcolo delle dimensioni di tutti i transistor del primo stadio. Con la formula:

$$I_{DS1} = \frac{K'_n}{2} \frac{W_1}{L_1} (V_{GS1} - V_{thn})$$

si ricava un valore di corrente pari a 314,16 μA . Da qui, sapendo che la corrente che scorre nei transistor M_1 , M_2 , M_9 e M_{10} è pari a I_{DS1} e che quella di M_6 è 2 volte I_{DS1} (cioè si verifica facilmente osservando il circuito del primo stadio), si ottengono le dimensioni dei cinque transistor:

$$W_1 = W_2 = \frac{2I_{DS1}L_1}{K'_n(V_{GS1} - V_{thn})} = 31.4 \mu\text{m}$$

$$W_6 = \frac{4I_{DS1}L_6}{K'_n(V_{GS6} - V_{thn})} = 31.4 \mu\text{m}$$

$$W_9 = W_{10} = \frac{2I_{DS1}L_9}{K'_p(V_{GS9} - V_{thp})} = 45.8 \mu\text{m}$$

2.3.4 Secondo Stadio

Le dimensioni dei due transistor del secondo stadio sono forse le più ardue da determinare. Questo perchè un'analisi approssimativa non è sufficiente per avere dei dati numerici precisi. La condizione da utilizzare per determinare le larghezze di canale di M_3 e M_7 è quella sul guadagno. Come già anticipato il guadagno è uguale al prodotto dei fattori di amplificazione di M_1 e M_3 diviso per 4. Quindi, usando le seguenti formule:

$$\mu_f = g_m r_o \quad r_o = \frac{1}{\lambda I_{DS}} \quad \frac{1}{\lambda} = \eta L$$

$$g_m = \frac{2I_{DS}}{V_{GS} - V_{th}} \quad r_o = \frac{\eta L}{I_{DS}}$$

e facendo le opportune sostituzioni e calcolando i valori di g_{m1} e r_{o1} , è possibile riscrivere il guadagno nel modo seguente:

$$A = \frac{g_{m1}r_{o1}}{4} \cdot \frac{2I_{DS3}}{V_{GS3} - V_{thp}} \cdot \frac{\eta_3 L_3}{I_{DS3}} =$$

³Il Gain-Band-Width viene chiaramente posto uguale al valore minimo consentito di 50 Mhz.

$$= \frac{g_{m1}r_{o1}}{4} \cdot \frac{2\eta_3 L_3}{V_{GS_3} - V_{th_p}}$$

Non compaiono in quest'ultima formula la larghezza di canale W_3 e la corrente I_{DS_3} e si potrebbe pensare che il guadagno sia indipendente da queste due grandezze. Ovviamente non è così perchè al denominatore compare la tensione di overdrive di M_3 che è correlata con W_3 e I_{DS_3} . Tuttavia usando queste formule e questo modello semplificato, le due variabili sono completamente dipendenti e il loro rapporto è sempre uguale a prescindere dal loro valore e a livello matematico non portano cambiamenti nè alla tensione di overdrive nè al guadagno.

A ragione si potrebbe pensare di sostituire il valore di g_{m3} usando la formula $g_{m3} = \sqrt{2k'_p \frac{W_3}{L_3} I_{DS_3}}$ e si potrebbe sostituire ulteriormente la I_{DS_3} con la rispettiva espressione. In questo modo si otterrebbe l'espressione del guadagno con W_3 al numeratore e I_{DS_3} al denominatore. Tuttavia il risultato sarebbe esattamente lo stesso poichè il rapporto tra le due grandezze è fissato dalla scelta del valore della tensione di overdrive. Si ricorda ancora che tali risultati, che a prima vista possono sembrare non corretti, si ottengono poichè si utilizzano equazioni e modelli semplificati e approssimati. Non viene tenuto conto per esempio del valore della resistenza di uscita di M_7 che andrebbe a influire sul guadagno. Come già detto il simulatore fa uso di modelli di gran lunga più precisi e quindi, durante la simulazione, il cambiamento di tali variabili agirà anche sul guadagno. Calcolando in ogni caso il valore del guadagno si ottiene un valore troppo piccolo:

$$\begin{aligned} A_{dB} \geq 60dB &\Rightarrow A \geq 1000 \\ \Rightarrow A &= \frac{g_{m1}r_{o1}}{4} \cdot \frac{2\eta_3 L_3}{V_{GS_3} - V_{th_p}} = \\ &= \frac{3141,6 \cdot 20 \cdot 2 \cdot 1,25 \cdot 0,35}{4 \cdot 0,2} \cdot 10^{-2} = \\ &= 31,4 \cdot 21,875 = 689 < 1000 ! \end{aligned}$$

Quindi, durante la simulazione, bisognerà prestare particolare attenzione al dimensionamento dei transistor del secondo stadio. Per aumentare il guadagno è infatti possibile diminuire, anche di poco, la tensione di overdrive (modificando il rapporto tra W e I_{DS}) oppure aumentare leggermente la lunghezza di canale L_3 .

Non bisogna però pensare che durante la simulazione si possa agire unicamente su M_3 e M_7 : anche i mosfet del primo stadio hanno influenza sul valore del guadagno e saranno da modificare anche le loro dimensioni. Infatti

il ragionamento fatto riguardo a W_3 e I_{DS_3} vale anche per W_1 e I_{DS_1} vista la presenza di g_{m1} e r_{o1} nell'equazione del guadagno, solo che avendo fissato la capacità di compensazione si arriva ad una determinazione precisa di tali parametri. Ad ogni modo, per il momento viene fissata la corrente di M_3 a $300 \mu A$ e di conseguenza W_3 a circa $100 \mu m$ e W_7 a $15 \mu m$.

2.3.5 Terzo Stadio

La resistenza di uscita dell'amplificatore deve valere meno di 50Ω . In via approssimativa si considera la resistenza di uscita uguale al reciproco della transconduttanza di M_4 . Ottenuta quindi g_{m4} ⁴ e con un procedimento del tutto analogo a quello per trovare le dimensioni dei mosfet del primo stadio, si determinano i valori di:

$$I_{DS_4} = I_{DS_8} = 2 \text{ mA}$$

$$W_4 = 200 \mu m$$

$$W_8 = 100 \mu m.$$

2.3.6 Alimentazione

La scelta dei valori del circuito di polarizzazione è abbastanza arbitraria. Gli unici due valori da fissare sono quelli della larghezza di canale di M_5 e della corrente DC del generatore ideale di corrente I_{REF} che è perfettamente uguale a I_{DS_5} . Tuttavia, la condizione da rispettare è che il loro rapporto sia uguale al rapporto tra la I_{DS} e la W di uno qualsiasi dei mosfet di polarizzazione dei tre stadi. M_5 , M_6 , M_7 e M_8 hanno gli stessi valori di lunghezza di canale e di tensione di overdrive e sono tutti a canale n, quindi è facile capire che il rapporto tra la I_{DS} e la W è il medesimo per tutti e quattro. Un'ottima scelta è quella di dare a M_5 un valore di larghezza di canale pari al minore tra quelli dei tre transistor M_6 , M_7 e M_8 . Perciò, in questo caso, $W_5 = 15 \mu m$ e di conseguenza $I_{REF} = 300 \mu A$.

⁴La resistenza viene posta uguale al valore massimo consentito di 50Ω .

Capitolo 3

Simulazione

Terminati i calcoli manuali e ottenuti i valori di massima dell'amplificatore, viene costruito il circuito utilizzando il toolset *Cadence*^[3] dimensionando i mosfet in base ai calcoli manuali. Per organizzare al meglio il progetto si è fatto uso di quattro schematici visibili nelle figure: i primi tre riportano ciascuno uno stadio dell'amplificatore, l'ultimo contiene i generatori di segnale, di alimentazione e di corrente e i tre stadi (inseriti in vista *symbol*, ciò vuol dire che nello schematico lo stadio è rappresentato solo da una figura semplificata che non ne fa vedere la struttura specifica ma mostra solo i punti di connessione disponibili), il tutto opportunamente collegato.

In ingresso viene posto un generatore di tensione *vdc* in cui la componente AC è posta a zero mentre la componente DC verrà definita in seguito per soddisfare le condizioni di saturazione dei mosfet. A questo vengono collegati due generatori di onde quadre *vpulse*, con componente AC uguale a 0.5 V e componente DC nulla, che verranno collegati all'ingresso 1 e 2 del primo stadio. Tali generatori devono essere messi fuori fase. Nelle figure 3.1, 3.2, 3.3, 3.4 è riportato lo schematico principale; dalla figura 3.5 alla 3.7 si trovano gli schematici specifici dei tre stadi. Il gate di M_5 è collegato ai gate di M_6 , M_7 e M_8 semplicemente dando lo stesso nome (Gate) al nodo.

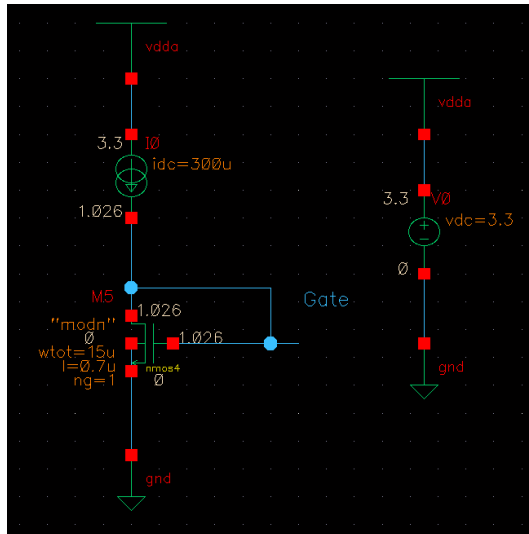


Figura 3.1: Lo specchio di corrente e la tensione di alimentazione.

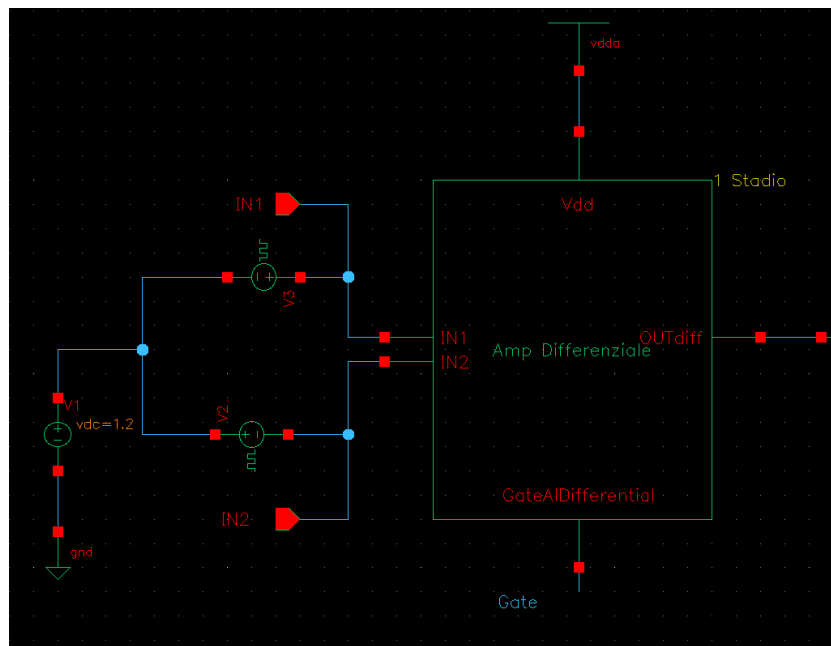


Figura 3.2: I generatori di ingresso e la vista *symbol* del primo stadio differenziale.

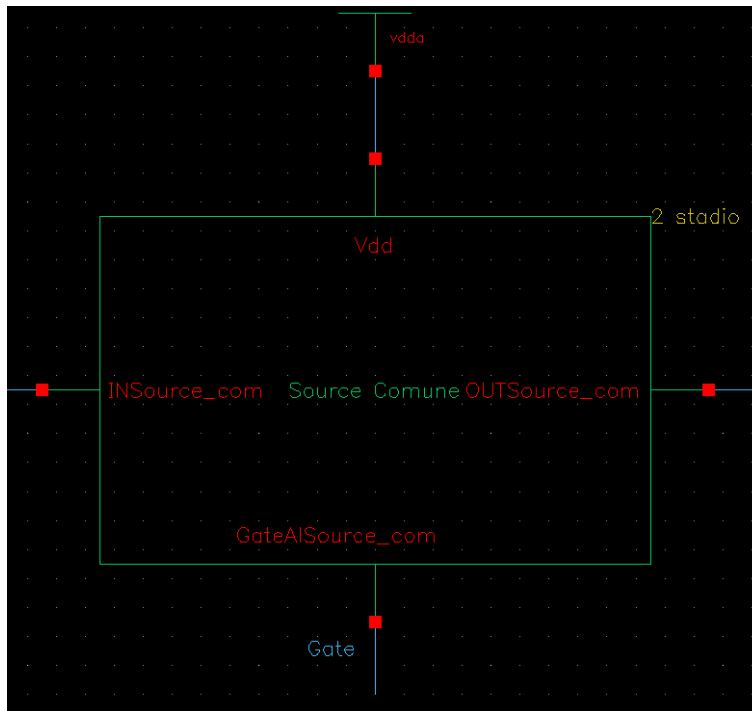


Figura 3.3: La vista *symbol* dello stadio a source comune.

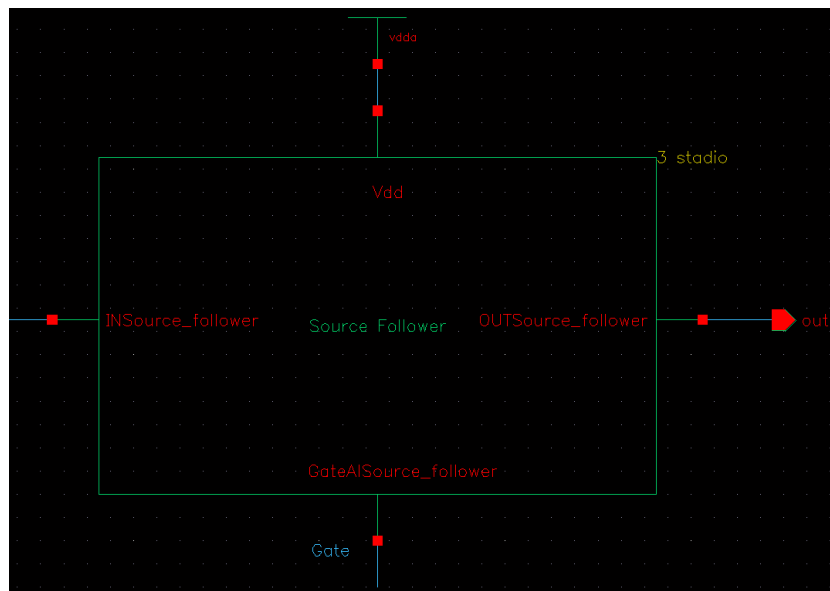


Figura 3.4: La vista *symbol* del source-follower.

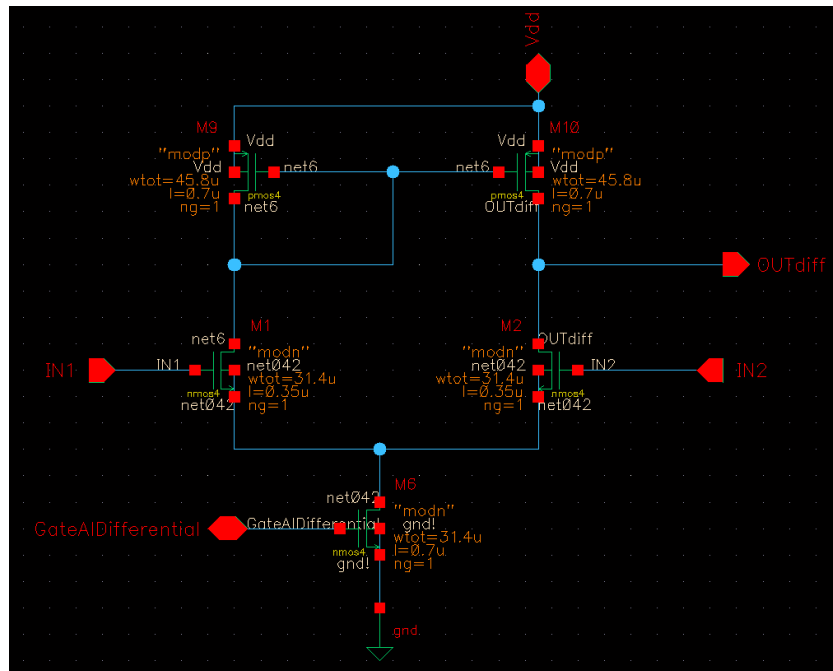


Figura 3.5: Schematico del primo stadio.

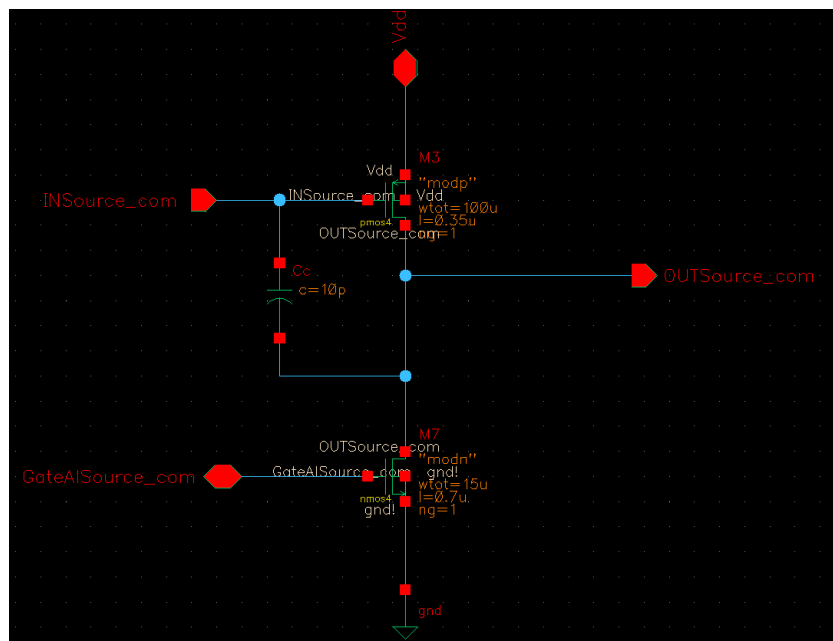


Figura 3.6: Schematico del secondo stadio.

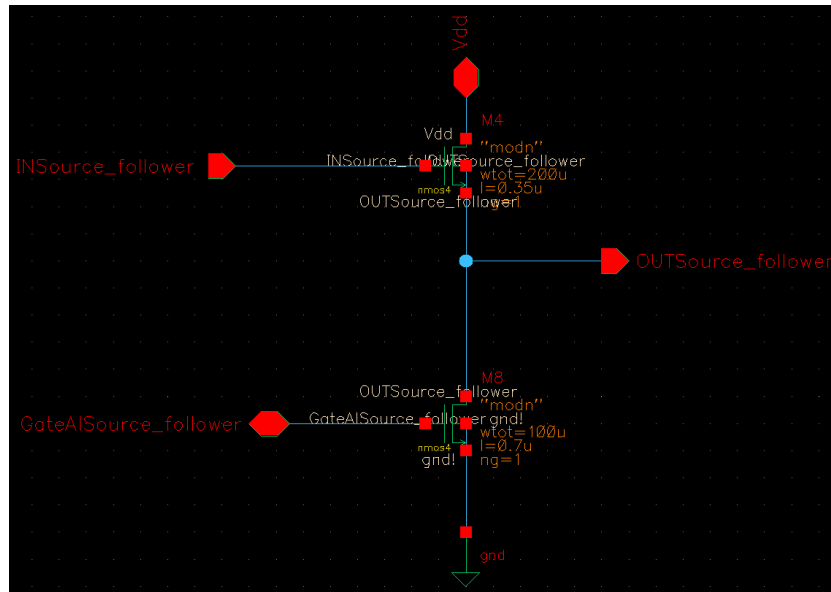


Figura 3.7: Schematico del terzo stadio.

3.1 Mosfet in regione di saturazione

La prima cosa da controllare è che tutti e dieci i transistor siano in zona di saturazione. Un parametro che non è ancora stato fissato e che ha grossa influenza su tutto il circuito è la componente DC del generatore di ingresso. Con una rapida analisi DC Sweep¹ viene fatta variare tale componente tra 0 V e 3.3 V e si osserva la tensione DC in uscita. L'uscita si porta al suo valore medio se all'ingresso c'è una tensione di 560 mV. Quindi viene momentaneamente impostato questo valore per il generatore in ingresso. Ora è possibile condurre una prima analisi AC² impostando anche il salvataggio del punto di lavoro così da poter vedere i punti operativi dei transistor e le tensioni dei nodi³.

¹L'analisi DC Sweep è banalmente un'analisi DC in cui un parametro, scelto dall'utente, viene fatto variare in un intervallo di valori.

²L'analisi viene fatta tra 1 Hz e 1 GHz impostando uno Sweep Type di tipo logaritmico con 50 punti per decade.

³L'analisi AC non è strettamente necessaria in questo momento in quanto per vedere il punto di lavoro del circuito basta quella DC. Tuttavia la si imposta già adesso per pura comodità.

3.1.1 Mosfet del primo stadio

Controllando subito il primo stadio si nota che M_6 non è in zona di saturazione⁴. Inoltre la corrente I_{DS_6} calcolata con un valore di $628 \mu\text{A}$ durante i calcoli manuali, vale a malapena $30 \mu\text{A}$. Questo perchè una tensione DC di 560 mV non accende abbastanza M_1 e M_2 che quindi non possono caricare a sufficienza il drain di M_6 che ha, per l'appunto, una V_{DS} estremamente piccola e insufficiente a farlo entrare in saturazione. La V_{GS} di M_6 vale circa 1 V e con una tensione di soglia V_{th} uguale a 0.5 V la V_{DS} deve valere almeno 500 mV perchè il transistor entri in saturazione. Con un rapido calcolo quindi si può capire che una tensione di almeno 1.2 V in ingresso può portare in saturazione M_6 . Così facendo la corrente che scorre in M_1 e M_2 è maggiore (e più simile a quella trovata con i calcoli manuali) e in grado di caricare il drain di M_5 fino a $500/600 \text{ mV}$. Si nota inoltre che aumentando ancora la tensione DC d'ingresso la V_{DS} di M_5 cresce ulteriormente. Tuttavia viene mantenuto un valore di 1.2 V (il minimo per avere M_6 in saturazione) perchè aumentando diminuisce il guadagno dell'amplificatore.

3.1.2 Mosfet del secondo e terzo stadio

Avendo modificato il valore DC del generatore di ingresso, M_3 è finito in zona lineare. Il nodo di drain di M_3 è ad una tensione troppo elevata e ciò ne impedisce il funzionamento in zona lineare. Bisogna quindi scaricare il nodo e il modo più immediato è quello di aumentare la corrente di M_7 e aumentare quindi la sua W . Con W_7 uguale a $50 \mu\text{m}$ si ottiene abbastanza corrente da scaricare quanto basta il nodo di drain di M_3 . Al terzo stadio non ci sono problemi perché M_4 e M_8 sono entrambi in saturazione. Un semplice grafico che evidenzia la regione di funzionamento dei mosfet è visibile in figura 3.8. Le figure 3.9 (3.11) e 3.10 (3.12) riportano lo schematico del primo (secondo) stadio evidenziandone il punto di lavoro prima e dopo le modifiche apportate. Infine in figura 3.13 è riportato lo schematico del terzo stadio.

⁴Si noti che anche negli stadi successivi alcuni mosfet non sono in saturazione ma è bene partire dal primo stadio e affrontare il problema in modo metodico.

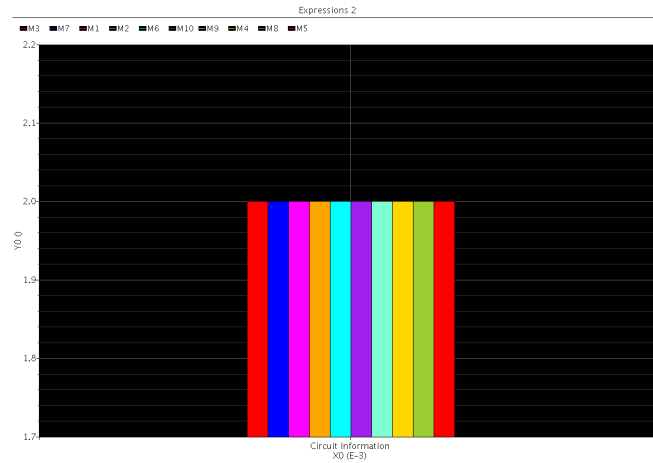


Figura 3.8: Grafico con la regione di funzionamento dei mosfet. Cadence identifica le regioni di funzionamento tramite numeri: 0 spento, 1 lineare, 2 saturazione, 3 sottosoglia, 4 breakdown.

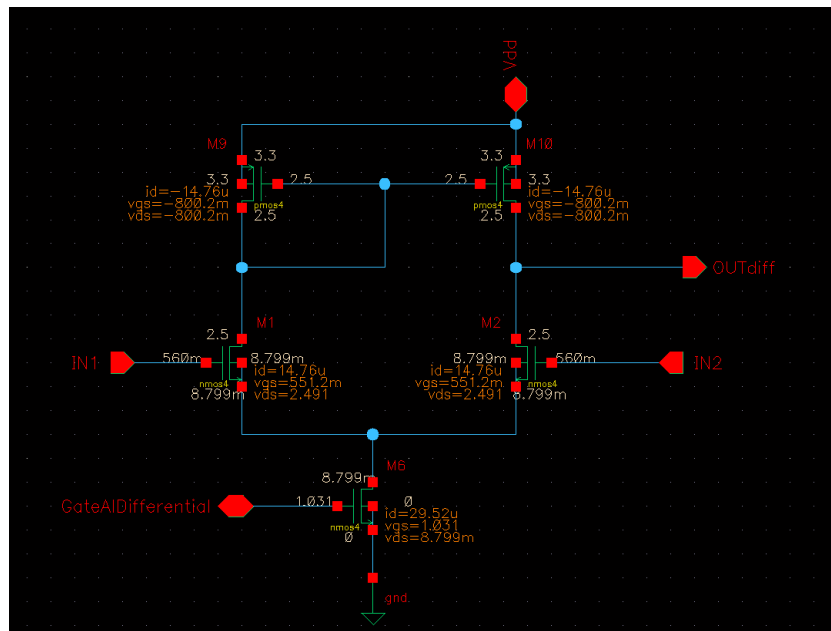


Figura 3.9: Il punto di lavoro del primo stadio prima delle modifiche.

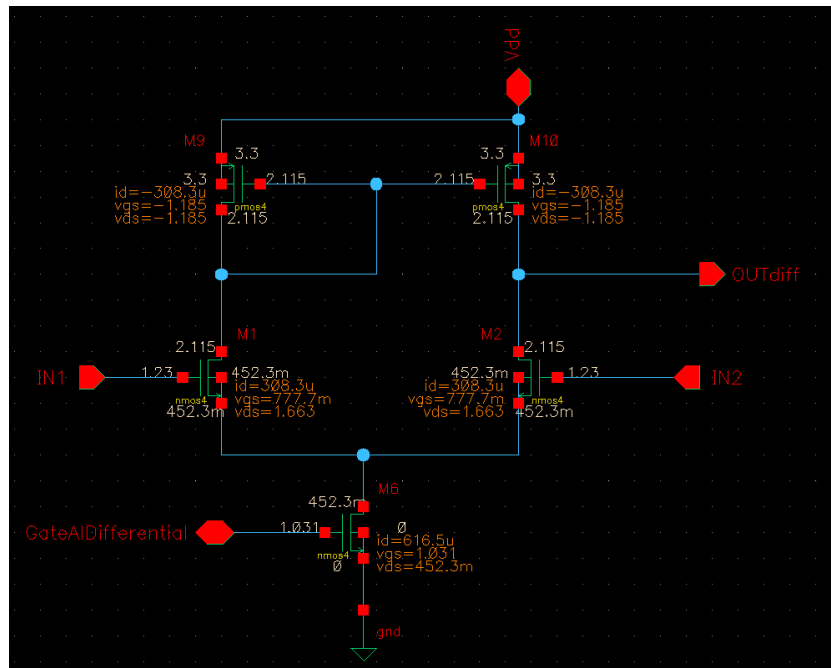


Figura 3.10: Il punto di lavoro del primo stadio dopo le modifiche.

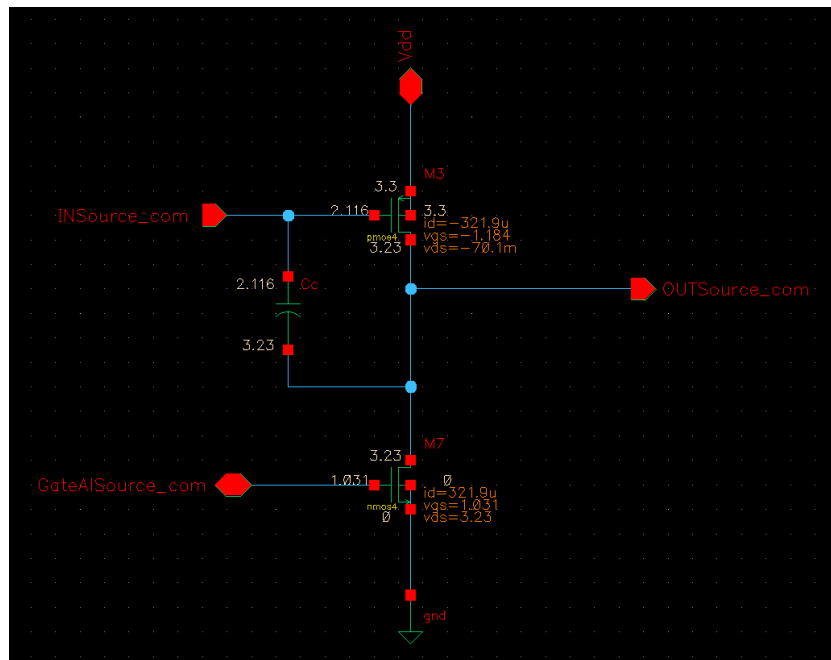


Figura 3.11: Il punto di lavoro del secondo stadio prima delle modifiche.

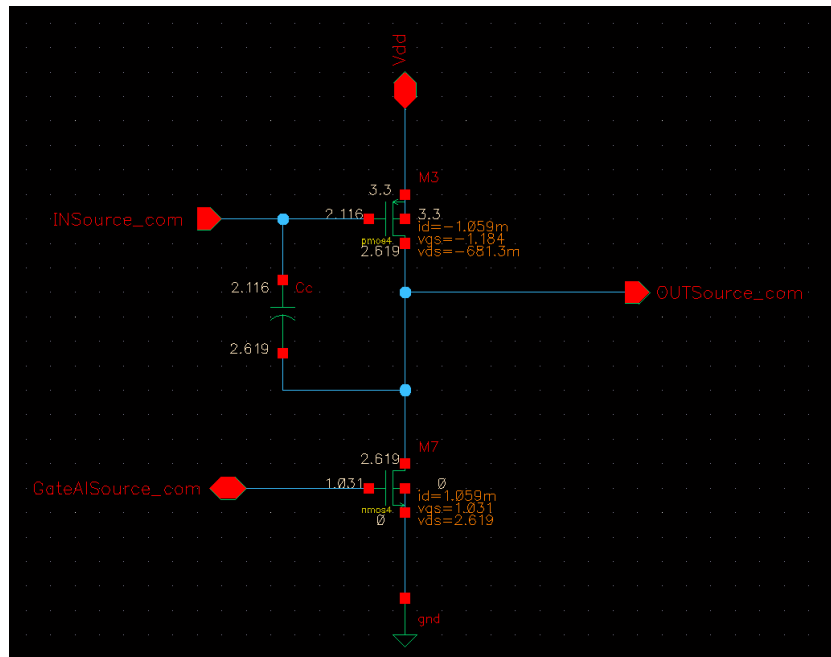


Figura 3.12: Il punto di lavoro del secondo stadio dopo le modifiche.

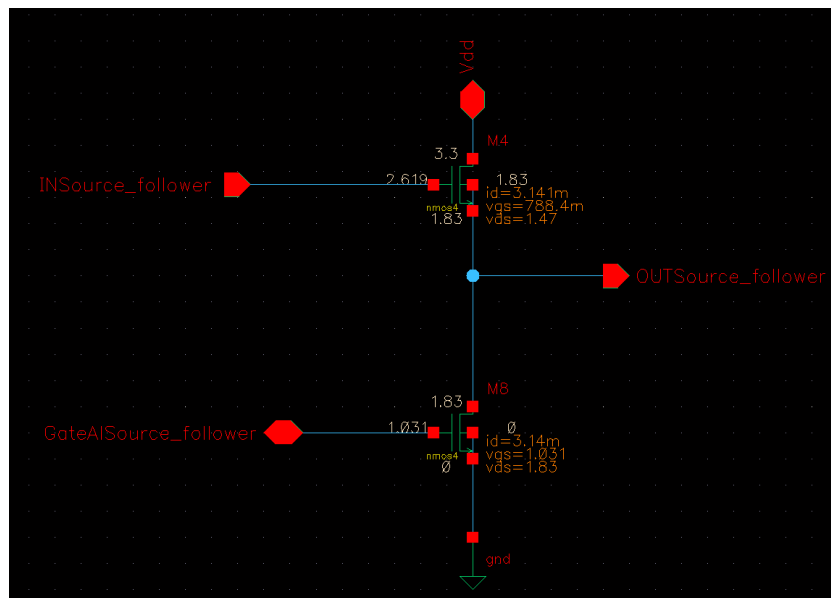


Figura 3.13: Il punto di lavoro del terzo stadio.

3.2 Prestazioni

3.2.1 Guadagno e ri-dimensionamento dei Mosfet

Tramite analisi AC si ottiene un primo grafico del guadagno in decibel. Come verificato durante i calcoli manuali, il guadagno non è sufficientemente elevato e deve essere aumentato. Sapendo che l'ultimo stadio ha pressoché un guadagno unitario e che comunque influisce in minima parte al valore del guadagno, si concentra l'attenzione sui primi due stadi. Cercando di mantenere le dimensioni il più vicino possibile a quelle iniziali, vengono modificate le larghezze di canale dei mosfet del primo stadio nel modo seguente: W_1 e W_2 da $31.4 \mu\text{m}$ a $35 \mu\text{m}$, W_9 e W_{10} da $45.8 \mu\text{m}$ a $55 \mu\text{m}$ e W_6 da $31.4 \mu\text{m}$ a $28 \mu\text{m}$. Il guadagno non è ancora sufficiente e non resta che modificare M_3 e la sua lunghezza di canale viene portata da $0.35 \mu\text{m}$ a $0.4 \mu\text{m}$. Così facendo il guadagno diventa pari a 60.48 dB (figura 3.14).

3.2.2 Risposta in frequenza e compensazione

Tra le condizioni da soddisfare c'è anche quella che l'amplificatore abbia una risposta in frequenza del primo ordine fino alla frequenza di guadagno unitario. Per fare ciò viene inserita la capacità di compensazione o di Miller in retroazione al secondo stadio. I calcoli manuali erano stati fatti fissando la capacità C_C ad un valore di 10 pF e quindi viene inserita nel circuito questa componente che collega tra loro il drain e il gate di M_3 . Come spiegato nella parte teorica, la capacità collegata in retroazione permette di avere una risposta a singolo polo fino alla frequenza di guadagno unitario.

Lanciando nuovamente l'analisi AC e tracciando il grafico del guadagno si controlla che la frequenza di taglio f_T sia maggiore di 50 Mhz. Il grafico taglia tra i 30 Mhz e i 40 Mhz ed è quindi necessario diminuire il valore di C_C . Portando la capacità di compensazione a 6 pF la frequenza di taglio si porta a 60 Mhz, valore più che adeguato. Non bisogna però dimenticare di verificare il valore del margine di fase che deve essere maggiore di 45° per garantire la stabilità dell'amplificatore. Dopo l'inserimento della capacità di compensazione il margine di fase è diminuito di una ventina di gradi. Tuttavia il suo valore è di $53,15^\circ$ ed è quindi accettabile. Nel caso in cui il margine di fase fosse diventato minore di 45° si sarebbe potuto inserire una resistenza collegata in serie alla capacità di compensazione in modo da cancellare lo zero dovuto alla transconduttanza di M_3 ⁵ permettendo al margine di fase di aumentare. Si sarebbe potuto scegliere ugualmente di inserire tale resistenza per aumentare, anche di poco, il margine di fase portandolo ad un valore

⁵Come spiegato nella parte teorica.

ottimale di 60° (ciò avrebbe anche richiesto un ridimensionamento di C_C in modo da mantenere soddisfatta la specifica su f_T). Tuttavia il margine di fase ha comunque un valore accettabile e molto vicino a 60° e si è preferito quindi fare uso di una componente in meno. L'andamento della fase è riportato in figura 3.14 assieme a quello del guadagno.

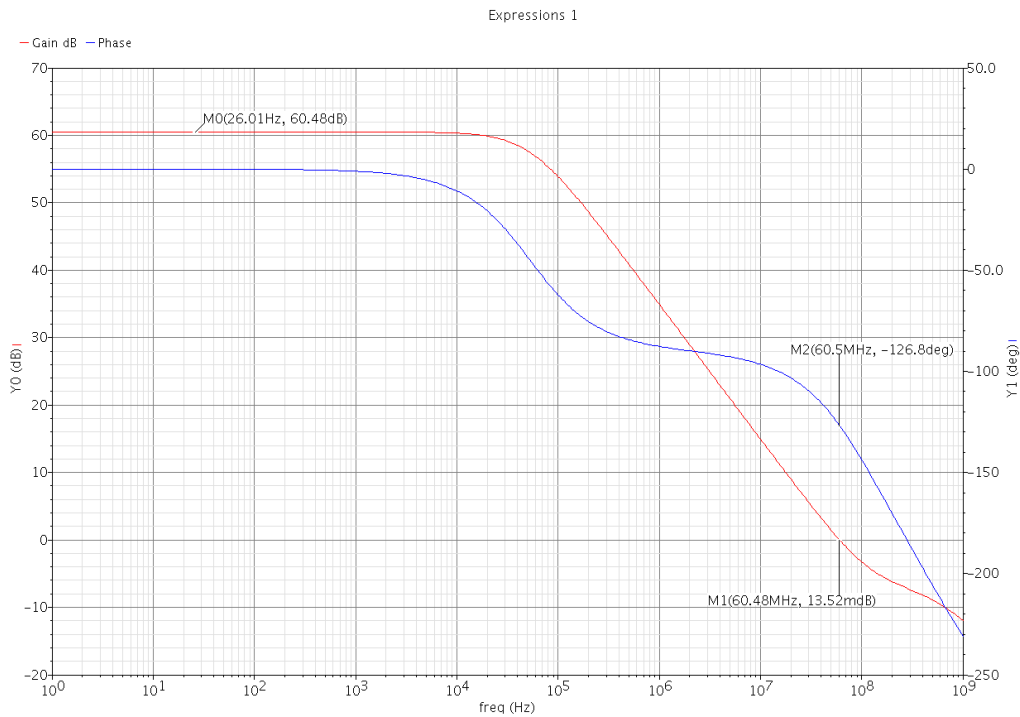


Figura 3.14: Il grafico rappresenta l'andamento del guadagno e della fase in funzione della frequenza. Grazie ai marker posti è possibile osservare qual è la frequenza di taglio e quant'è il margine di fase. I marker sono centrati quasi esattamente sulla frequenza di guadagno unitario. Questo perché con il simulatore non è possibile vedere le coordinate di ogni singolo punto del grafico, ma solo alcuni valori discreti; per una maggiore precisione bisognerebbe aumentare i punti per decade dell'analisi facendo lavorare molto di più il computer.

3.2.3 Resistenza di uscita

Per il calcolo della resistenza di uscita è stata posta a zero la componente AC dei due generatori di tensione in ingresso V1 e V2 ed è stato collegato al nodo di uscita un generatore di corrente *idc* con componente DC nulla e componente AC pari a 1 A. In questo modo è sufficiente effettuare un'analisi AC e tracciare il grafico della tensione AC al nodo di uscita. L'andamento della tensione di uscita sarà uguale all'andamento della resistenza di uscita essendo il generatore di corrente con componente AC pari a 1 A. Dopo una prima simulazione si nota che la resistenza di uscita è troppo grande e vale circa 60 Ω . Bisogna quindi modificare le dimensioni dei mosfet dell'ultimo stadio. Dopo alcune prove M_4 viene portato a $350\mu\text{m}$ e M_8 a $150\mu\text{m}$ e la resistenza d'uscita vale 39.42 Ω (figura 3.15).

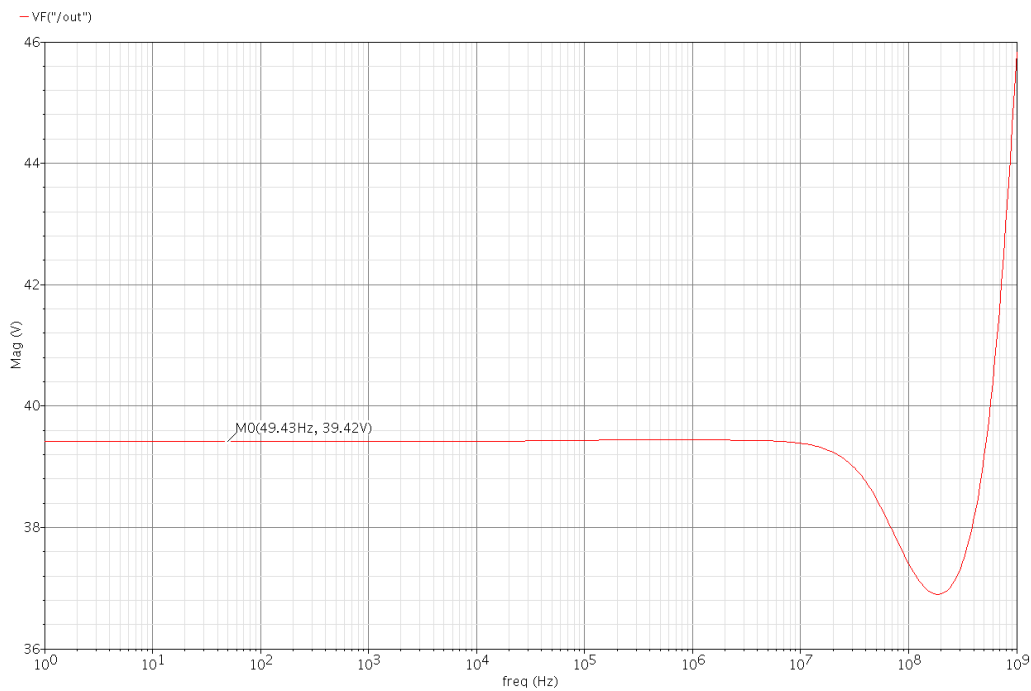


Figura 3.15: Nel grafico è riportato l'andamento della tensione di uscita in funzione della frequenza che è pari all'andamento della resistenza di uscita.

3.3 Schematico finale

Nelle figure 3.16, 3.17, 3.18 vengono riportati gli schematici dei tre stadi con le misure finali scelte per i mosfet.

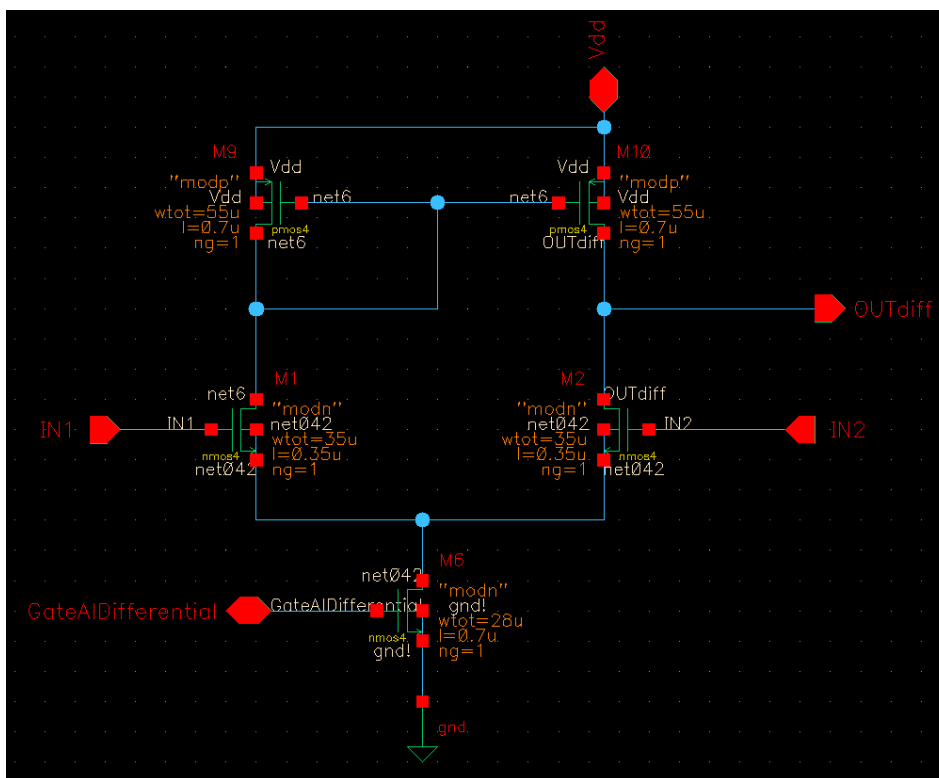


Figura 3.16: Lo schematico finale del primo stadio.

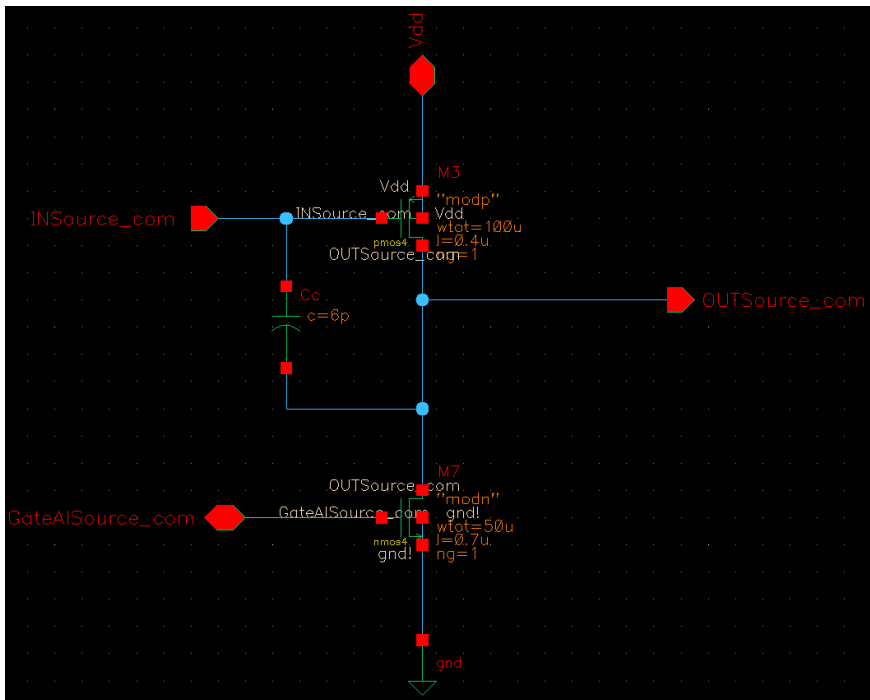


Figura 3.17: Lo schematico finale del secondo stadio.

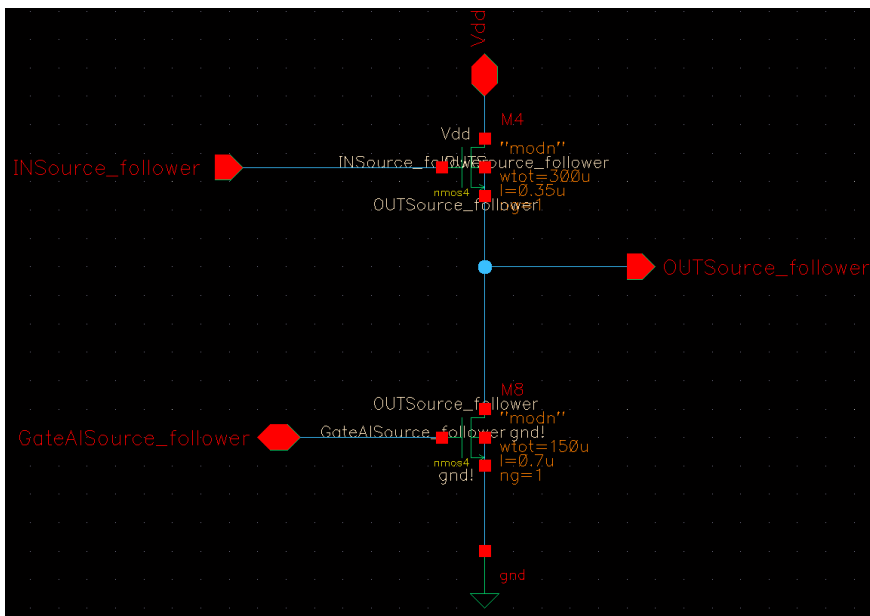


Figura 3.18: Lo schematico finale del terzo stadio.

Conclusioni

Ciò che di più importante emerge dal lavoro svolto è la filosofia da seguire nella progettazione di circuiti integrati analogici, e non solo. Non è necessario sviluppare in teoria tutti i modelli fin nei minimi dettagli poiché è un lavoro che il simulatore svolge in modo decisamente migliore e più rapido. Tuttavia è comunque richiesta una preparazione di base del progetto per sapere già quali saranno i possibili inconvenienti durante le simulazioni e quali grandezze dovranno essere variate per cambiare le prestazioni e i risultati. Infine è importante sottolineare che lo sviluppo di un progetto non consiste nel calcolo dei numeri che forniscono la soluzione ma nell'esplorazione degli scenari possibili e nella scelta di uno di quelli che possa rendere il progetto un prodotto più valido.

Bibliografia

- [1] Richard C. Jaeger, *Microelettronica*, Mc-Graw-Hill, 1^a edizione, Settembre 1998. ISBN: 88-386-0758-3
- [2] Richard C. Jaeger, Travis N. Blalock, *Microelettronica Vol. 2 - Circuiti Integrati Analogici*, Mc-Graw-Hill, 2^a edizione, 2005. ISBN: 88-386-6197-9
- [3] Andrea Neviani, *Introduzione all'uso di Cadence Design Framework II per la progettazione di circuiti integrati analogici*, Online available http://www.dei.unipd.it/ricerca/microelettronica/did/labcad/opus/cadence_tut.html
- [4] David Johns, Ken Martin, *Analog Integrated Circuit Desing*, Wiley, 1st edition, 1997. ISBN: 0-471-14448-7
- [5] Paul R. Gray, Paul J. Hurst, Stephen H. Lewis, Robert G. Meyer, *Analysis and Design of Analog Integrated Circuits*, Wiley & Sons, 5th edition. ISBN: 978-0-470-39877-7
- [6] *Engineering the Future*, Online available <http://www.vlsi.itu.edu.tr/ituvlsi/webs/courses/undergraduate/ele413/student-groups-1/20092010/students/furkan-sahin/hw-3/how-an-input-differential-pair-schould-be-sized-to-minimize-offset>
- [7] Franclim F. Ferreira, Pedro Guedes de Oliveira, Vítor Grade Tavares, *Guide to the study of Multistage Differential Amplifier*, Online available <http://paginas.fe.up.pt/~fff/eBook/MDA/MDA.html>
- [8] *Electronic Devices and Circuits Engineering Sciences 154*, Online available http://people.seas.harvard.edu/~jones/es154/lectures/lecture_4/mosfet/mos_circuits/mos_circuits.html
- [9] *Desing of VLSI System*, Online available <http://lsmwww.epfl.ch/Education/former/2002-2003/VLSIDesign/fuzzy/fuzzy.html>